## DCISE. Treball personal setmana 4

- 1.- Temes de treball durant la setmana del 15 al 22 de Març. Llistat de continguts i fonts de consulta recomanades. Prepareu llistat de dubtes per a la sessió de 22/Març.
- Retard de propagació en una porta digital CMOS Fonts de consulta: transparències de classe; [Rabaey] 5.4.2, 5.4.3.
- → Identificació de les transicions lògiques a la sortida d'una porta CMOS com a processos elèctrics de càrrega i descàrrega de la capacitat C<sub>L</sub>.
- → Expressió integral de la càrrega i descàrrega d'una capacitat a través d'un transistor MOS.
- → Definició de temps de propagació. Identificació de temps de propagació diferents.
- → Definició de temps de pujada, temps de baixada.
- → Expressió integral del temps de propagació en funció dels paràmetres del MOS i de C<sub>L</sub> (suposant transicions instantànies a les entrades).
- → Càlcul del temps de propagació utilitzant les expressions del corrent a través del MOS.
- → Càlcul del temps de propagació utilitzant el concepte de resistència equivalent R<sub>eq</sub>.
- ightarrow Expressió del temps de propagació utilitzant el concepte de resistència equivalent  $R_{\rm eq}$ .
- → Dependència del temps de commutació amb paràmetres del circuit i del transistor MOS (com aconseguir augmentar o disminuir la velocitat de commutació d'una porta digital CMOS; què fa augmentar o disminuir la velocitat de commutació d'una porta digital CMOS)
- → Dimensionat del inversor CMOS pel criteri de màxima velocitat.
- Potència dinàmica consumida per una porta digital CMOS Fonts de consulta: transparències de classe; [Rabaey]<sup>1</sup> 5.5.1.
- → Definició de potència mitja consumida per una porta digital en commutació.
- → Càlcul de la potència mitja consumida per una porta digital en commutació
- $\rightarrow$  Concepte de factor d'activitat.
- → Dependència de la potència consumida amb paràmetres del circuit i del transistor MOS (què fa augmentar o disminuir la potència consumida per una porta digital CMOS)
- 2.- Exercicis entregables per al dia 22/Març, que seran avaluats
- → Exercicis 3, 4, 6 i 10 del BLOC 2: ANÀLISI DINÀMICA DE CIRCUITS.
- 3.- Control 1

→ El dia 22/Març de 11 a 12h es realitzarà el primer dels controls previstos a l'assignatura.

<sup>&</sup>lt;sup>1</sup> Digital Integrated Circuits, A design Perspective, J. M. Rabaey, A. Chandrakasan, B. Nikolic, Prentice Hall, 2003.