

Disseny i simulació
d'un

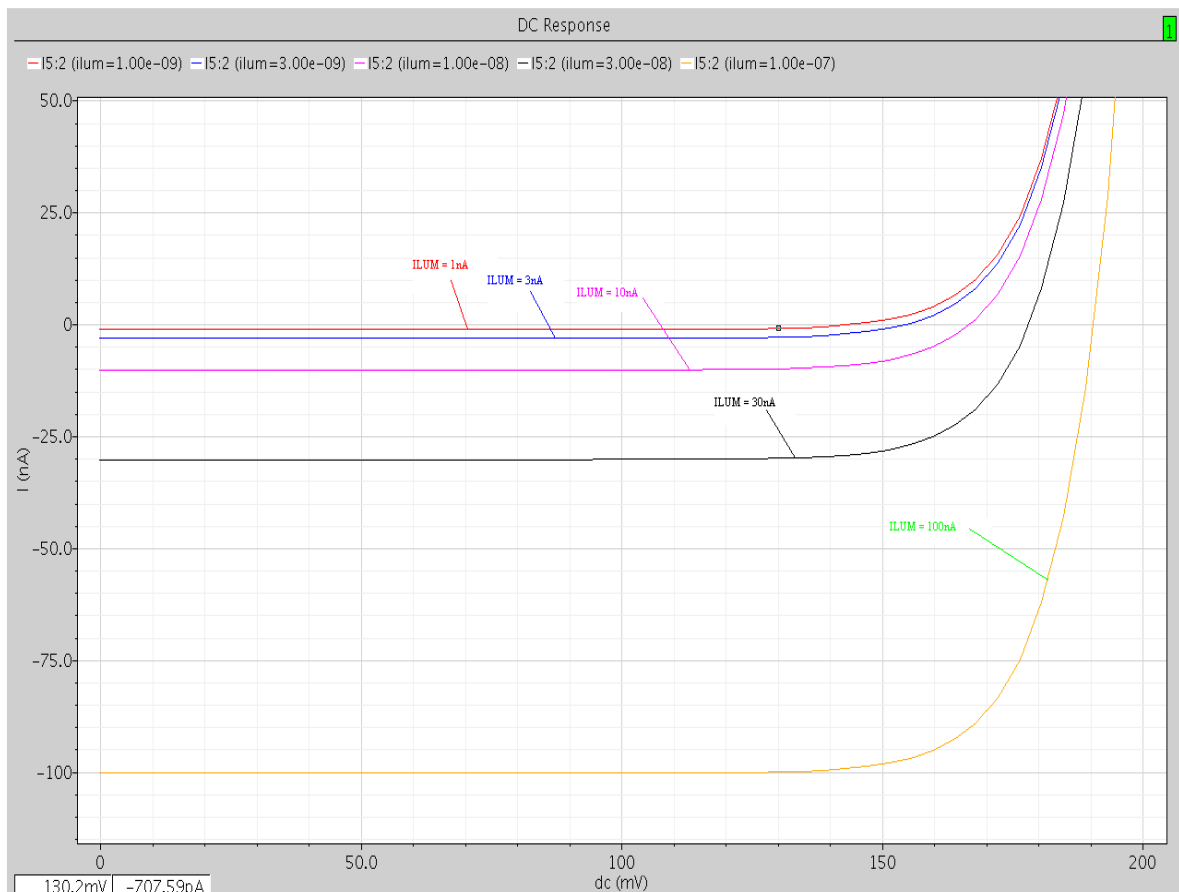
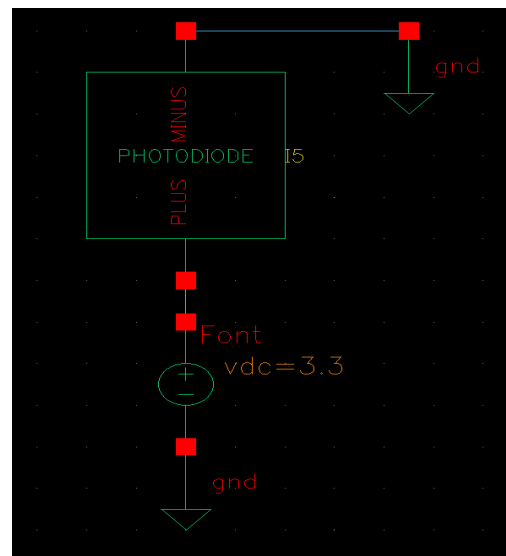
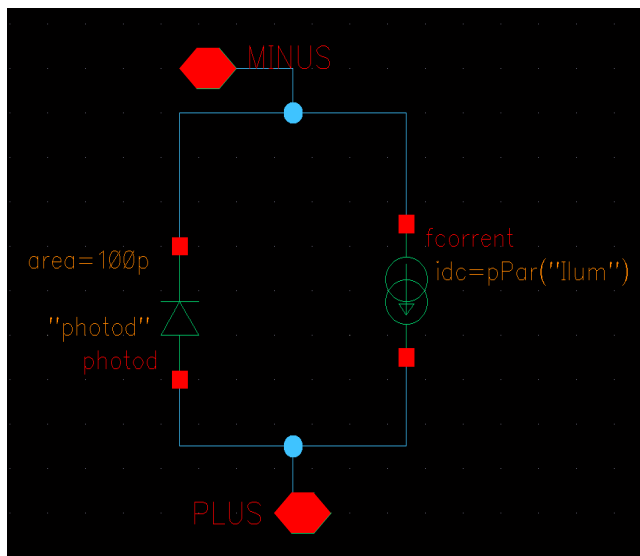
Active Pixel Sensor

DCISE 2010/11-Q2

Xavier García Pich
David Guillen Fandos

1.- Obtain the I(V) characteristic curves of the photodiode, for following values of the photogenerated current I_{lum} : 100 nA; 30 nA; 10 nA; 3 nA; and 1 nA. Measure the open circuit voltage V_{D_OC} obtained in each case. Verify that the characteristic curves match the expected behavior.

Analitzant el circuit de la figura, fent un anàlisi transitori del corrent en funció de la tensió que hi passa pel fotodíode per als valors especificats de I_{LUM} (intensitat lluminosa incident sobre el fotodíode) obtenim les corbes següents:



Podem comprobar que el comportament és l'esperat a l'especificat al llibre. On V_{oc} té el valor teòric aproximat de 196mV.

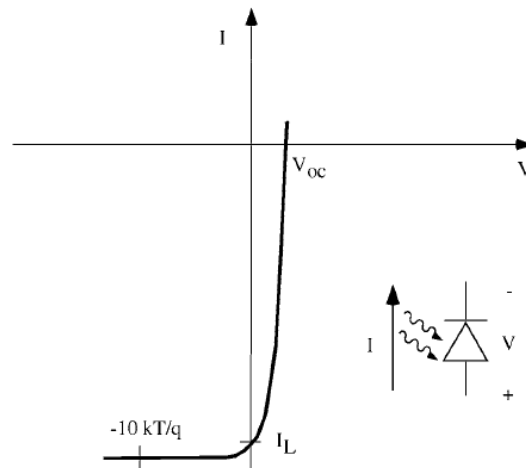
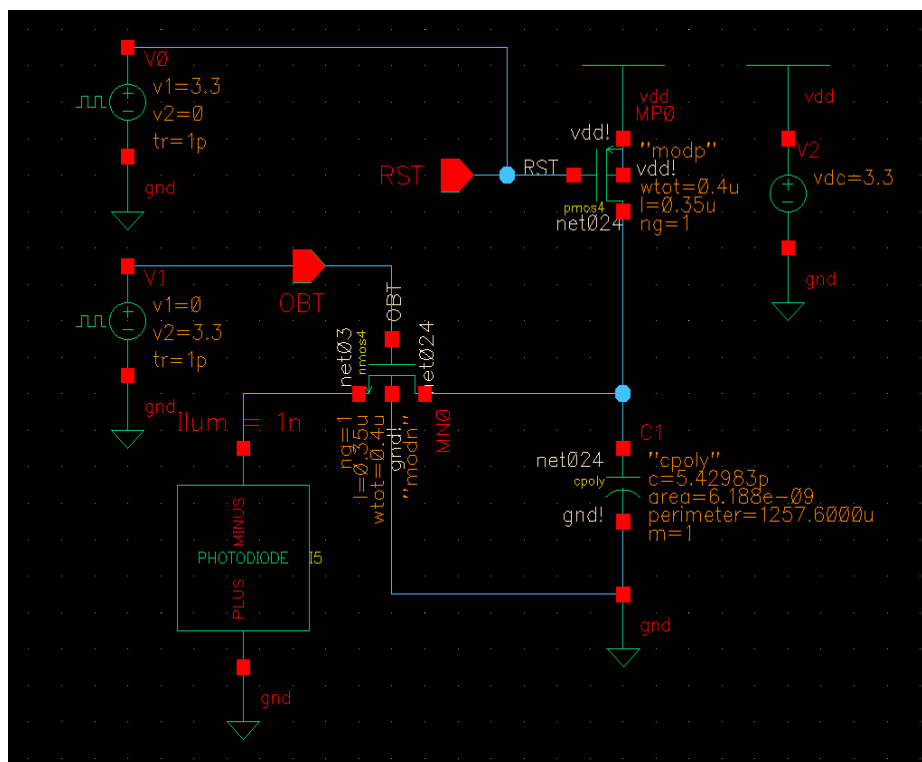


Fig. 7.52 Característica corriente-tensión de un fotodiodo iluminado. En condiciones de circuito abierto hay una tensión entre terminales, V_{oc}

2.- Create the schematic of an Active Pixel Sensor (APS), including at this moment only the photodiode, capacitor C, and transistors M1 and M2. Create a test bench and simulate successive reset and open shutter cycles (two first phases in Fig. 1) and verify the correct functionality. Report the voltage values in the capacitor after each cycle, for different values of I_{lum} , and verify the linearity of the capacitor voltage respect to I_{lum} . Use the cells cpoly, nmos4, pmos4 from the PRIMLIB library.

Creem l'schematic per al APS demanat. Configurarem les senyals d'obturació (OBT) i reset (RST) adequadament i fem un anàlisi transitori de 2 cicles de duració per a diferents valors de la corrent d'il·luminació.



Edit Object Properties

OK Cancel Apply Defaults Previous Next Help

Apply To: ☐ only current ☐ instance

Show: ☐ system ☒ user ☐ CDF

Browse Reset Instance Labels Display

Property	Value	Display
Library Name	analogLib	off
Cell Name	vpulse	off
View Name	symbol	off
Instance Name	V1	off

Add Delete Modify

User Property	Master Value	Local Value	Display
Ivsignore	TRUE		off

CDF Parameter Value Display

AC magnitude		off
AC phase		off
DC voltage	3.3 V	off
Voltage 1	0 V	off
Voltage 2	3.3 V	off
Delay time	2u	off
Rise time	1p	off
Fall time	1p	off
Pulse width	TOBT	off
Period	PER	off

Edit Object Properties

OK Cancel Apply Defaults Previous Next Help

Apply To: ☐ only current ☐ instance

Show: ☐ system ☒ user ☐ CDF

Browse Reset Instance Labels Display

Property	Value	Display
Library Name	analogLib	off
Cell Name	vpulse	off
View Name	symbol	off
Instance Name	V1	off

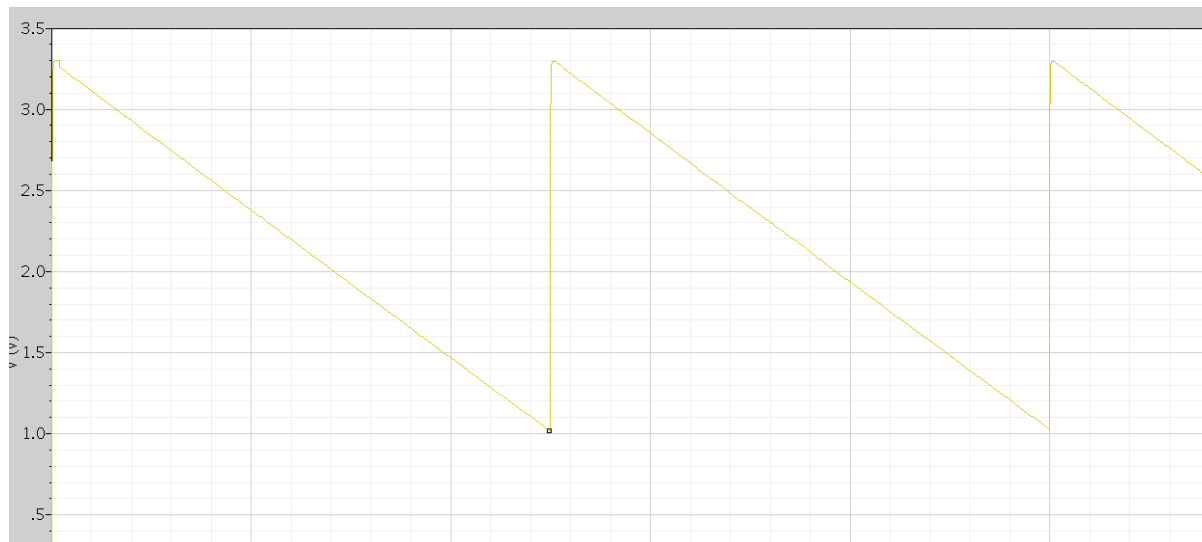
Add Delete Modify

User Property	Master Value	Local Value	Display
Ivsignore	TRUE		off

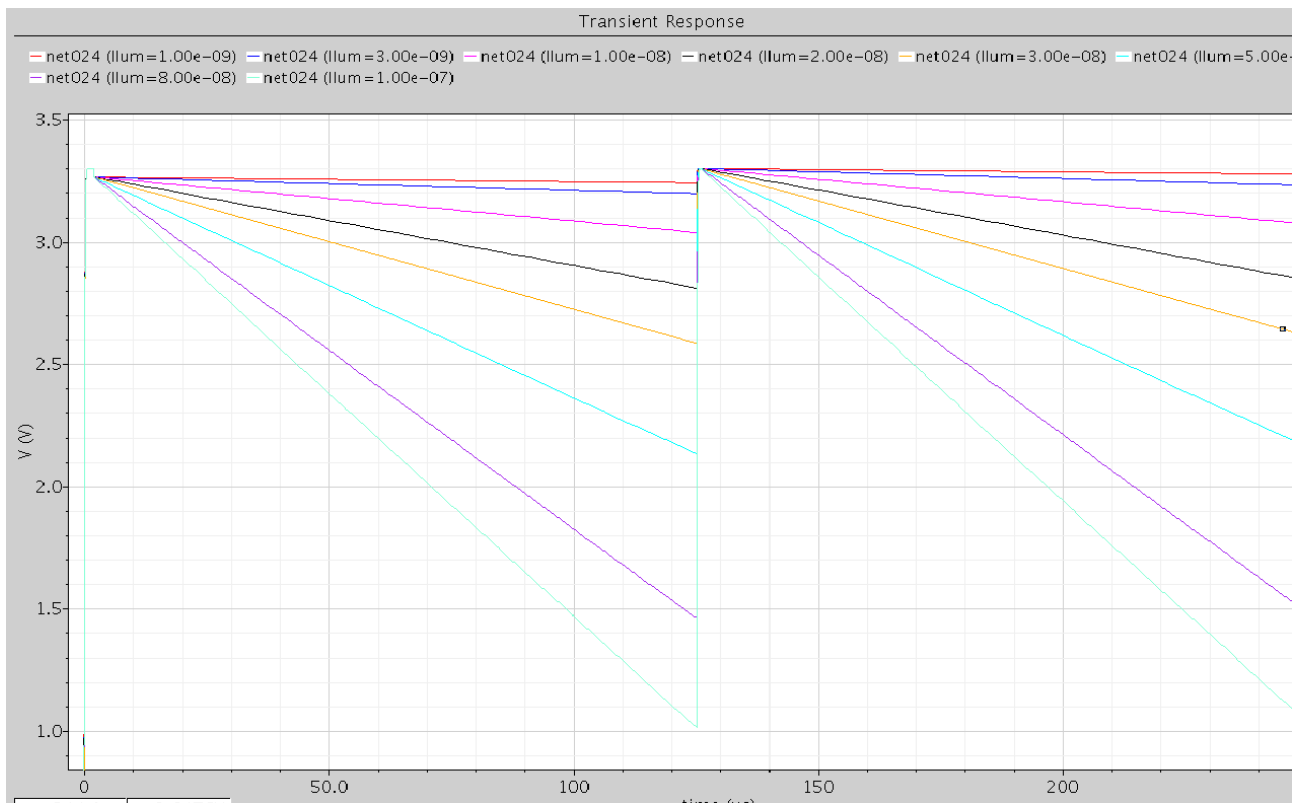
CDF Parameter Value Display

AC magnitude		off
AC phase		off
DC voltage	3.3 V	off
Voltage 1	3.3 V	off
Voltage 2	0 V	off
Delay time		off
Rise time	1p	off
Fall time	1p	off
Pulse width	1u	off
Period	PER	off

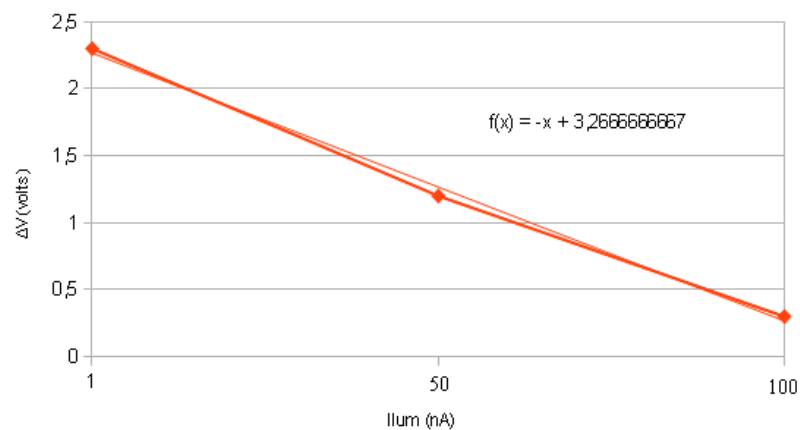
Primerament, per veure el correcte funcionament de l'APS, fem un anàlisi per a $I_{lum} = 1nA$ amb un valor de $T_{obt} = T_{periode} = 125\mu s$. Obtenim la gràfica següent:



Com que el comportament és l'esperat, passem a fer un anàlisi paramètric de la I_{lum} .



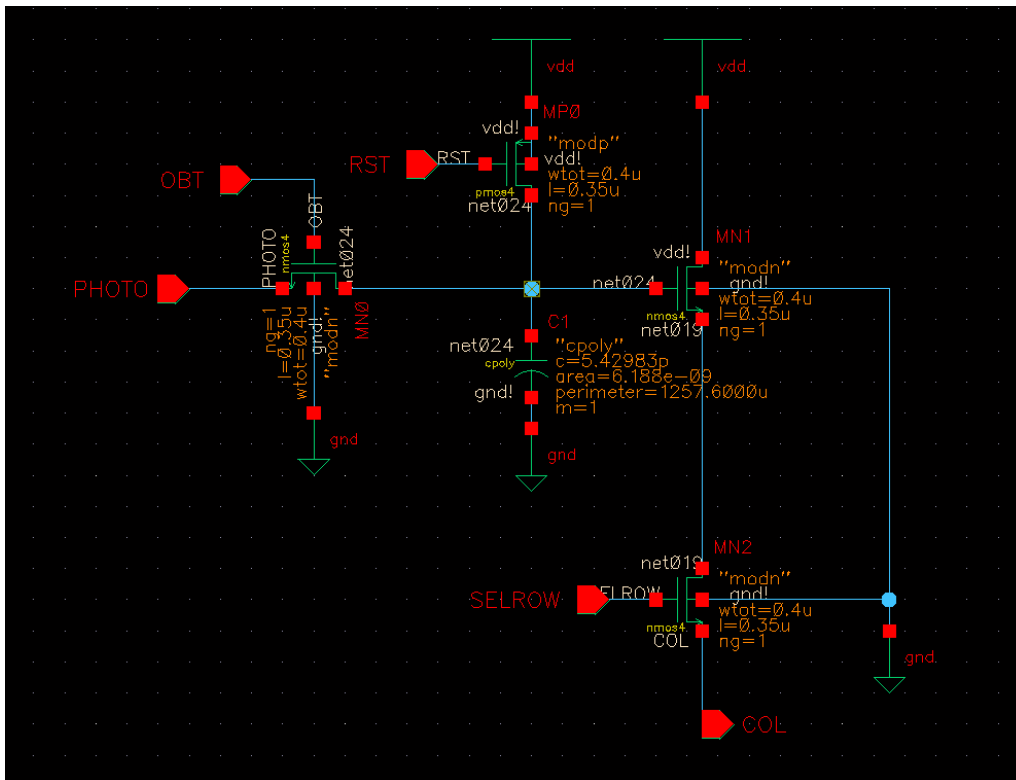
Tobt (μs)	Illum (nA)	ΔV (teòric) (V)	ΔV (obtingut) (V)
125	100	2,3	2,3
125	50	1,15	1,2
125	10	0,23	0,3
250	10	0,46	0,5
500	10	0,92	0,96



Així doncs, podem comprovar la linealitat de la tensió de la capacitat V_{cap} en funció dels valors que pren I_{lum} .

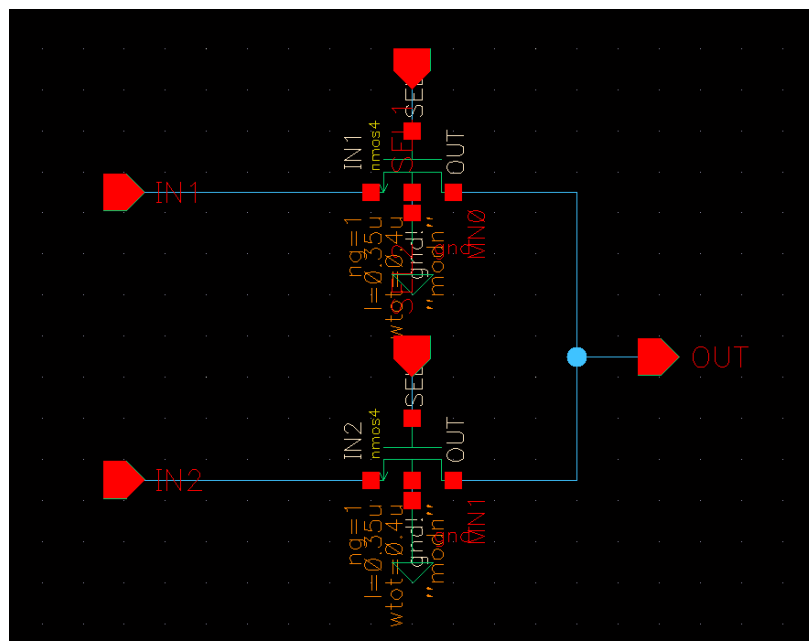
3.- Complete now the schematic of the APS with transistors M3 and M4. Generate its symbol. Create a test bench in which the APS output is connected to the column capacitance C_{col} and transistor M5 biased to $V_{PN}=0.8$ V. Simulate successive cycles of reset, open shutter and row selection, and verify the correct functionality.

Generem el símbol del APS directament i comprovem (per falta de temps) el seu comportament en l'apartat número 5.



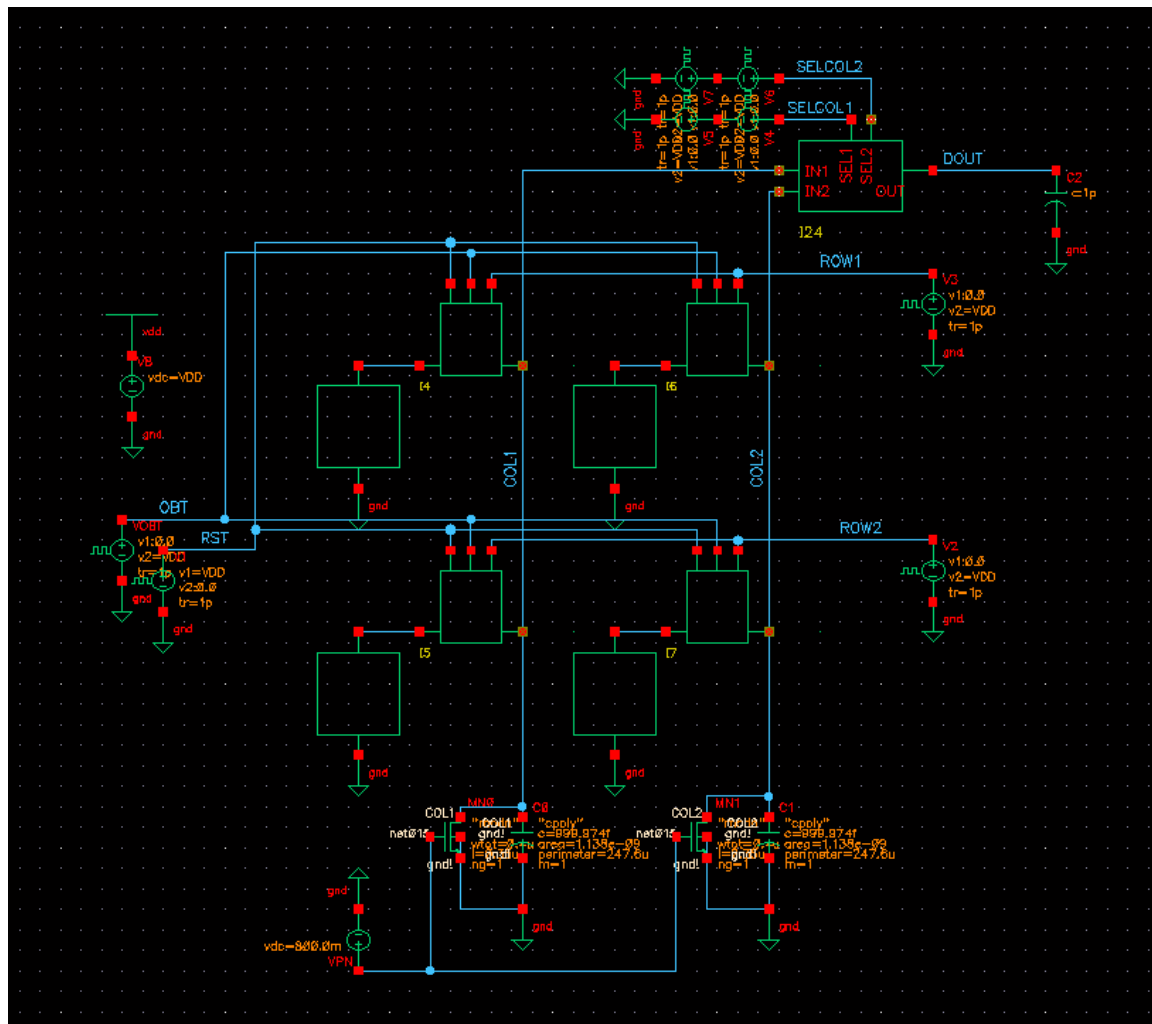
4.- Create the schematic of the analog multiplexer, generate its symbol and create a test bench to verify its correct functionality. Remember that the output of the multiplexer must be connected to a capacitance of 100 fF, which emulates the load introduced by the ADC.

De la mateixa manera, generem el símbol del multiplexor i comprovem el seu comportament en l'esquema final.



5.- Create now the schematic of the complete analog part of the image sensor, including the 4 pixels, 2 column lines, the analog multiplexer and the output load. Create a test bench to verify the correct functionality, setting 4 different I_{lum} values for the 4 pixels. Verify the correct functionality for different shutter speeds (the same reading should be obtained when doubling the shutter opening time and halving the light value).

Generem el circuit final, compost pels 4 fotodíodes, els 4 APS respectius, el multiplexor MUX i totes les senyals de control necessàries.



Les senyals de control del multiplexor estan configurades segons les especificacions del pre-Lab1 del sensor CMOS.

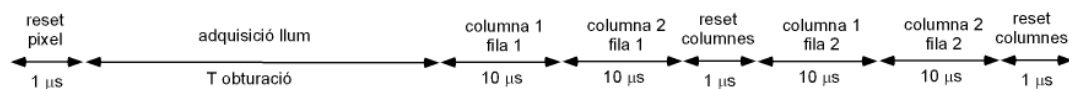


Fig. 1. Sequence of actions during the reading of a 4-pixel sensor.

Així doncs, primerament, la senyal de control per a la columna1 consta de 2 fonts de tensió vpulse. La primera repercutirà sobre la primera selecció just després del temps d'obturació (adquisició de la llum) mentre que la segona tindrà lloc després del reset de columnes. D'aquesta manera configurem les fonts:

Edit Object Properties

OK Cancel Apply Defaults Previous Next Help

Apply To: ☐ only current ☐ instance

Show: ☐ system ☒ user ☒ CDF

Property	Value	Display
Library Name	analogLib	off
Cell Name	vpulse	off
View Name	symbol	off
Instance Name	V4	off

User Property	Master Value	Local Value	Display
Ivsignore	TRUE		off

CDF Parameter	Value	Display
AC magnitude		off
AC phase		off
DC voltage	VDD	off
Voltage 1	0.0	off
Voltage 2	VDD	off
Delay time	1u + TOBTURACIO	off
Rise time	1p	off
Fall time	1p	off
Pulse width	10u	off
Period	TPERIODE	off

Edit Object Properties

OK Cancel Apply Defaults Previous Next Help

Apply To: ☐ only current ☐ instance

Show: ☐ system ☒ user ☒ CDF

Property	Value	Display
Library Name	analogLib	off
Cell Name	vpulse	off
View Name	symbol	off
Instance Name	V5	off

User Property	Master Value	Local Value	Display
Ivsignore	TRUE		off

CDF Parameter	Value	Display
AC magnitude		off
AC phase		off
DC voltage	VDD	off
Voltage 1	0.0	off
Voltage 2	VDD	off
Delay time	22u + TOBTURACIO	off
Rise time	1p	off
Fall time	1p	off
Pulse width	10u	off
Period	TPERIODE	off

Anàlogament, configurem la selecció de la columna 2 amb dues fonts de tensió, també:

Edit Object Properties

OK Cancel Apply Defaults Previous Next Help

Apply To: ☐ only current ☐ instance

Show: ☐ system ☒ user ☒ CDF

Property	Value	Display
Library Name	analogLib	off
Cell Name	vpulse	off
View Name	symbol	off
Instance Name	V6	off

User Property	Master Value	Local Value	Display
Ivsignore	TRUE		off

CDF Parameter	Value	Display
AC magnitude		off
AC phase		off
DC voltage	VDD	off
Voltage 1	0.0	off
Voltage 2	VDD	off
Delay time	TOBTURACIO + 11u	off
Rise time	1p	off
Fall time	1p	off
Pulse width	10u	off
Period	TPERIODE	off

Edit Object Properties

OK Cancel Apply Defaults Previous Next Help

Apply To: ☐ only current ☐ instance

Show: ☐ system ☒ user ☒ CDF

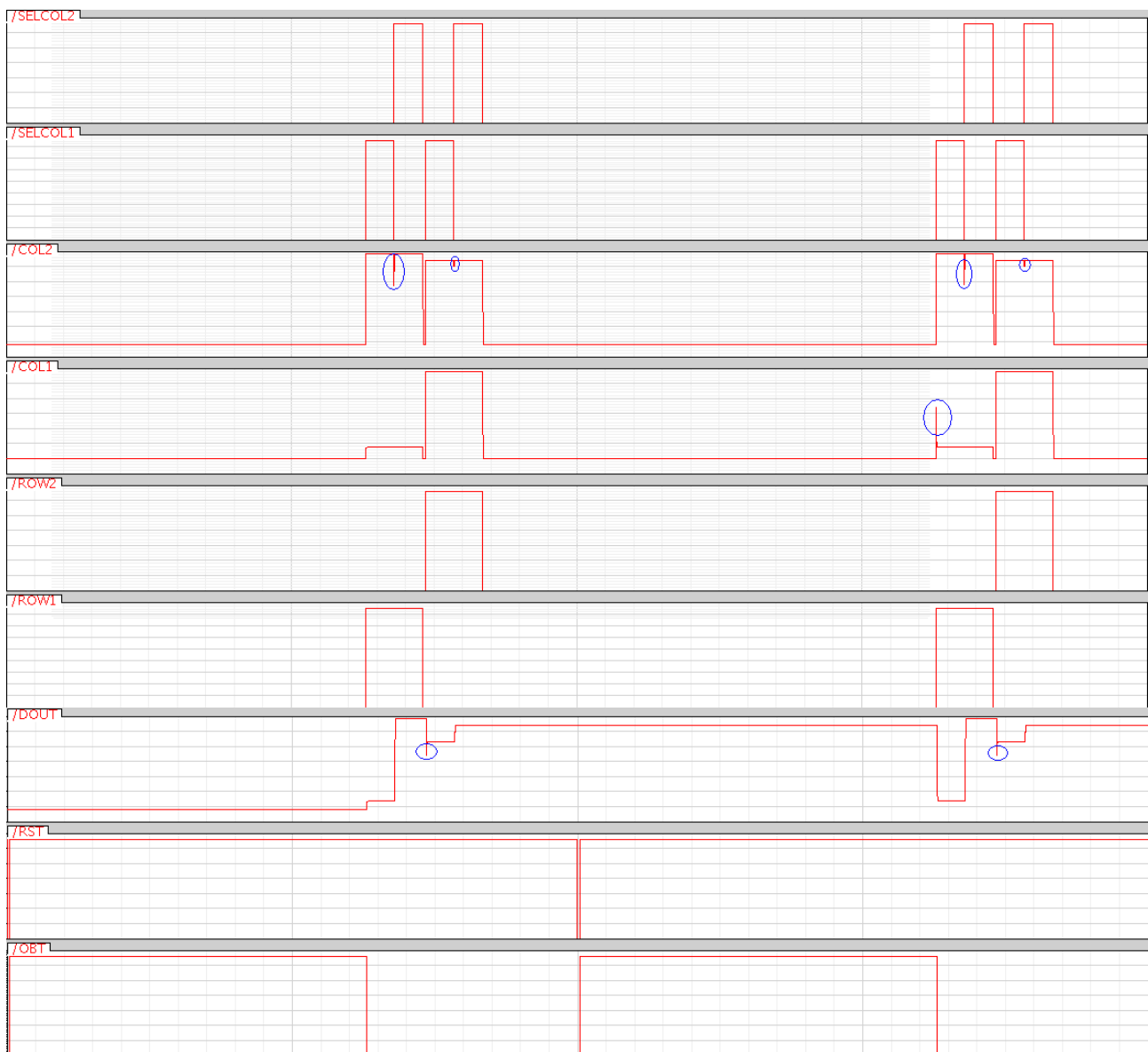
Property	Value	Display
Library Name	analogLib	off
Cell Name	vpulse	off
View Name	symbol	off
Instance Name	V7	off

User Property	Master Value	Local Value	Display
Ivsignore	TRUE		off

CDF Parameter	Value	Display
AC magnitude		off
AC phase		off
DC voltage	VDD	off
Voltage 1	0.0	off
Voltage 2	VDD	off
Delay time	32u + TOBTURACIO	off
Rise time	1p	off
Fall time	1p	off
Pulse width	10u	off
Period	TPERIODE	off

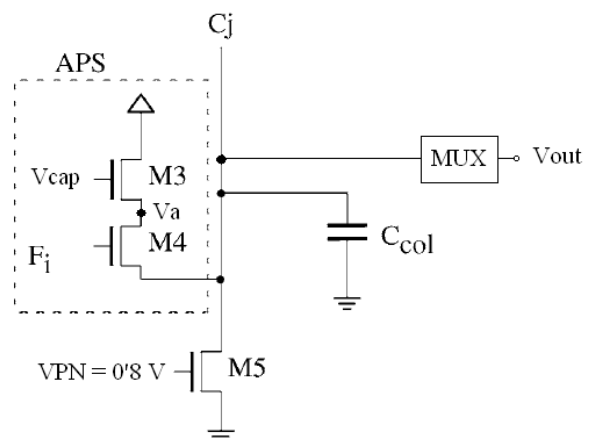
Fem un anàlisi transitori, donant valors als fotodíodes una llum de (1,100,60,80) nA respectivament.

Obtenim la resposta següent



Podem observar que el comportament de les senyals de selecció de columna i fila són les adequades (corresponent al que ens demanaven en el punt número 4). Les de control RST i OBT també (corresponent al punt número 3). Pel que fa a la tensió de sortida del multiplexor, veiem que, segons els valors donats de llum a cada un dels fotodíodes, la tensió de lectura es la corresponent.

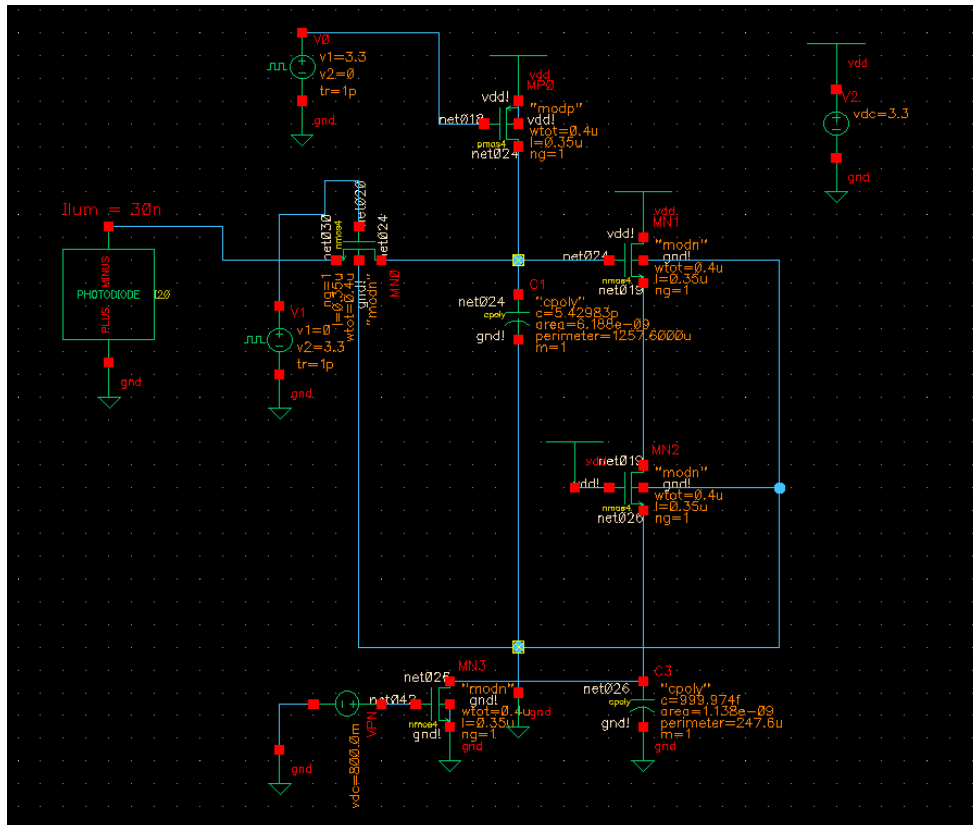
Les transicions de columnes i de lectures de tensió a la sortida, a vegades, presenten pics deguts als canvis bruscos produïts per les senyals de control. Comportament poc important.



6.- Study the linearity of the sensor: Represent graphically VF (voltage in the pixel capacitance after the time exposure is completed), Vcol (column voltage) and Vout in function of I_{lum}, at least for the 5 I_{lum} values specified in question 1. Calculate the sensitivity of the sensor and quantify its linearity (maximum deviation from the average sensitivity).

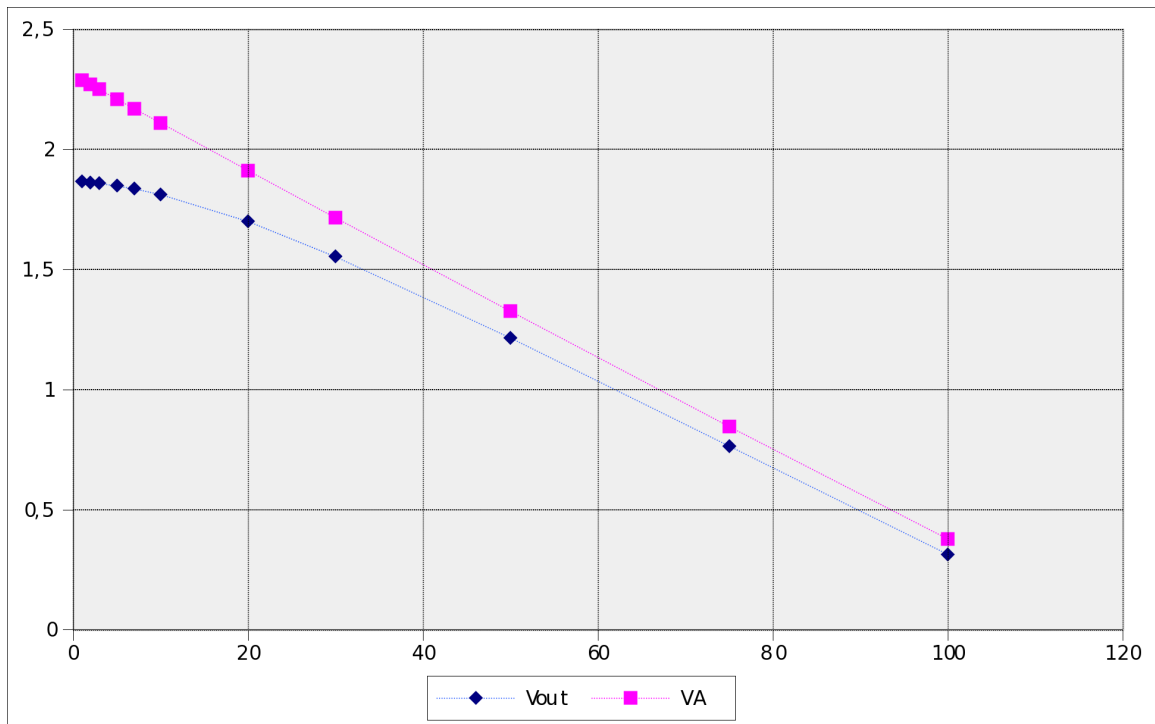
Per als valors obtinguts de V_{dout}, fem un anàlisi transitori i paramètric en el circuit de l'apartat anterior, mentre que per als de V_{cap} fem el mateix amb el de l'apartat 2.

Per als de V_a, canviem el circuit de l'apartat 2 de la manera següent, on la tensió V_a és la tensió en el node entre MN1 i MN2 en el circuit (M3 i M4 en la figura anterior i tal com especificava el pre-Lab del sensor CMOS).



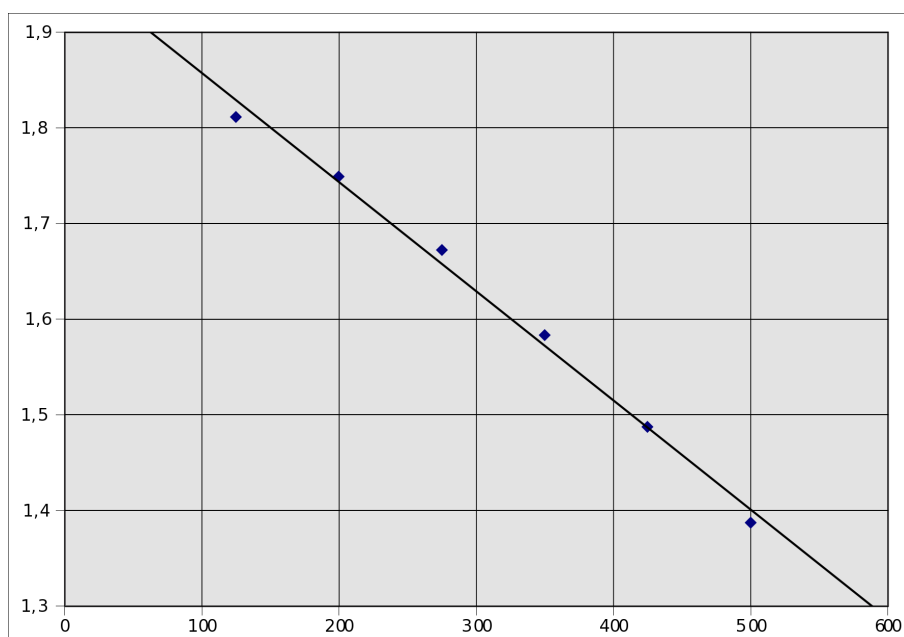
Fem tots 3 anàlisis paramètrics per al llistat de valors de I_{lum} següents i obtenim la taula següent. Com que la tensió a la sortida ens ha sortit exactament igual que la del condensador no la representem.

I _{lum} (nA)	V _{out}	V _A	V _{cap}
1	1,865	2,288	1,865
2	1,862	2,269	1,862
3	1,858	2,249	1,858
5	1,848	2,209	1,848
7	1,836	2,169	1,835
10	1,812	2,11	1,812
20	1,7	1,912	1,7
30	1,553	1,715	1,553
50	1,215	1,326	1,214
75	0,765	0,846	0,765
100	0,314	0,378	0,314



També comprovem, de la mateixa manera, la linealitat de V_{out} amb $T_{obturació}$:

Tobt(us)	Vout
125	1,811
200	1,749
275	1,672
350	1,583
425	1,487
500	1,387



Tal com es veu al gràfic, el voltatge a la sortida és lineal respecte al temps d'obturació. La qualitat de la linealitat és bastant bona, potser empitjora una mica en els temps d'obturació extrems. Això pot ser degut a que els càlculs s'han realitzat fent ús d'aquests mínims i màxims. Potser si haguéssim fet ús d'un interval de guarda això no es produiria.

Ara procedim a comprovar tal com diu l'enunciat que la tensió a la sortida és la mateixa entre dos casos: l'un amb un cert T_{obt} i llum i l'altre amb el doble de corrent i la meitat de T_{obt} . A la taula es veu el resultat.

Tobt(us)	llum 5nA	llum 10nA	llum 20nA
125	1,847	1,812	1,7
250	1,812	1,7	1,387
500	1,7	1,387	0,673

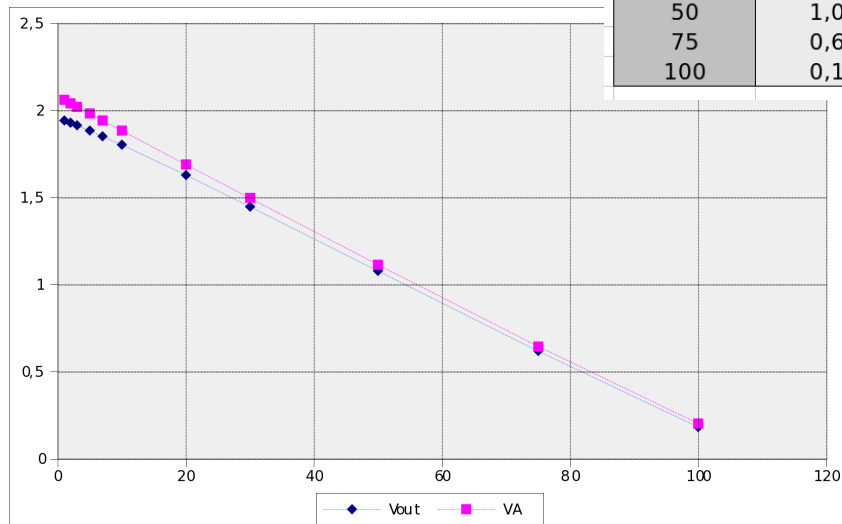
La sensibilitat del sensor seria el voltatge per unitat de mesura (en aquest cas la llum). Però com que no tenim un paràmetre que sigui "llum" directament ho farem en funció del nombre d'ampers de llum, que és proporcional a la quantitat de llum. Així:

$$\text{Sensitivitat} = (1,865 - 0,314) / 99\text{nA} = 15,66\text{mV/nA}$$

Millora de la linealitat i la sensibilitat (rang dinàmic)

De casualitat i degut a un error, vam fer unes simulacions amb un tamany de transistor incorrecte i això ens va dur a millorar la linealitat. En aquest cas triem els transistors M3 i M5 de la mateixa grandària que la resta i repetim la simulació de V_{out} respecte llum així com la $V_{out}(T_{obt})$ per a veure si millora la linealitat.

llum (nA)	Vout	VA	Vcap
1	1,943	2,06	1,943
2	1,929	2,04	1,929
3	1,914	2,02	1,914
5	1,884	1,982	1,884
7	1,852	1,943	1,852
10	1,803	1,884	1,803
20	1,63	1,69	1,63
30	1,448	1,497	1,448
50	1,079	1,115	1,079
75	0,619	0,646	0,619
100	0,183	0,203	0,183



Novament la tensió a l'entrada i a la sortida del MUX és exactament la mateixa. Ara però a la sortida apreciem una característica molt més lineal. Els punts de corrent petit formen una recta. Fins i tot ha augmentat una mica el rang dinàmic del sensor. Ara el voltatge va des de 2V fins a 0,2V.

Triant un transistor petit fem que la corrent sigui més dependent de la tensió VPN, però a la vegada fem que la caiguda de tensió sigui menor (ho compensa). Així doncs hem solucionat el tema de la linealitat triant transistors més petits.

La sensibilitat millora un 12%.

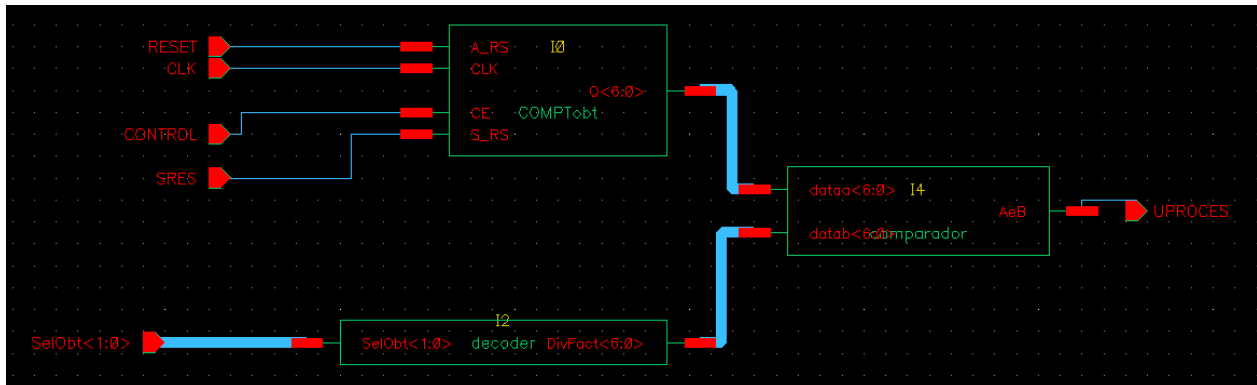
$$\text{Sensitivitat} = (1,943 - 0,183) / 99\text{nA} = 17,77\text{mV/nA}$$

Pel que fa a quantificar la linealitat ho podem fer fixant-nos en el coeficient de determinació. En el primer cas era 0,990, mentre que en el segon cas és de 0,9997, que és molt millor.

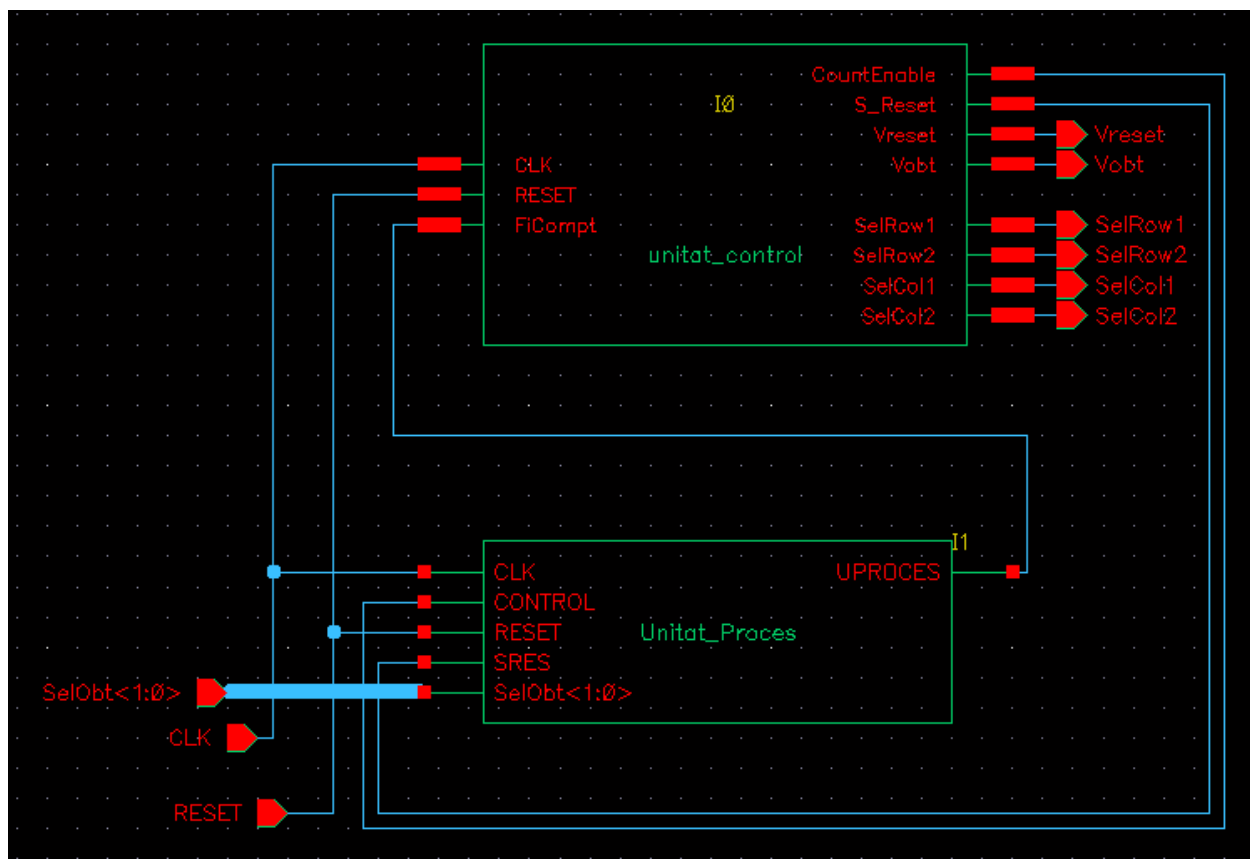
Disseny del sistema de control digital

Hem realitzat el sistema complet digital. A continuació mostrem les parts més interessants del disseny així com les proves realitzades per a la seva verificació.

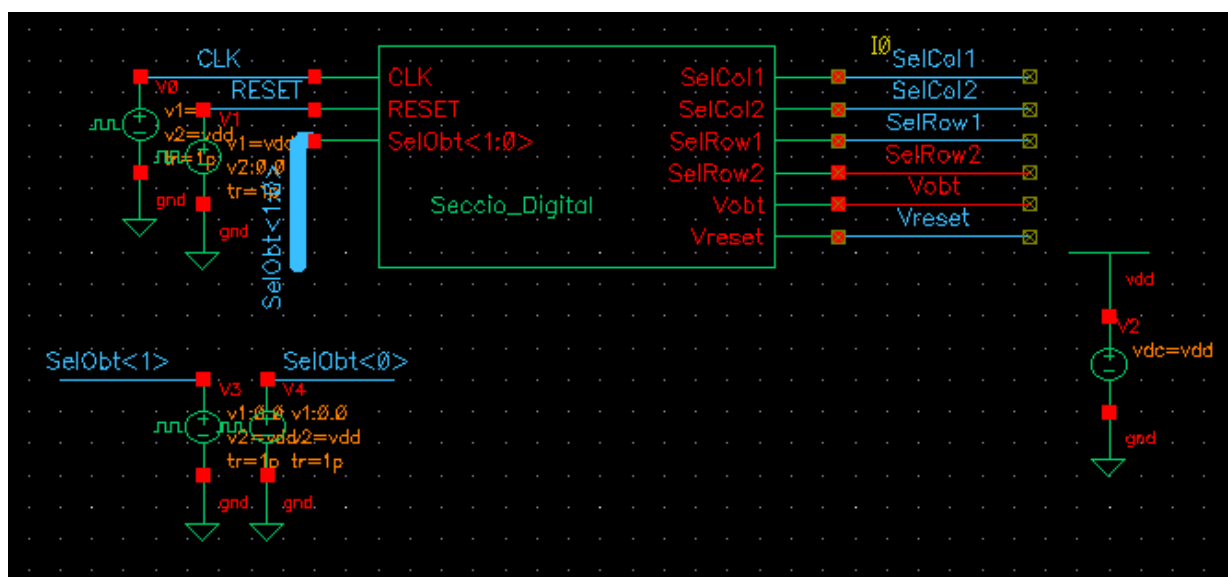
Unitat de procés



Sistema complet

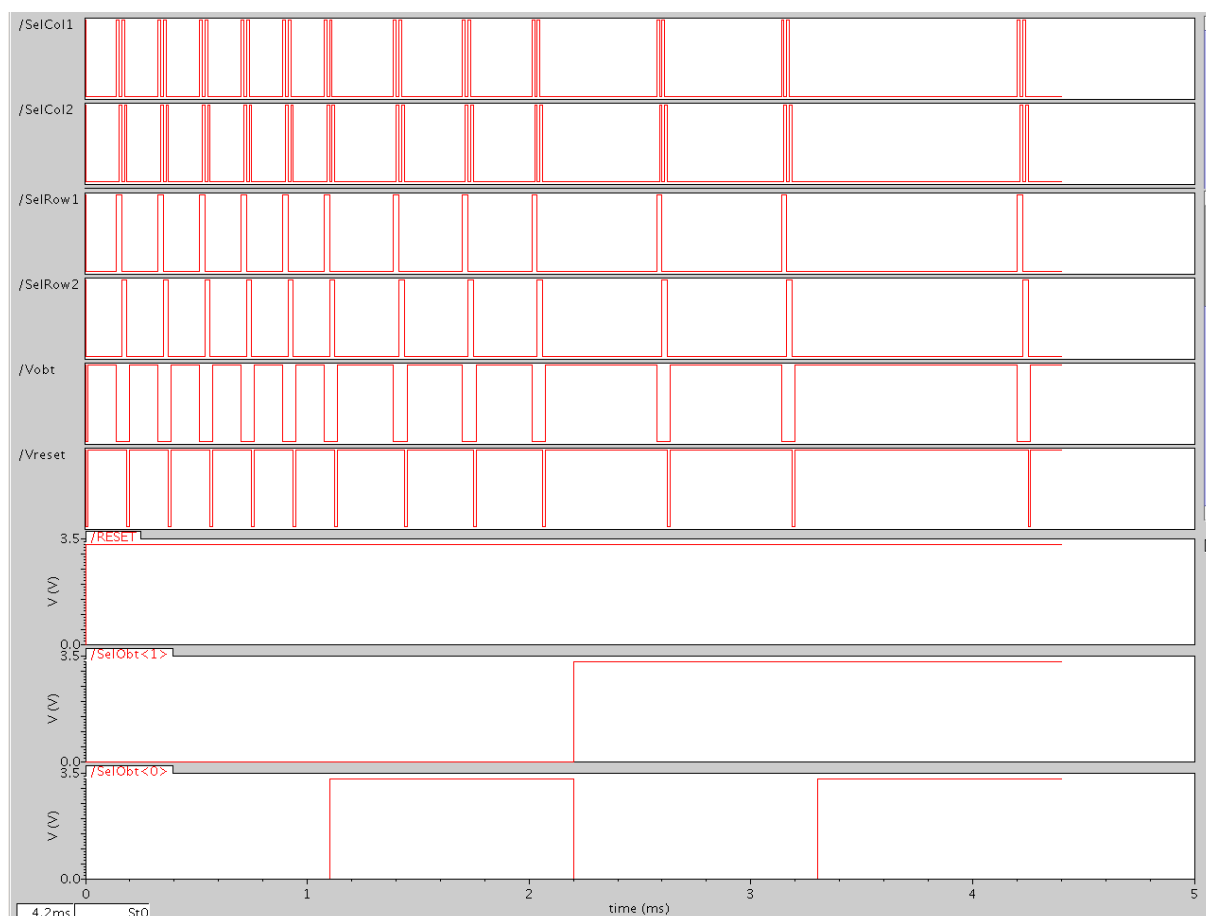


El dos blocs es realitzen fent ús dels fixers VHDL proporcionats. Tot seguit es comprova el sistema digital fent ús del següent circuit.

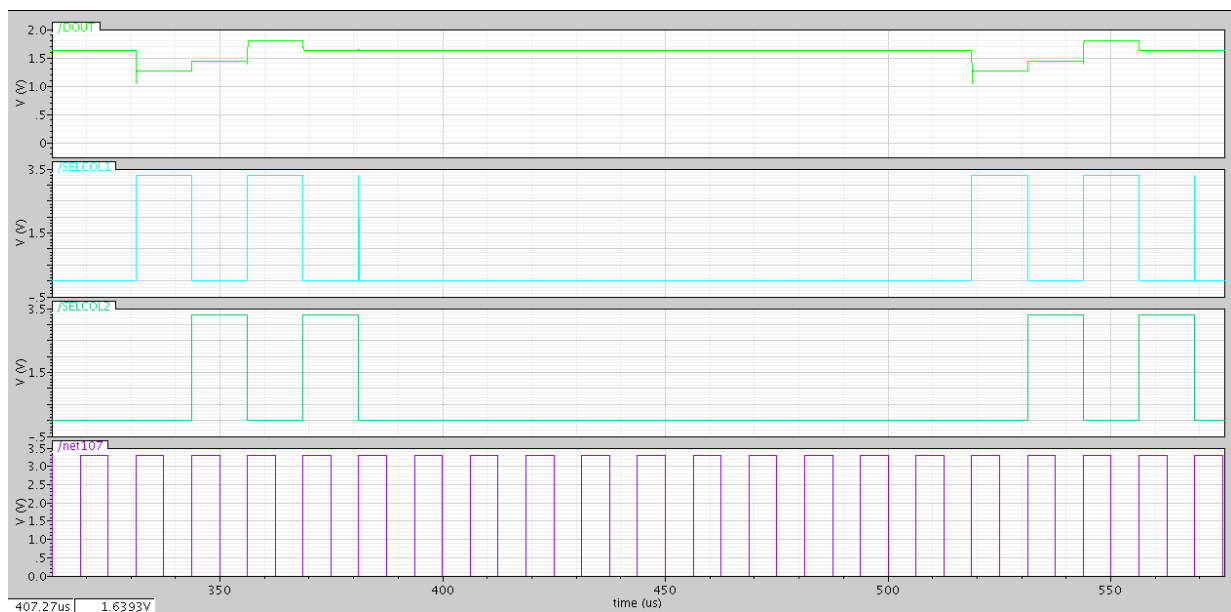
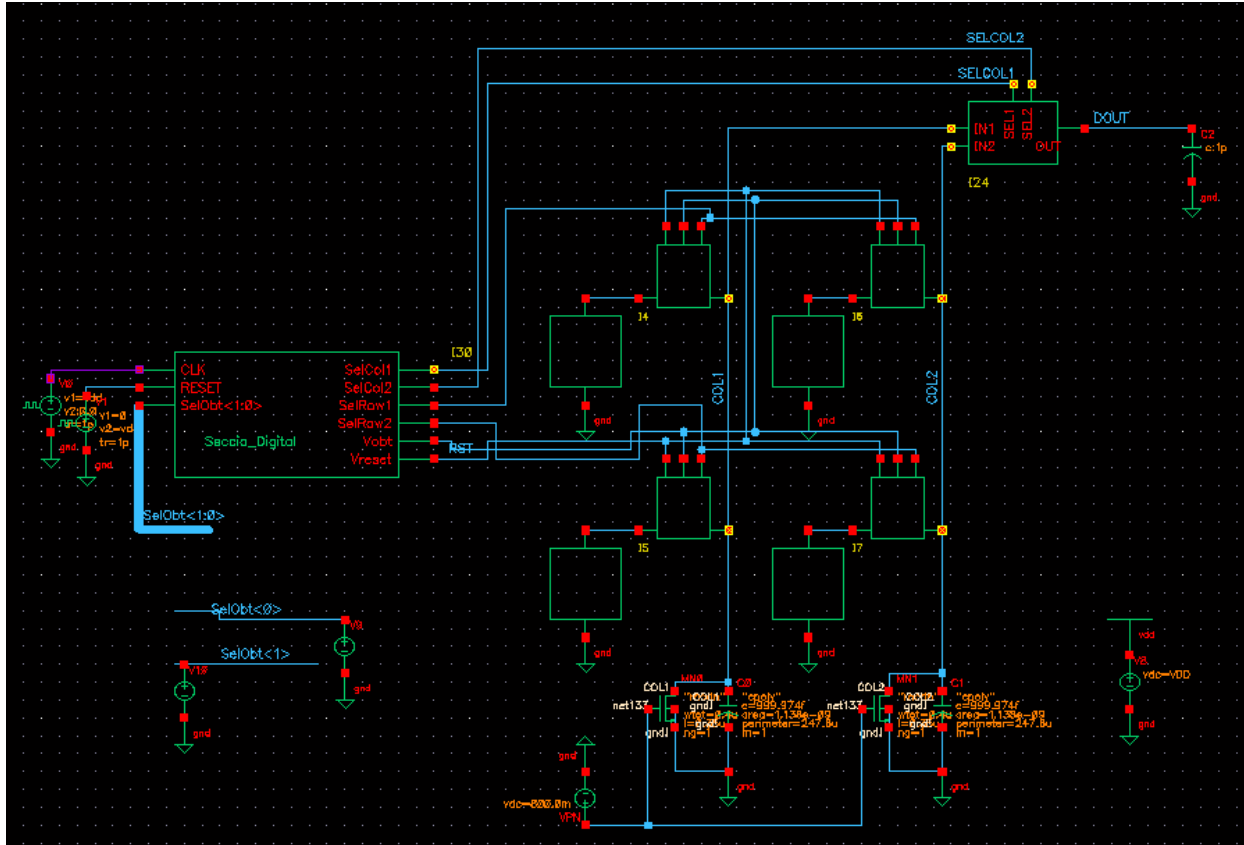


El circuit fa ús de simulació *mixed signal* amb fonts de tensió com a entrades dels circuits. Les fonts de tensió estan programades per a comprovar els quatre possibles temps d'obturació. A l'inici de la simulació es fa un reset del circuit complet i a partir d'aquest moment es prova el circuit durant 1,25ms per cada temps d'obturació.

A la imatge es pot veure el resultat.



Ara, vist que el funcionament és el desitjat, només queda substituir les fonts que hem fet servir per a simular el circuit analògic pel circuit digital.



També adjuntem una simulació del circuit amb un temps d'obtenció de 125us, mostrant el rellotge del sistema, per a poder comptar els cicles. En aquest cas tenim 1 cicle de reset més 10 d'obtenció i a continuació es veuen els 4 cicles de sortida amb el moviment de les senyals dels multiplexors.