

CISE III

Examen final

Cuatrimestre de primavera 2001 (28 de junio de 2002)

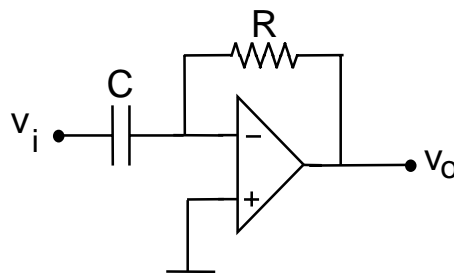
Publicación de Notas (Módulo C4 Planta –1): Lunes 1 de julio (18 horas)

Fin plazo de alegaciones (Secretaría B3): miércoles 3 de julio (12 horas)

Cada problema debe entregarse en hojas separadas

Problema 1 (puntos)

Se desea analizar las limitaciones del siguiente circuito:



Datos: Tensiones de saturación del amplificador operacional $V_{\text{sat}} = \pm 15 \text{ V}$, $C = 100 \mu\text{F}$.

- a) Suponiendo que el amplificador operacional es ideal, obtener el módulo y la fase de la ganancia en lazo cerrado del circuito.
- b) Se pretende que el circuito funcione correctamente hasta 10 kHz. Teniendo en cuenta que la ganancia depende de la frecuencia de la señal de entrada, obtener:
 - i) La expresión de la máxima amplitud de la señal de entrada en función de R a 10 kHz, para que no haya limitación por saturación.
 - ii) El Slew Rate mínimo del amplificador operacional para que con la anterior amplitud, no haya distorsión para frecuencias inferiores a 10 kHz.
- c) El amplificador operacional empleado tiene la siguiente ganancia en lazo abierto:

$$a_{Ao}(s) = \frac{10^9}{(s + 10^2) \cdot (s + 10^4)}$$

Considerando que el condensador introduce un polo dominante, calcular el valor de la resistencia R para conseguir un margen de fase de 45° .

Problema 2(puntos)

Un circuito integrado regulador de tensión LM317 como el de la Figura 1 se dispone como en el circuito de la Figura 2 de forma que permita obtener una tensión de salida ajustable y regulada a su salida para alimentar una carga.

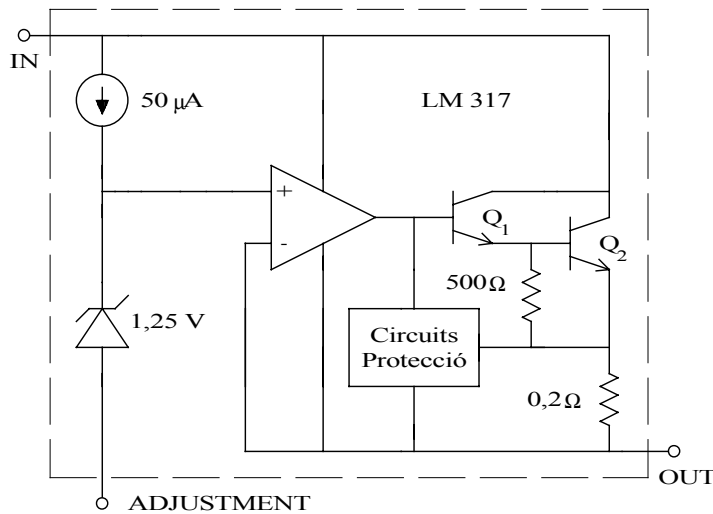


Figura 1

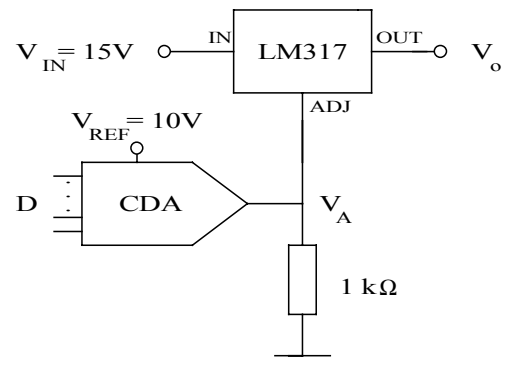


Figura 2

Las características de este circuito integrado son:

- La tensión entre los terminales OUT y ADJUSTMENT es constante e igual a $V_{OUT} - V_{ADJ} = 1.25V$.
- La corriente del terminal ADJUSTMENT es saliente del integrado y vale $I_{ADJ} = 50\mu A$.
- La tensión entre los terminales IN y OUT ha de estar en el margen de $2V \leq V_{IN} - V_{OUT} \leq 20V$ para que su funcionamiento sea correcto.

En el circuito final de la Figura 2, la tensión de salida del regulador es ajustada a partir de una tensión continua V_A que es obtenida de un código binario D mediante un convertidor digital-analógico (CDA) de 8 bits. Por tanto, el código D está dentro del margen de $0 \leq D \leq 255$. La salida del CDA viene dada por la expresión:

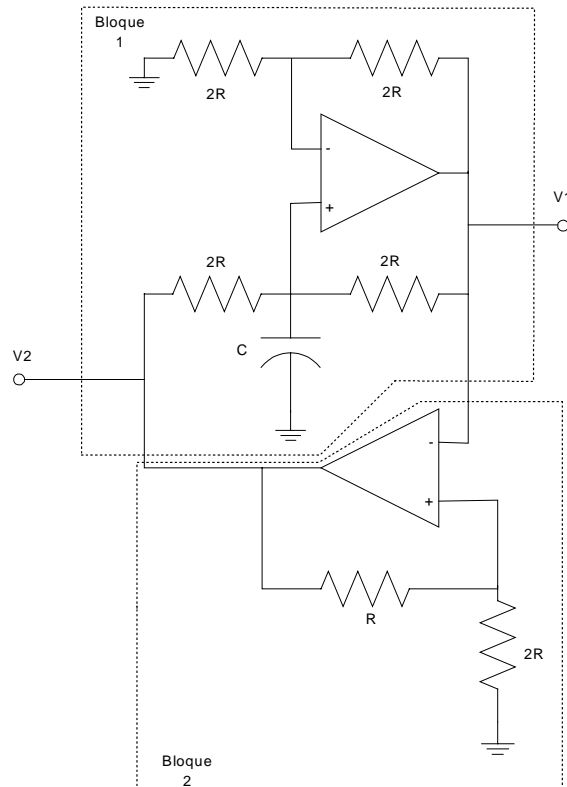
$$V_A = \frac{D}{255} V_{REF}$$

Se pide:

- Obtener la expresión de la tensión de salida V_O en función del código binario D y calcular los valores máximo y mínimo de esa tensión de salida V_O .
- Si el circuito de la Figura 2 ha de alimentar una carga de 10Ω , calcular el rendimiento del regulador cuando el código de entrada es 160.
- Teniendo en cuenta que el circuito de la Figura 2 ha de alimentar una carga de 10Ω , calcular cual es la potencia máxima disipada por el regulador y para que tensión de salida se produce esta situación.
- ¿Cuál es la finalidad del regulador de tensión en este circuito si resulta que la salida del CDA ya es una tensión ajustable? (La corriente máxima que puede entregar el CDA es de 25 mA).

Problema 3(puntos)

En el circuito de la figura, $R=1\text{ k}\Omega$ y $C=470\text{ nF}$. Las tensiones de saturación de los amplificadores operacionales son $\pm 9\text{ V}$.



Se pide:

- Para el bloque 1, halle la expresión de la evolución temporal de V_1 suponiendo que V_2 es constante.
- Para el bloque 2, halle la característica que relaciona V_1 con V_2 .
- Dibuje la evolución temporal de V_1 y V_2 suponiendo que en $t=0$, $V_1=0\text{ V}$ y $V_2=9\text{ V}$. Calcule la frecuencia de V_1 y el ciclo de trabajo de V_2 .

Problema 4(puntos)

El circuito de la figura es un oscilador de señal cuadrada en la salida V_o . La acción de los interruptores es la siguiente:

Q	\overline{Q}	$S1$	$S2$
0	1	A	B
1	0	B	A

Y la tabla de verdad del Biestable es:

R	S	Q_{n+1}	\overline{Q}_{n+1}
0	0	Q_n	\overline{Q}_n
0	1	1	0
1	0	0	1
1	1	x	x

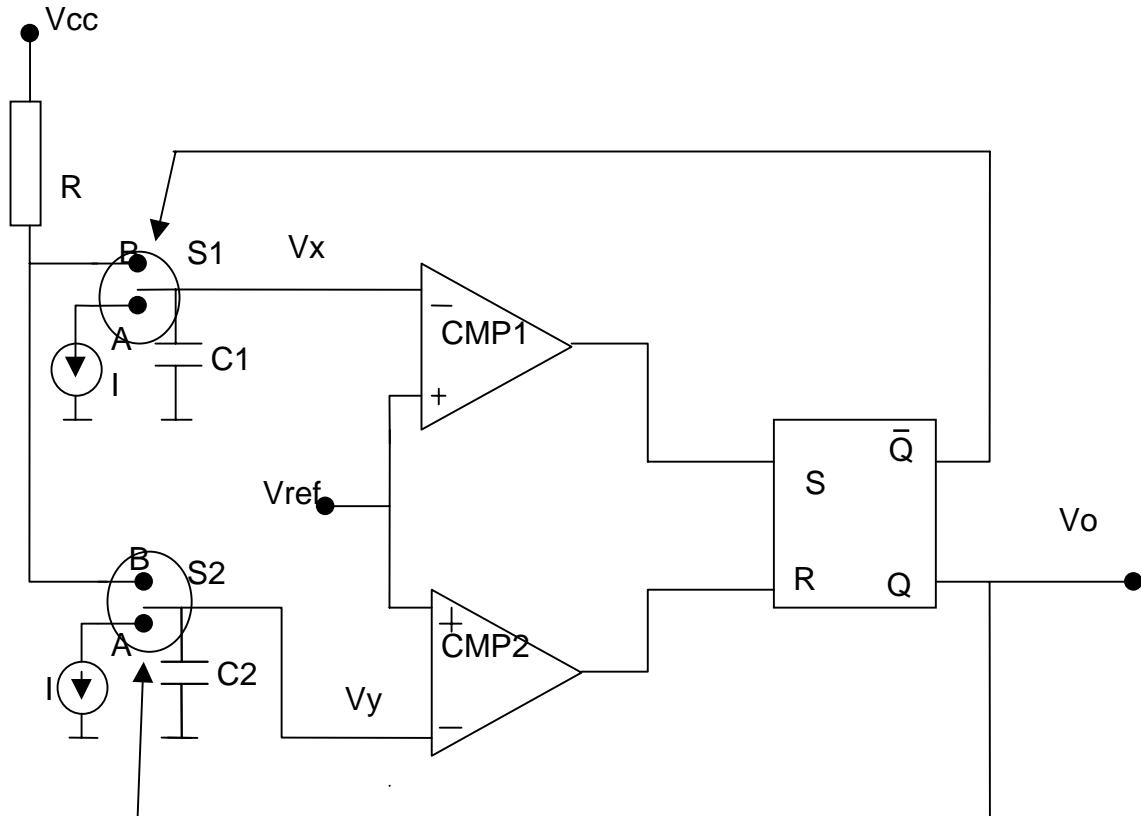
El funcionamiento de los dos comparadores CMP1 y CMP2 es:

$V_+ > V_-$ salida = V_{cc}

$V_+ < V_-$ salida = 0

DATOS: $I = 100\mu A$, $C_1 = C_2 = 1nF$, $V_{cc} = 5V$, $V_{ref} = 2.5V$.

La resistencia R es de un valor muy pequeño de forma que las constantes de tiempo RC_1 y RC_2 se puedan considerar muy pequeñas.



- Suponiendo que en $t=0$ $V_x(0)=V_y(0)=V_{cc}$ y que las posiciones de los interruptores son $S_1=A$, $S_2=B$, Escribir la ecuación de $V_x(t)$ y de $V_y(t)$ para $t>0$
- Dibujar las tensiones $V_x(t)$ y $V_y(t)$ en función del tiempo para $t>0+$
- Calcular el tiempo T_1 en el que se mantiene el mismo estado en la salida.
- Calcule los valores de $V_x(T_1+)$ y de $V_y(T_1+)$
- Calcule el periodo de la señal y la frecuencia de oscilación
- Dibujar $V_x(t)$, $V_y(t)$ y $V_o(t)$ en un periodo de la señal
- Explique la secuencia de estados del Biestable