### DCISE. Treball personal setmana 3

1.- Temes de treball durant la setmana del 8/Març al 15/Març. Llistat de continguts i fonts de consulta recomanades. Prepareu llistat de dubtes per a la sessió de 15/Març.

### • Capacitats del transistor MOS

Fonts de consulta: transparències de classe; [Allen]<sup>1</sup> 3.2; [Rabaey]<sup>2</sup> 3.3, 4.3.1; [Dcise]<sup>3</sup> 2.2.8.

- → Origen de les diverses capacitats del transistor MOS: capacitat de porta a canal, capacitats de *overlap*, capacitats de les unions.
- ightarrow Expressions de les capacitats entre terminals del transistor MOS a cada regió de treball:  $C_{GB}$ ,  $C_{GS}$ ,  $C_{GD}$ ,  $C_{DB}$ ,  $C_{SB}$ .
- → Identificació de les capacitats dominants.
- → Capacitat d'entrada d'una porta digital CMOS. Capacitat de sortida d'una porta digital CMOS.
- → Capacitats en el node de connexió entre dues portes CMOS consecutives.
- → Justificació de la reducció d'aquestes capacitats a una sola capacitat de càrrega C<sub>L</sub>.

# • Resistència equivalent del transistor MOS

Fonts de consulta: [Rabaey]<sup>2</sup> 3.3 - Example 3.8.

- → Concepte de resistència ON del transistor. Necessitat i concepte de resistència equivalent R<sub>eq</sub> del transistor en commutació.
- → Càlcul i expressió de la resistència equivalent R<sub>eq</sub> d'un transistor MOS en commutació
- $\rightarrow$  Dependència de  $R_{eq}$  amb les tensions i dimensions del transistor MOS (com aconseguir augmentar o disminuir  $R_{eq}$ )

# • Retard de propagació en una porta digital CMOS

Fonts de consulta: transparències de classe; [Rabaey]<sup>2</sup> 5.4.2, 5.4.3.

- → Identificació de les transicions lògiques a la sortida d'una porta CMOS com a processos elèctrics de càrrega i descàrrega de la capacitat C<sub>L</sub>.
- → Expressió integral de la càrrega i descàrrega d'una capacitat a través d'un transistor MOS.
- → Definició de temps de propagació. Identificació de temps de propagació diferents.
- → Definició de temps de pujada, temps de baixada.
- → Expressió integral del temps de propagació en funció dels paràmetres del MOS i de C<sub>L</sub> (suposant transicions instantànies a les entrades).
- -> Càlcul del temps de propagació utilitzant les expressions del corrent a través del MOS.
- -> Càlcul del temps de propagació utilitzant el concepte de resistència equivalent Ren-
- -> Expressió del temps de propagació utilitzant el concepte de resistència equivalent Rec-
- → Dependència del temps de commutació amb paràmetres del circuit i del transistor MOS (com aconseguir augmentar o disminuir la velocitat de commutació d'una porta digital CMOS; què fa augmentar o disminuir la velocitat de commutació d'una porta digital CMOS)
- → Dimensionat del inversor CMOS pel criteri de màxima velocitat.

# 2.- Exercicis recomanats de treball personal

→ Exercicis recomanats no entregables: Exercicis 8, 11, 17 (un dels apartats) del BLOC 1: TRANSISTOR MOS I ANÀLISI ESTÀTICA DE CIRCUITS

<sup>&</sup>lt;sup>1</sup> CMOS Analog Circuit Design, 2<sup>a</sup> Edició, Philip E. Allen, Douglas R. Holberg. Oxford University Press, 2002.

<sup>&</sup>lt;sup>2</sup> <u>Digital Integrated Circuits, A design Perspective</u>, J. M. Rabaey, A. Chandrakasan, B. Nikolic, Prentice Hall, 2003.

<sup>&</sup>lt;sup>3</sup> Diseño de Circuitos y Sistemas Integrados A. Rubio, J. Altet, X. Aragonés, J.L. González, D. Mateo, F. Moll. Ed. Alfaomega, 2005.