

# Fetch

## Ciclos de Lm32, Etapa 2

Héctor Julián García Otálora  
Jairo Andrés Caballero

Universidad Nacional de Colombia  
Electrónica Digital II -2012-I



# Fetch

**Etapas en la cual se indica al procesador la instrucción a ejecutar.**

- Lee la dirección donde está almacenada la instrucción.
- Trae la instrucción al registro, memorias, caché, periféricos.
- Aumenta la dirección del PC en 4
- Vuelve a escribirla en el PC
- Traslada la información por todos los ciclos

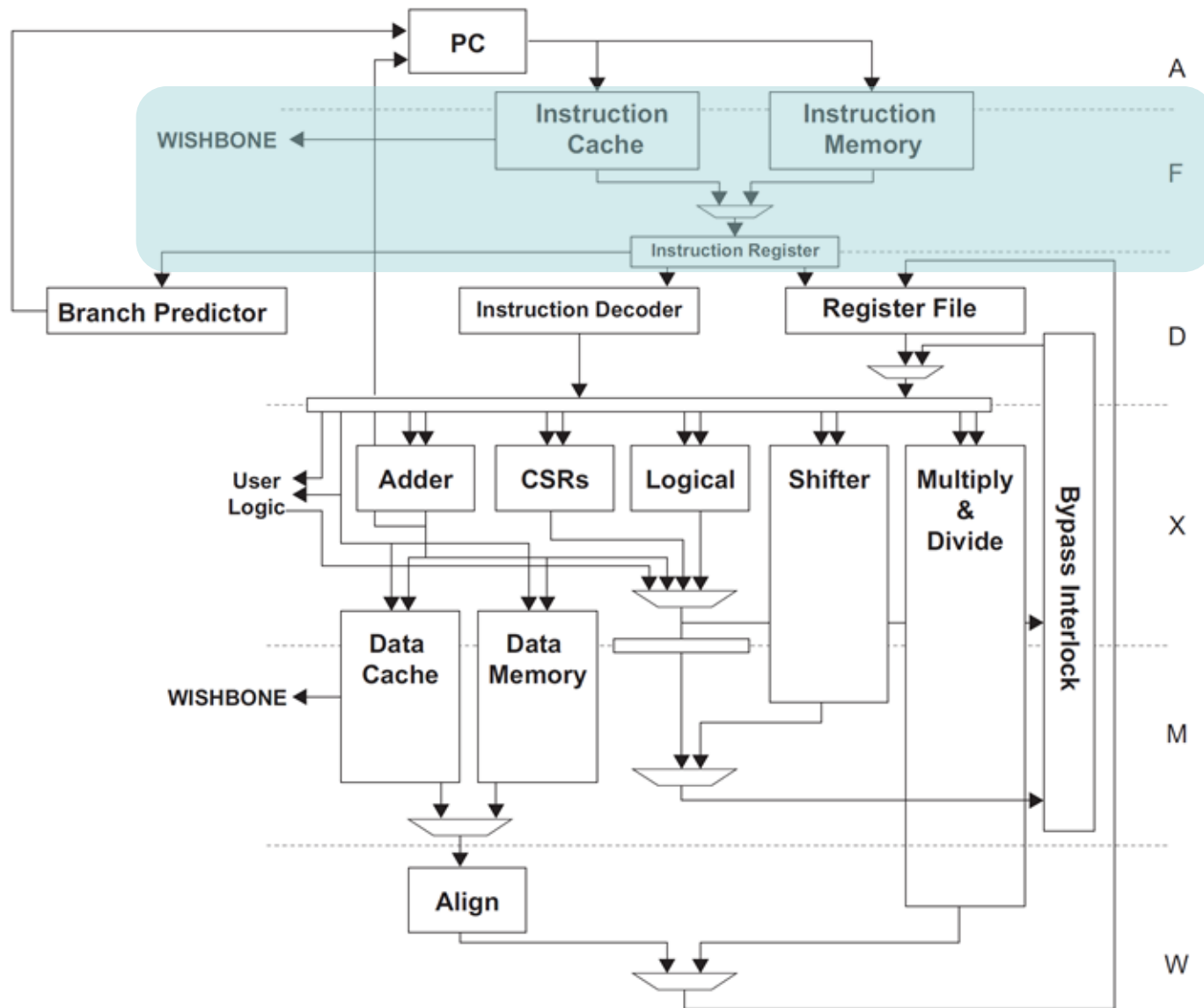


Figura 1. Diagrama del procesador pipeline

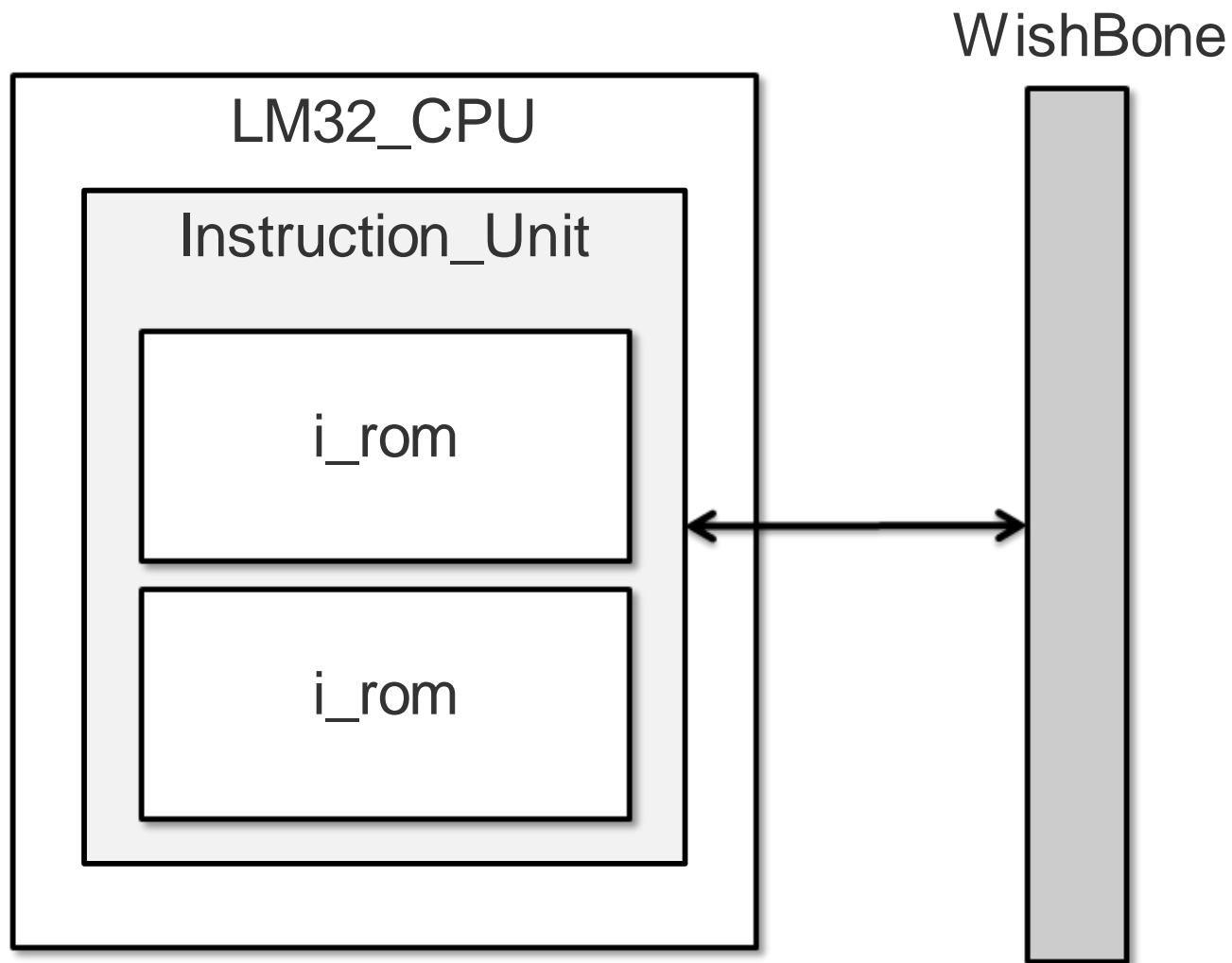


Figura 2. Diagrama de jerarquías en módulo Verilog

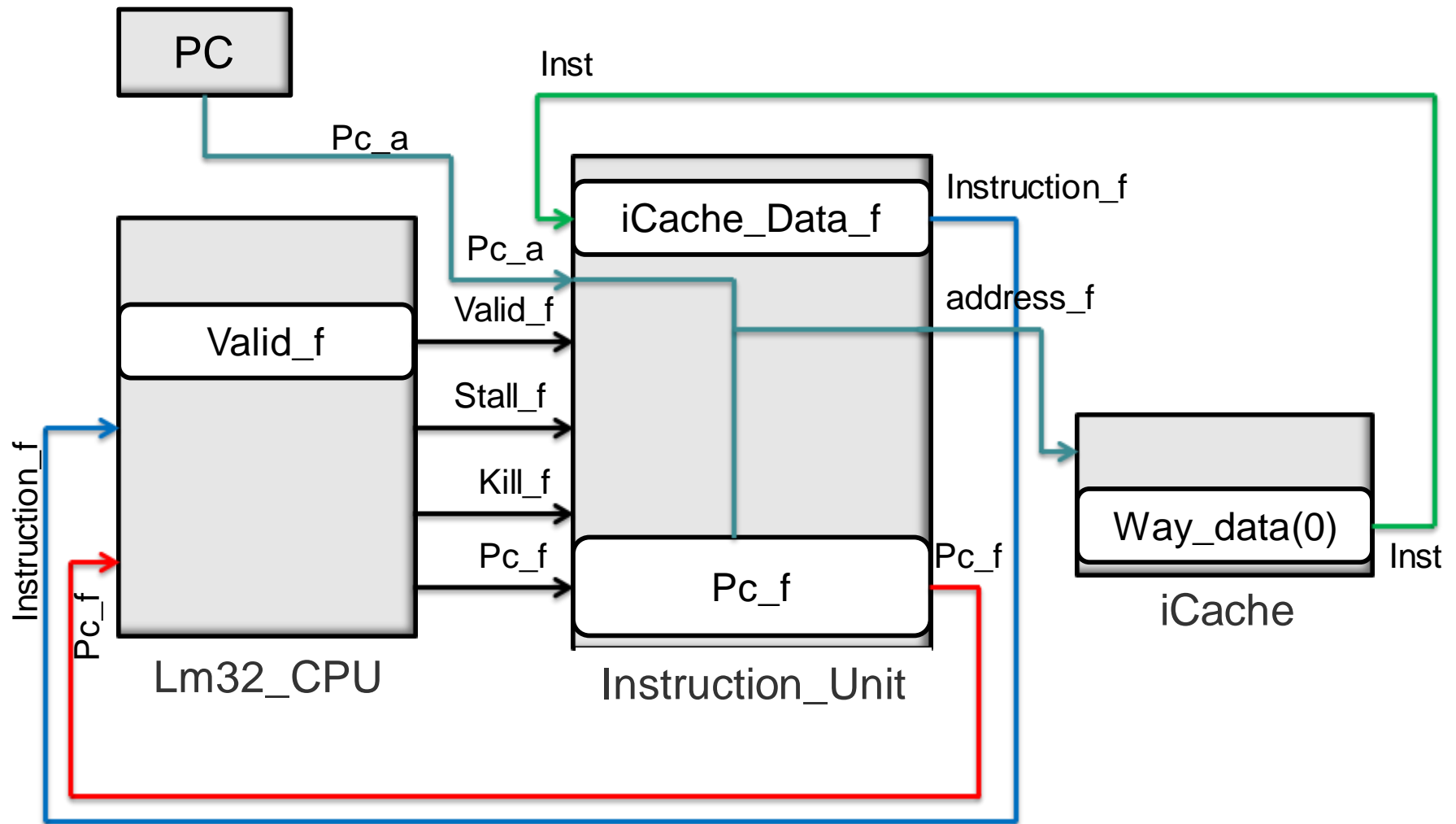


Figura 3. Diagrama bloques de etapa fetch

# Simulaciones

- Valor hora Ingeniero: 60.000 COP
- Numero de ingenieros: 2
- Tiempo en investigación: 4 horas
- Tiempo de simulaciones: 1 hora
- Material de Exposición: 2 horas

Tiempo Total	7 horas
Costo por Persona	420.000 COP
Costo Total	<b>840.000 COP</b>

Tabla 1. Resumen de costos

- *Amado S. Oscar A. (2012) Guía de laboratorio, Práctica 4: Arquitectura del procesador LM32. Universidad nacional de Colombia sede Bogotá. Facultad de ingeniería. Bogotá.*