

Enlace de Radio Frecuencia

David Ricardo Martínez Hernández Código: 261931

Jairo Andrés Neuta Bernal Código: 261227

Oscar Andres Urbano Vallejo Código: 261683

Resumen

En este documento se presenta la propuesta de metodología de diseño , haciendo énfasis en las etapas que se requiere para la comunicación digital ASK inalámbrica de una señal analógica, en el que se hará uso de diversas etapas en la que se sensorará una señal analógica, se le hará su correspondiente acondicionamiento de señal para poder así ser manipulada digitalmente, modulada y transmitida inalámbricamente a otro punto en donde luego de su recepción, su demodulación se acondicionara nuevamente la señal para ser leída e interpretada mediante un instrumento analógico.

1. Planteamiento del problema

Las comunicaciones inalámbricas han sido utilizadas mucho en los últimos años para poder controlar o sensorar algunas situaciones específicas, como lo es el control de temperatura de un lugar, también las comunicaciones de radio frecuencia como las estaciones de radio, de televisión analógica y hasta de comunicaciones celulares.

Para ello se quiere realizar la recepción de sonido y poderlo transmitir por medio de la modulación digital **ASK** a un parlante. Para lograr esta modulación es necesario hacer uso de las herramientas adquiridas a lo largo de la carrera y así poder realizar dicha modulación con el mayor éxito posible.

2. Objetivos

2.1. Objetivo General

- Realizar una comunicación ASK de una señal analógica y replicarla en un parlante.

2.2. Objetivos Específicos

- Realizar la discretización de la señal analógica por medio de un conversor análogo digital (**ADC**).
- Realizar la conversión paralelo a serial de la señal analógica discretizada y la conversión serial paralelo de la misma señal.
- Realizar la modulación y demodulación de la señal que es transmitida por la antena.
- Realizar un acople de impedancias de todo el diseño a 50Ω .
- Realizar la construcción de la señal discretizada a la señal original por medio de un conversor digital a análogo (**DAC**).
- Realizar un clock a 1KHz para sincronizar todos los dispositivos asíncronos.

3. Diseño

El diseño se ha dividido en dos etapas:

1. Etapa de adquisición de datos, codificación y transmisión.
2. Etapa de recepción, decodificación de datos y visualización.

La primera de estas etapas consta de cinco submodulos; en esta subdivisión se encuentra la recepción de la señal analógica, posteriormente una etapa de amplificación y transducción de señal mediante un modulo **ADC** que muestrea, retiene, cuantifica y codifica la señal de interés, luego se tiene la etapa de de conversión paralelo a serie de 8 *bits*, posterior a esto se encuentra la etapa de modulación por **ASK** para la transmisión y finalmente un modulo de acople mediante una línea de transmisión coplanar, con la antena transmisora (ver figura 1).

Con respecto a la segunda etapa principal, esta también cuenta con submodulos que la componen, de tal manera el proceso inverso al que se plantea desarrollar en la primera etapa, conforme a esto se tiene, una antena receptora acoplada a una línea coplanar, que a su vez se comunica con el demodulador seleccionado para esta aplicación, posterior a esto la señal demodulada pasa por el modulo de conversión de 8*bit* paralelo a serie, luego se realiza un proceso de conversión digital análogo de la señal,0000000000000000 por medio de un **DAC** y finalmente para efectos de manipulación y lectura de la señal analógica, se pasara la señal por un modulo de amplificación y percepción con un parlante (ver figura 3).

3.1. Primera Etapa

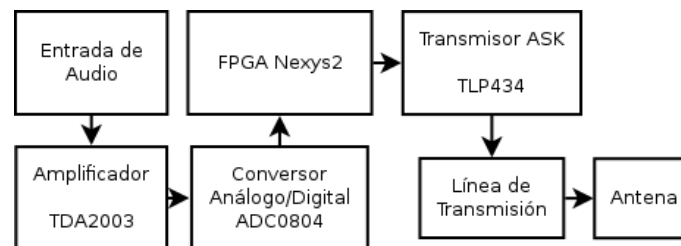


Figura 1: Etapa de adquisición de datos, codificación y transmisión.

3.1.1. Adquisición de datos

Como se observa en la Figura 1 la primera etapa empieza con la obtención del sonido, esta se hará por medio un celular, según la caracterización realizada la salida del celular el cual se encuentra entre 0V y 50mV.

Sin embargo el conversor **ADC** funciona para señales de entrada comprendidas entre 0V y 5V por tal motivo se realiza una etapa de amplificación de la señal de entrada.

3.1.2. Amplificador de Voltaje

El amplificador de voltaje es un amplificador *TDA2003* el cual es usado comúnmente como amplificador de audio, apoyado en su entrada por un filtro pasabajos. Este amplificador permite que la señal de entrada al **ADC** se encuentre entre 0V y 5V, esto se realizó con el fin de poseer una mejor resolución a la hora de convertir la señal analógica a digital.

3.1.3. Conversor Análogo Digital

El *ADC0804* (Figura 2) puede ser alimentado con 5V, esto garantiza un muestreo óptimo para la señal de entrada que se esta utilizando, cuenta con una salida de 8 bits lo cual da lugar a una resolución de 256 posibles valores, por lo cual con dicha polarización será capaz de detectar cambios a la entrada hasta de 20mV.

Typical Application Schematic

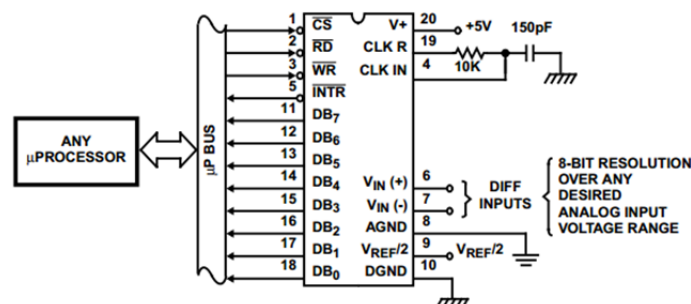


Figura 2: Diagrama esquemático del *ADC0804*.

La tasa de conversión puede ser variada en función de los elementos conectados entre los pines 4 y 19 sin embargo para el montaje típico mostrado en la figura Figura 2 se cuenta con una Tasa de conversión de $f_{CLK} = 640kHz$.

3.1.4. Conversor Paralelo Serial

Esta etapa se va a realizar por medio de la **FPGA** por medio de un software implementado en ella

3.1.5. Transmisor ASK

Para este caso se utilizó un *TLP434A*. Este transmisor es alimentado con $5V$, opera con una tasa de bits de $1Kbps$, este circuito se encarga de hacer la modulación y genera la onda que será llevada a la antena, esta referencia en específico modula la señal con una portadora de $434MHz$, frecuencia central a la que será transmitida la información en el aire; se escogió el par transmisor receptor en esta frecuencia de operación ya que está comprendida en la banda destinada a los radio aficionados ($430MHz-440MHz$).

3.1.6. Línea de Transmisión

Como es necesario utilizar una línea de transmisión para realizar las conexiones correspondientes se utilizó un arreglo de líneas para poder acoplar la unión del modulador con la antena, este acople debe estar diseñado a 50Ω porque todos los elementos del circuito también lo están.

Se utilizaron dos líneas de microcinta acopladas, tienen una longitud de $l_1 = 50mm$, un ancho de $w_1 = 1,33877mm$ y una distancia $s_1 = 1,2mm$, asumiendo un $\epsilon_R = 4,34$, espesor del dieléctrico de $H = 0,711mm$, y un ancho de la pista de cobre de $T = 35\mu m$.

Estos resultados se obtuvieron con el simulador **Qucs** 0,0,16.

3.1.7. Antena

Suministrada por el docente, se sabe que tiene una impedancia de 50Ω .

3.2. Segunda Etapa

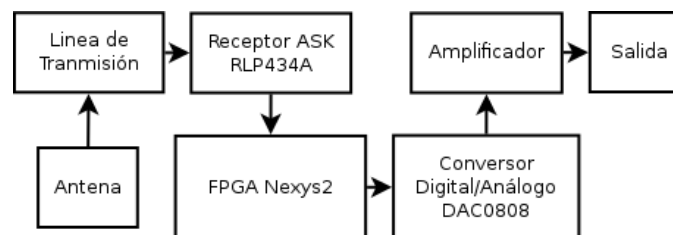


Figura 3: Etapa de recepción, decodificación de datos y visualización.

3.2.1. Antena

Suministrada por el docente, se sabe que tiene una impedancia de 50Ω .

3.2.2. Línea de Transmisión

Se utilizó la misma línea descrita en la etapa anterior (ver 3.1.6).

3.2.3. Demodulador ASK

Se utilizó el receptor *RLP434* que es el receptor compatible con el transmisor *TLP434A*. Trabaja a la misma frecuencia de operación ($434MHz$) y con la misma tasa de bits ($1Kbps$), el receptor además demodula la señal y entrega el bit serial que contiene la información del sonido.

3.2.4. Conversor Serial Paralelo

Esta etapa sera realizada por la **FPGA**

3.2.5. Conversor Digital Análogo

Se utilizará el conversor Digital-Análogo *DAC0808*.

3.2.6. Amplificador de Voltaje y Salida

Se utilizó un juego de parlantes alimentados por un cargador de celular, los cuales ya tienen integrado un amplificador de voltaje integrado.

4. Costos

Para realizar este proyecto se van a utilizar estos recursos:

Cantidad	Recurso	Valor Unitario	Total
2	Amplificadores <i>TDA2003</i>	3,000	6,000
1	<i>ADC0804</i>	8,700	8,700
1	<i>TLP434A</i>	9,300	9,300
1	<i>RLP434</i>	10,100	10,100
1	<i>DAC0808</i>	4,350	4,350
1	Circuito Impreso <i>FR4</i>	0	0
1	Circuito Impreso <i>10cm * 10cm</i>	3,500	3,500
2	Metro de Ribbun	2,000	4,000
8	Conectores para Ribbun	1,500	12,000
10	Condensadores	500	5,000
10	Resistencias	100	1,000
2	Conectores	2,000	4,000
1	Plugin de audio	3,000	3,000
1	Diodo <i>1n4004</i>	200	200
1	Diodo Zener	400	400
2	FPGA Nexys2	400,000	800,000

Cuadro 1: Costos de implementación.

Para realizar este proyecto es necesario hacer una inversión de aproximadamente \$871,500, sin tomar en cuenta las horas de diseño por cada integrante del grupo.

5. Conclusiones

- .
- .
- .

Referencias

- [1] Balanice, Constantine A. “*Antenna theory analysis and desing*”. John Wiley & Sons, Inc., Third Edition, 2005
- [2] Pozar, David M. “*Microwave Engineering*”. John Wiley & Sons, Inc., Fourth Edition, 2012
- [3] Sitio web: <http://www.sigmaelectronica.net>, visitado el 04 de junio de 2013.
- [4] Sitio web: <http://www.tekcien.com>, visitado el 04 de junio de 2013.
- [5] Hoja de datos del *TDA2003*: <http://pdf.datasheetcatalog.com/datasheet2/8/0iyjghfjy8fhfz8jkwkgedw8qsky.pdf>, leída el 04 de junio de 2013.

- [6] Hoja de datos del *ADC0804*: <http://www.sigmaelectronica.net/manuals/ADC0804.pdf>, leída el 04 de junio de 2013.
- [7] Hoja de datos de la *FPGA Nexys2*: http://www.digilentinc.com/Data/Products/NEXYS2/Nexys2_rm.pdf, leída el 04 de junio de 2013.
- [8] Hoja de datos del *TLP434A*: <http://www.sigmaelectronica.net/manuals/TLPRLP434A.pdf>, leída el 04 de junio de 2013.
- [9] Hoja de datos del *RLP434*: <http://www.sigmaelectronica.net/manuals/tlprlp434.pdf>, leída el 04 de junio de 2013.
- [10] Hoja de datos del *DAC0808*: <http://www.sigmaelectronica.net/manuals/DAC0808.pdf>, leída el 04 de junio de 2013.
- [11] Sitio web: <http://www.microelectronicos.com/datasheets/MO-RX3400.pdf>, visitado el 04 de junio de 2013.
- [12] Sitio web: <http://www.microelectronicos.com/datasheets/MO-SAWR.pdf>, visitado el 04 de junio de 2013.