## Fetch

Héctor Julián García Otálora Jairo Andrés Caballero Universidad Nacional de Colombia Electrónica Digital II -2012-I



## Fetch



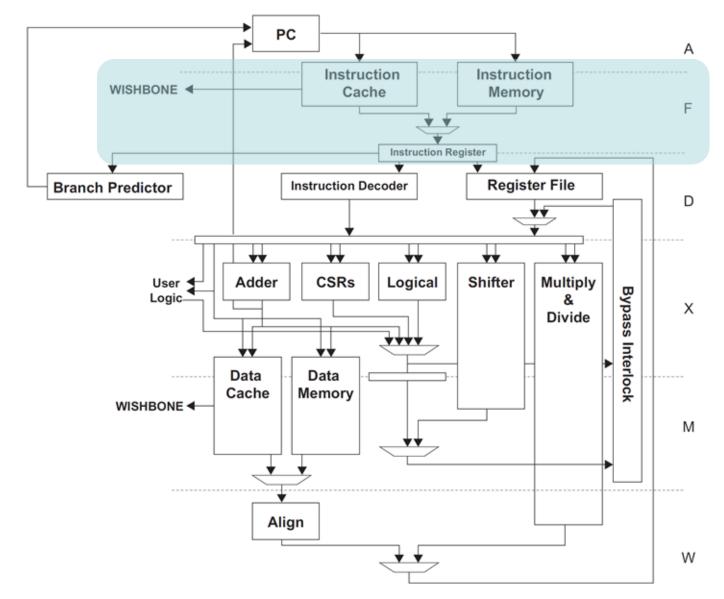


Figura 1. Diagrama del procesador pipeline

