



Profesores

Ph.D. Victor Grisales P. (Teoría)

M.Sc. Horacio Coral E. (Lab)

Guía de Laboratorio No. 5

Compensadores Analógicos

1. DESCRIPCIÓN

En esta práctica, el estudiante podrá diseñar y validar diferentes compensadores analógicos para una planta de segundo orden. Inicialmente, el estudiante debe encontrar el modelo matemático del sistema a controlar y validarlo mediante simulaciones usando SimScape en Matlab y con datos experimentales.

Luego, el estudiante se debe enfrentar con el diseño, simulación, implementación y evaluación de compensadores PID para cumplir requerimientos de diseño en el dominio temporal, y compensadores de atraso y adelanto de fase para cumplir requerimientos de desempeño en el dominio de la frecuencia como margen de fase, margen de ganancia y error permanente.

2. OBJETIVOS

- Obtener de forma analítica la función de transferencia de un sistema eléctrico de segundo orden.
- Simular y validar la planta a controlar en Matlab® usando SimScape®.
- Diseñar, simular e implementar compensadores PID analógicos para cumplir requerimientos de diseño en lazo cerrado en el dominio temporal.
- Diseñar, simular y contrastar experimentalmente el desempeño de compensadores de adelanto, atraso y adelanto/atraso de fase bajo requisitos de diseño en el dominio de la frecuencia.
- Validar experimentalmente el desempeño de compensadores PID analógicos para un sistema eléctrico de alto orden.

3. MARCO TEÓRICO

El controlador PID y sus componentes de la forma PD y PI representan formas simples de controladores que emplean operaciones de derivación e integración en la compensación de sistemas de control. En general, el diseño de controladores en sistemas de control se puede ver como un problema de diseño de filtros; entonces existe un gran número de esquemas posibles. Desde el punto de vista de filtrado, el controlador PD es un filtro pasa alto, el controlador PI es un filtro pasa bajo y el controlador PID es un filtro pasa banda, en función de los valores de los parámetros del controlador. El filtro pasa alto a menudo se denomina como controlador de **adelanto de fase** ya que se introduce fase positiva al sistema en algún intervalo de frecuencias. El filtro pasa bajo también se conoce como controlador de **atraso de fase**, ya que la fase correspondiente introducida es negativa. Estas ideas relacionadas con el filtrado y corrimiento de fase son útiles si los diseños se realizan en el dominio de la frecuencia [GK10, p.532].

3.1. Compensadores de atraso de fase

Considere el circuito mostrado en la figura 1 y el diagrama de bode mostrado en la figura 2. Su función de transferencia es [Che93, p.317]:

$$C_1(s) = \frac{E_2(s)}{E_1(s)} = \frac{1 + R_2Cs}{1 + (R_1 + R_2)Cs} = \frac{1 + aT_1s}{1 + T_1s} \quad (1)$$

donde,

$$0 < a := \frac{R_2}{R_1 + R_2} < 1 \quad (2)$$

$$T_1 := (R_1 + R_2)C \quad (3)$$

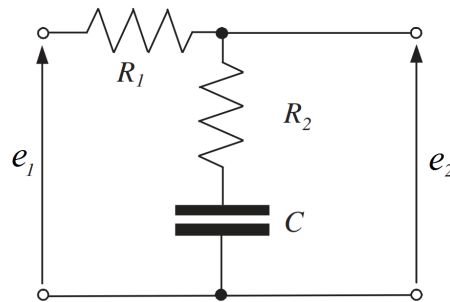


Figura 1: Red de atraso de fase.

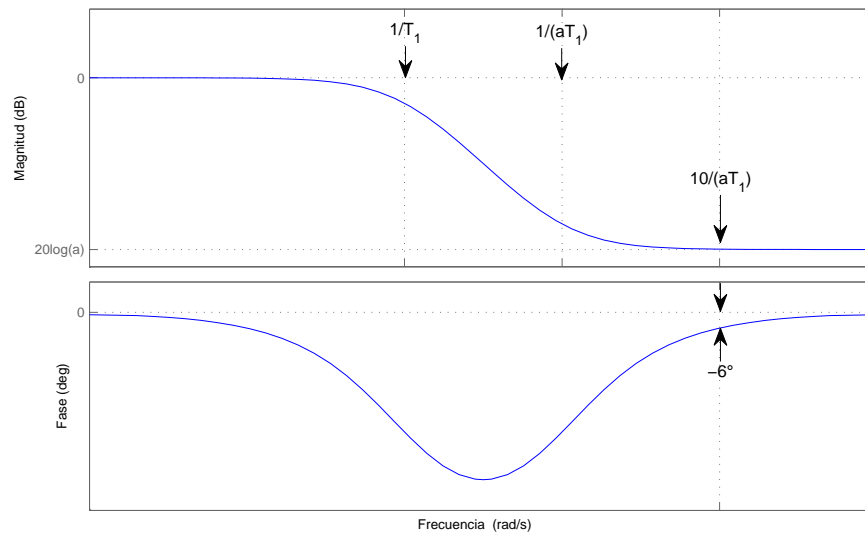


Figura 2: Diagrama de bode del compensador de atraso de fase

El polo y cero de $C_1(s)$ son $-1/T_1$ y $-1/aT_1$. Debido a que $a < 1$, el cero está más alejado del origen que el polo. Entonces, para cualquier $\omega \geq 0$, la fase de $C_1(s)$ es igual al aporte angular del cero (θ) menos el aporte angular del polo (ϕ) y como $\phi \geq \theta$, la fase de $C_1(s)$ es negativa para todo $\omega \geq 0$. Por lo tanto, el circuito es una red de *atraso de fase*.

El procedimiento de diseño de redes de atraso de fase se resume a continuación [Che93, p.320]:

Paso 1: Calcule la constante del error de posición o de velocidad de acuerdo a las especificaciones dadas para el error permanente y determine la ganancia k que cumple ese criterio.

Paso 2: Grafique el diagrama de bode de la planta incluyendo la ganancia k y mida el margen de fase y de ganancia.

Paso 3: Si decide usar un compensador de atraso de fase, determine la frecuencia en la cual el gráfico de bode del *Paso 2* tiene el margen de fase requerido más 6° . Esta frecuencia es ahora la nueva frecuencia de cruce de ganancia de diseño ω'_g .

Paso 4: Mida la atenuación necesaria para llevar la curva de ganancia hacia la nueva frecuencia de corte. Esta atenuación la proveerá una red de atraso de fase. Asigne la atenuación necesaria como α y calcule el parámetro a del compensador de atraso de fase usando $\alpha = -20 \log a$.

Paso 5: Calcule T_1 usando

$$\frac{1}{aT_1} = \frac{\omega'_g}{10} \quad (4)$$

Paso 6: Si el sistema resultante satisface todas las especificaciones, entonces el diseño se ha completado. La red de compensación de atraso de fase puede ser implementada usando el circuito de la figura 1.

El uso de un compensador de atraso de fase reducirá la frecuencia de corte del sistema; en consecuencia el ancho de banda del sistema realimentado puede ser reducido. Por esta razón, este tipo de compensación hará más lento el sistema.

3.2. Compensadores de adelanto de fase

Las redes de adelanto de fase tienen fase positiva para todo $\omega > 0$. Considere la red de adelanto mostrada en la figura 3 y el diagrama de bode de la figura 4. Su función de transferencia es [Che93, p.321]:

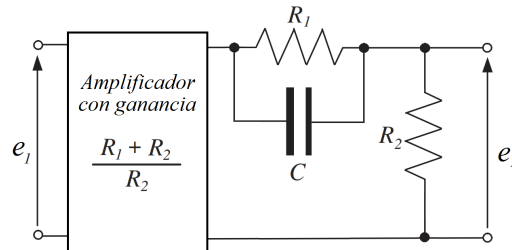


Figura 3: Red de adelanto de fase.

$$C_2(s) = \frac{E_2(s)}{E_1(s)} = \left(\frac{R_1 + R_2}{R_2} \right) \frac{R_2 + R_1 R_2 C s}{R_1 + R_2 + R_1 R_2 C s} := \frac{1 + b T_2 s}{1 + T_2 s} \quad (5)$$

donde

$$b = \frac{R_1 + R_2}{R_2} > 1 \quad (6)$$

$$T_2 = \frac{R_1 R_2}{R_1 + R_2} C \quad (7)$$

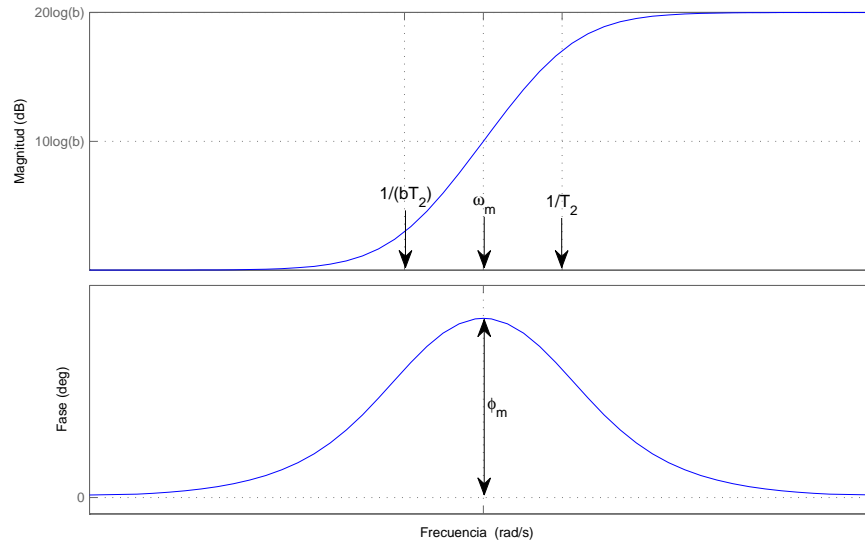


Figura 4: Diagrama de bode del compensador de adelanto de fase

El polo y cero de $C_2(s)$ están ubicados en $-1/T_2$ y $-1/bT_2$, respectivamente. Debido a que $b > 1$, el cero está ubicado más cerca del origen que el polo, entonces $\theta > \phi$ para cualquier $\omega > 0$ y la fase de $C_2(s)$ es positiva para todo $\omega > 0$. Por lo tanto, el circuito es una red de *adelanto de fase*.

La filosofía de diseño de las redes de adelanto de fase es muy diferente a las de atraso de fase. Una red de atraso de fase se ubica lejos de la nueva frecuencia de corte de tal manera que su fase no afecte seriamente el margen de fase. Por otro lado, una red de adelanto de fase se debe ubicar de tal manera que su fase máxima contribuya enteramente al margen de fase.

El procedimiento de diseño de redes de adelanto de fase se resume a continuación [Che93, p.323]:

Paso 1: Calcule la constante del error de posición o de velocidad de acuerdo a las especificaciones dadas para el error permanente y determine la ganancia k que cumple ese criterio.

Paso 2: Grafique el diagrama de bode de la planta incluyendo la ganancia que cumple la constante de error requerida. Determine la frecuencia de cruce de ganancia ω_g y la frecuencia de cruce de fase ω_p . Mida el margen de fase ϕ_1 y el margen de ganancia.



Paso 3: Si decide usar un compensador de adelanto de fase, determine $\psi = (\text{margen de fase requerido}) - \phi_1$. La introducción del compensador de adelanto de fase moverá la frecuencia de cruce de ganancia a la derecha del gráfico de bode y, en consecuencia, habrá un decremento en el margen de fase. Para compensar esta reducción, es usual agregar $\theta = 5^\circ$ a ψ . Calcule $\phi_m = \psi + \theta$.

Paso 4: Calcule la constante b usando la siguiente ecuación. Esto produce una fase máxima ϕ_m .

$$b = \frac{1 + \sin \phi_m}{1 - \sin \phi_m} \quad (8)$$

Paso 5: Si se ubica la máxima fase en ω_g o, de forma equivalente, $\omega_m = \omega_g$, debido a que la red tiene ganancia positiva, la frecuencia de cruce de ganancia de $C_2(s)G(s)$ se moverá a la derecha del plano de bode y la fase máxima no aparecerá en la nueva frecuencia de cruce de ganancia. Por esta razón, primero se debe calcular la nueva frecuencia de cruce de ganancia antes de ubicar ω_m . Dibuje una línea horizontal con ganancia $-10 \log b$. Su intersección con la gráfica de ganancia de bode de $kG(s)$ proporciona la nueva frecuencia de cruce de ganancia, denotada por ω'_g . Mida el margen de fase ϕ_2 de $kG(s)$ a esa frecuencia ω'_g . Si $\phi_1 - \phi_2 < \theta$, siga con el Paso 6.

Paso 6: Ajuste $\omega_m = \omega'_g$ y calcule T_2 de ecuación 9. Si el sistema resultante satisface todas las otras especificaciones, el diseño se ha completado. La red de adelanto de fase se puede implementar mediante el circuito de la figura 3.

$$\omega_m = \frac{1}{\sqrt{bT_2}} \quad (9)$$

La adición de compensadores de adelanto de fase incrementará la frecuencia de cruce de ganancia y, en consecuencia, también el ancho de banda de todo el sistema.

Además de las redes de atraso y adelanto, es posible usar redes de atraso y adelanto de forma conjunta como se muestra en la función de transferencia del compensador $C_3(s)$. En el diseño, se usa la propiedad de atenuación de la parte de atraso de fase y la fase positiva de la parte de adelanto de fase. La idea básica de diseño es idéntica a la discutida en los literales anteriores.

$$C_3(s) = \left(\frac{1 + aT_1s}{1 + T_1s} \right) \left(\frac{1 + bT_2s}{1 + T_2s} \right) \quad (10)$$

4. PROCEDIMIENTO

En esta práctica primero se obtendrá el modelo matemático del sistema a controlar que luego se utilizará para diseñar compensadores analógicos para cumplir diferentes requerimientos de desempeño. El estudiante debe validar sus diseños implementando el sistema de control primero en Simulink usando SimScape y luego de forma experimental.

El circuito de la Figura 5 representa el proceso o sistema dinámico que se desea controlar. En este caso, el sistema tiene una entrada (V_{in}) y una salida (V_{out}). Desarrolle los siguientes puntos:

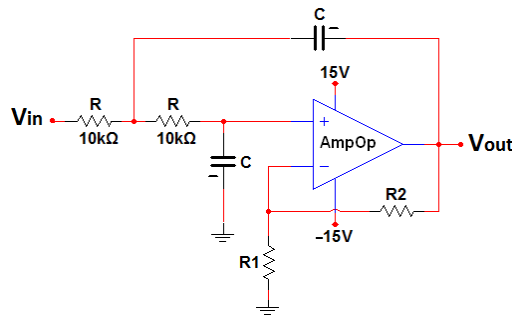


Figura 5: Circuito de la planta a controlar.

4.1. Modelado y Validación

Obtenga la función de transferencia de la planta usando leyes de voltaje y corriente. Simule y valide el modelo obtenido en Matlab-Simulink-Simscape® usando el diagrama mostrado en la Figura 6.

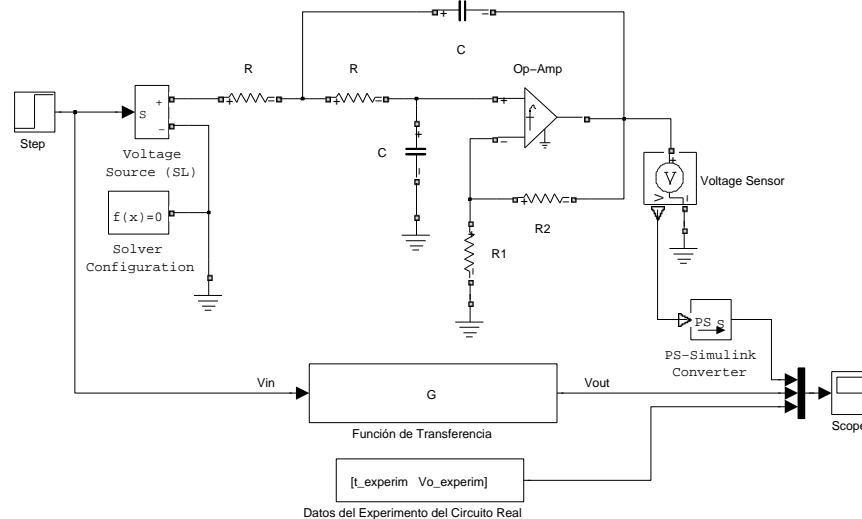


Figura 6: Diagrama en Simulink para validar el modelo de la planta.

4.2. Diseño de los Compensadores

1. Diseñe un compensador PID en configuración paralelo $C_{PID1}(s)$, tal que el sistema en lazo cerrado cumpla los siguientes requerimientos: (1) Error de posición cero, (2) Tiempo de estabilización inferior a la mitad del tiempo en lazo abierto, y (3) Sobrenivel porcentual inferior a 7%. Valide su diseño en simulación usando SimScape. El método de diseño de este compensador debe ser seleccionado por el grupo de estudiantes. Considere como la planta a controlar al sistema de la Figura 5.
2. Diseñe un compensador PID en configuración paralelo $C_{PID2}(s)$, tal que el sistema en lazo cerrado

cumpla los siguientes requerimientos: (1) Error de posición cero, (2) Tiempo de estabilización inferior al tiempo en lazo abierto, y (3) Sobrenivel porcentual inferior a 7%. Valide su diseño en simulación usando SimScape. El método de diseño de este compensador debe ser seleccionado por el grupo de estudiantes. **Solo para este punto**, considere como la planta a controlar al sistema de alto orden de la Figura 7.

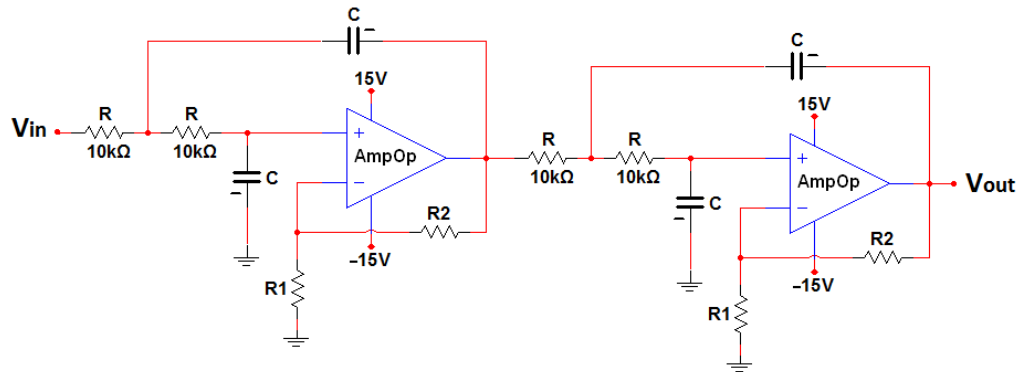


Figura 7: Sistema eléctrico de alto orden.

3. Verifique el cumplimiento de los requerimientos de diseño para los sistemas de control PID. Calcule el tiempo de estabilización, sobrenivel porcentual, error de posición, error de velocidad, margen de fase, margen de ganancia y ancho de banda.
4. Diseñe un compensador $C_1(s)$ de atraso de fase tal que $C_1(s)G(s)$ alcance los siguientes requerimientos: (1) Error de posición inferior a 3%, (2) Margen de fase $\geq 55^\circ$, y (3) Margen de ganancia $\geq 10dB$. Valide su diseño en simulación usando SimScape. Considere como la planta $G(s)$ al sistema de la Figura 5.
5. Diseñe un compensador $C_2(s)$ de adelanto de fase tal que $C_2(s)G(s)$ alcance los siguientes requerimientos: (1) Error de posición inferior a 3%, (2) Margen de fase $\geq 55^\circ$, y (3) Margen de ganancia $\geq 10dB$. Valide su diseño en simulación usando SimScape. Considere como la planta $G(s)$ al sistema de la Figura 5.
6. Diseñe un compensador $C_3(s)$ de adelanto y atraso de fase tal que $C_3(s)G(s)$ alcance los siguientes requerimientos: (1) Error de posición inferior a 3%, (2) Margen de fase $\geq 55^\circ$, y (3) Margen de ganancia $\geq 10dB$. Valide su diseño en simulación usando SimScape. Considere como la planta $G(s)$ al sistema de la Figura 5.
7. Compare y contraste los resultados de los compensadores de adelanto, atraso y adelanto/atraso. Calcule el tiempo de estabilización, sobrenivel porcentual, error de posición, error de velocidad, margen de fase, margen de ganancia y ancho de banda.

4.3. Implementación y Validación del Sistema de Control

Implemente cada sistema de control diseñado anteriormente. Use osciloscopios y generadores de señales para realizar las pruebas necesarias con el fin de caracterizar el sistema compensado. Mida: tiempo de estabilización, sobrenivel porcentual, error de posición, error de velocidad, margen de fase, margen de ganancia y ancho de banda.



4.4. Asignación de Planta/Proceso a Controlar

Los parámetros del circuito de la planta se asignan de acuerdo a la siguiente Tabla:

| Grupo de Estudiantes | Parámetros de la Planta |
|---|--|
| Camilo Cadena, Ruth López, Juan Roncancio, Diana Rojas | $C=10\mu F$, $R2=4.7k\Omega$, $R1=3.3k\Omega$ |
| Israel Bernal, Felipe Castañeda, David Martínez, Oscar Urbano | $C=10\mu F$, $R2=4.7k\Omega$, $R1=4.7k\Omega$ |
| Luis Limas, Javier Romero, Jose Logreira, Carlos Rueda | $C=10\mu F$, $R2=1.8k\Omega$, $R1=2.0k\Omega$ |
| Jr. Jurado Realpe, Santiago R. Garces, Víctor M. Solarte | $C=10\mu F$, $R2=6.8k\Omega$, $R1=5.6k\Omega$ |
| Juan Castillo, Daniel Garzón, Jonathan Márquez, Juan Velandia | $C=10\mu F$, $R2=2.2k\Omega$, $R1=2.7k\Omega$ |
| Luis Poveda, John Quintero, Cristian Vinchez | $C=4.7\mu F$, $R2=2.0k\Omega$, $R1=3.3k\Omega$ |
| Castillo A. Syndy, Mesias B. Nina, Torres P. Wilson | $C=4.7\mu F$, $R2=2.0k\Omega$, $R1=2.2k\Omega$ |
| Virgilio A. Pérez, Juan David Ramos, Juan David Vanegas | $C=4.7\mu F$, $R2=5.6k\Omega$, $R1=4.7k\Omega$ |
| Wilson A. Ortega, Diego A. Rivera | $C=10\mu F$, $R2=3.3k\Omega$, $R1=2.0k\Omega$ |
| Christian C. Villegas C., Jose D. Cleves O. | $C=4.7\mu F$, $R2=3.3k\Omega$, $R1=2.7k\Omega$ |

Tabla 1: Asignación de parámetros de la planta para cada grupo.

5. INFORME

El informe de la práctica debe usar el formato IEEE y contener los ítems mostrados a continuación:

- Título, Autores y Resumen en español.
- Introducción.
- Desarrollo de la sección PROCEDIMIENTO.
- Conclusiones.
- Bibliografía.

Tener en cuenta las siguientes fechas:

1. Fechas máximas de entrega del informe:
 - Para el Grupo 5 (Martes de 11am-1pm): 19 de Noviembre de 2012
 - Para el Grupo 6 (Jueves de 11am-1pm): 21 de Noviembre de 2012
2. Fechas para la sustentación de las actividades desarrolladas en la sección 4:
 - Para el Grupo 5 (Martes de 11am-1pm): 20 de Noviembre de 2012
 - Para el Grupo 6 (Jueves de 11am-1pm): 22 de Noviembre de 2012



6. EVALUACIÓN

Entregar informe de la práctica según lineamientos dados en la sección 5. El informe se debe entregar vía e-mail a la dirección *horacio.unal@gmail.com* en la fecha indicada y entregar impreso el día de la sustentación de las actividades desarrolladas. La evaluación sería de la siguiente manera:

Guía 5: Equivalente al 20% de la nota total del laboratorio

- Presentación del Informe (P_{INF}) (organización, redacción, ortografía, claridad, formato): **Valor 1.0.**
- Sustentación ($Sustent$) (Se verifica el desarrollo con preguntas a cada integrante del grupo): **Valor 1.0.**
- Punto 4.1: **Valor 0.2.**
- Punto 4.2 (No incluyen los puntos 4.2.1, 4.2.2 y 4.2.3): **Valor 2.5.**
- Punto 4.3: **Valor 2.0.**
- Conclusiones (C): **Valor 0.3.**
- Ecuación de evaluación:

$$\text{Nota} = (P_{4.1} + P_{4.2} + P_{4.3} + C)P_{INF} * Sustent$$

Proyecto Final: Equivalente al 20% de la nota total del laboratorio

- Presentación del Informe (P_{INF}) (organización, redacción, ortografía, claridad, formato): **Valor 1.0.**
- Sustentación ($Sustent$) (Se verifica el desarrollo con preguntas a cada integrante del grupo): **Valor 1.0.**
- Punto 4.2.1: **Valor 0.4.**
- Punto 4.2.2: **Valor 1.0.**
- Punto 4.2.3: **Valor 0.4.**
- Punto 4.3 (para 4.2.1): **Valor 0.8.**
- Punto 4.3 (para 4.2.2): **Valor 2.0.**
- Conclusiones (C): **Valor 0.4.**
- Ecuación de evaluación:

$$\text{Nota} = (P_{4.2.1} + P_{4.2.2} + P_{4.2.3} + P_{4.3} + C)P_{INF} * Sustent$$

7. REFERENCIAS

- [Che93] C.T. Chen. *Analog and Digital Control System Design: Transfer-Function, State-Space, and Algebraic Methods*. Saunders College Publishing Electrical Engineering. Saunders College Pub., 1993.
- [GK10] M. F. Golnaraghi and Benjamin C. Kuo. *Automatic control systems*. Wiley, Hoboken, NJ, 9th edition, 2010.