# Bitácora de Laboratorio de Electrónica Análoga II

# Grupo 2

Ing. Giuseppe Roa Osorio. Cod 261742 Ing. Oscar Andres Urbano Vallejo. Cod 261683

# TABLA DE CONTENIDO

Gu	ía 1: Amplificadores Simples con BJT.
	<u>Prelaboratorio</u>
	Proceso de Diseño
	1. Amplificador de Emisor Común
	1.1 Polarizacion D.C.
	2. Amplificador de Base Común
	3. Amplificador de Colector Común
	<u>Laboratorio</u>
	Amplificador Emisor Común
	Amplificador Base Común
	Amplificador Colector Común
	Solución de Problemas.
	CONCLUSIONES
Gu	ía 2: Caracterización de transitores de Efecto Campo y amplificadores simples.
	Prelaboratorio Caracterización.
	1. Caracterización Mosfet canal N
	2. Caracterización Mosfet canal N
	<u>Laboratorio Caracterización</u>
	1. Amplificador Source comun
	1.1.Polarizacion DC
	1.2 Analisis en señal, source comun
	2. Analisis de señal, gate comun.
	3. Analisis de señal, drain comun.
	<u>Laboratorio Amplificadores Fets</u>
	Amplificador Source Común
	Amplificador Gate Común
	Amplificador Drain Común
	Solución de Problemas.
	<u>CONCLUSIONES</u>
<u>Gu</u>	ía No. 3: Fuentes y Espejos de Corriente.
	<u>Prelaboratorio</u>
	Fuentes de Corriente con Diodos Zener.
	Espejo de Corriente sin Compensación en Base
	Espejo de Corriente con Compensación de Base
	Resistencia Norton
	<u>LABORATORIO</u>
	Caracterización fuente de corriente con Zener.
	Espejos de Corriente sin compensación de Base.
	Espejo de corriente con compensación de base

Solución de Problemas

# **CONCLUSIONES**

# Guía 1: Amplificadores Simples con BJT.

# Roles

Giuseppe Roa Osorio: Interventor. Oscar Andres Urbano Vallejo: Relator.

# **Prelaboratorio**

Esta practica tiene como objetivo realizar el diseño de 3 configuraciones muy conocidas de amplificadores basados en transistores bipolares de unión. En particular, se utilizara un transistor NPN 2N3904 cuyo Beta medido en el laboratorio se encuentra cerca de 265, el

voltaje de Early corresponde a VA=113V.

## Proceso de Diseño

Las tres configuraciones que se trabajaran son: Emisor común, Base común y Colector común, que en realidad partirán de un mismo circuito de polarización D.C. al cual simplemente se le cambiara la ubicación de la alimentación y del punto donde se mide el Voltaje de salida.

Los aspectos que se deben considerar antes de iniciar la etapa de diseño radican en las especificaciones suministradas por la guía; Se trabajara con un  $V_{CC}$  de 12V, el punto de operación Q corresponderá a  $V_{CE}$  = 6V y  $I_{CQ}$  =1.6mA + 2\*0.2mA= 2mA. Adicionalmente el arreglo resistivo calculado deberá ser normalizado para ajustarse a valores comerciales según el estándar E24 con una tolerancia del 5%. A continuación se describe el proceso detallado de diseño.

# 1. Amplificador de Emisor Común

#### 1.1 Polarizacion D.C.

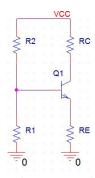


Figura 1.1. Circuito para polarización D.C.

El mecanismo de diseño parte del principio de superposición en el cual se asume que es posible separar los efectos debido a corriente continua y aquellos debido a corriente alterna, esto se manifiesta físicamente debido a que los condensadores empleados cuando se trabaja en DC se comportan como un circuito abierto, mientras que frente a señales de tipo alterno, trabajan en forma de corto circuito. De esta manera, al trabajar con la configuración de Emisor común, se parte de efectuar el diseño de la polarización en DC empleando el circuito de la Figura 1.1.

En primera instancia el diseño partirá de calcular el valor de R<sub>E</sub>, que como en la literatura se menciona, en este tipo de configuraciones esta resistencia estabiliza la polarización con respecto a cambios de temperatura. El criterio de diseño que se empleara consiste en afirmar que el voltaje que debe caer sobre esta resistencia equivale a una décima parte del voltaje total a utilizar, en este caso:

$$V_{RE} = 0.1*12V = 1.2V = I_{E}R_{E}$$

La corriente de emisor se determina a partir de lc=2 mA y el B=265.

$$I_E = \frac{266}{265}I_C = 2.007$$
mA

De esta manera ya es posible determinar Re.

$$R_{\rm F} = \frac{1.2v}{2.007mA} = 597.9$$

De acuerdo al estándar E24 la normalización conduciría a una resistencia 620 $\Omega$ . Con este valores es posible ahora establecer una Ley de Voltajes de Kirchoff para el lazo de salida y de esa manera poder determinar  $R_{\rm C}$ .

12V= 2mA\*R<sub>C</sub> + 6V +2.007mA\*620  
R<sub>C</sub>=2.377k
$$\Omega$$

Al normalizar el valor de resistencia en  $R_c$  corresponde a  $2.4k\Omega$ . En este momento la labor ahora se enfoca en conocer el valor de las resistencias R1 y R2. Como se sabe, ajustar estas resistencias permite otorgar estabilidad a la polarización frente a cambios del  $\beta$ -El siguiente criterio de diseño consiste en establecer que:

$$(B+1)R_e >> R_{th}$$

Como el equivalente de Thevenin es un paralelo entre R1 y R2, se puede realizar la siguiente afirmación:

$$(B+1)R_e >> R_1$$
  
164.920k $\Omega >> R_1$ 

Como mucho mayor que se puede entender como mínimo 10 veces mayor. Con este criterio aproximadamente el valor sería de  $16.5 \text{k}\Omega$  que al normalizar al estándar correspondería a  $15 \text{k}\Omega$ . Finalmente solo resta calcular la resistencia R2. Para este fin primero se debe determinar la corriente de base  $I_B$  Existente.

$$_{\rm I_B=} rac{Ic}{B} = rac{2mA}{265} = 7.5 \, {\rm u}$$

Aplicando una nueva ley de Kirchoff de Voltajes en el lazo de entrada se obtiene que:

$$V_{\rm B} = 0.7 + 2.007 {\rm mA*620} \Omega = 1.944 V$$
 Entonces 
$$I_{\rm R1} = \frac{1.944}{15k} = 0.1296 {\rm mA}.$$
 Por lo tanto 
$$I_{\rm R2} = I_{\rm B} + I_{\rm R1} = 7.5 {\rm u} + 0.1296 {\rm mA} = 0.1371 {\rm mA}$$
 
$$\frac{12 - 1.944}{0.129 {\it mA}} = 73.34 {\rm k}$$

Valor que al normalizar se ajusta a  $68k\Omega$ . Con este valor ya se ha completado todos los pasos de diseño en polarización DC. Resta volver a calcular el punto de operación para verificar los valores obtenidos.

$$R_{th} = 12.29 k\Omega$$
,  $V_{TH} = 2.168 V$ ,  $I_B = 8.23 uA$ , Ic=2,19mA, Ie=2,2mA, Vce=5,38V.

$$R_F = 620\Omega$$
,  $R_C = 2.4k\Omega$ ,  $R_1 = 15k\Omega$ ,  $R_2 = 68k\Omega$ 

Analizando estos valores se puede detallar como el punto de operación esta levemente corrido debido a las normalizaciones efectuadas, sin embargo se trata de una muy buena aproximación.

#### 1.2 Análisis de señal. A.C.

El trabajo ahora recae en realizar el análisis de señal para conocer la impedancia de entrada y la ganancia de voltaje, para eso primero se calcularan los parámetros del modelo híbrido.

$$\frac{2.19}{25} = 87.6 \frac{mA}{V}$$
, [?][?]  $\frac{B*Vt}{Icq} = 3.025k$ ,  $r0 = \frac{113 + 5.38}{2.19} = 56.51k$ 

Con estos valores y efectuando el análisis de pequeña señal se puede llegar a la conclusión que la ganancia de voltaje puede ser escrita como:

$$\frac{V0}{V\pi} = -gm(r0 \| Rc \| Rl)$$

Cabe aclarar que la resistencia de carga que se empleara es de 4.7k $\Omega$ . De esta manera entonces.:

$$\begin{array}{c} \frac{V0}{V\pi} = -119.367 \\ \pi & \frac{Vs\, 2.43}{2.43 + Rg} = 0.979 \\ Av = -116.86 \\ \mathrm{Zin} = (\mathrm{r}^{\pi} \|R1\|R2) = 2.43\mathrm{k}^{\Omega} \end{array}$$

# 2. Amplificador de Base Común

La polarización de esta configuración es la misma que la del numeral anterior de manera que lo único importante aquí es el análisis en AC. Nuevamente los parámetros deben ser calculados:

$$_{\text{r0}=}\frac{113+5,38V}{2,19}$$
 = 54.05k ,  $_{\text{gm}=}\frac{2,19}{25}$  =87.6mS,  $_{\text{re}=}\frac{Vt}{Ieq}$  =  $\frac{25mV}{2.2mA}$  = 11.36

Con estos parámetros y empleando el modelo correctamente, se efectúa un análisis nodal que permite plantear el siguiente arreglo de :

$$Vo[0.7312] + Ve[-87.6185] = 0$$
  
 $Vo[-0.0185] + Ve[108.5349] = 19.23$ 

Resolviendo el sistema se determinan relaciones muy importantes:

De aqui es evidente que la ganancia de voltaje sería:

$$\frac{Vo}{Vi}$$
=22.0093

A parte de esta relación obtenida, empleando los datos deducidos gracias al procedimiento de matrices es posible obtener una relación muy importante y que es posible medir en el laboratorio

$$\frac{Vo}{Ve}$$
=119.87

Aprovechando la segunda relación obtenida la impedancia de entrada seria:

$$Zi = \frac{0.127}{1 - 0.1763} = 11.69\Omega$$

# 3. Amplificador de Colector Común

Una vez más se emplea la misma configuración que ha dado a la polarización trabajada el único cambio radica ahora en ubicar el condensador de desacople en el colector de manera que cuando se trabaje en señal este terminal este conectado a tierra. Lo primero es retomar los parámetros de pequeña señal.

$$r0 = 54.05k\Omega$$
,  $r\pi = 3.025k\Omega$ ,  $gm = 87.6m$ 

Empleando el modelo de pequeña señal y de acuerdo a las ecuaciones nodales se obtiene el siguiente sistema de ecuaciones:

$$Vo[89.776] - Vb[-87.93] = 0$$
  
 $Vo[-0.33058] + Vb[19.64] = 19.23$ 

Sistema que al ser resuelto da las siguientes relaciones fundamentales:

La ganancia de voltaje ahora es evidente y corresponde a :

$$\frac{Vo}{Vi} = 0.975$$

Para calcular la impedancia de entrada, se empleara la segunda relación y basado en el equivalente de Thevenin existente en el circuito cuando:

A partir de aquel principio la relación correspondía a:

$$Vb = Vi * \frac{Zi}{Zi + 0.052}$$

Como la relación entre Vo y Vi es conocida, se invierte toda la ecuación obteniendo

$$\frac{1}{0.9955} = 1 + \frac{0.052}{Zi}$$
 
$$Zi = \frac{0.052}{0.0045} = 11.55k\Omega$$

# Laboratorio

Para iniciar, se verificó la correcta polarización del circuito para lo cual se tomaron las siguientes medidas:

Rc 2,35k  
Vce = 5,33V  
Vcc= 12,01  
Vc = 6.69  

$$\frac{Vcc-Vc}{Rc} = 2,25mA$$
Error%=100-  $\frac{2.25}{2.19}$ \*100 = 3.1%  

$$\frac{Icq}{gm=Vt} = 90$$

$$\frac{BVt}{Icq} = 3.001 \text{ k}$$

$$\frac{Va+Vce}{Icq} = 52,59 \text{ k}$$

Una vez realizadas estas medidas se procedió ahora al calculo de las ganancias de cada amplificador así como las frecuencias de corte.

# **Amplificador Emisor Común**

Para efectuar las mediciones se alimento el circuito con una señal sinodal de 10kHz de frecuencia de una amplitud de 20mV (el límite de pequeña señal). La medida tomada en un osciloscopio analógico presentaba un voltaje pico de 2.22V y además presentaba un desfaz de 180° correspondiente a medio periodo

$$Av = -111.11$$

Esta ganancia fue comparada con el valor teórico calculado con anterioridad.

Error% =100- 
$$\frac{111.11*100}{116}$$
 =  $4.22\%$ 

Este error puede deberse a múltiples factores, como lo es la inexactitud de los valores teóricos de los componentes electrónicos utilizados, variaciones en el beta del transistor, distorsiones debidas al generador de señales así como errores al efectuar las mediciones correspondientes.

El siguiente paso en este laboratorio consistió en modificar la configuración eliminando el condensador de desacople presente en el emisor, dando origen a una configuración conocida como emisor degenerado. Para esta nueva configuración existe una ecuación de ganancia bastante aproximada:

$$Av = \frac{-Rc}{Re}$$

De acuerdo a ella según la configuración que se poseía este valor teóricamente debía ser:

$$Av = \frac{2.35}{0.635} = 3.7$$

Una vez el condensador fue retirado se repitió la medición con la misma señal de 20mV de amplitud con la cual se obtuvo una señal sinoidal en desfaz de 180° con una amplitud de 62mV. Haciendo el calculo simple la ganancia corresponde a 3.1 que ahora sera calculada con el valor teórico.

$$Error\% = 100 - \frac{100*3.1}{3.7} = 16.2\%$$

Como se pudo verificar, esta configuración presenta grandes ventajas como lo son la alta impedancia de entrada, ganancia de voltaje corriente y potencia haciéndolo realmente versátil en diversas aplicaciones. Adicionalmente la configuración de emisor degenerado presenta una gran ventaja y es su ancho de banda, aspectos que en la configuración de emisor común tradicional no representaban una gran ventaja.

# Amplificador Base Común

Al comparar las impedancias de entrada de la configuración de emisor común y el base común se aprecia una clara desventaja en esta ultima configuración puesto que como amplificador se requeriría un acople de impedancias ya que en caso contrario seria muy probable que toda la tensión de la señal de entrada se quede en el generador.

Debido a lo anteriormente mencionado se debe poseer un cuidado especial con respecto a la manera como se piensa medir la ganancia. Como ya se había proveido, es posible determinar la ganancia midiendo directamente en el montaje entre la entrada

del generador y la salida del amplificador, y este valor correspondería al segundo valor de ganancia deducido. Sin embargo la ganancia real debe ser medida con la señal que proporciona el generador desconectado, comparada con la señal que da el amplificador una vez se alimenta con el mismo.

En el laboratorio, se alimentó el circuito con una señal sinoidal de 20mV de amplitud a un frecuencia de 10kHz, que al ser conectada y medida en el emisor mediante el osciloscopio el valor de tensión caía a tan solo 3.6mV, en la salida en cambio se veía una señal sinoidal de fase idéntica con una amplitud de 0.42V con estos datos es posible calcular las correspondientes ganancias.

$$\frac{Vo}{Ve} = 116.66$$

$$\frac{Vo}{Vi} = 21$$

El paso siguiente es calcular los errores correspondientes referentes a los valores teóricos.

Error%=100-
$$\frac{116.66*100}{119.87}$$
=2.677% (ganancia aparente)

Es clara la desventaja presente debida a la baja impedancia de entrada del amplificador, disminuyendo considerablemente la ganancia del mismo comparado con el emisor común. Sin embargo sun funcionamiento en alta frecuencia es bueno.

# **Amplificador Colector Común**

Este montaje recibe el nombre de seguidor por el emisor debido a que la señal de salida vista en aquel terminal es practicamente la misma señal de entrada levemente atenuada. Esto se ve acompañado además, por las características de alta impedancia de entrada y baja impedancia de salida convirtiéndolo en una etapa de gran utilidad para efectuar acoples de impedancia.

En el laboratorio se comprobó su funcionamiento aplicando una señal senoidal de 20mV de amplitud. La salida obtenida era muy similar a la señal de entrada, el error era practicamente imperceptible siendo fiel al comportamiento deducido teóricamente.

$$\frac{Vo}{Vi} = 0.978$$

El paso siguiente es calcular los errores correspondientes referentes a los valores teóricos.

Error%=100-
$$\frac{0.978*100}{0.975}$$
=0.4%

# Solución de Problemas.

En la practica realizada se presentaron diversos problemas en torno a las maneras de efectuar las mediciones, especialmente para comparar los valores teoricos con las mediciones colectadas, en un principio no se poseia claridad en estos conceptos que se solucionaron comparando la señal dada por el generador cuando esta desconectado con respecto a la salida del amplificador.

en la configuracion de emisor común se aprecio una ganancia muy similar a la teorica sin embargo la onda de salia presentaba una clara saturación en el ciclo negativo, lo cual se soluciono disminuyendo un poco la resistencia de colector de manera que la tension en el mismo disminuyera.

Se debe emplear especial cuidado al momento de normalizar las resistencias para encontrar un valor adecuado, ademas de esto se debe omitir emplear arreglos resistivos en vez de un valor especifico de impedancia debido a que con eso se incurria nuevamente en poseer un divisor de tensiones.

# CONCLUSIONES

- 1. La configuración de emisor común posee diversas ventajas como amplificador debido a que posee muy buena ganancia de voltaje así como de corriente, de igual manera la impedancia de entrada es relativamente elevada, además de esto posee desfasamiento entre la señales de alimentación y la de salida. El ancho de banda es relativamente aceptable.
- 2. La configuración de base común teóricamente posee una gran ganancia de tensión elevada sin embargo debido a su impedancia de entrada tan pequeña la ganacia real no es muy buena sin embargo esta configuración en comparación al emisor común posee un ancho de banda mucho mejor.
- 3. la configuración de colector común tambien conocida como seguidor por el emisor posee una particular ventaja y es su alta impedancia de entrada así como su baja impedancia de salida, aunque no posee ganancia de tensión, es de gran utilidad para efectuar acoples de impedancia para diferentes etapas de amplificación. Su ancho de banda es bueno, pero no tanto como el de base común.
- 4. Se debe poseer especial cuidado al momento de realizar las mediciones de ganancia para poderla comparar con respecto a las expresiones de ganancias calculadas teóricamente, puesto que en configuraciones como la de base común donde la ganancia debe medirse tomando la señal de entrada aquella emitida por el generador cuando esta desconectada del amplificador.
- 5. Emplear Transistores BJT'S para el desarrollo de amplificadores posee diversas ventajas cuando se trabaja en frecuencia a comparación de los transistores de efecto de campo los cuales poseen un ancho de banda mas limitado.

# Guía 2: Caracterización de transistores de Efecto Campo y amplificadores simples.

Roles

Giuseppe Roa Osorio: Relator

Oscar Andres Urbano Vallejo: Interventor.

# Prelaboratorio Caracterización.

Tal vez los transistores más populares en áreas de conmutación son aquellos de efecto de campo que por lo general se encuentran empaquetados en integrados lo que impide conocer de inmediato en las hojas de datos de los fabricantes, valores tan necesarios como el voltaje de umbral Vt, el parámetro kn y la longitud del canal de modulación. Sin embargo estas características pueden ser medidas experimentalmente y de esta manera caracterizar los distintos transistores presentes. A continuación se desarrollara la descripción del diseño y la manera como se efectuara precisamente esta caracterización.

#### 1. Caracterización Mosfet canal N

Lo primero es mencionar que para esta practica se trabajara con el integrado CD 4007 el cual posee 3 MOSFET canal N y 3 MOSFET canal P así como se ilustra en la imagen a continuación:

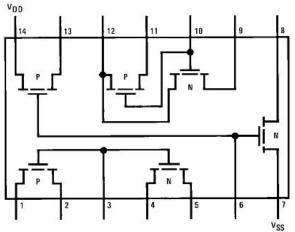


Figura 2.1 Disposición de transistores en el integrado CD 4007.

Para efectuar determinar los parámetros de transconductancia y el voltaje de encendido se emplearan los montajes ilustrados en la figura 2.2

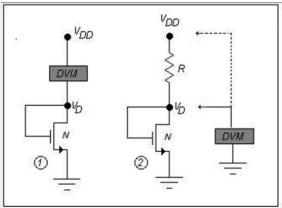


Figura 2.2: Montajes empleados para efectuar las caracterizaciones, Vt(1) y kn(2) para transistores N

# 2. Caracterización Mosfet canal N

Para los transistores de canal tipo P el montaje es ligeramente diferente sin embargo la ecuación que determinan el Kn si sufre una buena variación. La imagen se encuentra en la figura 2.3.

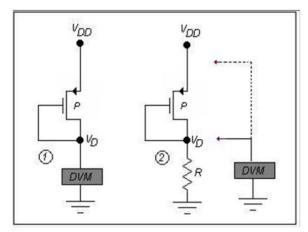


Figura 2.3 Montajes empleados para efectuar las caracterizaciones, Vt(1) y kn(2) para transistores tipo P

# Laboratorio Caracterización

1. El montaje ilustrado en la figura 2.2 (1), es adecuado para poder medir el voltaje de encendido Vt, debido a que garantiza que la corriente de drenador sea 0. Además como el voltaje Vdd es conocido y el voltaje Vd medible tal que Vd=Vg. Las consecuencias de estos hechos se identifican en las expresiones matemáticas:

$$kn(Vgs-Vt)^2 = Id = 0$$

Como el parámetro de transconductancia es diferente de 0 la condición radica en:

Sin embargo aun falta verificar la hipótesis en la cual el transistor se encuentra operando en región de saturación. La condición que existe para que esto sea así es:

$$Vds \ge_{\mathsf{Vgs}}$$
 -  $\mathsf{Vt}$ 

Como anteriormente se había identificado Vds=Vgs, por lo tanto esta condición siempre se cumple afirmando entonces que el transistor si se encuentra en saturación.

2. El segundo montaje ilustrado en 2.2 (2) da a conocer el montaje adecuado para medir el parámetro de trasconductancia kn. La demostración de su validez parte del hecho de que al igual que el montaje anterior Vgs = Vd. Además la corriente de drenador puede ser facilmente medible sabiendo que:

$$Id = \frac{Vdd - Vd}{R}$$

Simplemente se reemplaza esta expresion en la ecuación de Shockley, ya con eso se conseguira la relación buscada.

$$Kn = \frac{Vdd - Vd}{R\left(Vd - Vt\right)2}$$

Una vez verificado el comportamiento de los montajes a emplear, se registraron prudentemente los datos en la tabla siguiente:

R=0.993k

Transistores	Vdd(V) - Vd(V)	Vt (V)	VR(V)=Vdd-Vd	(Vd-Vt)	ld(mA)	$\operatorname{Kn}(rac{mA}{V})$
(3,4,5)	12.13 - 10.76	1.37	6.06 = 12.13 - 6.07	4.68	6,102	0.279
(6,7,8)	12.13 - 10.76	1.37	6.09 =12.13 - 6.04	4.65	6,132	0.281
(9,10,11)	12.13 - 10.77	1.36	6.26 = 12.13 - 5.87	4.49	6,301	0.293

Tabla 2.I. Mediciones y valores calculados de Vt y kn

3. Al trabajar ahora con transistores de canal tipo P el montaje correspondiente para la medición de los parámetros esta en la Figura 2.3. Nuevamente para la medición del Vt la corriente de drenador se asegura que es 0 en el montaje (1) de manera que la conclusión a la que se llega es muy similar a la del canal tipo N sin embargo existe un cuidado especial:

$$Vsg=|Vt|$$

El signo del voltaje Vt depende de la naturaleza del dispositivo por lo cual debe haber precaución. Nuevamente puede verificarse la hipótesis de estar trabajando en zona de saturación de una manera idéntica a la empleada en canal tipo N

la desigualdad siempre se cumple y por tanto la configuración siempre está en saturación.

**Factor de Transconductancia.** Para demostrar cómo se puede obtener el valor de kp, se parte de la ecuación de Shockley modificada para que sea más fácil la manipulación con transistores tipo P:

Se puede ver que en el montaje (2) de la figura 2.3:

Despejando de la ecuación de Shockley y reemplazando se obtiene:

$$\ker \frac{Id}{(Vsg-|Vt|)^2} = \frac{Vd}{R(Vdd-Vd-|Vt|)^2}$$

Tramsistores	Vdd(V)	Vdd-Vd (V)	Vd (V)	VR(V)	ld (mA)	Vt (V)	$\operatorname{Kn}(rac{mA}{V})$
(1,2,3)	12.13	10.85	6.03	6.1	6.143	-1.28	0.272
(10,11,12)	12.13	10.85	6.08	6.05	6.092	-1.28	0.264
(13,14,6)	12.13	10.97	6.12	5.95	5.991	-1.16	0.243

Tabla 2.2. Mediciones y valores calculados de Vt y kn

Otro factor de interés en esta practica es la determinación de la *Longitud de modulación* de canal  $\lambda$ , el cual se determina a partir de tomar dos puntos da las curvas caracteristicas trazadas en un graficador de curvas. De esta manera se obtuvieon los siguientes puntos:

Se utiliza la siguiente expresión para determinar la ecuación de la recta de los dos puntos:

Y-Y1=( (Y2 - Y1)/(X2 - X1) ) \*(X-X1) de donde:

Y= 0.5345X - 5.302

Se evalua en Y=0;

X=Voltaje early=VA=-9.9196 kV

$$\lambda$$
=1/VA= 0.1008mV  $^{-1}$ 

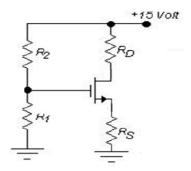
# 1. Amplificador Source comun

#### 1.1.Polarizacion DC

Para la polarizacion de los amplificadores, se va a trabajar con los transistores Tipo N, y por consiguiente con sus valores kn,Vt determinados en el laboratorio.

Para el diseño de la polarización se tienen en cuenta los siguientes parámetros de diseño:

$$V_{DD} = 15 V$$
, punto de operación:  $I_D = 3 mA, V_{DS} = 6 V$ 



Los valores de R1 y R2 son establecidos bajo el siguiente criterio:

Tienen que ser resistencias grandes debido a que la corriente que sale del paralelo de estas dos es cero, de esta manera se debe asegurar que para la polarizacion el terminal de gate este conectado mediante una resistencia a tiera, esto solo funciona como un divisor de tensiones, para garantizar esto se escogieron resistencias del orden de  $\mathrm{M}\Omega$  y en una relación aproximada de 1 a 1 (puesto que es ideal que la impedancia de entrada sea grande), para R2 y R1 respectivamente, de esta manera:

R1=5.1 M
$$\Omega$$
  
R2=4.7 M $\Omega$ 

por el divisor de tensiones el voltaje en el gate es:

$$V_G = \frac{5.15}{5.15 + 4.7} 15 = 7.806 V$$

$$V_S = 3R_S$$

$$V_{GS} = 7.806 - 3R_S$$

Ahora se hace la suposición de que el transistor esta trabajando en su región de saturación, lo que implica que se cumpla la siguiente ecuación:

$$\begin{split} I_D &= k_n (V_{GS} - V_t)^2 \\ &= 3 = k_n (V_{GS} - V_t)^2 \\ &\sqrt{\frac{3}{0.279}} + 1.39 = V_{GS} = 4.669 \, V \end{split}$$

Ahora se reemplaza este ultimo valor en la ecuación de arriba:

$$V_{GS} = 7.806 - 3R_S = 4.669$$
  
 $R_S = \frac{7.806 - 4.669}{3} = 1.046$ 

que normalizado:

$$R_S = 1 k\Omega$$

Ahora para determinar  $R_D$  se hace LTK en el lazo drain - source lo que produce la ecuación:

$$-15+6+3(R_D+R_S)=0$$
  
 $R_D=2k\Omega$ 

que normalizado queda del mismo valor.

Por ultimo se recalcula el punto de operación con los valores de las resistencia normalizadas:

$$V_S = 1*I_D$$
  
 $V_{GS} = 7.806 - 1I_D$ 

Suponiendo que el transistor esta en region activa:

$$I_D = k_n (V_{GS} - V_t)^2$$
  
 $I_D = 0.279 (7.806 - 1I_D - 1.39)^2$   
 $I_{D1} = 13.3548 \, mA, I_{D2} = 3.0824 \, mA$ 

Ahora se reemplaza el valor de  $I_{D2}$  = 3.0824 mA en la ecuación de arriba:

$$V_{GS} = 7.806 - 1I_D$$
 
$$V_{GS} = 7.806 - 3.0824 = 4.7236 \, V_{> \text{Vt}}$$

Como se puede observar el  $^{V}{}_{GS}$  es mucho mayor a Vt lo que garantiza que el transistor esta operando en saturación.

Ahora gracias a la ecuación del lazo drain - source, se despeja el  ${\it V}_{\it DS}$  que debe ser aproximado a 6V.

$$V_{DS} = 15 - 3.0824(2+1) = 5.7528$$

Asi el verdadero punto de operacion teórico es:

Q: 
$$I_D = 3.0824 \, mA$$
  
 $V_{DS} = 5.7528 \, V$ 

## 1.2 Analisis en señal, source comun

Primero se determinan los parametros  $^{r_0}$  y  $^{gm}$  teniendo en cuenta que se trabajara con un valor de  $\lambda$  =  $0.004\,V^{-1}$  , tal y como lo establece la guia.

$$r_{0=}(\lambda I_D)^{-1}$$
  
 $r_{0=}(0.004*3.0824)^{-1} = 81.106 \,k\Omega$   
 $gm = 2\sqrt{k_n I_D}$ 

$$gm = 2\sqrt{0.279 * 3.0824} = 1.855 \ mA/V$$

Despues de encontrar estos parametros se procede a hallar la ganancia de voltaje Av, la Z de entrada Zin aplicando el modelo de pequeña señal:

$$\begin{split} A_v = & \frac{V_O}{V_G} = - \, gm(r_0 \| \, R_D \| \, R_L) \\ A_v = & \frac{V_O}{V_G} = -1.855(81.106 \| 2 \| 100) = -3.5514 \\ A_v = & \frac{V_O}{V_i} = - \, gm(\frac{R_1 \| R_2}{R_1 \| R_2 + r_S})(r_0 \| \, R_D \| \, R_L) = -3.5513 \end{split}$$

Av degenerado:

$$A_{\it v} = \frac{V_{\it O}}{V_{\it G}} = \frac{-gm(R_{\it D}\|R_{\it L})r_0}{((R_{\it D}\|R_{\it L}) + r_0) + r_{\it S}(1 + gmr_0)} = -3.5147$$

$$Z_{in} = R_1 || R_2 = 2.446 M\Omega$$
  
Zout=r0||RD=1.952 kOhm

# 2. Analisis de señal, gate comun.

Los parametros  $r_0$  y gm son los mismos que para la configuración de source comun:

$$r_{0=}(\lambda I_{D})^{-1}$$
 $r_{0=}(0.004*3.0824)^{-1} = 81.106 k\Omega$ 
 $gm = 2\sqrt{k_{n}I_{D}}$ 
 $gm = 2\sqrt{0.279*3.0824} = 1.855 mA/V$ 

La ganancia de voltaje e impedancia de entrada se determinaron a partir de las siguientes ecuaciones de nodos:

$$(22.0978)V_s + (0.0123)V_o = (19.2308)V_i (-1.8673)V_s + (0.5223)V_o = (0)V_i$$

Resolviendo el sistema, se determino:

$$\frac{V_S}{Vi} = 0.872 \quad \frac{V_O}{Vi} = 3.1051 \quad \frac{V_O}{V_S} = 3.4989 \quad Z_i = 354.25 \, \Omega$$

# 3. Analisis de señal, drain comun.

Los parametros  $r_0$  y gm son los mismos que para las anteriores dos configuraciones.

$$r_{0=}(\lambda I_D)^{-1}$$
  
 $r_{0=}(0.004*3.0824)^{-1} = 81.106 k\Omega$ 

$$gm = 2\sqrt{k_n I_D} \\ gm = 2\sqrt{0.279*3.0824} = 1.855 \; mA \, / \, V$$

La ganancia de voltaje e impedancia de entrada se muestran a continuación:

$$\frac{V_O}{V_i} = 0.64466$$
  $\frac{V_O}{V_G} = 0.64471$   $Z_i = 2.446 M\Omega$ 

$$\frac{V_O}{Vi}\!=\!6.0659 \quad \frac{V_O}{V_S}\!=\!6.0958 \quad Z_i\!=\!2.446\,M\Omega \label{eq:continuous}$$

# **Laboratorio Amplificadores Fets**

Se inicio verificando la correcta polarización de el circuito, para lo cual se tomaron las siguientes medidas:

$$R_D = 1944 \Omega$$
  
 $V_{DD} = 15.01 V$   
 $V_D = 8.92 V$   
 $V_S = 3.148 V$   
 $V_G = 7.78 V$ 

Con estas medidas se determinó la corriente de drain y el voltaje drain-source:

$$I_D = \frac{V_{DD} - V_D}{R_D} = \frac{15.01 - 8.92}{1.944} = 3.1427 \, mA$$
  
 $V_{DS} = 8.92 - 3.148 = 5.772 \, V$ 

A continuación se muestra el error respecto a los datos teóricos:

$$I_{DT} = 3 \, mA$$
;  $I_{DP} = 3.1427 \, mA$ ;  $error = 4.75 \, \%$   
 $V_{DST} = 6 \, V$ ;  $V_{DSP} = 5.772 \, V$ ;  $error = 3.8 \, \%$ 

Una vez asegurada la polarizacion se procedio a medir las ganacias y frecuendias de corte de cada configuracion de amplificador:

# **Amplificador Source Común**

En esta configuración la impedancia de entrada es del orden de MegaOmhs por lo cual se desprecia la pequeña caída de la señal de entrada. La señal de entrada senoidal presento las siguientes características:

$$V_p = 20 \, mV \; ; \; f = 10.95 \, kHz$$

y la señal de salida correspondiente presentó los siguientes parámetros:

$$V_p = 66 \, mV$$
;  $f = 10.95 \, kHz$ ;  $Desface = 180[?][?]$ 

La frecuencia de corte e impedancia de entrada fueron los siguientes:

$$f_c = 945 \, kHz \; ; Zin = 2.138 \, M\Omega$$

Ganancia de voltaje y error porcentual:

$$A_{VT} = -3.515$$
;  $A_{VP} = -3.33$ ;  $error = 5.263\%$ 

El error presentado se debe a múltiples factores, como la inexactitud de los valores de las resistencias debido a su 5% de incertidumbre, esto claramente afecto el calculo de la ganancia teórica respecto a la real, además otro factor a tener en cuenta es la alta incertidumbre que presentó el osciloscopio analógico pues la medición de los voltajes pico no es del todo clara y precisa.

# **Amplificador Gate Común**

En esta configuración la impedancia de entrada es comparable respecto a la impedancia del generador, por ello la señal de entrada fue tomada en el gate despues de la resistencia interna del generador. la señal de entrada senoidal presento las siguientes características:

$$V_p = 20 \, mV$$
;  $f = 10.39 \, kHz$ 

y la señal de salida correspondiente presentó los siguientes parametros:

$$V_p = 65 \, mV$$
;  $f = 10.39 \, kHz$ ;  $Desface = 0$ [?][?]

La frecuencia de corte e impedancia de entrada fueron los siguientes:

$$f_{c} = 570.2 \, kHz$$
;  $Zin = 316.12 \, \Omega$ 

Ganancia de voltaje y error porcentual:

$$A_{VT} = 3.49$$
;  $A_{VP} = 3.25$ ;  $error = 6.87\%$ 

Como en la anterior configuración el error presentado en esta ganancia se debe en gran medida a la inexactitud de las resistencias utilizadas en el diseño, además de que la toma de los voltajes pico del osciloscopio se vio afectada por el ruido, otro parámetro importante que afecto en las mediciones fue la impedancia interna del generador de señales que por su puesto no fue 52  $\Omega$  como se había supuesto.

# **Amplificador Drain Común**

En esta configuración tambien conocida como seguidor por el source (debido a la propiedad de acople de impedancias que tiene), la impedancia de entrada al igual que en el source comun es del orden de MegaOmhs por lo cual se desprecia la pequeña caída de la señal de entrada. La señal de entrada senoidal presento las siguientes características:

$$V_p = 28 \, mV \; ; \; f = 10.95 \, kHz$$

y la señal de salida correspondiente presentó los siguientes parámetros:  $V_p = 50~mV$  ; f = 10.95~kHz ; Desface = 0[?][?]

La frecuencia de corte e impedancia de entrada fueron los siguientes:  $f_c=1.3~MHz$  ;  $Zin=2.138~M\Omega$ 

Ganancia de voltaje y error porcentual:  $A_{VT} = 0.64$  ;  $A_{VP} = 0.56$  ; error = 12.5%

El error presentado en esta configuración se debe claramente a la inexactidad en los valores de las resistencias, además de la incertidumbre de los diferentes elementos al tomar las mediciones tales como el osciloscopio.

# Solución de Problemas.

Un problema que afecto mucho las mediciones fue la impedancia interna del generador utilizado en la practica, esta impedancia era desconocida y afectaba en gran medida los cálculos prácticos de las impedancias de entrada, para lograr determinar estas impedancias con exactitud fue necesario determinar la impedancia interna por medio de un divisor de tensiones sobre una resistencia conocida (300  $\Omega$ ), asi se encontro que impedancia interna del generador era de 120  $\Omega$  aproximadamente, una vez hallada esta impedancia los datos hallados ya coincidieron mejor con los teóricos.

Otro problema que se presento también relacionado con la inexactitud de la impedancia interna del generador fue el calculo de las ganancias, para ello se trabajó con las ganancias tomadas después de la resistencia interna del generado, gracias a esto las ganancias de volotaje con las que se trabajo se hicieron independientes de la resistencia interna del generador.

En las configuraciones de Gate comun y Drain comun el ruido interfería mucho en la señal proyectada en el osciloscopio analogo, para ello fue necesario hacer las mediciones en un osciloscopio digital y utilizarlo de manera que promediara las mediciones tomadas para que la onda proyectada fuera clara.

# **CONCLUSIONES**

- 1. La configuración de source común tiene una buena amplificación de voltaje respecto de las otras configuraciones además posee una impedancia de entrada alta lo cual es bueno pues la señal de entrada conserva su amplitud y no decae en la resistencia interna del generador.
- 2. La configuración de gate común posee una ganancia de voltaje casi igual a la de source comun, sin embargo debido a que su impedancia de entrada es pequeña una parte de la señal de entrada se cae en la resistencia interna del generador esto hace disminuir drasticamente su ganacia de voltaje.
- 3. la configuración de drain común no tiene ganancia de voltaje en otras palabras posee perdidas de voltaje sin embargo esto es compensado con ganancia en corriente, razón por la cual se la conoce con el nombre de seguidor por el source pues complementa a este amplificador para generar una etapa de amplificación completa, con buena ganancia de tensión y de corriente.
- 4. Se puede observar que si se busca amplificacion de voltaje con JFets claramente la mejor opción es la configuración de source comun, que se puede complemetar con una etapa de drain comun lo cual generaría un buen amplificador de potencia, sin embargo gracias a esta practica se ha observado que los transistores Bjt son mucho mejores para amplificacion apesar de poseer un ancho de banda mas pequeño y ademas de ser mas inestables termicamente respecto a los JFets.

# Guía No. 3: Fuentes y Espejos de Corriente.

#### **Roles**

Giuseppe Roa Osorio: Interventor Oscar Andres Urbano Vallejo: Relator.

# **Prelaboratorio**

## Fuentes de Corriente con Diodos Zener.

En esta practica se implementara una fuente de corriente empleando dispositivos discretos como el transistor bipolar de unió y el diodo Zener. La configuracion del circuito a ser implementado se encuentra en la figura 3.1.

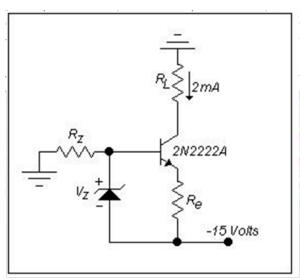


Figura 3.1 Fuente de corriente a partir de un diodo Zener

Antes de comenzar con el proceso de diseño se deben aclarar ciertas especificacione de los compenentes a utilizar. En primera instancia el transistor BJT utilizado es un npn 2N222A con un B = 153 medido. El diodo Zener será de 5.1V con una disipacion de 500mW que segun la hoja de datos posee una corriente maxima de 78mA. De acuerdo a los requerimientos de la guía numero 3, se desea trabajar con solo el 20% de la corriente soportada por el diodo de manera que la tension obtenida en los terminales sea constante.

Según esto: Iz = 15.6mA

Una vez conocido el valor de Iz se puede plantear el primer LVK del lazo de entrada de la configuración de la figura 2, recordando que la corriente que circula por la base esta siendo totalmente despreciada.

$$-V^{CC} + Vz + Iz*Rz = 0$$

De donde

$$Rz=Vcc-Vz*Iz=\frac{15-5.1}{15.6}=634,6$$

La normalización de este valor conlleva a tener  $620\Omega$  según el seriado E24. Empleando esta resistencia se incurre a un error puesto que la corriente que se supuso cambio ligeramente:

$$Iz = \frac{Vcc - Vz}{Rz} = 15,967 \text{ mA}$$

Ahora se calculara la resistencia de emisor partiendo del requerimiendo de 2mA en el colector. Para esto se plantea el LVK del Vbe del transistor:

$$Vz-Vbe = \frac{B+1}{B}Ic*Re$$

$$Re = \frac{B}{B+1} \frac{Vz - Vbe}{Ic} = 2,185 \text{ k}$$

Según el seria E24 la normalización indica que se empleara una resistencia en RE=2.2 $\mathrm{k}\Omega$ 

$$_{\text{Io=}} \frac{B}{B+1} \frac{Vz - Vbe}{Re} = 1.9788 mA$$

Nuevamente debido a la normalización se incurre en un leve error que será calculado.

%Error= 
$$\frac{2-1.9788}{2}$$
 \* 100 % = 1.06 %

En este momento solo resta determinar la resistencia de carga máxima que podria ser colocada en el transistor antes de entrar en saturación. De acuerdo a la especificación del fabricante el voltaje de saturación Vce=0.3V. Con este valor y planteando la ecuación del lazo de salida.

Y que de acuerdo a la condición de saturación:

$$_{\mathsf{RL}} < \frac{15 - 2^* Re - 0.3}{1.9788} = 5.02 k\Omega$$

# Espejo de Corriente sin Compensación en Base

Para un desarrollo exitosos de esta parte de la pratica se requiere poseer un integrado que posea transistores apareados con características físicas identicas. Este requerimiento se logra empleando el LM3086.

Con los datos dados por el fabricante el proceso de diseño se basa en la figura 3.2, en donde se pretende determinar la corriente de referencia, la resistencia de programación, la resistencia de carga y la magnitud real de la corriente de salida del amplificado.

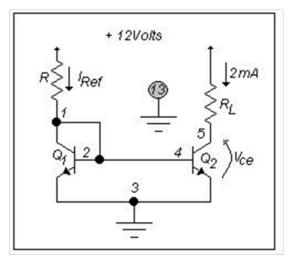


Figura 3.2 Espejo de Corriente

Como los dos transistores son apareados las corrientes de ambos son la misma, al igual que el valor del  $\beta$ .

$$lo = B*lb$$
  
 $lref = lc + 2\ddot{l}b = (B+2)*lb$ 

De acuerdo al fabriante el B de los transistores corresponde a 100, y de acuerdo a las ecuaciones anteriores.

$$\frac{102}{\rm Iref = 2^*} \frac{100}{100} = 2.04 \, mA$$

Planteando la ecuación para conocer la resistencia de programación

$${\rm R} = \frac{12 - Vbe}{Iref} = 5.539k\Omega$$

Valor que al ser normalizado según el estándar corresponde a R =  $5.6k\Omega$ , ahora se vuelve a calcular el valor de la corriente de referencia para conocer el error en que se incurre debido a la normalización:

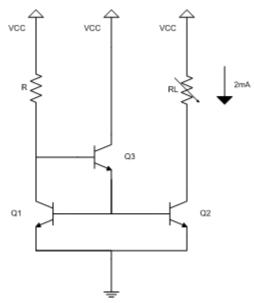
$$\begin{aligned} &\frac{12-Vbe}{5.6} = 2.017mA\\ &\log = \frac{100}{102} * 2.017mA = 1.978mA\\ &\log = \frac{2.04-2.0178}{2.04} * 100\% = 1.08\% \end{aligned}$$

Para el integrado LM3086 según el fabricante posee un valor mínimo de Vce para no estar en saturación es de 0.23V con este valor ya es posible determinar facilmente la resistencia de carga máxima.

$$_{\mathrm{RL}\,<}\frac{12-0.23}{Io}=5.949k\Omega$$

# Espejo de Corriente con Compensación de Base

La configuración que se desea realizar corresponde a la imagen 3.3.



Figurar 3.3 Espejo de Corriente con compensación en base

Para este arreglo se empleara un tercer transistor tomado nuevamente de aquellos presentes en el integrado. De esta manera se asegura que los parámetros de los distintos transistores sean idénticos permitiendo asegurar:

$$IE3 = 2Ib$$

$$IB3 = \frac{2Ib}{B+1}$$

Luego al analizar la configuracion y analizando la corriente de referencia se sabe que

$$lref = lb3 + lc$$

$$\frac{2Ib}{B+1}$$

$$lref = lc + \frac{B+1}{B+1}$$

Y como lc = lo = Blb se determina entonces que:

$$\log = \operatorname{Iref}^* \frac{1}{1 + \frac{2}{B(B+2)}}$$

De acuerdo al fabricante el integrado trabajando con un Vce = 3V con Ic = 10mA tendra un B de 100. Ahora se buscara la corriente de referencia para asegurar que Io = 2mA para lo cual se requiere una corriente de referencia claramente muy aproximadamente de 2mA. Se supone que la tension en los transistores Q1 y Q3 es de 0.7V la tension en el primero nodo seria V1= 1.4V. De esta manera el calculo de la Resistencia de programación es simplemente.

$$R = \frac{12 - 1.4}{2} = 5.3k$$

Que al ser normalizada corresponderia a  $5.1 \mathrm{k}\Omega$ , con este valor se debe volver a calcular la corriente de salida lo

$$_{\text{lo}} = \frac{12 - 1.4}{5.1} = *0.999802 = 2.078 mA$$

El error incurrido corresponde a:

%Error = 
$$\frac{|2 - 2.0781}{2} * 100\% = 3.9\%$$

De acuerdo a la información suministrada por el fabricante el voltaje Vce para entrar en saturación corresponde a 0.23V. Con lo cual se establece la condicion para la Resistencia de carga maxima

$$RL < \frac{12 - 0.23}{2.078} = 5.66k\Omega$$

# **Resistencia Norton**

Para este calculo se debe tomar al espejo de corriente como si estuviera bajo efectos de señal, cortocircuitando las fuentes DC. Luego de esto el modelo debe ser construido a partir de los distintos parametros

$$gm*V\pi + (V\pi + V\pi 3)(\frac{1}{R} + \frac{1}{ro1}) + \frac{V\pi 3}{r\pi 3} = 0$$

Partiendo del nodo B1 se tiene que:

$$V\pi 3 * \frac{1}{r\pi 3} = V\pi (\frac{1}{r\pi 2} + \frac{1}{r\pi 1})$$

Reemplazando en la primera ecuacion se obtiene definitivamente:

$$V\pi[gm + (1+r\pi 3(\frac{1}{r\pi 2} + \frac{1}{r\pi 1}))(\frac{1}{R} + \frac{1}{ro1}) + (\frac{1}{r\pi 2} + \frac{1}{r\pi 1})] = 0$$

Cuya consecuencia inicial consiste en que el voltaje  $V^{\pi}$ =0. En definitiva la resistencia de Norton es:

$$Rn = ro2 = \frac{Vce + Va}{Icq} = \frac{12 - 2.978Rl + 110}{2.078} = 58.71 - Rl$$

## **LABORATORIO**

#### Caracterización fuente de corriente con Zener.

En el laboratorio la primera tarea que se ejecutó consistio en medir los vaores reales de las resistencias que se iban a emplear para la correcta polarización de la fuente de corriente con diodo Zener. De esta manera se obtuvieron los siguientes valores:

Rz= 
$$624.8\Omega$$
  
Re= $2.158k\Omega$   
RL= $4.98k\Omega$ 

El voltaje empleado para alimentar el circuito equivale a Vcc = 15.01V. Una vez se monto el circuito con las resistencias medidas se procedió a medir el verdadero voltaje otorgado por el Zener que teóricamente debería corresponder a 5.1V. El valor real medido correspondió a 5.186V. Adicionalmente se midió el voltaje correspondiente a Vbe el cual se registro en 0.695V un valor muy cercano a los 0.7V empleados en los cálculos teóricos.

Una vez se establecieron estos valores se procedió a verificar la corriente que circulaba para una resistencia de emisor calculada aproximada de 2.2k. El voltaje de emisor para esa resistencia correspondió a:

$$\begin{array}{l} \frac{4.056}{\text{le} = 2.193} = 2.12 mA \\ \text{%Error} = \frac{2 - 2.12}{2} * 100 = \\ 6\% \end{array}$$

Además se calculo la corriente que circulaba por la resistencia de programación RZ:

$$Iz = \frac{15 - 5.148}{0.609} = 16.17 mA$$

Corriente que posee un error al compararce con respecto a la corriente que se esperaba.

Error% = 
$$\frac{15.967 - 16.17}{15.967} = 1.27 \%$$

Una vez se conocieron estos valores se procedió ha cambiar los valores de la resistencia de carga por varias resistencia con el objetivo de ver el comportamiento de la fuente de corriente a medida de que la carga acoplada se modificaba. Es importante recordar que el valor máximo calculado para la resistencia de carga correspondia a  $5.02 \mathrm{k}\Omega$ 

Resistencias	Resistencia nominal	VCE (V)	Corriente Ir (mA)	VR (V)	PotenciaTr (mW)
0.216k	0.220k	9.42	2.115	0.457	19.93
0.607k	0.620k	9.19	2.127	1.287	19.48
0.990k	1k	8.36	2.148	2.127	17.96
1.197k	1.2k	9.53	2.118	2.536	20.19
1.758k	1.8k	6.75	2.123	3.7333	14.33
2.328k	2.3k	5.52	2.103	4.896	11.60
3.06k	3k	4.159	2.07	6.339	8.61
4.658k	4.7k	0.677	2.108	9.82	1.42
5.02k	5.1k	0.056	2.08	10.46	0.11
5.549k	5.6k	0.052	1.867	10.36	0,09

El siguiente paso es construir la gráfica de Resistencia vs Corriente de salida para verificar el comportamiento de la fuente de corriente.

# 2,500 2,000 1,500 0,500 0,000 1,000 2,000 3,000 4,000 5,000 6,000 f

Figura 3.4 Curva de resistencia vs Corriente para la fuente de corriente empleando Zener.

En base a los datos experimentales se puede afirmar que esa configuración tiene una gran estabilidad en la corriente de salida con respecto a la carga que sea acoplada. El calculo de la resistencia de carga máxima al ser comparado con el valor real de carga máxima presenta una gran exactitud, pues como se aprecia, el comportamiento de la fuente de corriente empieza a se inadecuado a partir de 5.02k exactamente el valor calculado en el prelaboratorio de manera que el procedimiento empleado fue muy certero.

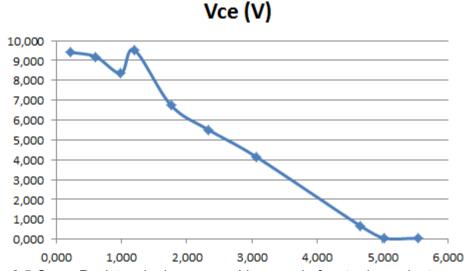


Figura 3.5 Curva Resistencia de carga vs Vce para le fuente de corriente con zener

Para analizar esta grafica primero se debe recordar la ecuación que correspondía al comportamiento del voltaje colector emisor que se habia determinado en el prelaboratorio:

Vce= 10.6 - 1.9788\*RL

Los datos fueron sometidos a una linealización empleando mínimos cuadrados, de esta manera se determino la recta ideal y el valor correspondiente a la pendiente de la misma.

Vce = 10.445 - 1.997\*RL

Comparandolas se aprecia una intima relación entre el mecanismo de predicción teórica y los

resultados experimentales, de esta manera se concluye que la fuente de corriente basado en Zener posee un comportamiento muy estable frente a cambios de la resistencia de carga además que los procedimientos de análisis poseen un gran valor aproximado a los resultados reales.

Por ultimo queda por analisar el comportamiento del voltaje Vce debido al cambio de la resistencia de carga. Como se aprecia en la figura 3.5 es claro como a medida que la resistencia de carga aumenta el voltaje Vce disminuye lo que permite concluir que la potencia disipada por el transistor aumenta a medida que la resistencia de carga disminuye. En las mediciones este valores correspondió a la resistencia de  $216\Omega$  ( $despreciando\ el\ valor\ at[?][?]pico\ presentado\ en\ la\ resistencia\ de\ 1k)$ 

# Espejos de Corriente sin compensación de Base.

Se partio de energizar el circuito con una tensión de 12 Voltios, y se ubico una resistencia que nominalmente debía ser de  $5.6 \mathrm{k}\Omega$ y que al medir correspondia a  $5,549 \mathrm{k}\Omega$  con este valor de resistencia se calculo la nueva corriente de salida:

$$Iref = \frac{11,01}{5.549} = 1.984 mA$$

$$\frac{100}{100}$$

Por lo tanto

El error incurrido al utilizar esta corriente correspondió a:

%error= 
$$\frac{2.04 - 1.945}{2.04} * 100 = 4,65\%$$

Debido a estas variaciones la resistecia de carga máxima debe ser recalculada:

$$Rl < \frac{12.01 - 1.31}{1.945} = 5.50k\Omega$$

Que al comparar con el valor en primera intancia calculada como carga maxima genera un error:

%Error= 
$$\frac{5.949 - 5.5}{5.949} * 100 = 7.54 \%$$

Aunque el procedimiento de análisis posee una proximidad al valor real muy interesante se debe poseer gran precaución con respeto a los componentes utilizados puesto que ciertas variaciones son sustancies en e comportamiento del circuito. Una vez se efectuaron todos estos calculos e cambio la resistencia de carga para analiza el comportamiento del espejo.

Resistencias (k)	R nominal (k)	Vce(V)	Vr(V)	Ir(mA)	PotenciaTr(mW)
0,2168	0,220	10,77	0,511	2,357	25,385
0,6078	0.62	9,88	1,416	2,33	23,017
0,99	1	8,98	2,32	2,343	21,044
1,197	1,2	8,54	2,746	2,294	19,59
1,758	1,8	7,08	4,652	2,532	18,73

2,383	2,3	5,671	6,062	2,460	14,42
3,06	3	4,735	6,552	2,141	10,13
4,658	4,7	1,97	9,69	2,080	4,098
5,02	5,1	0,967	10,32	2,056	1,98
5,549	5,6	0,664	11,01	1,984	1,31

Con estos datos es posible construir la curva de carga vs corriente que permite apreciar mejor el comportamiento del espejo de corriente sin compensación.

# Corriente Ir (mA)

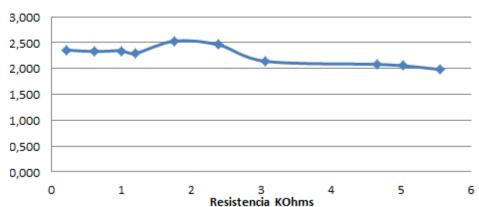


Figura 3.6 CargavsCorriete del espejo de corriente sin compensación

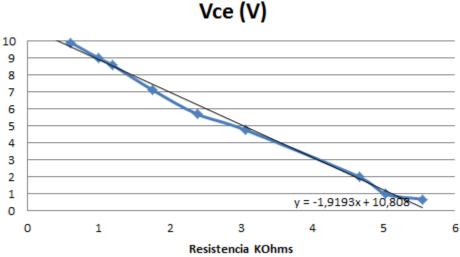
Esta configuración permite obtener una corriente con una estabilidad relativamente aceptable, además de que posee una resistencia de carga máxima un poco mayor con respecto a la configuración de fuente de corriente con zener. El método de análisis posee una buen proximidad al comportamiento real de esta configuración.

Al igual que en el caso de la fuente de corriente, la potencia máxima del transitor ocurre cuando se coloca una carga mas pequeña, en nuestro caso ocurrió al ubicar la resistencia de 2170hms que genero una disipacion de 25mW. este comportamiento esta regido por el comportamieto del voltaje colector emisor:

De aqui se determina que cuando la resistencia de carga es 0, la potencia máxima dispiada por el transistor es aproximadamente

Este dat es de gran importancia para el diseño pues se esta asegurando que el transistor no se afectara debido a problemas de sobrecaletamiento.

La construcción de la gráfica Carga vs Vce se ilustra a continuación:



3.7 Carga vs Vce en el espejo de corriente sin compensación

En la gráfica anterior se incluye la recta ideal generada a partir del algoritmo de mínimos cuadrados, en ella se muestra su correspondiente ecuación que posee una similitud con respecto a la ecuación de Vce que se enuncio anteriormente cuando se deseeo conocer la potencia máxima disipada por e transistor

# Espejo de corriente con compensación de base

En primer lugar para conocer la corriente que suministra el espejo debe ubicarse na resistencia de carga identica a la de programación utilizada. Al efectuar este procedimiento y medir la tensión que caía en la resistencia de carga se determino la corriente:

$$\frac{10.32}{5.02} = 2.056$$

Que al ser comparada con la corriente calculada poseía un pequeño error:

$$\frac{2.078 - 2.056}{\text{%error}} = \frac{2.078}{2.078} *100 = 1.057\%$$

Con esta nueva corriente la resistencia de carga maxima sería:

$$RI < \frac{12 - 0.23}{2.056} = 5.72k\Omega$$

El error incurrido al determinar la resistencia de carga maxima es:

%error = 
$$\frac{5.66 - 5.72}{5.66} * 100 = 1.06 \%$$

Una vez se conocieron estos valores se procedió a cambiar la resistencia de manera que se puedo completar la siguiente tabla:

Resistencias (k)	R nominal (k)	Vce(V)	Vr(V)	Ir(mA)	PotenciaTr(m W)
0,2168	0,220	10,77	0,511	2,357	25,385

0,6078	0.62	9,88	1,416	2,33	23,017
0,99	1	8,98	2,32	2,343	21,044
1,197	1,2	8,54	2,746	2,294	19,59
1,758	1,8	7,08	4,652	2,532	18,73
2,383	2,3	5,671	6,062	2,460	14,42
3,06	3	4,735	6,552	2,141	10,13
4,658	4,7	1,97	9,69	2,080	4,098
5,02	5,1	0,967	10,32	2,056	1,98
5,549	5,6	0,664	11,01	1,984	1,31

Lo primero fue construir la grafica que devela el comportamiento de la corriente con respecto a la carga que se acopla. De esta manera fue posible concluir que este tipo de configuraciones presenta una estabilidad buena y ademas que la transferencia de corriente mejora con respecto al espejo sin compensación

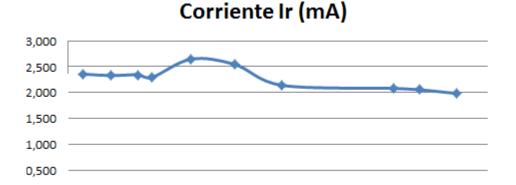


Figura 3.8 Curva Resistencia vs Corriente para el espejo con compensación.

Resistencia KOhms

0.000

De la tabla de datos es importante apreciar el comportameinto de la potencia disipada por el transistor, que al igual que las configuraciones anteriores, aumenta a medida que la resistencia de carga es mas pequeña. El comportamiento de este fenómeno esta regido por el voltaje Vce de acuerdo a la ecuación teórica que era:

Esta ecuación sera comparada con aquella recta ideal concebida según los datos y mediante un tratamiento de mínimos cuadrados. Esta curva se ilustra a continuación.

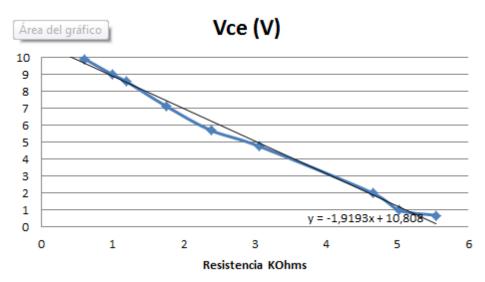


Figura 3.9 Resistencia vs Voltaje para el espejo de corriente compensado.

Como se aprecia la curva se describe con la siguiente relación:

La cual mantiene una estrecha relación con respecto a teóricamente calculada, sin embargo existe un error que permite concluir ciertos problemas de regulación y estabilidad del espejo.

# Solución de Problemas

En esta practica se experimentaron inconvenientes con respecto a la polarizacion correcta del diodo zener puesto que componente que se estaba utilizando se encontraba dañado. La recomendacion recae en probar los componentes antes de emplearlos en las distintas configuraciones y asi evitar perdidas de tiempo.

# **CONCLUSIONES**

- 1. La configuración de fuente de corriente basada en zener, presenta una estabilidad muy buena con respecto a cambios en la resistencia de carga. Adicionalmente los métodos de análisis conocidos para manejar este tipo de configuraciones presentan unos resultados muy aproximados a los valores experimentales obtenidos.
- 2. La mayor potencia disipada por el transistor se debe a la menor resistencia de carga acoplada a la configuración, de manera semejante el comportamiento del voltaje colector emisor posee una relación inversa con respecto a la resistencia de carga utilizada.
- 3. La fuente de corriente usando zener es mucho mas estable y regulada frente a cambios en la resistencia de carga además de poseer una resistencia de norton mucho mas grande que los espejos de corriente sin embargo los espejos de corriente son configuraciones mas economicas puesto que solo requieren unos cuantos componentes discretos, razon por la cual esta configuración una ventaja competitiva.
- 4. La selección de una fuente de corriente depende de la aplicacion que se desee diseñar asi como el presupuesto y el tamaño. La fuente de corriente zener es mas regulada pero mas

costosa que las otras opciones.

- 5. El transistor adicional en el espejo con composición aumenta la tasa de transferencia de corriente con respecto al espejo simple. Sin embargo su presencia no afecta la resistencia Norton
- 6. La condicion requerida para que un transistor se sature es que las uniones base-emisor y colector -base se encuentren polarizadas en directo. La union base emisor necesariamente se encuentra polarizada en directo debido a que la base esta conectada a un potencial mayor que el emisor, sin embargo en la otro unión no existe ninguna diferencia de potencial. Debido a esto el voltaje colector emisor y base emisor es el mismo y superior al valor minimo de 0.2V necesarios para estar fuera de la región de saturación.

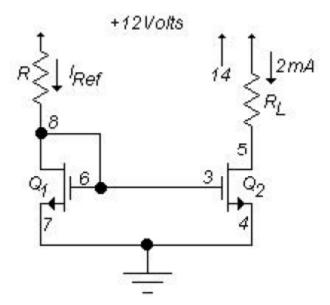
# Guía No. 4: Fuente de corriente con Mosfet y amplificador diferencial BJT.

#### Roles

Giuseppe Roa Osorio: Interventor Oscar Andres Urbano Vallejo: Relator.

# **Prelaboratorio**

Espejo de corriente simple con MOSFET



Haciendo uso del integrado 4007 caracterizado en una practica anterior se debe diseñar el espejo de corriente mostrado en la figura, se debe calcular Rref y RL maxima.

para realizar el diseño se tuvo en cuenta las siguientes ecuaciones:

$$\begin{split} I_{Ref} = & \frac{V_{CC} - V_{GS}}{R} \\ I_{Ref} = & kn(V_{CC} - V_{GS})^2 \text{ (2)} \\ V_{DS} \leq & (V_{GS} - V_t) \\ \end{split} \tag{3} \qquad \text{Condicion de Saturacion} \end{split}$$

Haciendo uso de (2) se determina el  $V_{GS}$  :

$$2 = 0.28(12 - V_{GS})^2$$
  
 $V_{GS} = 9.3274$ 

Reemplazando este valor en (1):

$$2 = \frac{12 - 9.3274}{R}$$
 
$$R = 1.3363 \ [k\Omega] \ \ \text{que normalizada} \ \ R = 1.3 \ [k\Omega] \ \ \ \text{produce una} \ \ I \ Ref = 2.0558 \ [k\Omega]$$

Ahora se evalúa (3) para para determinar la RL maxima:

$$V_{DS} \le (V_{GS} - V_t) = 7,9574 [V]$$

$$\begin{array}{l} 12 - 2R_L \! \leq \! 7.9574 \, [V] \\ R_L \! \leq \! 2.0213 \, [k\Omega] \end{array}$$

# Prelaboratorio

Amplicador Diferencial BJT con carga resistiva