

基于FPGA的FIR滤波器设计方案优化

樊开阳, 杜小峰, 杨红兵
(南京农业大学工学院, 江苏 南京 210031)

摘要: 在介绍有限冲激响应(FIR)数字滤波器的理论基础上,提出了一种基于FPGA的16阶FIR低通数字滤波器的实现方案。该滤波器设计采用运算效率高的分布式算法结构,较好地解决了传统乘法累加结构运算速度低的不足。为节省硬件资源,设计中采取了分割查找表和偏移二进制数字编码技术,将所占ROM的大小由 2^{LN} 减小到 $L/2(2^{N/2})$ 。最后给出了ModelSim下的仿真结果并对误差进行了分析,验证了该设计的正确性。

关键词: 有限冲击响应滤波器; 现场可编程门阵列; 查找表; 分布式算法; 偏移二进制编码

中图分类号: TN 713 **文献标志码:** A **文章编号:** 1006-7167(2014)05-0091-05

Optimized Scheme for Design of FIR Filter Based on FPGA

FAN Kai-yang, DU Xiao-feng, YANG Hong-bing

(College of Engineering, Nanjing Agricultural University, Nanjing 210031, China)

Abstract: An implementation scheme of 16 order low pass FIR (finite impulse response) digital filter based on FPGA is proposed based on the theory of FIR digital filter. The DA (Distributed Arithmetic) structure is used to design FIR digital filter. The DA structure has high efficiency operation performance and is superior to traditional multiply-accumulate (MAC) structure. In order to save hardware resources, the techniques of lookup table segmentation and offset-binary coding are used, and thus the size of occupied ROM reduced from 2^{LN} to $L/2(2^{N/2})$. Finally, the simulation result is given based on ModelSim and the error is analyzed. The research results show that the correctness of the proposed design method.

key words: FIR filter; FPGA; LUT (look up table); DA (Distributed Arithmetic); OBC (offset-binary coding)

0 引言

有限长冲激响应(FIR)数字滤波器具有严格的线性相位,具有稳定性和因果性等特点。FIR数字滤波器在语音信号、软件无线电及自适应信号处理等领域获得了广泛的应用^[1-3]。随着现代电子技术及EDA技术的发展,特别是可编程逻辑电路的发展使得基于FPGA的FIR滤波器硬件电路的实现具有内部电路结

构透明化的特点,并能减小电路体积,提高系统工作效率^[4-5]。FIR滤波器的实现有多种方法,传统的设计方法基于MAC(Multiply Accumulate)结构,为了满足不同的运算速率需要,主要有2种结构:并行MAC和单个MAC。并行MAC消耗大量的逻辑单元LES,只适合高端设计;单个MAC结构采用了以牺牲运算速度为代价来节省硬件资源的设计方法,不适于高速率的FIR滤波器设计。而基于分布式算法FIR滤波器运行速度快,节省了硬件资源并能较好地实现实时处理,特别适合于高速实时的信号处理^[6-8]。本文提出了一种基于分布式算法的FIR滤波器的FPGA实现方案,并采用了分割查找表技术和OBC编码技术进行优化,设计和实现了该FIR低通滤波器。

1 FIR数字滤波器基础

数字滤波器(DF)是离散系统,它所处理的对象是

收稿日期:2013-07-23

基金项目:南京农业大学工学院教改研究项目(051010)

作者简介:樊开阳(1993-),男,河南信阳人,本科生,主要从事电子信息与检测技术方面的研究。

Tel.: 15261807259; E-mail: keayoung@163.com

通信作者:杨红兵(1979-),男,湖北监利人,博士,副教授,主要从事信号与信息处理方面的研究。

Tel.: 18001593471; E-mail: hbyang@njau.edu.cn

用序列表示的离散信号或数字信号,其因果离散系统函数可表示为:

$$H[z] = \sum_{k=0}^M b_k z^{-k} / (1 - \sum_{k=1}^N a_k z^{-k}) = \frac{Y[z]}{X[z]} \quad (1)$$

其常线性系数差分方程为:

$$y[n] = \sum_{k=1}^N a_k y[n-k] + \sum_{k=0}^M b_k x[n-k] \quad (2)$$

可以看出,数字滤波器的功能是把输入序列通过一定的运算变换成输出序列。对于 FIR 滤波器,其系统只有零点,因此 FIR 滤波器的差分方程可以表示为:

$$y[n] = \sum_{k=0}^M b_k x[n-k] \quad (3)$$

$$\text{转移函数为: } H[z] = \sum_{k=0}^M b_k z^{-k} \quad (4)$$

若 FIR 数字滤波器的单位脉冲响应序列为 $h[n]$,它就相当于滤波器系数向量 b_k 。知道 $h[n]$ 后就可以进行滤波器的设计了。

2 DA 算法

分布式算法(Distributed Arithmetic, DA)是为了解决乘法资源问题而提出的经典优化算法,主要是使用查表法快速得到部分积。与采用乘法器实现 FIR 数字滤波器相比,采用 DA 算法实现速度较快,资源占用低^[9-11]。其原理如下:

$$y = \langle h, x \rangle = \sum_{n=0}^{N-1} h[n] x[n] = h[0]x[0] + h[1]x[1] + \cdots + h[N-1]x[N-1] \quad (5)$$

在进行 FIR 数字滤波器设计时, $h[n]$ 为已知常数, $x[n]$ 为输入常量,对无符号 DA 系统, $x[n]$ 可表示为:

$$x[n] = \sum_{k=0}^{N-1} x_k[n] \cdot 2^k, \quad x_k[n] \in [0, 1] \quad (6)$$

其中 $x_k[n]$ 表示 $x[n]$ 转换成二进制后的第 k 位,所以内积 y 可表示为:

$$y = \sum_{n=0}^{N-1} h[n] \times \sum_{k=0}^{K-1} x_k[n] \cdot 2^k, \quad x_k[n] \in [0, 1]$$

整理得:

$$y = \sum_{k=0}^{K-1} 2^k \cdot \sum_{n=0}^{N-1} h[n] x_k[n] \quad (7)$$

令

$$f(h[n], x_k[n]) = \sum_{n=0}^{N-1} h[n] x_k[n]$$

则

$$y = \sum_{k=0}^{K-1} 2^k \cdot f(h[n], x_k[n]) \quad (8)$$

式中函数 $f(h[n], x_k[n])$ 利用查找表来实现,把 N 位的输入向量 $x_k = (x_k[0], x_k[1], \cdots, x_k[N-1])$ 作为输入地址,即可输出预先存入程序的 $f(h[n], x_k[n])$ 。

各 $f(h[n], x_k[n])$ 都与相应的二次幂加权累加,在 N 次查表后,即可完成对内积 y 的计算。由于在滤波中的 $x[n]$ 多是有符号数,现在讨论有符号数的内积。 $x[n]$ 用补码表示满足:

$$x[n] = -2^{K-1} \cdot x_{K-1}[n] + \sum_{k=0}^{K-2} 2^k \cdot x_k[n], \quad x_k[n] \in [0, 1] \quad (9)$$

同理:

$$y = -2^{K-1} \cdot f(h[n], x_{K-1}[n]) + \sum_{k=0}^{K-2} 2^k \cdot f(h[n], x_k[n]) \quad (10)$$

对于有符号的 DA 算法,除符号位需要做减法运算外,其他都和无符号 DA 算法相同。其算法结构如图 1 所示。

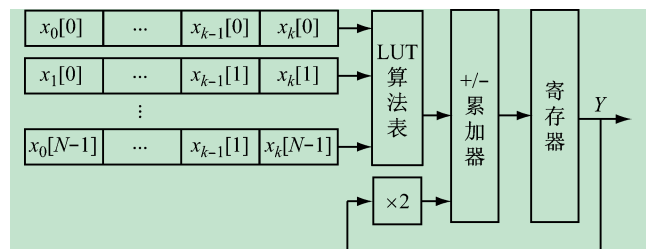


图1 DA算法结构图

3 查找表优化方案

3.1 利用FIR滤波器的对称性进行优化

对于线性相位滤波器,其系数具有对称性(假定为偶对称)。因此,可以预先把相同系数的两个采样值相加,得到新的输入。这样滤波器的阶数可以降低到原来的一半,从而减小了查找表的规模,节省了硬件资源。

3.2 分割查找表进行优化

LUT的规模随着滤波器的阶数 N 的增大而呈 2^N 的速度增大。若系数 N 比较大,则用单个 LUT 实现 FIR 数字滤波器所需的存储空间就会过大。实际中,我们可以将大的 LUT 分成若干小的 LUT,通过对小的 LUT 表的结果进行求和,即可得到所需的 LUT 表输出。这样将查找表的规模从 2^{NL} 变为 $L \cdot 2^N$ 分割后 LUT 规模减小了,节省了硬件的资源。其算法结构如图 2 所示。

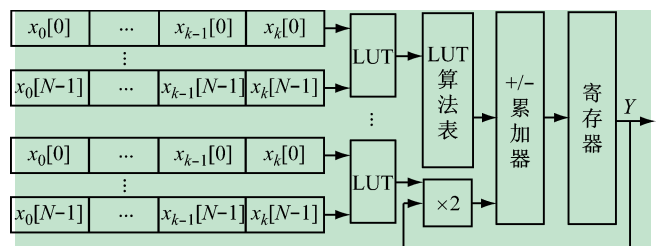


图2 分割查找表结构图

3.3 偏移二进制编码(OBC)进行优化

偏移二进制编码是数字编码的一种方法,它是将原始的二进制数进行了偏置。在分布式算法中,它将输入向量位值 $[0, 1]$ 映射为 $[-1, 1]$,使得 ROM 表的上下两部分具有镜像对称性关系,利用这种对称性可以将 ROM 表的大小压缩到原来的一半^[12-14]。对于二进制补码满足:

$$x[n] = \frac{1}{2} [x[n] - (-x[n])] \quad (11)$$

把式(6)代入该式可得:

$$x[n] = \frac{1}{2} [- (x_{K-1}[n] - \overline{x_{K-1}[n]}) \cdot 2^{K-1} + \sum_{k=0}^{K-2} (x_k[n] - \overline{x_k[n]}) \cdot 2^k - 1] \quad (12)$$

令:

$$g_k[n] = \begin{cases} x_k[n] - \overline{x_k[n]} & k = 0, 1, \dots, K-2 \\ x_k[n] - x_k[n] & k = K-1 \end{cases}$$

则 $x[n]$ 可简为

$$x[n] = \frac{1}{2} [\sum_{k=0}^{K-1} g_k[n] \cdot 2^k - 1] \quad (13)$$

把式(13)代入式(5)可得:

$$y = \sum_{n=0}^{N-1} h[n] \cdot \frac{1}{2} [\sum_{k=0}^{K-1} g_k[n] \cdot 2^k - 1] = \sum_{k=0}^{K-1} (\sum_{n=0}^{N-1} \frac{1}{2} h[n] g_k[n] \cdot 2^k - \frac{1}{2} \sum_{n=0}^{N-1} h[n]) \quad (14)$$

定义:

$$\begin{cases} f(h[n] g_k[n]) = \sum_{n=0}^{N-1} \frac{1}{2} h[n] g_k[n] \\ C = -\frac{1}{2} \sum_{n=0}^{N-1} h[n] \end{cases}$$

则

$$y = \sum_{k=0}^{K-1} f(h[n] g_k[n]) \cdot 2^k + C \quad (15)$$

由于 $g_k[n] \in [-1, 1]$, 满足

$$f(h[n] g_k[n]) = -f(h[n] \overline{g_k[n]}) \quad (16)$$

这样,每张查找表的存储单元数量变为为原来的一半,进一步节省了硬件的资源。

4 FPGA 实现及仿真

4.1 设计标准

本设计采用 Matlab(R2010b) 中的 Fdatool 来提取 FIR 滤波器的系数。实现的低通滤波器的采样频率为 48 kHz,通带截止频率为 10.8 kHz,窗口类型为 Kaiser 窗, Beta 为 0.5,阶数为 16 阶。由于 $h[n]$ 的系数是浮点数,而 FPGA 只能进行定点运算,故在本设计中将 $h[n]$ 扩大 2^8 ,再将其量化并转换为补码形式进行运算,如表 1 所示。

表 1 $h[n]$ 相关的数据

n	$h[n]$	$[x[n] \times 2^8]$ 取补
0, 15	-0.037 4	11110110
1, 14	0.011 1	00000011
2, 13	0.056 6	00001110
3, 12	0.005 5	00000001
4, 11	-0.088 4	11101001
5, 10	-0.049 0	11110011
6, 9	0.182 9	00101111
7, 8	0.418 8	01101011

4.2 滤波器模块结构

遵循自顶向下的设计方法,基本电路模块用 VHDL 进行描述,顶层模块采用原理图的形式对进行设计,在 Quartus II 11.1 中进行编译和综合。原理图如图 3 所示。

如图 3 该设计由 6 个模块组成,1 为 SyncDelay 模块,该模块具有同步延时功能,把原信号分别进行 0 到 15 个单位的延时,并分别输出。由于 FIR 滤波器的系数具有对称性,2 为同系数相加模块,把与相同系数相乘的输入值预先相加以节省硬件资源。3 即为 OBC 查找表模块,在该模块内把 8 路并行数据转换成 8 路串行数据并进行查表,为了节省硬件资源将查找表分割为两个,分别对应 lut_out1 和 lut_out2 输出。4 是一个查找表数据加法模块,将 lut_out1 和 lut_out2 相加完成最终的查找功能。5 是累加器,将查找表的结果进行加权累加并加上 OBC 编码剩余的常数从而得到滤波输出值。0 为时序控制单元,通过该模块能够控制系统按照正确的时序进行滤波。

4.3 仿真及误差分析

对本设计进行仿真的是与 QuartusII 11.1 配套使用 ModelSim 10.0c。由于它仿真速度快,仿真精度高,具有强大的调试功能,因而是完成 FPGA/ASIC 设计的 RTL 级和门级电路仿真的首选^[15]。仿真时通过 Matlab 的 simulink 中的 Signal Processing Source 对 10KHz 的正弦信号进行三周期的采样得到 $x[n]$,由于 FPGA 只能处理定点数,故须进行扩大取整处理,见表 2。则当 $x[n]$ 输入时,ModelSim 仿真结果如图 4。fir_in 为滤波前的输入信号, fir_out 为滤波后的输出信号。

为了验证输出结果的正确性,我们将其与 Matlab 计算出来的真实值进行了对比。由于输入滤波器的值是经扩大 128 倍的值,故此处将须将输出缩小 128 倍。鉴于数据的数据量,利用数据的对称性特点可只取一半进行误差分析。为了便于分析,见表 3,从 16 点取到 31 点。从表中可以看出,除输入的末端的值与准确值误差较大外(参数小而导致量化误差大),其余误差

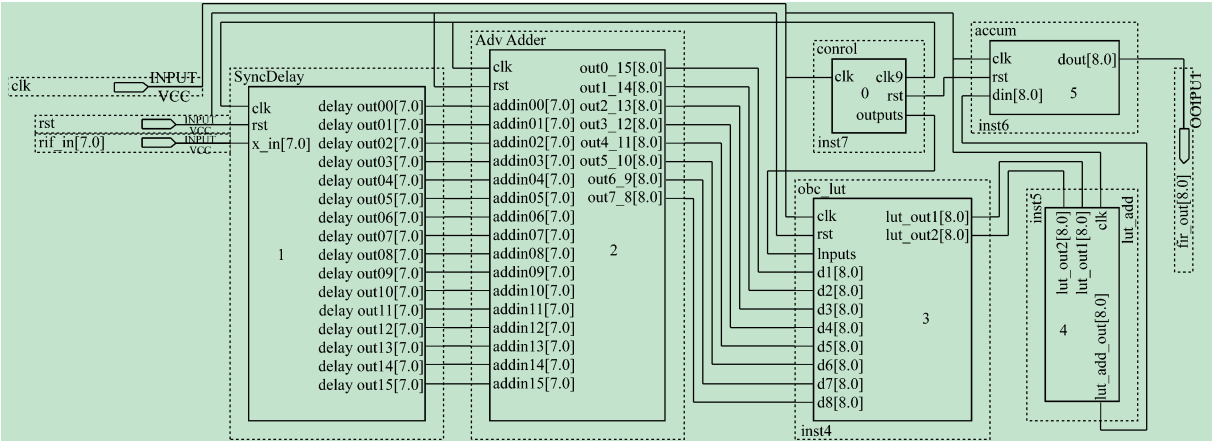


图 3 顶层原理图

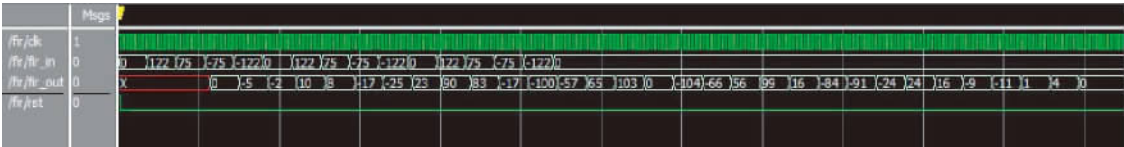


图 4 系统仿真图

表 2 $x[n]$ 相关的数据

n	$x[n]$	$[x[n] \times 2^7]$ 取整
0 5 10 15	0	0
1 6 11	0.951 1	122
2 7 12	0.587 8	75
3 8 13	-0.587 8	-75
4 9 14	-0.951 1	-122

表 3 误差分析

n 值	仿真值	实际值	真实值	误差 / %
16	0	0	0	0
17	-107	-0.812 5	-0.806 8	0.706 5
18	-66	-0.515 6	-0.509 2	1.256 9
19	56	0.437 5	0.438 3	0.182 5
20	99	0.773 4	0.774 8	0.180 7
21	16	0.125 0	0.124 7	0.240 6
22	-84	-0.656 3	-0.651 1	0.798 6
23	-91	-0.710 9	-0.701 0	1.412 3
24	-24	-0.187 5	-0.180 5	3.878 1
25	24	0.187 5	0.191 2	1.935 1
26	16	0.125 0	0.124 7	0.240 6
27	-9	-0.070 3	-0.067 5	4.148 1
28	-11	-0.085 9	-0.082 3	4.374 2
29	1	-0.007 8	0.011 4	31.578 9
30	4	0.031 3	0.035 6	12.078 7
31	0	0	0	0

都比较小,仿真的结果基本满足设计要求。在设计中的误差主要由数据的量化产生。该量化误差包括设计

滤波器时抽头系数 $h[n]$ 的量化误差和对输入数据 $x[n]$ 的量化误差。运算的时候系统移位舍弃一些位数,也对滤波器的精度产生了影响。对于高精度的系统可以通过增加阶数来改进。

5 结 语

本文介绍了一种改进型的 FIR 滤波器设计方案,给出了设计的流程,并通过仿真验证了设计的正确性,最后对误差进行了分析。DA 算法的运用提高了系统的速度增强了滤波的实时性。分割查找表法和 OBC 编码算法降低了系统对硬件资源的占用,节省了设计成本。由于数据在扩大缩小的过程中产生了量化误差,对于高精度的要求,该系统还需进一步的改进,例如扩大滤波阶数等。但对于一般的滤波器要求该系统基本能够满足要求,具有一定的实用价值。

参考文献(References):

[1] 陈敏歌,焦占亚,安晓钢,等. 波纹线性相位 FIR 滤波器的 1 种设计方法[J]. 西安科技大学学报 2008 28(1): 199-202.
CHEN Min-ge, JIAO Zhan-ya, AN Xiao-gang, et al. A Method of Designing of Equiripple Linear-phase FIR Filter[J]. Journal of Xi'an University of Science and Technology, 2008 28(1): 199-202.

[2] 聂伟,杨胜姚,王岩嵩. 基于 FPGA 的通用 FIR 滤波器设计[J]. 实验技术与管理 2010 27(10): 69-72.
NIE Wei, YANG Sheng-yao, WANG Yan-song. Design of universal FIR filter based on FPGA [J]. Experimental Technology and Management 2010 27(10): 69-72.

[3] Qasim S M, BenSaleh M S, Bahaidarah M, et al. Design and FPGA implementation of sequential digital FIR filter using microprogrammed controller [C]//Ultra Modern Telecommunications and Control Systems and Workshops (ICUMT), 2012 4th International Congress

- on. IEEE, 2012: 1002-1005.
- [4] 李锦明, 谢绪煜, 马游春, 等. 基于FPGA的FIR滤波器系统的设计[J]. 化工自动化及仪表, 2011, 38(8): 943-946.
LI Jin-ming, XIE Xu-yu, MA You-chun, *et al.* Design of FPGA-based Digital Filter System[J]. Control and Instruments In Chemical Industry, 2011, 38(8): 943-946.
- [5] 陈虹, 崔葛瑾. 基于FPGA的系数可调FIR滤波器设计[J]. 实验室研究与探索, 2008, 27(6): 47-50, 80.
CHEN Hong, CUI Ge-jin. Design of FIR Filter with Adjustable Coefficients Based on FPGA [J]. Research and Exploration in Laboratory, 2008, 27(6): 47-50, 80.
- [6] 鲁迎春, 李祥, 汪壮兵. 高速FIR滤波器设计与FPGA实现[J]. 合肥工业大学学报(自然科学版), 2007, 30(12): 1705-1707.
LU Ying-chun, LI Xiang, WANG Zhuang-bing. Design of high-speed FIR filters and implementation based on FPGA [J]. Journal of Hefei University of Technology (Natural Science), 2007, 30(12): 1705-1707.
- [7] 戴敬, 王超. 基于FPGA多级分布式算法的FIR数字滤波器的设计[J]. 沈阳建筑大学学报(自然科学版), 2010, 26(1): 196-200.
DAI Jing, WANG Chao. The Design of Multi-Channels Distributed Arithmetic Algorithm FIR Filter Based on FPGA [J]. Journal of Shenyang Jianzhu University (Natural Science), 2010, 26(1): 196-200.
- [8] Meher P K, Chandrasekaran S, Amira A. FPGA realization of FIR filters by efficient and flexible systolization using distributed arithmetic [J]. Signal Processing, IEEE Transactions on, 2008, 56(7): 3009-3017.
- [9] 李莹, 路卫军, 于敦山, 等. 一种在FPGA上实现FIR数字滤波器的资源优化算法[J]. 北京大学学报(自然科学版), 2009, 45(2): 222-226.
LI Ying, LU Wei-jun, YU Dun-shan, *et al.* A Resource Optimizing Algorithm in FPGA Based High Speed FIR Digital Filters [J]. Acta Scientiarum Naturalium Universitatis Pekinensis, 2009, 45(2): 222-226.
- [10] Zhou Y, Shi P. Distributed Arithmetic for FIR Filter implementation on FPGA [C]//Multimedia Technology (ICMT), 2011 International Conference on. IEEE, 2011: 294-297.
- [11] 朱莉, 温坚, 卢鑫, 等. 基于分布式算法的串/并混合构架FIR滤波器设计[J]. 实验室研究与探索, 2012, 31(6): 25-27, 31.
ZHU Li, WEN Jian, LU Xin, *et al.* Design of a Combined Serial / Parallel FIR Digital Filter Based on Distributed Arithmetic [J]. Research and Exploration in Laboratory, 2012, 31(6): 25-27, 31.
- [12] 孔维功, 张国杰, 张效军. 基于DA算法的1-D DCT IP核结构设计[J]. 微电子学与计算机, 2008, 25(8): 143-147.
KONG Wei-gong, ZHANG Guo-jie, ZHANG Xiao-jun. Design of 1-D DCT IP Core Structure Based on Distributed Arithmetic [J]. Microelectronics & Computer, 2008, 25(8): 143-147.
- [13] Huang W, Anderson D V. Modified sliding-block distributed arithmetic with offset binary coding for adaptive filters [J]. Journal of Signal Processing Systems, 2011, 63(1): 153-163.
- [14] Kumar B S, Pudi V, Sridharan K. Efficient VLSI Architectures for the Hadamard Transform Based on Offset-Binary Coding and ROM Decomposition [C]//VLSI (ISVLSI), 2011 IEEE Computer Society Annual Symposium on. IEEE, 2011: 347-348.
- [15] 李锐, 陶亮. 多抽样率Gabor变换并行算法的FPGA仿真和设计[J]. 计算机工程与应用, 2011, 47(13): 50-51, 102.
LI Rui, TAO Liang. FPGA-based simulation and design of parallel algorithm for multirate-based discrete Gabor transform. Computer Engineering and Applications, 2011, 47(13): 50-51, 102.
- (上接第36页)
- MO Run-yang, LIN Shu-yu, WANG Cheng-hui, *et al.* Methods of study on sound cavitation [J]. Applied Acoustics, 2009, 28(5): 389-400.
- [9] Regueiro J, Llompart M, Garcia J C, *et al.* Ultrasound-assisted emulsification-microextraction of emergent contaminants and pesticides in environmental waters [J]. Journal of Chromatography A, 2008, 1190(1-2): 27-38.
- [10] Hamida T, Babadagli T. Displacement of oil by different interfacial tension fluids under ultrasonic waves [J]. Colloids and surfaces A: Physicochemical and Engineering Aspects, 2008, 316(1-3): 176-189.
- [11] 吕效平, 李建彤, 韩萍芳. 超声制备微乳化柴油的实验研究[J]. 声学技术, 2006, 25(5): 436-440.
LV Xiao-ping, LI Jian-tong, HAN Ping-fang. Emulsion of diesel oil and water with ultrasound [J]. Technical Acoustic, 2006, 25(5): 436-440.
- [12] 徐来, 吕效平, 韩萍芳. 主成分分析法在超声波乳化柴油制备中的应用[J]. 石油学报, 2008, 24(2): 211-215.
XU Lai, LV Xiao-ping, HAN Ping-fang. Application of principal component analysis in preparation of emulsified diesel oil with ultrasound [J]. Acta Petrolei Sinica, 2008, 24(2): 211-215.
- [13] 陈登龙, 丁以钊, 林建生. 乳化柴油的研究[J]. 化工科技, 2002, 10(1): 15-18.
CHEN Deng-long, DING Yi-tian, LIN Jian-sheng. The research on emulsifying diesel oil [J]. Science & Technology In Chemical Industry, 2002, 10(1): 15-18.
- [14] 魏晓莉, 王述洋, 王卓. 超声条件对乳化制取木质纤维素生物质柴油稳定性的影响[J]. 生物质化学工程, 2012, 46(6): 25-29.
WEI Xiao-li, WANG Shu-xiang, WANG Zhuo. Effects of ultrasound parameters on the stability of lignocellulosic bio-diesel fuel [J]. Biomass Chemical Engineering, 2012, 46(6): 25-29.
- [15] 刘晓艳, 马春曦, 楚伟华. 水包油型油水乳液的制备[J]. 大庆石油学院学报, 2005, 29(3): 102-109.
LIU Xiao-yan, MA Chun-xi, CHU Wei-hua. The preparation of oil-in-water emulsion [J]. Journal of Daqing Petrol Eumstitute, 2005, 29(3): 102-109.
- [16] 王兴仁, 张录达, 王华方. 正交试验设置重复的必要性和统计分析方法[J]. 土壤通报, 2000, 31(3): 135-138.
WANG Xing-ren, ZHANG Lu-da, WANG Hua-fang. The necessity and statistical analysis methods of setting up repetition in orthogonal experiment design [J]. Chinese Journal of Soil Science, 2000, 31(3): 135-138.
- [17] 王清河, 常兆光, 曹晓敏. 随机数据处理方法[M]. 4版. 山东东营: 中国石油大学出版社, 2011: 208-211.