

基于FPGA的FIR滤波器设计

周剑敏¹, 谢文雷², 葛 斌², 陈虞苏³

(1. 苏州市公安局科技信息化处, 江苏苏州 215006; 2. 苏州市公安局虎丘分局, 江苏苏州 215006;
3. 苏州大学电子信息学院, 江苏苏州 215006)

摘 要 介绍了基于 FPGA 芯片进行 FIR 滤波器的设计过程, 具体涉及到 MATLAB 对 FIR 滤波器的仿真、数据的量化和生成; FPGA 对 FIR 滤波器的设计、仿真和数据生成, 最后形成 FPGA 和 MATLAB 联合设计 FIR 滤波器。

关键词 FPGA; FIR; MATLAB

中图分类号 : TN911

文献标识码 : A

文章编号 : 1671-7597 (2014) 03-0034-01

滤波器在信息领域应用非常广泛。随着现代技术的发展, 如何在 FPGA 上进行滤波器设计是非常迫切的。FPGA 是通过硬件描述语言进行程序设计的, 要把基于数学基础的滤波器在 FPGA 上设计出来还是有一定难度的。而用 MATLAB 进行滤波器设计又显的非常简单。因此需要把 MATLAB 和 FPGA 技术结合起来, 进行滤波器设计, 这样就能事半功倍。本文将以一个简单的 FIR 滤波器为例, 用 MATLAB 和 FPGA 进行联合设计滤波器。

1 基本流程

一般采用 MATLAB 和 FPGA 联合设计有多种方法。一种是由 MATLAB 软件设计出滤波器系统, 并在 MATLAB 中利用工具直接转换成 VHDL 代码; 一种是由 MATLAB 软件设计出 FIR 关键系数和测试文件, 然后在 FPGA 中使用系数设计滤波器, 使用测试文件形成测试结果, 最后再由 MATLAB 把测试结果验证, 证明 FPGA 设计滤波器的正确性。第一种方法在滤波器系统较为复杂的时候, 很难满足设计要求, 调试时反而显得复杂。本文采用第二种方法进行滤波器的联合设计。

2 MATLAB 的 FIR 系数和测试文件生成

在设计时, 使用 MATLAB 产生滤波器系数和测试文件。MATLAB 里有各种专门的 FIR 滤波器系数生成函数, 如 $B=fir1(N, Wn, 'high')$ 函数。

B: 表示返回的 FIR 滤波器的单位脉冲响应, 长度为 $N+1$ 。

N: 表示滤波器的阶数。

Wn: 表示滤波器的截至频率。

High: 表示是高通滤波器。

用户只要按滤波器设计要求, 获取 B 系数就能得到浮点数表示的 FIR 滤波器系数。

滤波器系数生成后, 需要有测试文件测试滤波器的特性。用户可以根据滤波器的特性, 利用 MATLAB 自动生成测试文件。如利用 MATLAB 程序:

```
sin_t = 0:1/fs:0.1;
sin_c1 = 2 * pi * f_1 * sin_t;
sin_c2 = 2 * pi * f_2 * sin_t;
sj = 1/3*sin(sin_c1) + sin(sin_c2);
```

自动就生产了含有 2 个频率成份的浮点数表示的 sj 信号。

若仅仅是检测 MATLAB 设计的 FIR 滤波器是否正确, 可以把 sj 输入到 FIR 滤波器中, 观察滤波器输出就可以判断。目前是要在 FPGA 中设计并验证滤波器。所以需要把 MATLAB 生成的滤波器系数和测试文件量化成符合 FPGA 需要的二进制表示的整数。

使用 MATLAB, 对 sj 信号进行 12 位量化过程如下:

```
bin_long = 12;
sj_quan_12 = round(sj / max(sj)) * (2^(bin_long-1) - 1);
% 量化完成后, 还需要把参数写成文件, 等待 FPGA 的调用。
% MATLAB 中把测试文件写成文件如下:
fidout=fopen('result.txt','w'); %open result file
and wait for write
for i=1:length(sj_quan_12)
    for j=1:bin_long
        fprintf(fidout,'%s',sj_quan_12(i,j));
        if mod(j,bin_long)==0
            fprintf(fidout,'\r\n');
        end
    end
end
fclose(fidout);
```

3 FPGA 程序设计

本文利用 XILINX 公司的 FPGA 芯片 XC6SLX45 作为硬件载体, 使用 VHDL 语言进行 FIR 程序编写。具体元件说明如下:

```
COMPONENT fir_book
PORT (
    rst : IN std_logic; -- 复位信号输入
    clk : IN std_logic; -- 时钟输入
    xin : IN std_logic_vector(11 downto 0); -- 测试文件 / 实际信号输入
    yout : OUT std_logic_vector(28 downto 0) -- FIR 滤波器输出
);
END COMPONENT;
```

xin 为 FIR 滤波器的输入端, 同时也是仿真时, MATLAB 生成的测试文件输入端。yin 是 xin 经过 FPGA 内部设计的 FIR 滤波器滤波后的输出信号。

在 FPGA 中输入 MATLAB 的测试文件的程序如下:

```
file_invect:text is "e:\\matlab_study\\result.txt";
if not(endfile(invect)) then
    readline(invect,vline);
    read(vline,v);
    xin<=v;
end if;
```

在 FPGA 中输出仿真给 MATLAB 测试的程序如下:

```
file_outvect:text open write_mode is "e:\\matlab_
```

↓↓ (下转第26页) ↓↓

$E_{22}, E_{23}\}$, $E_3=\{E_{31}\}$, $E_4=\{E_{41}, E_{42}, E_{43}\}$, $E_5=\{E_{51}, E_{52}, E_{53}\}$, $E_6=\{E_{61}\}$ 。 $k=1, 2, 3\cdots s$ 满足以下 3 个公式：

$$m+m+m+\cdots=m \quad (\text{公式 1})$$

$$E_1 \cup E_2 \cup E_3 \cup E_4 \cdots \cup E_n = E \quad (\text{公式 2})$$

$$\text{任意的 } k \neq j, E_k \cup E_j = \Phi \quad (\text{公式 3})$$

运用以上 3 个公式以及德尔菲法，确定指标权重并确定隶属矩阵属矩阵，最后构造模糊评价矩阵。

4 系统功能模块设计与实现

根据系统的功能需求，系统设计含有学生信息管理模块、贫困生申请模块、贫困生评定系统信息搜索模块、资格审核模块、贫困生评定模块、贫困生审批模块、成绩管理模块、奖助学金管理模块、系统管理模块、用户管理模块，系统功能如图 3。

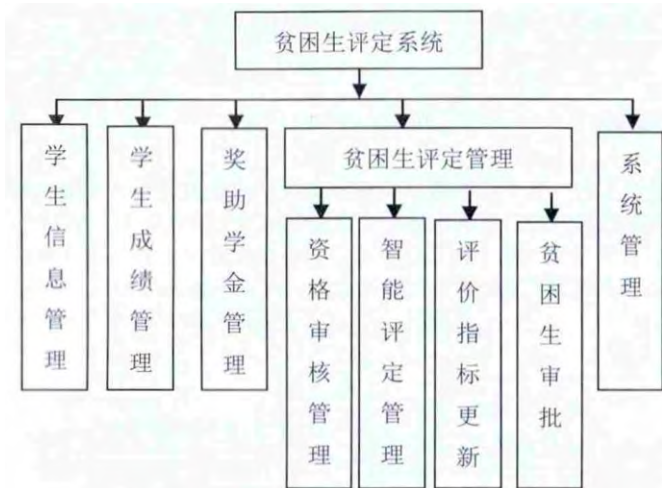


图 3 系统功能框图

系统采用 .net 开发工具和 SQL SERVER2005 数据库进行研发。系统对学生用户、评定小组成员用户、系统管理员用户实

现了角色管理，特别是评定小组成员用户在审核贫困生评价报告时看不到学生的姓名和班级信息。只能根据贫困生资格和评定报告进行贫困生审核，大大减少了人为因素。数据同步系统采用中间件的数据操作读取校内其他管理系统的数据库并存储于贫困生评定系统中，减少了信息的录入并可以保持数据的准确性。成绩管理模块、奖助学金管理模块是通过校内教务管理系统和学生管理系统同步的数据。资格审核模块、贫困生评定模块、贫困生审批模块、成绩管理模块、奖助学金管理模块为评定系统根据模糊数学评价矩阵模型智能评定核心系统，其中评价指标可以根据变化进行随时修正。

5 结果分析

系统完成后，采用黑盒和白盒测试方法对系统进行了测试，同时进行了 1000 人同时在线的压力测试方式，系统健壮性达到了要求。同时通过线上系统贫困生评定和线下实际考察方式进行贫困生评定结果对比，效果较好，达到了系统的准确性要求。另外通过 WEB 形式对信息进行了公开，保证了系统的公平公开性。

在测试过程中发现评价指标中 E6 的录入与识别有些困难，特别是地区的指标考核具有不确定性，是日后系统完善的目标。

参考文献

- [1]王虎,张俊.管理信息系统[M].武汉:武汉理工大学出版社,2004.
- [2]张正.基于分布式系统的程序监控技术研究及其应用[D].浙江大学,2007.
- [3]全娟娟,刘桂雄,洪晓斌,黄国健.分布式时间同步系统的参考时间获取技术分析[J].科学技术与工程,2007,24(15):3740-3745.
- [4]孙涌.现代软件工程[M].北京:北京希望电子出版社,2003:1-246.

↑↑ (上接第34页) ↑↑

```
study \result_out.txt";
write(lineout,viout,right,10);
writeline(outvect,lineout);
```

4 结论

在不需要经过硬件环境实际测试情况下，可以通过 MATLAB 生成滤波器系数和测试文件，再由 FPGA 按生成的滤波器系数和测试文件仿真生成结果文件，最后 MATLAB 测试结果文件，验证 FPGA 滤波器设计的正确性。基于 FPGA 和 MATLAB 的滤波器设计具有很强的实用性和参考意义。

参考文献

- [1]任志健,万智萍,朱俊南,朱柏辉.ARM嵌入式远程视频监控数据采集系统设计[J].计算技术与自动化,2013(2):100-1104.

- [2]Lattice Semiconductor Corporation. Lattice ECP3 Family Data Sheet[EB/OL].2010.http://www.latticesemi.com.
- [3]Elpida Memory Inc. 1G bits DDR2 SDRAM [EB/OL].2009. http://www.elpida.com.
- [4]Winbond Inc. 3V 64M-BIT SERIAL FLASH MEMEORY WITH DUAL/QUAD SPI&QPI[EB/OL].2009.http://www.winbond.com.
- [5]ATMEL Corporation . 3-Wire Serial EEPROMs [EB/OL].2009. http://www.atmel.com.
- [6]Aptina Imaging Corporation . 1/2.5-Inch 5Mp CMOS Digital Image Sensor [EB/OL].2005.http://www.apina.com.
- [7]MARVELL Corporation . Alaska 88e1118r Technical Product Brief[EB/OL].2011.http://www.marvell.com.