

Famílias lógicas



Os circuitos integrados digitais estão agrupados em famílias lógicas.

Famílias lógicas **bipolares**:

RTL – *Resistor Transistor Logic* – Lógica de transístor e resistência.

DTL – *Diode Transistor Logic* – Lógica de transístor e díodo.

TTL – *Transistor Transistor Logic* – Lógica transístor-transístor.

HTL – *High Threshold Logic* – Lógica de transístor com alto limiar.

ECL – *Emitter Coupled Logic* – Lógica de emissores ligados.

I²L – *Integrated-Injection Logic* – Lógica de injeção integrada.

Famílias lógicas **MOS (Metal – Óxido – Semicondutor)**

CMOS – *Complementary MOS* – MOS de pares complementares NMOS/PMOS

NMOS – Utiliza só transístores MOS-FET canal N.

PMOS – Utiliza só transístores MOS-FET canal P.

Actualmente a família lógica TTL e a CMOS são as mais usadas.

1

Séries das famílias TTL e CMOS



A família **TTL** é principalmente reconhecida pelo facto de ter duas séries que começam pelos números **54** para os componentes de uso militar e **74** para os componentes de uso comercial.

TTL 74L de Baixa Potência

TTL 74H de Alta Velocidade

TTL 74S Schottky

TTL 74LS Schottky de Baixa Potência (LS-TTL)

TTL 74AS Schottky Avançada (AS-TTL)

TTL 74ALS- TTL Schottky Avançada de Baixa Potência

Séries **CMOS**:

4000/14000 (foram as primeiras séries da família CMOS)

74C (compatível, pino a pino e função por função, com os dispositivos TTL)

74HC (CMOS de Alta Velocidade)

74HCT (os dispositivos 74HCT - CMOS de Alta Velocidade - podem ser alimentados directamente por saídas de dispositivos TTL)

2

Tensões dos níveis lógicos



Família Lógica TTL

Faixas de tensão correspondentes aos níveis lógicos de entrada:

Entre 2 e 5 Volt, nível lógico 1

Entre 0,8V e 2V o componente não reconhece os níveis lógicos 0 e 1, devendo portanto, ser evitada em projectos de circuitos digitais.

Entre 0 e 0,8 Volt, nível lógico 0

Faixas de tensão correspondentes aos níveis lógicos de saída:

Entre 2,4 e 5 Volt, nível lógico 1

Entre 0,3 e 0,5 Volt, nível lógico 0

Família Lógica CMOS

Faixa de alimentação que se estende de 3V a 15V ou 18V, dependendo do modelo.

A família CMOS possui também, uma determinada faixa de tensão para representar os níveis lógicos de entrada e de saída, porém estes valores dependem da tensão de alimentação e da temperatura ambiente.

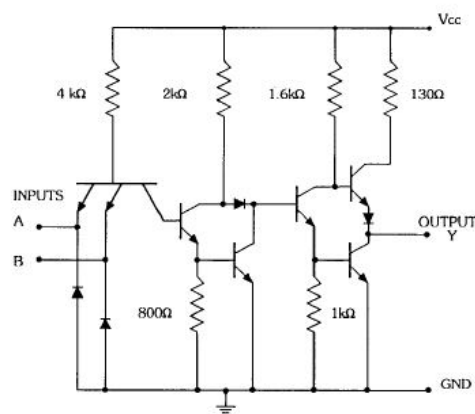
3

Constituição das portas lógicas



Os componentes principais que constituem as portas lógicas são os transístores bipolares (família lógica TTL) ou os transístores de efeito de campo – Fet – (família lógica CMOS).

Estes transístores comportam-se como interruptores electrónicos que ou estão em condução (1) ou estão ao corte (0).



A figura apresenta um exemplo de um circuito eléctrico (porta lógica que implementa a função **AND**), utilizando a tecnologia **TTL**.

4

Níveis de integração



Os níveis de integração referem-se ao número de portas lógicas que o CI contém.

SSI (Small Scale Integration) – Integração em pequena escala: São os CI com menos de 12 portas lógicas.

MSI (Medium Scale Integration) – Integração em média escala: Corresponde aos CI que têm entre 12 a 99 portas lógicas

LSI (Large Scale Integration) – Integração em grande escala: Corresponde aos CI que têm entre 100 a 9 999 portas lógicas.

VLSI (Very Large Scale Integration) – Integração em muito larga escala: Corresponde aos CI que têm entre 10 000 a 99 999 portas lógicas.

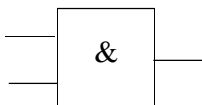
ULSI (Ultra Large Scale Integration) – Integração em escala ultra larga: Corresponde aos CI que têm 100 000 ou mais portas lógicas.

5

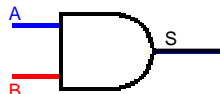
Porta lógica AND (e)



Símbolo novo



Símbolo antigo



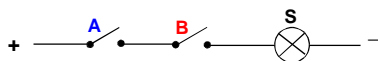
Expressão da função

$$S = A \times B$$

Tabela de verdade

A	B	S
0	0	0
0	1	0
1	0	0
1	1	1

Analogia da porta lógica AND com um circuito eléctrico:



Quando as duas entradas (A e B) são zero (interruptores desligados) a saída (S) também é zero (lâmpada apagada).

Quando uma só das entradas é 1 (um só interruptor ligado) a saída (S) é zero (lâmpada apagada).


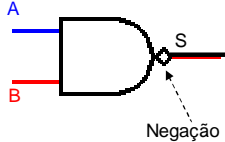
Quando as duas entradas (A e B) são 1 (os dois interruptores ligados) a saída (S) também é 1 (lâmpada acesa),

CONCLUSÃO: Só temos o nível lógico 1 na saída quando todas as entradas forem 1 (neste caso, A e B)

6

Porta lógica NAND (não e)



Símbolo novo	Símbolo antigo	Expressão da função	Tabela de verdade															
		$S = \overline{A \times B}$	<table><tr><th>A</th><th>B</th><th>S</th></tr><tr><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table>	A	B	S	0	0	1	0	1	1	1	0	1	1	1	0
A	B	S																
0	0	1																
0	1	1																
1	0	1																
1	1	0																

A porta lógica NAND é uma porta lógica AND com a saída negada.

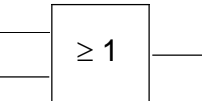
Pode observar-se que os níveis lógicos da saída (**S**) da tabela de verdade NAND é a negação dos níveis lógicos da saída (**S**) da tabela de verdade AND.

7

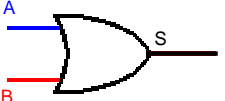
Porta lógica OR (ou)



Símbolo novo



Símbolo antigo



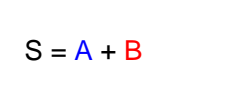
Expressão da função

$S = A + B$

Tabela de verdade

A	B	S
0	0	0
0	1	1
1	0	1
1	1	1

Analogia da porta lógicas OR com um circuito eléctrico:



Analogia da porta lógica OR com um circuito eléctrico:



Quando as duas entradas (**A** e **B**) são zero (interruptores desligados) a saída (**S**) também é zero (lâmpada apagada).

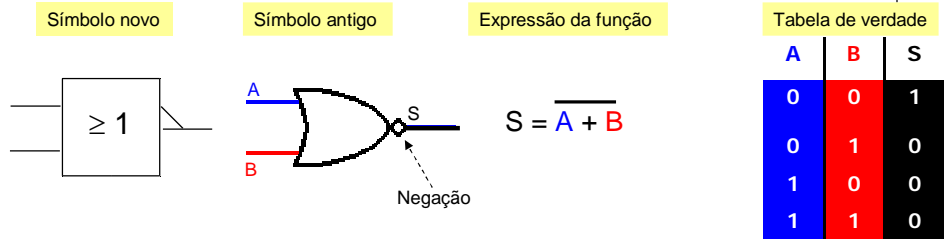
Quando uma só das entradas é 1 (um só interruptor ligado) a saída (**S**) é um (lâmpada acesa).

Quando as duas entradas (**A** e **B**) são 1 (os dois interruptores ligados) a saída (**S**) também é 1 (lâmpada acesa),

CONCLUSÃO: Só temos o nível lógico 0 na saída quando todas as entradas forem 0.

8

Porta lógica NOR (não ou)

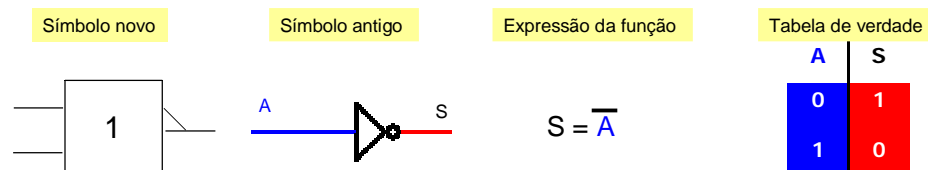


A porta lógica NOR é uma porta lógica OR com a saída negada.

Pode observar-se que os níveis lógicos da saída (**S**) da tabela de verdade NOR é a negação dos níveis lógicos da saída (**S**) da tabela de verdade OR.

9

Porta lógica NOT (negação)

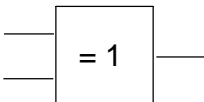
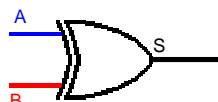


O nível lógico da saída (**S**) é a negação do nível lógico da entrada (**A**).

10

Porta lógica EXclusive OR (ou exclusivo)



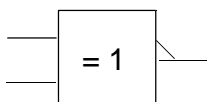
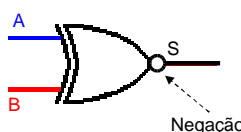
Símbolo novo	Símbolo antigo	Expressão da função	Tabela de verdade															
		$S = A \oplus B$	<table><tr><th>A</th><th>B</th><th>S</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table>	A	B	S	0	0	0	0	1	1	1	0	1	1	1	0
A	B	S																
0	0	0																
0	1	1																
1	0	1																
1	1	0																

A saída é 1 se uma entrada é 1 ou a outra entrada é 1, mas não ambas.

De outro modo: o valor da saída (**S**) é 1 se as entradas (**A** ou **B**) são diferentes e 0 se são iguais.

Porta lógica EXclusive NOR (não ou exclusivo)



Símbolo novo	Símbolo antigo	Expressão da função	Tabela de verdade															
		$S = \overline{A \oplus B}$	<table><tr><th>A</th><th>B</th><th>S</th></tr><tr><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	A	B	S	0	0	1	0	1	0	1	0	0	1	1	1
A	B	S																
0	0	1																
0	1	0																
1	0	0																
1	1	1																

A porta lógica abreviadamente designada por EX-NOR é uma porta lógica EX-OR com a saída negada.

Pode observar-se que os níveis lógicos da saída (**S**) da tabela de verdade EX-NOR é a negação dos níveis lógicos da saída (**S**) da tabela de verdade EX-OR.