

SVEUČILIŠTE U ZAGREBU  
FAKULTET ELEKTROTEHNIKE I RAČUNARSTVA

DIPLOMSKI RAD br. 2453

**SUSTAV ZA BESKONTAKTNO MJERENJE  
BIOPOTENCIJALA S KAPACITIVNIM POGONOM DESNE  
NOGE**

Dino Cindrić

Zagreb, veljača 2023.

SVEUČILIŠTE U ZAGREBU  
FAKULTET ELEKTROTEHNIKE I RAČUNARSTVA

DIPLOMSKI RAD br. 2453

**SUSTAV ZA BESKONTAKTNO MJERENJE  
BIOPOTENCIJALA S KAPACITIVNIM POGONOM DESNE  
NOGE**

Dino Cindrić

Zagreb, veljača 2023.

## **DIPLOMSKI ZADATAK br. 2453**

Pristupnik: **Dino Cindrić (0036510352)**  
Studij: Elektrotehnika i informacijska tehnologija  
Profil: Elektroničko i računalno inženjerstvo  
Mentor: prof. dr. sc. Mario Cifrek

Zadatak: **Sustav za beskontaktno mjerenje biopotencijala s kapacitivnim pogonom desne noge**

### Opis zadatka:

Beskontaktno praćenje elektrofizioloških signala sa živih bića doprinosi neinvazivnosti samih postupaka mjerenja, osobito u scenarijima koji inače ne bi bili mogući. Pogon desne noge smanjuje osjetljivost na smetnje i kod uobičajenih mjernih postupaka. Potrebno je proučiti aktualne izvedbe kapacitivnog pogona desne noge korištenog u sklopu sustava za beskontaktno mjerenje biopotencijala kapacitivnim elektrodama. Na temelju proučenih izvedbi, projektirati i sklopovski realizirati kapacitivni pogon desne noge. Dizajnirati i projektirati sustav za akviziciju signala s kapacitivnih elektroda, s mogućnošću diferencijalnog pojačanja signala, analogno-digitalne pretvorbe, digitalne obrade signala te komunikacijskog sučelja za prijenos signala (u žičnoj ili bežičnoj izvedbi). Usporediti akvizicijske sustave s diskretnim komponentama u odnosu na specijalizirana integrirana rješenja te napraviti pregled i odabir pogodne mikrokontrolerske platforme, s obzirom na specifičnosti i ograničenja sustava. Izmjeriti biomedicinske signale (predloženi signali su EKG ili EMG) realiziranim sustavom te usporediti rezultate mjerenja sa i bez kapacitivnog pogona desne noge. U svezi dobivanja detaljnih informacija obratiti se Antoniju Stanešiću, mag. ing.

Rok za predaju rada: 3. veljače 2023.

*Zahvaljujem se prof. dr. sc. Mariu Cifreku i Antoniu Stanešiću, mag. ing. na susretljivosti, motivaciji, prijenosu znanja i davanju stručnih, ali i životnih savjeta, ne samo tijekom izrade diplomskog rada, nego i kroz veći dio studija. Također, zahvaljujem se i Luki Klaiću, mag. ing. na pomoći i angažmanu u laboratoriju.*

*Konačno, zahvaljujem se i svima ostalima koji su izravno ili neizravno utjecali da ovaj rad ugleda svjetlo dana.*

## Sadržaj

1.	Uvod .....	1
2.	Beskontaktno mjerenje biopotencijala.....	3
2.1.	Teorijsko razmatranje sustava za beskontaktno mjerenje biopotencijala.....	3
2.2.	Metode, materijali i usporedba beskontaktnih kapacitivnih elektroda .....	6
2.3.	Elektronički sustav aktivne kapacitivne elektrode .....	8
2.3.1.	Pretpojačalo .....	8
2.3.2.	Analogni filtar s pojačanjem.....	13
2.4.	Projektiranje aktivnih kapacitivnih elektroda.....	15
3.	Kapacitivni pogon desne noge.....	22
3.1.	Pregled literature i trenutnog stanja razvoja .....	22
3.2.	Projektiranje kapacitivnog sklopa za pogon desne noge .....	28
4.	Sustav za akviziciju signala s kapacitivnih elektroda.....	31
4.1.	Mikrokontroler kao središnja upravljačka jedinica CBDAQS .....	31
4.2.	Analogno-digitalna pretvorba.....	34
4.3.	Napajanje CBDAQS.....	38
4.4.	IMU i senzor atmosferskog tlaka.....	41
4.5.	Tiskana pločica CBDAQS.....	42
4.6.	Upravljački program integriranog kruga ADS1192 .....	45
5.	Laboratorijska mjerenja i analiza rezultata.....	50
	Zaključak .....	57
	Literatura .....	58
	Sustav za beskontaktno mjerenje biopotencijala s kapacitivnim pogonom desne noge.....	62
	System for Noncontact Measurement of Biopotential with Capacitive Driven Right Leg .	63
	Privitak A – Električna shema CBDAQS sustava .....	64
	Privitak B – Slojevi tiskane pločice CBDAQS .....	68

Privitak C – Popis korištenih komponenata u CBDAQS .....	69
Privitak D – Tehnička dokumentacija korištenog kućišta .....	70

# 1. Uvod

Akvizicija biomedicinskih signala s ljudskog tijela danas se gotovo isključivo odvija pomoću kontaktnih elektroda, a koje imaju ulogu posrednika između ljudskog tijela i elektroničkog sustava za obradu primljenih signala. Iako je funkcionalnost kontaktnih elektroda dokazana u praksi, što se očituje njihovom širokom upotrebom, od zahtjevnih kliničkih uvjeta pa sve do komercijalnih, potrošačkih sustava, trendovi u medicinskoj tehnologiji idu prema tome da se minimizira utjecaj mjernog sustava na pacijenta, odnosno ispitanika. U idealnom slučaju, ispitanik na kojem se vrše mjerenja fizioloških parametara ne bi trebao biti svjestan mjernog sustava. Upotreba kontaktnih elektroda može izazvati kožne alergijske reakcije, ali i fizičku i psihološku nelagodu prilikom mjerenja nekog od fizioloških parametara, pogotovo ukoliko se radi o mjerenjima u dužim vremenskim intervalima i prilikom intenzivne fizičke aktivnosti.

Upotrebom kapacitivnih beskontaktnih elektroda eliminiraju se prethodno spomenuti problemi, ali se istovremeno javljaju i novi izazovi, ponajprije povezani s osiguravanjem integriteta primljenog signala, održavanjem željenog odnosa signala i šuma, faktora potiskivanja i ostalih karakterističnih parametara. Mnogi od spomenutih problema nisu u potpunosti riješeni, stoga je potencijal za daljnji razvoj i istraživanje u području kapacitivnih beskontaktnih elektroda i pripadnih elektroničkih sustava izuzetno velik.

Beskontaktno mjerenje elektrofizioloških signala sve je privlačnije u domeni nosivih elektroničkih uređaja u industrijskoj i potrošačkoj elektronici, ali i u kliničkim primjenama. Zanimljivi primjeri primjene u kliničkom okruženju jesu neinvazivno praćenje zdravstvenog stanja novorođenčadi i pacijenata na intenzivnoj njezi, kod kojih postavljanje klasičnih, kontaktnih elektroda može uzrokovati cijeli niz problema kao što su iritacija kože, mogućnost ozljede te nepraktičnost postavljanja elektroda. U automobilske industriji se također istražuje mogućnost korištenja beskontaktnih elektroda za mjerenje elektrofizioloških parametara vozača tijekom vožnje, a koje uz sinergiju s modernim metodama digitalne obrade signala i strojnog učenja, mogu imati značajnu ulogu u povećanju sigurnosti ne samo vozača, već i svih sudionika prometa.

Cilj ovog diplomskog rada je izrada sveobuhvatnog sustava za beskontaktnu akviziciju elektrofizioloških signala, uključujući projektiranje kapacitivnih elektroda, kapacitivnog sklopa za pogon desne noge te platforme niske potrošnje za obradu i prijenos signala.

U poglavlju 2 dana je teorijska pozadina kapacitivnog mjerenja biopotencijala. Navedene su razlike između kapacitivnih i kontaktnih izvedbi elektroda. Poseban naglasak postavljen je na praktičnu problematiku kapacitivnih, beskontaktnih mjerenja, kao što su visoka osjetljivost na vanjske smetnje, osiguravanje visoke ulazne impedancije sustava, ponovljivost mjerenja te zahtjevi na korištene elektroničke komponente. Predstavljen je i opširan pregled literature i trenutnog stanja razvoja kapacitivnih elektroda. Provedene su simulacije različitih topologija aktivnih kapacitivnih elektroda, a na temelju kojih je projektiran elektronički sustav pogodan za beskontaktno mjerenje elektrofizioloških signala s ljudskog tijela.

Poglavlje 3 bavi se projektiranjem kapacitivnog sustava za pogon desne noge koji predstavlja jedan od mogućih načina poboljšanja kvalitete signala dobivenog s kapacitivnih elektroda. Provedena je detaljna analiza trenutnog stanja razvoja kapacitivnih sustava za pogon desne te je na osnovu simulacija u vremenskoj i frekvencijskoj domeni projektiran elektronički sustav koji obavlja navedenu funkcionalnost.

Sustavi za akviziciju signala s kapacitivnih elektroda su glavna tema poglavlja 4. Navedeni su zahtjevi koje sustav mora ispunjavati, s naglaskom na prenosivost i nisku potrošnju energije. Na temelju zahtjeva projektiran je sustav na tiskanoj pločici s mogućnošću istovremene akvizicije signala s dvije kapacitivne elektrode te mjerenja akceleracije, kutne brzine, temperature i atmosferskog tlaka. Prijenos signala na daljnju obradu moguće je ostvariti žičnim ili bežičnim putem. Opisan je razvijeni upravljački program za integrirani krug za akviziciju biomedicinskih signala, koji je dio sustava za akviziciju

Konačno, u poglavlju 5 prikazani su rezultati laboratorijskih mjerenja projektiranog sustava.

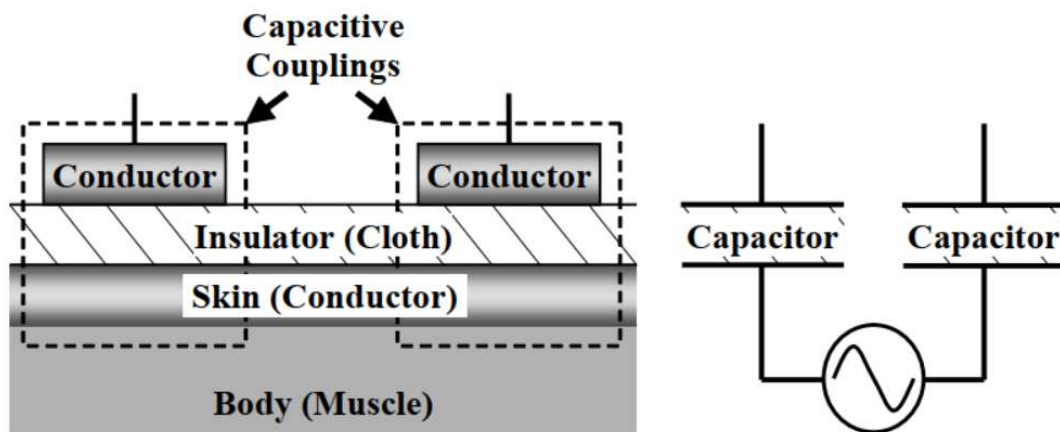


## 2. Beskontaktno mjerenje biopotencijala

### 2.1. Teorijsko razmatranje sustava za beskontaktno mjerenje biopotencijala

Kako bi se u potpunosti razumjeli sustavi za beskontaktnu akviziciju elektrofizioloških signala, potrebno je detaljno razmotriti tri ključne komponente: kapacitivne elektrode, kapacitivnu izvedbu sklopa za pogon desne noge te akvizicijski dio koji obavlja analogno-digitalnu pretvorbu, digitalnu obradu i prijenos signala. U ovom će poglavlju naglasak biti postavljen na fizikalnu pozadinu rada i izvedbe kapacitivnih elektroda, dok će u poglavljima 2. i 3. detaljno biti razmatrani kapacitivni sklop za pogon desne noge te akvizicijski sustav, respektivno.

Upotreba beskontaktnih kapacitivnih elektroda u biomedicinskoj tehnologiji zasniva se na kapacitivnoj sprezi (eng. *capacitive coupling*) između vodljive površine elektrode i površine ljudskog tijela. Površina ljudskog tijela može se modelirati kao jedna ploča, a upotrijebljena elektroda kao druga ploča kondenzatora, dok materijal koji se nalazi između dviju elektroda, a najčešće se radi o odjevnoj tkanini, predstavlja dielektrik. Na slici 2.1 lijevo prikazano je sučelje dvije vanjske elektrode koje su kapacitivno vezane s površinom kože (koja čini zasebnu elektrodu), dok je desno prikazan ekvivalentni model takvog sučelja.

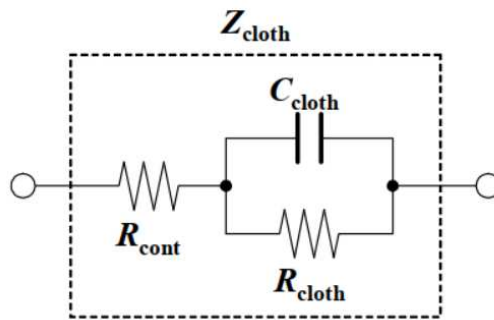


Slika 2.1 Kapacitivna veza sučelja elektroda – koža, [1]

Izvor signala na slici 2.1 desno modelira promjenjivi električni signal koji nastaje na površini kože uslijed kontrakcije i otpuštanja mišića, a čije amplitudno-frekvencijske značajke ovise o mjestu na kojem se vrši mjerenje, odnosno o tipu mišića.

S obzirom da kapacitet kondenzatora ovisi o svojstvima dielektrika koji se nalazi između njegovih ploča, a koji u slučaju beskontaktnih elektroda za mjerenje fizioloških parametara najčešće predstavlja odjevna tkanina, također je nužno poznavati ekvivalentni model takvog dielektrika za potpuni opis i karakterizaciju sustava.

Na slici 2.2 prikazan je ekvivalentni model dielektrika koji se nalazi između površine kože i vanjske elektrode, a koji je na slici 2.1 lijevo označen kao tkanina (eng. *cloth*).



Slika 2.2 Ekvivalentni model dielektrika, [1]

Na slici 2.2,  $R_{cont}$  predstavlja serijski kontakti otpor između tkanine i vodljive površine, koja može biti koža ili vanjska elektroda. S  $R_{cloth}$  i  $C_{cloth}$  označeni su istosmjerni otpor, odnosno kapacitet tkanine, dok je sa  $Z_{cloth}$  označena ukupna impedancija sučelja [1], a čiji je apsolutni iznos dan izrazom (1):

$$|Z_{cloth}(f)| = \sqrt{\frac{(R_{cont} + R_{cloth})^2 + (2\pi f C_{cloth} R_{cont} R_{cloth})^2}{1 + (2\pi f C_{cloth} R_{cloth})^2}} \quad (1)$$

Apsolutni iznos impedancije tkanine ovisi o vrsti i debljini tkanine, kao i o uvjetima u kojima se obavljaju mjerenja, ponajprije o temperaturi i vlazi [1]. Za provjeru točnosti izmjerenih karakteristika sustava, potrebno je obaviti i mjerenja apsolutnog iznosa impedancije korištenog dielektrika (tkanine) na temperaturama i relativnim vlažnostima zraka koje se očekuju prilikom mjerenja fizioloških parametara.

Kapacitet između beskontaktna elektrode i kože reda je veličine pF, što za posljedicu ima vrlo visoku impedanciju korištenog sučelja, reda veličine nekoliko desetaka, a u nekim slučajevima i nekoliko stotina  $M\Omega$  [2]. Jedan od očitih načina povećanja iznosa kapaciteta između elektrode i kože jest povećanje dimenzija, odnosno površine elektrode. Naravno, pri tome je i dalje potrebno voditi računa o udobnosti pacijenta i eliminiranju potencijalne nelagode.

## 2.2. Metode, materijali i usporedba beskontaktnih kapacitivnih elektroda

U trenutnom razvoju beskontaktnih kapacitivnih elektroda postoji nekoliko ključnih značajki koje je potrebno pobliže razmotriti kako bi u konačnici projektirane elektrode, kao i cjelokupni elektronički sustav, ostvarili željeno ponašanje.

S obzirom da je jedan od temeljnih ciljeva upotrebe beskontaktnih elektroda eliminacija nelagode kod ispitanika, iz tog aspekta one se mogu podijeliti u odnosu na vrstu tiskane pločice (eng. *printed circuit board*, PCB) na kojoj su projektirane.

Primjerice, u [3] elektrode su projektirane na krutim, nefleksibilnim PCB-ovima. Prednost ovakvog pristupa očituje se u jednostavnosti projektiranja, montaži komponenata kao i konačnoj cijeni sustava. Međutim, potencijalno uzrokovana neugodnost kod ispitanika, posebice prilikom nošenja elektroda kroz duže vremenske periode, može u potpunosti zasjeniti prethodno navedene prednosti. Dodatno, zbog minimalne, gotovo nepostojeće fleksibilnosti krutih PCB-ova, ovako realizirane elektrode se ne mogu prilagoditi obliku predmeta, najčešće odjevnoj tkanini, na kojem su smještene. Ograničena fleksibilnost posebno dolazi do izražaja kod mjerenja fizioloških parametara tijekom pokreta, npr. hodanja ili trčanja, zbog nosive podloge koja ne miruje, a što može rezultirati značajnom degradacijom kvalitete mjerenog signala, ponajprije zbog izraženih smetnji uslijed pokreta (eng. *motion artifacts*).

Kao logično rješenje prethodno spomenutih problema kod klasičnih PCB-ova, nameće se upotreba savitljivih tiskanih pločica (eng. *flexible PCB*). Naime, inherentna fleksibilnost kod ove vrste tiskanih pločica omogućava dobro prijanjanje uz nosivu podlogu, čime se osigurava da je mjereni signal, koji se dalje obrađuje u elektroničkom mjernom lancu, pod minimalnim utjecajem vanjskih električnih smetnji. Također, fleksibilni PCB-ovi gotovo u potpunosti eliminiraju moguću nelagodu kod ispitanika, a pogotovo kod dugotrajnijih mjerenja i mjerenja fizioloških parametara u pokretu. Iako tehnologija fleksibilnih tiskanih pločica nije nova i intenzivno je korištena u nekim granama elektroničke industrije, promatrajući s cjenovnog stajališta, fleksibilne tiskane pločice i dalje su višestruko skuplje za izradu od krutih tiskanih pločica.

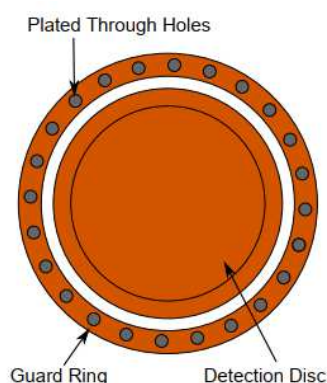
Osim toga, proizvođači tipično nude manje mogućnosti za izradu fleksibilnih PCB-ova usporedno s klasičnim, a neka od tipičnih ograničenja su:

- manji mogući broj slojeva tiskane pločice
- manje mogućnosti za odabir korištenih materijala
- složenija montaža elektroničkih komponenata, što rezultira višom cijenom,
- manja mehanička otpornost, itd.

Iz prethodno navedenih prednosti i mana krutih i savitljivih tiskanih pločica, proizlazi zaključak da je odabir pojedine tehnologije usko vezan uz očekivanu primjenu elektroda.

Nadalje, kapacitivne elektrode mogu se podijeliti na pasivne i aktivne. Kod pasivnih kapacitivnih elektroda osjetilni element je u potpunosti odvojen od elektroničkog sustava. Aktivne elektrode, uz osjetilni element, sadrže i pripadno elektroničko sklopovlje, kao što su naponska sljedila, pojačala, filtri i dr. Primjeri realizacije aktivnih elektroda mogu se pronaći u [3] i [4]. Kompromis koji se javlja prilikom odabira između pasivne i aktivne izvedbe ponajprije se očituje u jednostavnosti izvedbe, dimenzijama te željenim karakteristikama sustava. Iako u pravilu pasivna izvedba pruža više mogućnosti za odabir dimenzija i oblika elektroda, kvaliteta dobivenog signala, u smislu visokog odnosa signala i šuma te općenito manja osjetljivost na vanjske elektromagnetske smetnje, ide u prilog aktivnoj izvedbi [5].

Kod svih izvedbi kapacitivnih elektroda, neizostavna komponenta je i oklop (eng. *guard ring*) koji okružuje elektrodu i elektroničko sklopovlje (u slučaju aktivne izvedbe). Primjer tipične izvedbe kapacitivne elektrode s oklopom prikazan je na slici 2.3, [6].



Slika 2.3 Tipična izvedba kapacitivne elektrode, [6]

Oklop ima ulogu Faradayevog kaveza, odnosno sprječavanja utjecaja neželjenih elektromagnetskih polja koja su prisutna u okolini u kojoj se izvode mjerenja na elektronički sustav. Kružno i jednoliko raspoređene rupe na oklopu najčešće međusobno povezuju oklop i izlazni stupanj pretpojačala, čime se smanjuje utjecaj parazitnih, rasipnih kapaciteta [6].

## 2.3. Elektronički sustav aktivne kapacitivne elektrode

Spomenuta problematika povezana uz projektiranje kapacitivnih elektroda izravno utječe na dizajn pripadnog elektroničkog sustava. Kako bi elektronički sustav aktivne kapacitivne elektrode postigao što bolje rezultate, u smislu postizanja visokog SNR-a i faktora potiskivanja, atenuacije neželjenih frekvencijskih komponenti, visoke razlučivosti analogno-digitalne pretvorbe, ponovljivosti mjerenja i dr., potrebno je voditi računa o mnogo parametara prilikom njegova dizajna.

U svrhu jednostavnijeg projektiranja, elektronički sustav aktivne kapacitivne elektrode može se podijeliti na dio s pretpojačalom ili naponskim sljedilom, analognim filtrom te pojačalom s višim iznosom pojačanja.

### 2.3.1. Pretpojačalo

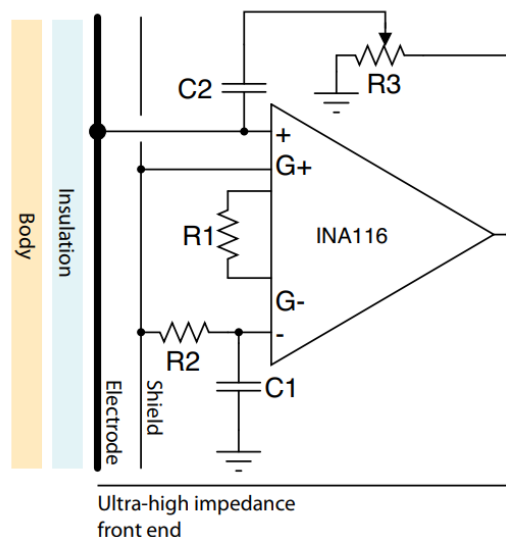
Temeljna uloga pretpojačala jest osiguravanje visoke ulazne impedancije kako bi se signal s elektroda, u što je moguće većoj mjeri, prenio u ostatak elektroničkog mjernog lanca na daljnju obradu.

S obzirom da se kapacitet kod kapacitivnih elektroda nalazi u rasponu 0,1 – 10 pF, uz frekvencijska područja od interesa za EKG i EMG signale, impedancija kapacitivnih elektroda nerijetko postiže iznose od nekoliko stotina MΩ. Izuzetno visoke impedancije kapacitivnih elektroda predstavljaju izazov prilikom odabira adekvatnog operacijskog i/ili instrumentacijskog pojačala. Dodatno, odabrana pojačala moraju imati niske razine strujnog i naponskog šuma te niske vrijednosti ulaznih struja i napona pomaka kako bi se smanjio utjecaj samog pojačala na osjetljiv elektronički sustav.

U dosadašnjim istraživanjima pretpojačala aktivnih elektroda, dominantne su dvije topologije:

1. Direktni spoj kapacitivnih elektroda na instrumentacijsko pojačalo [1], [3],
2. Spoj kapacitivnih elektroda na naponsko sljedilo, koje je zatim spojeno na instrumentacijsko pojačalo [4], [6].

Na slici 2.4 prikazana je jedna od mogućih realizacija direktnog spoja kapacitivne elektrode na instrumentacijsko pojačalo.



Slika 2.4 Spoj kapacitivne elektrode i instrumentacijskog pojačala, [3]

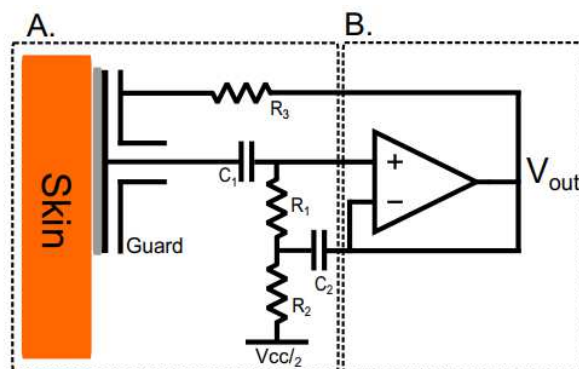
Priključci G+ i G- na instrumentacijskom pojačalu INA116, tvrtke *Texas Instruments*, sa slike 2.4 označavaju mjesta spajanja vanjskog oklopa. Pozitivna povratna veza između izlaza pojačala i kapacitivne elektrode (ulaza pojačala), ostvarena preko promjenjivog otpornika  $R_3$  i kondenzatora  $C_2$ , ima ulogu neutralizacije ulaznog kapaciteta pojačala, čime se osigurava konstantni iznos pojačanja prilikom promjena udaljenosti elektrode od ispitanika [3]. Vrijednosti  $C_2$  i  $R_3$  potrebno je odabrati kako bi se izbjegla moguća nestabilnost i oscilacije uzrokovane pozitivnom povratnom vezom.

Iako se funkcionalni dio pretpojačala može ostvariti korištenjem osnovnog spoja naponskog sljedila, kao što je to učinjeno u [2], za dobivanje optimalnih rezultata, ponajprije u smislu prilagodbe ulazne impedancije i minimiziranja šuma, potrebno je napraviti određene preinake. U recentnijim istraživanjima, primjerice u [4] i [6], modifikacija osnovnog spoja naponskog sljedila uglavnom se implementira korištenjem tzv. *bootstrap* (BTS) konfiguracije. Osnovna ideja BTS konfiguracije je povećanje ulazne impedancije korištenjem pozitivne povratne veze, a njena praktična uloga pobliže je opisana u nastavku.

Na slici 2.5 prikazana je konfiguracija i spoj naponskog sljedila (dio označen s B) s kapacitivnom elektrodom i pasivnom mrežom (dio označen s A), [6]. Kondenzator  $C_1$  propušta samo izmjeničnu komponentu signala dobivenog s kapacitivne elektrode, dok istosmjernu komponentu blokira.

Kod realnih operacijskih pojačala postoje ulazne struje (eng. *input bias current*) koje teku u ili iz neinvertirajuće (+) i invertirajuće priključnice (-). Ulazne struje operacijskih pojačala

posebice mogu biti problematične kad je prethodni stupanj u elektroničkom mjernom lancu kapacitivno odvojen od pojačala, kao što je to slučaj na slici 2.5, ali i u većini instrumentacijskih sustava.



Slika 2.5 *Bootstrap* inačica naponskog sljedila, [6]

Ulazne struje postupno nabijaju odvojni kondenzator  $C_1$  (10 nF) te će nakon određenog vremena napon na kondenzatoru, ovisno o iznosu kapaciteta i ulaznih struja, doseći vrijednost koja je veća od maksimalne dozvoljene vrijednosti zajedničkog signala (eng. *common-mode voltage range*, CMVR) na ulazu pojačala. Prekoračenje CMVR-a na ulazu pojačala rezultira neispravnim radom pojačala, najčešće zasićenjem ili obratom faze (eng. *phase reversal*) ulaznog signala. Izbjegavanje ove pojave može se postići na nekoliko načina, a najčešće je spajanje otpornika visokog iznosa, reda veličine nekoliko stotina  $M\Omega$  do nekoliko desetaka  $G\Omega$ , između priključnice pojačala na koju je spojen kondenzator i referentne točke, čime se osigurava zatvaranje ulaznih struja, odnosno izbijanje kondenzatora. Na slici 2.5 zatvaranje ulaznih struja osigurano je otpornicima  $R_1$  i  $R_2$ , čiji su otpori iznosa 50  $G\Omega$ . Također, potrebno je napomenuti da dodavanje ovih otpornika bitno narušava iznos ulazne impedancije operacijskog pojačala.

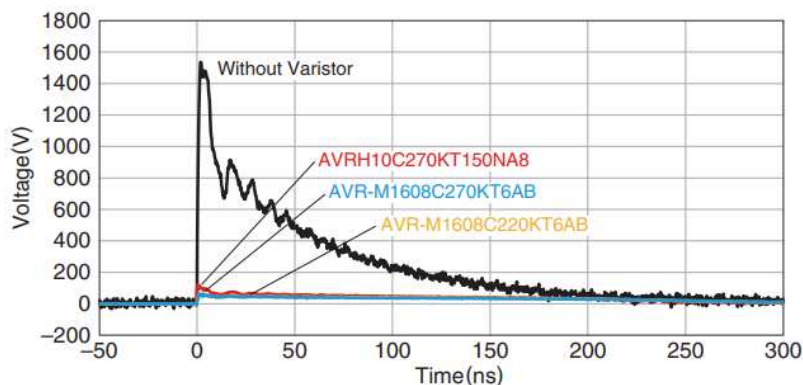
U svrhu održavanja visokog iznosa ulazne impedancije u slučaju kada su prisutni otpornici za zatvaranje ulaznih struja, prednost BTS konfiguracije dolazi do izražaja. Na slici 2.5 BTS je ostvaren pozitivnom povratnom vezom između izlaza naponskog sljedila i neinvertirajuće priključnice, upotrebom kondenzatora  $C_2$  (10  $\mu F$ ) i otpornika  $R_1$ . Gledano s izlaza pojačala prema neinvertirajućoj priključnici, pasivna mreža  $C_2$ - $R_1$  predstavlja visokopropusni (VP) filter. Na frekvencijama višim od granične frekvencije VP filtra, kondenzator  $C_2$  može se promatrati kao kratki spoj. U tom slučaju, zbog istovremenog postojanja negativne povratne veze, gotovo identičan signal nalazi se na obje priključnice pojačala, čime se  $R_1$  može smatrati efektivno odspojenim. U idealnom je slučaju ulazna impedancija tada jednaka onoj



pojačala. Zbog naponskog pojačanja realnog naponskog sljedila koje je uvijek nešto manje od 1, manji iznos struje prolazi kroz  $R_1$ , ali se u praksi gotovo uvijek može zanemariti.

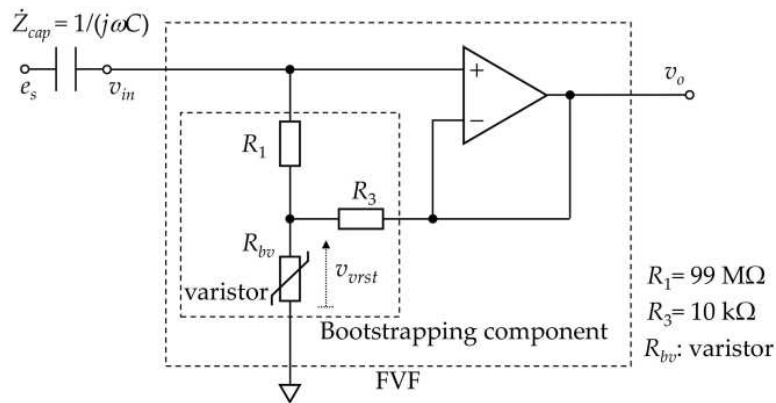
Konačno, kako bi se dodatno umanjio iznos parazitnih kapaciteta i struja curenja [7], izlaz pojačala spojen je na oklop preko otpornika  $R_3$ , koji tipično ima nisku vrijednost, a u ovom slučaju  $100\ \Omega$ .

U nekim slučajevima, vanjski statički elektricitet, čije amplitude mogu biti veće od 100 V [6], uzrokuje zasićenje pojačala čime je funkcioniranje sustava i daljnje mjerenje onemogućeno, sve dok se ne ostvari izboj/pražnjenje na referentnu točku (masu). Rješenje ovog problema je smanjiti vrijeme trajanja izboja što se može postići korištenjem otpora manjih iznosa. Međutim, ovdje se ponovno javlja suprotnost sa zahtjevom na održavanje visoke ulazne impedancije sustava. Kako bi se i dalje održala visoka ulazna impedancija i omogućio brzi izboj statičkog elektriciteta, potrebno je korištenje elektroničke komponente čiji je otpor promjenjiv s naponom, primjerice varistora. Nakon što napon na varistoru dosegne određeni prag, njegova impedancija ubrzano pada, što je upravo ponašanje poželjno kod brzog izboja statičkog elektriciteta. Usporedba brzine izboja sa i bez korištenog varistora prikazana je na slici 2.8 [8] za tri različita varistora tvrtke *TDK*.



Slika 2.6 Usporedba brzine izboja sa i bez varistora, [8]

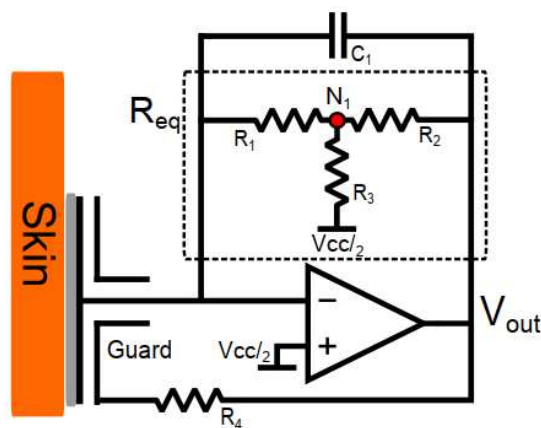
Shodno tome, korištenjem BTS konfiguracije s varistorom može se ostvariti pretpojačalo prikazano na slici 2.7.



Slika 2.7 Bootstrap prepojačalo s varistorom, [6]

Analiza konfiguracije na slici 2.7 identična je onoj za konfiguraciju sa 2.5, osim u slučaju pojave statičkog elektriciteta kada je impedancija varistora minimalna, odnosno može se smatrati kratkim spojem.

Očit nedostatak BTS topologije sa slike 2.5 jest korištenje otpora izuzetno visokih iznosa (50 G $\Omega$ ). Kako bi se iznosi potrebnih otpornika smanjili, jedno od mogućih rješenja je korištenje transimpedancijskog pojačala s T-mrežom u povratnoj vezi, čiji je primjer prikazan na slici 2.8, [6].



Slika 2.8 Transimpedancijsko pojačalo s T-mrežom u povratnoj vezi, [6]

Ključnu ulogu u konfiguraciji na slici 2.8 ima upravo T-mreža. U ovom se slučaju kapacitivna elektroda može modelirati kao strujni izvor. Izlazni napon invertirajućeg pojačala jednak je umnošku struje, koja je zbog visokog iznosa impedancije kapacitivnog sučelja reda veličine pA, i otpornika u povratnoj vezi pojačala. Ukoliko se, primjerice, želi postići osjetljivost od 1V/pA, otpornik u povratnoj vezi morao bi imati vrijednost od 1 T $\Omega$ . Upotrebom T-mreže i dalje se može postići ista osjetljivost, ali s dva do tri reda veličine

manjim vrijednostima otpornika. Na slici 2.8 T-mreža ostvarena je otpornicima  $R_1$ ,  $R_2$  i  $R_3$ , čiji je ekvivalentni otpor dan relacijom (2):

$$R_{eq} = R_1 \left( 1 + \frac{R_2}{R_1} + \frac{R_2}{R_3} \right) \quad (2)$$

S vrijednostima otpora korištenih u [6],  $R_1 = R_2 = 5 \text{ G}\Omega$  te  $R_3 = 25 \text{ M}\Omega$ , ekvivalentni otpor jednak je  $1 \text{ T}\Omega$ , čime je postignuta identična osjetljivost kao korištenjem jednog otpornika iznosa  $1 \text{ T}\Omega$ . Kondenzator  $C_1$  služi za stabilizaciju, dok je uloga otpornika  $R_4$  identična onoj otpornika  $R_3$  sa slike 2.5.

Odabrano operacijsko pojačalo mora imati niske razine ulaznih struja, poželjno reda veličine fA, te iznos strujnog šuma reda veličine fA/ $\sqrt{\text{Hz}}$ . Primjerice, ukoliko je maksimalna vrijednost ulazne struje pojačala  $1 \text{ pA}$ , s ekvivalentnim otporom od  $1 \text{ T}\Omega$  u negativnoj povratnoj vezi pojačala, pogreška na izlazu iznositi će  $1 \text{ V}$ , što je neprihvatljivo. Ukoliko se koristi pojačalo s maksimalnim iznosom ulazne struje od nekoliko fA, naponska pogreška na izlazu svedena je na razinu od nekoliko mV.

### 2.3.2. Analogni filter s pojačanjem

Kako bi se prigušile neželjene frekvencijske komponente, izlazni signal s pretpojačala potrebno je adekvatno filtrirati. Nakon pojačanja signala s pretpojačalom, koji tipično ima iznose pojačanja od 1 (naponsko sljedilo) do nekoliko desetaka puta, u signalu je prisutna istosmjerna komponenta. Kako bi se izbjeglo zasićenje u ostatku elektroničkog mjernog lanca, istosmjernu komponentu potrebno je ukloniti VP filtrom. Granična frekvencija VP filtra kod akvizicije EKG signala tipično je u rasponu  $0,05 - 0,5 \text{ Hz}$  prema AHA (eng. *American Heart Association*) dok kod akvizicije EMG signala ovisi o tipu mišića na kojem se rade mjerenja – tipično u rasponu  $5 - 20 \text{ Hz}$ .

Nadalje, nakon VP filtra slijedi niskopropusni filter (NP) koji ima ulogu atenuacije visokofrekvencijskih komponenti iz spektra, koji su posljedica vanjskih smetnji (npr. viši harmonici gradske mreže), šuma, smetnji uslijed pokreta i dr. Prema AHA, gornja granična frekvencija NP filtra namijenjenog za akviziciju dijagnostičkog EKG signala iznosi  $150 \text{ Hz}$ , dok kod akvizicije EMG signala ona ponovno ovisi o mišiću na kojem se vrši mjerenje, tipično u rasponu  $400 - 1000 \text{ Hz}$  [9].

Najveći izvor smetnje prilikom mjerenja elektrofizioloških parametara najčešće predstavlja gradska mreža, odnosno električne instalacije koje su kapacitivnim putem povezane s mjernim sustavom. U svrhu eliminiranja smetnje uzrokovane gradskom mrežom, koja ovisno o geografskoj lokaciji ima učinak na 50 Hz (npr. Europa), odnosno 60 Hz (npr. SAD), potrebno je dizajnirati pojasnu branu (PB) na toj frekvenciji (česti naziv u stranoj literaturi je *notch filter*). Glavni izazov prilikom projektiranja PB filtra je postizanje visokog Q faktora, odnosno visoke selektivnosti filtra i atenuacije frekvencije na kojoj se nalazi smetnja uz što je moguće manji broj aktivnih i pasivnih komponenata.

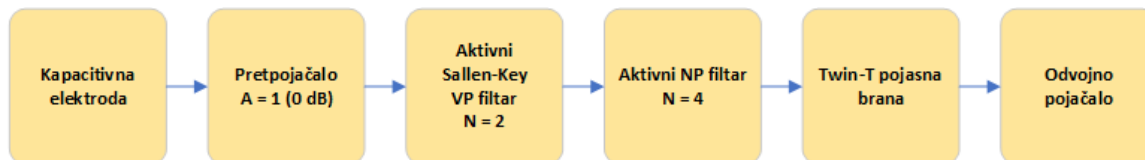
Najraširenije su sljedeće topologije PB filtara [10]:

- Twin-T – može se postići atenuacija i do 100 dB, visoka selektivnost, potrebno koristiti pasivne komponente s uskim tolerancijama,
- Fliege – neovisnost između atenuacije filtra i tolerancija pojedinih komponenata, kompleksan dizajn, te
- Sallen-Key – relativno jednostavan za implementaciju, nema nadvišenja u odzivu filtra, relativno mali iznos Q faktora u odnosu na Twin-T i Fliege topologiju.

Nakon filtriranja, potrebno je dodatno pojačati signal kako bi se povećao odnos signal/šum i maksimalno iskoristio ulazni dinamički opseg analogno-digitalnog pretvornika, koji čini sljedeću komponentu u mjernom lancu. Tipična amplituda EKG signala je 2,5 – 3 mV, a EMG signala do desetak mV, stoga će se apsolutni iznos pojačanja pojačala nalaziti u rasponu 50 – 1000 puta.

## 2.4. Projektiranje aktivnih kapacitivnih elektroda

Na slici 2.9 prikazana je topologija projektiranog elektroničkog sustava aktivne kapacitivne elektrode.

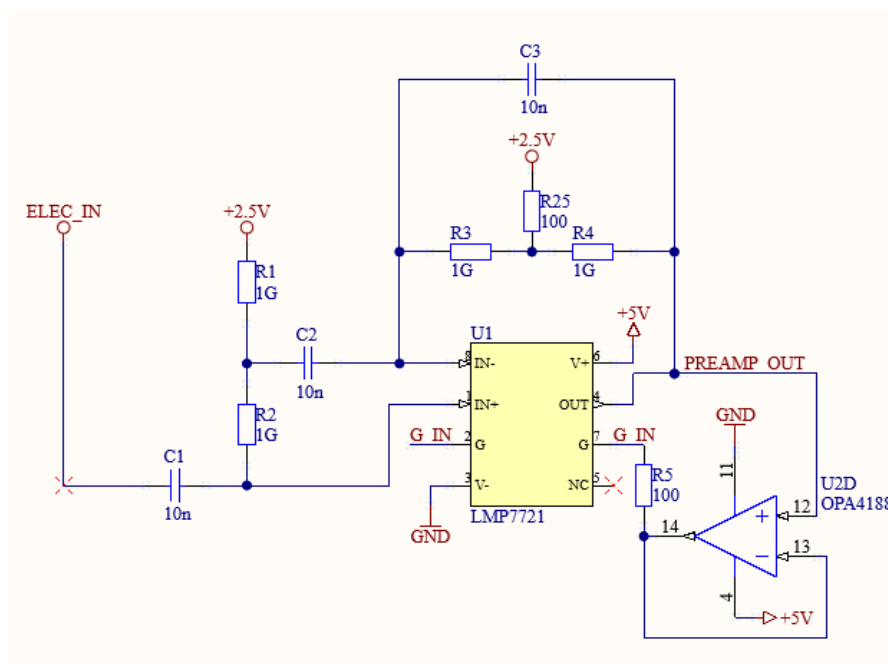


Slika 2.9 Topologija elektroničkog sustava aktivne kapacitivne elektrode

Zbog prethodnih spomenutih specifičnosti akvizicije signala s kapacitivnih elektroda, a primarno visoke ulazne impedancije sustava, glavni kriteriji za odabir operacijskog pojačala koje će se koristiti kao prepojačalo su:

- izuzetno niska ulazna struja, poželjno reda veličine fA
- ulazni napon pomaka reda veličine nekoliko  $\mu\text{V}$
- ulazni šum reda veličine nekoliko  $\text{nV}/\sqrt{\text{Hz}}$  za korišteno frekvencijsko područje.

Primjerice, operacijska pojačala koja odgovaraju navedenim kriterijima su OPA320 i LMP7721 tvrtke *Texas Instruments*, te ADA5430-1 i LTC2066 tvrtke *Analog Devices*. U projektiranom sustavu korišten je LMP7721, a implementacija je prikazana na slici 2.10.



Slika 2.10 Projektirano prepojačalo

Važnije karakteristike korištenog operacijskog pojačala LMP7721 prikazane su u Tablici 1.

Tablica 1 Važnije specifikacije LMP7721 op. pojačala

Parametar	Iznos
Ulazna struja	+/- 20 fA (25 °C)
Ulazni napon pomaka	+/- 50 $\mu$ V (tipično), +/- 180 $\mu$ V (najgori slučaj)
Ulazni naponski šum	6,5 nV/ $\sqrt{\text{Hz}}$

Pretpojačalo je projektirano na način da podržava BST i transimpedancijsku izvedbu s T-mrežom u povratnoj vezi, a ovisno o postavljenim otpornicima i kondenzatorima:

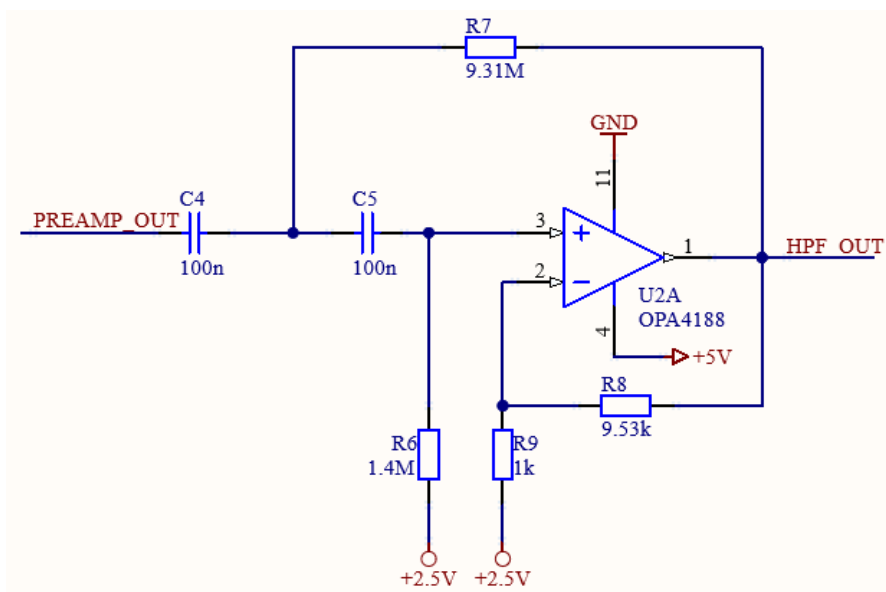
- Ukoliko se želi ostvariti BTS inačica ulaznog pretpojačala, na mjesto otpornika  $R_3$  i  $R_4$  potrebno je montirati 0-omske otpornike, a mjesta za otpornik  $R_{25}$  i kondenzator  $C_3$  treba ostaviti nepopuliranim. Otpornici  $R_1$  i  $R_2$  u tom slučaju imaju iznos od 1 G $\Omega$ , a kondenzatori  $C_1$  i  $C_2$  10 nF.
- Ukoliko se želi ostvariti inačica sa ulaznim pretpojačalom u spoju transimpedancijskog pojačala, na mjesta otpornika  $R_2$  i kondenzatora  $C_2$  potrebno je postaviti 0-omske otpornike, a mjesto za  $R_1$  ostaviti nepopuliranim.

Ostatak signalnog lanca identičan je za obje inačice.

Kako bi se održala niska ulazna struja korištenog operacijskog pojačala, čiji je maksimalni apsolutni iznos 20 fA na temperaturi od 25° C [11], potrebno je minimizirati utjecaj struja curenja. U tu svrhu, korišteni su priključci 2 i 7 operacijskog pojačala LMP7721, odvojno pojačalo te otpornik  $R_5$  iznosa 100  $\Omega$ , pomoću kojih se realizirao oklop koji okružuje pasivnu mrežu koja je u doticaju s elektrodom. Odvojno pojačalo spojeno je između izlaza i *guard* priključka pretpojačala, a za njegovu realizaciju korišteno je operacijsko pojačalo OPA4188 tvrtke *Texas Instruments*. Na ovaj se način struje curenja zatvaraju kroz niskoimpedancijski oklop, a ne kroz ulaznu pasivnu mrežu. Potencijal oklopa određen je otpornikom  $R_5$ .

Nakon pretpojačala, sljedeća karika projektiranog elektroničkog sustava aktivne kapacitivne elektrode je pojasno-propusno pojačalo, koje je realizirano kao kaskada visokopropusnog filtra 2. reda granične frekvencije 0,5 Hz i pojačanja 20 dB, prikazanog na slici 2.11, te niskopropusnog filtra 4. reda granične frekvencije 150 Hz i iznosa pojačanja 40 dB,

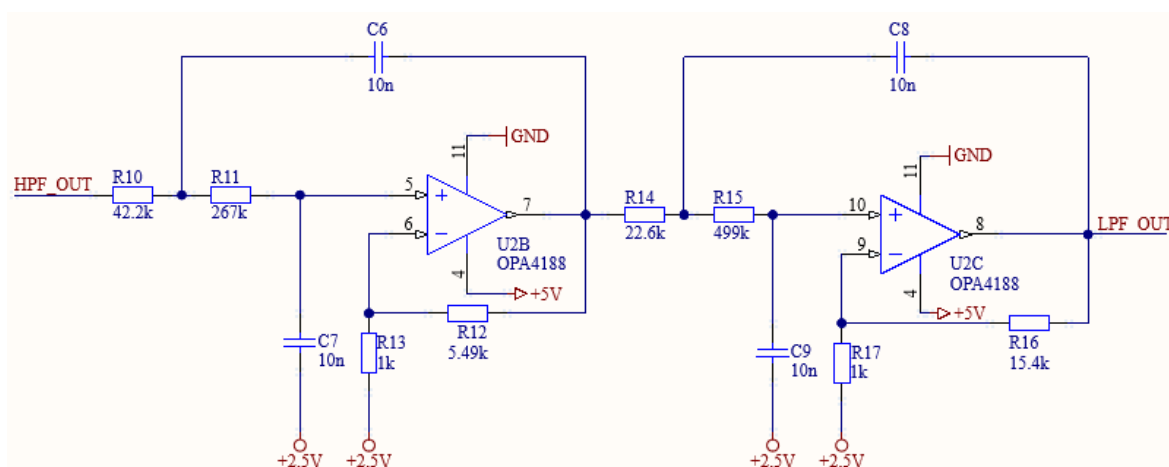
prikazanog na slici 2.12. Amplitudno-frekvencijska karakteristika dizajnirana je za akviziciju EKG signala.



Slika 2.11 Projektirani visokopropusni filter

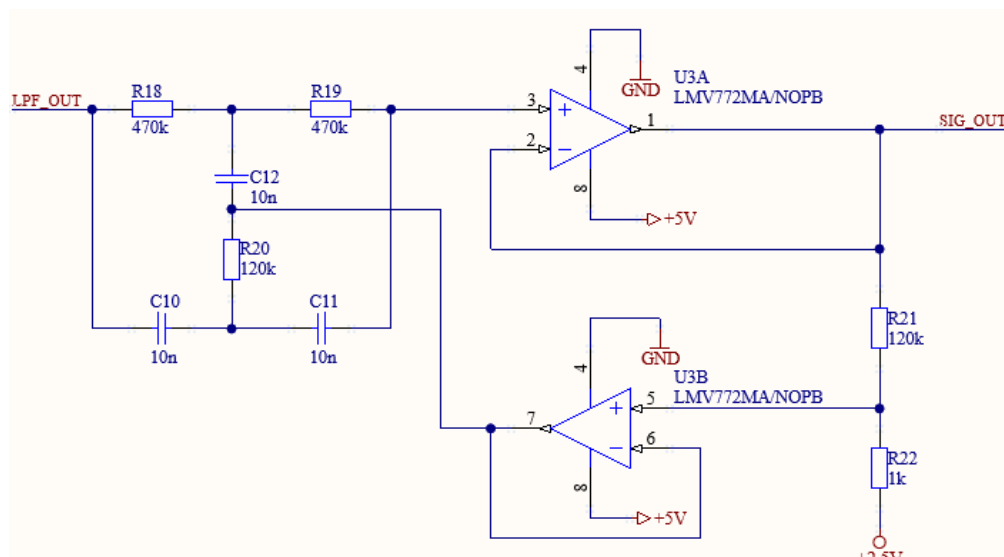
Visokopropusni i niskopropusni filter temelje se na Sallen-Key topologiji. Ostvarena je Butterworthova AF karakteristika koja je maksimalno glatka u području propuštanja, s graničnom frekvencijom iznosa 150 Hz.

Za realizaciju aktivnog filtra odabrano je operacijsko pojačalo OPA4188, koje osim niskih iznosa ulaznog napona pomaka i ulaznih struja, ima i nisku potrošnju te dolazi u prikladnom TSSOP14 kućištu s 4 pojačala [12], čime se ostvaruje značajna ušteda prostora na tiskanoj pločici.



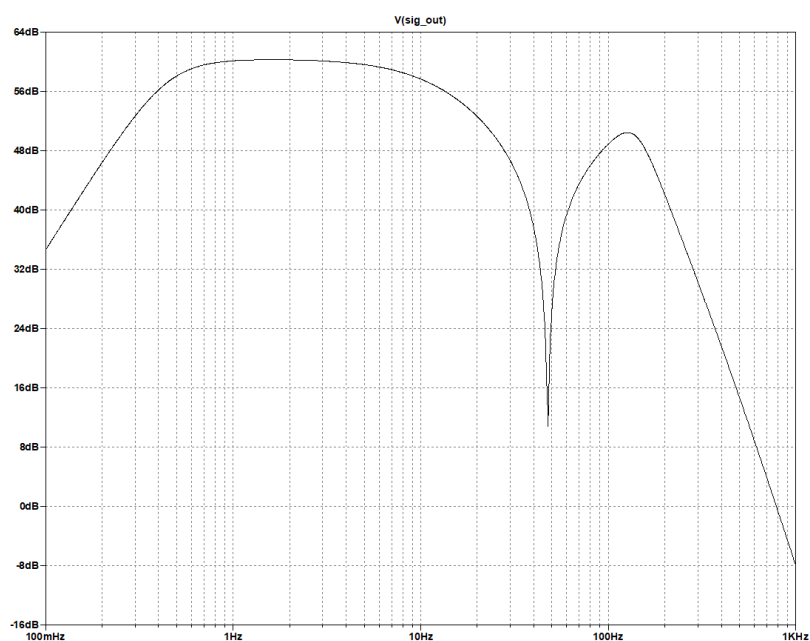
Slika 2.12 Projektirani niskopropusni filter

Konačno, na kraju signalnog lanca nalazi se pojasna brana za uklanjanje komponente gradske mreže od 50 Hz, realizirana u twin-T topologiji korištenjem operacijskog pojačala LMV7772MA, tvrtke *Texas Instruments*. Projektirana pojasna brana prikazana je na slici 2.13.



Slika 2.13 Projektirana pojasna brana

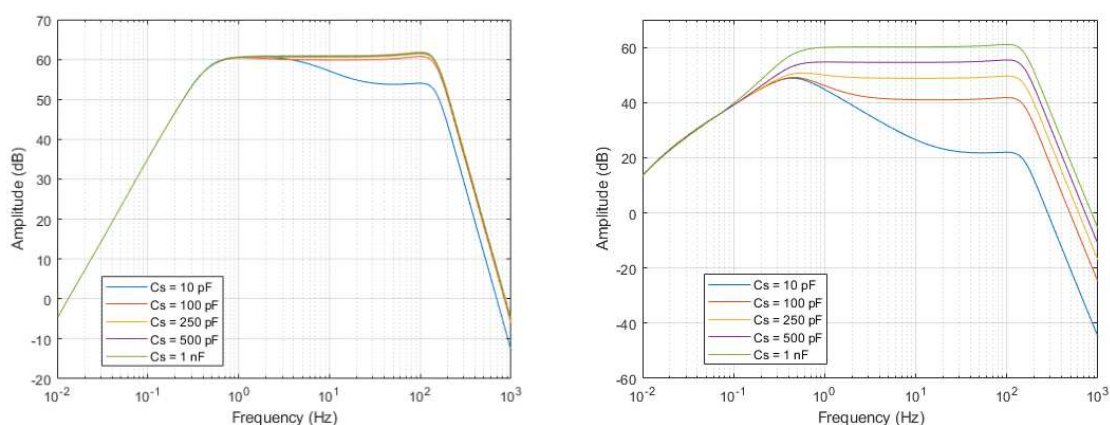
Na slici 2.14 prikazana je amplitudno-frekvencijska karakteristika cjelokupnog elektroničkog sustava projektirane aktivne kapacitivne elektrode, nastala simulacijom u programu LTSpice tvrtke *Analog Devices*.



Slika 2.14 Amplitudno-frekvencijska karakteristika projektirane aktivne kapacitivne elektrode

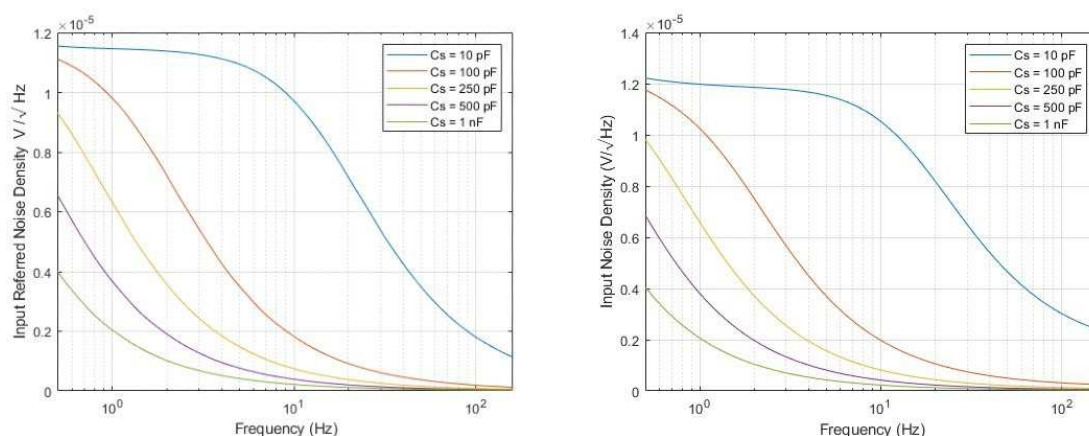


U programskom paketu MATLAB provedena je simulacija ovisnosti amplitudno-frekvencijske karakteristike za BST i transimpedancijsku izvedbu o iznosu kapaciteta između tijela i elektrode,  $C_s$ . Na slici 2.15 lijevo prikazani su rezultati simulacije za BST, a desno za transimpedancijsku konfiguraciju, a iz koje je vidljivo da BST ima manju ovisnost o iznosu kapaciteta u usporedbi s transimpedancijskom izvedbom, a posebice za niže vrijednosti kapaciteta koje fizikalno odgovaraju većoj udaljenosti između elektrode i tijela.



Slika 2.15 Usporedba AF karakteristike BST i transimp. izvedbe u ovisnosti o  $C_s$

Ista analiza za obje topologije provedena je i za šum na ulazu sustava, a rezultati su prikazani na slici 2.16., lijevo za BST, a desno za transimpedancijsku izvedbu.



Slika 2.16 Usporedba ulaznog šuma BST i transimp. izvedbe u ovisnosti o  $C_s$

Za vrijednost kapaciteta  $C_s$  od 10 pF, BST izvedba ima 0,1  $\mu\text{V}_{\text{RMS}}$  manji iznos ulaznog šuma u odnosu na transimp. izvedbu, dok je za vrijednosti  $C_s$  iznos šuma gotovo identičan za obje

izvedbe. Potrebno je naglasiti da su rezultati simulacije osjetljivi na točnost SPICE modela pojačala kao i na model sučelja elektroda-koža, toleranciju komponenata i sl., te zbog toga mogu odudarati od stvarnih rezultata.

Projektirani sustav predviđen je za napajanje unipolarnim naponskim izvorom minimalnog iznosa 4 V, što predstavlja najniži mogući napon napajanja za operacijsko pojačalo OPA4188. Međutim, s obzirom da je OPA4188 operacijsko pojačalo s *de facto* standardnim položajem priključnica i kućištem, može se odabrati i drugo operacijsko pojačalo s nižim iznosom napona napajanja, a kako bi se ostvarila manja potrošnja energije i kompatibilnost s ostatkom sustava za akviziciju – primjerice, AD8648 tvrtke *Analog Devices*, čiji minimalni napon napajanja iznosi 2,7 V, predstavlja odgovarajuću alternativu.

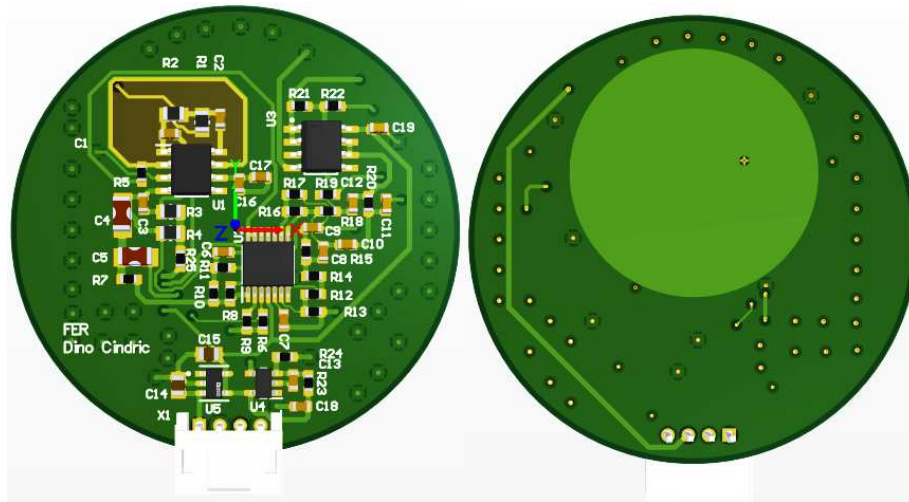
Kako bi se ostvario maksimalni mogući hod signala i iskoristio cijeli dinamički raspon analogno-digitalnog pretvornika, statička radna točka svih pojačala postavljena je na polovicu napona napajanja. U tu svrhu, polovica napona napajanja dobije se jednostavnim otporničkim djelilom te korištenjem operacijskog pojačala, u ovom slučaju MCP6V51 tvrtke *Microchip Technology*, u spoju naponskog sljedila.

Sva korištena operacijska pojačala su tzv. *rail-to-rail* tipa, odnosno njihov dinamički raspon obuhvaća gotovo cijelo područje od referentnog potencijala ili mase do pozitivnog napona napajanja.

S ciljem smanjenja temperaturne osjetljivosti sustava, svi korišteni kondenzatori imaju dielektrik C0G (NP0) tipa. Tipična promjena kapaciteta ovakvog tipa kondenzatora u temperaturnom području -55 – 125 °C je 0,3%/°C. Također, promjena nominalnog iznosa kapaciteta u ovisnosti o amplitudi i frekvenciji signala je niža u odnosu na jeftinije i raširenije izvedbe kondenzatora koji koriste X5R i X7R kao dielektrik. Osim cijene, jedan od nedostataka C0G (NP0) kondenzatora jesu i veća pakiranja u odnosu X5R i X7R kondenzatore za isti iznos kapaciteta, a koji su posljedica usporedno manjeg iznosa dielektrične konstante. Tolerancije korištenih kondenzatora u projektiranom sustavu su 5 %, a otpornika 1 %. Utjecaj tolerancija komponenata u diferencijalnim sustavima detaljno je obrađen u sklopu završnog rada [13].

Za realizaciju PCB-a korištena su četiri sloja i tehnologija FR4 – signalni (*Top Layer*), referentni (*GND*), napon napajanja (2,5 V) te sloj na kojem je implementirana osjetilna površina elektrode (*Bottom Layer*).

Projektirana tiskana pločica kružnog oblika, polumjera 22 mm, prikazana je na slici 2.17.



Slika 2.17 Projektirana tiskana pločica aktivne kapacitivne elektrode

U područja oklopa koji je postavljen oko ulaznih priključaka operacijskog pojačala LMP7721 uklonjena je zaštitna maska (eng. *solder mask*), kako bi se dodatno smanjio utjecaj struja curenja, što je navedeno kao dobra praksa i u katalogu pojačala. Signal s osjetnog dijela elektrode, smještene na donjem sloju, na pojačalo se dovodi preko prospojne rupe (eng. *via*).

Na konektor X1 dovodi se napon napajanja te se izlazni, pojačani i filtrirani signal odvodi na daljnju obradu u sustav koji će detaljno biti obrađen u poglavlju 3.

### 3. Kapacitivni pogon desne noge

U prethodnom poglavlju detaljno je objašnjena problematika povezana uz beskontaktno mjerenje biopotencijala, a zajednička smetnja uzrokovana gradskom mrežom i električnim instalacijama identificirana je kao jedan od značajnih faktora koji utječe na kvalitetu izmjerenog diferencijalnog signala. Jedna od posljedica visoke ulazne impedancije sustava za kapacitivno mjerenje biopotencijala je njegova izražena osjetljivost na vanjske smetnje u usporedbi s kontaktnom izvedbom.

U sustavima s kontaktnim elektrodama u svrhu atenuacije zajedničke smetnje već dugo vremena je u upotrebi tzv. sklop za pogon desne noge (eng. *driven right leg*), u daljnjem tekstu DRL [14].

Princip rada sklopa za pogon desne noge temelji se na invertiranju zajedničke smetnje koja je prisutna na mjernim elektrodama i slanja tako obrađenog signala natrag u tijelo preko zasebne elektrode. Da bi se procijenio iznos zajedničke smetnje na mjernim elektrodama, izlazni napon se nakon početnog pojačanja pretpojačalom, tipično niskog iznosa pojačanja, a prije diferencijalnog pojačanja instrumentacijskim ili diferencijalnom pojačalom, preko otpornika dovodi na ulaz operacijskog pojačala koje je spojeno u konfiguraciji invertirajućeg sumatora. Tipični iznos pojačanja sklopa za pogon desne nalazi se u rasponu 50 – 1000 puta, a kako bi se ograničio maksimalni iznos struje koji se može vratiti natrag tijelo, između izlaza pojačala i elektrode serijski je spojen otpornik tipičnog iznosa 10 – 100 k $\Omega$ .

U nastavku će biti opisane specifičnosti i trenutno stanje razvoja **kapacitivnog** sklopa za pogon desne noge kao i usporedba s klasičnim, kontaktnim izvedbama.

#### 3.1. Pregled literature i trenutnog stanja razvoja

U [15], DRL koji se koristi kod kontaktnog mjerenja biopotencijala, prilagođen je za upotrebu u kapacitivnoj izvedbi na način da je invertirani i pojačani signal preko vodljive tkanine, koja nije u izravnom dodiru s tijelom, vraćen natrag u tijelo kapacitivnim putem. Ulazna impedancija svake od mjernih elektroda iznosi 2 G $\Omega$ , a za diferencijalno pojačanje signala s elektroda korišteno je instrumentacijsko pojačalo INA114 tvrtke *Texas Instruments*. Provedeni eksperiment uključivao je usporedbu pasivne referentne elektrode koja je izravno spojena na referentnu točku (masu) sustava te DRL-a s iznosima pojačanja

od 10, 100 i 1000 puta. Dobiveni rezultati pokazuju redukciju zajedničke smetnje uzrokovane gradskom mrežom za 40 dB u odnosu na sustav bez DRL-a ili referentne elektrode, uz iznos pojačanja DRL-a 1000. Čak i za najniži korišteni iznos pojačanja DRL-a od 10 puta, pokazuje se značajan napredak (20 – 30 dB) u odnosu na pasivnu referentnu elektrodu. Za iznose pojačanja od 100 i 1000 atenuacija zajedničke komponente nije toliko izražena, te autori zaključuju da je iznos od 100 puta dovoljan za praktičnu primjenu. Prilikom provođenja eksperimenta, mjerne elektrode i elektroda za DRL sustav postavljene su na stolicu. Ispitanici su koristili pamučnu odjeću približne debljine 0,5 mm, a za vrijeme eksperimenta su bili u stanju mirovanja.

Visoki iznosi pojačanja ( $> 100$  puta apsolutno) u određenim uvjetima mogu dovesti do nestabilnosti i oscilacija u radu CDRL sustava. Kao primarni uzroci potencijalne nestabilnosti CDRL sustava u [16] su identificirani:

- promjenjiva impedancija tkiva i iznos serijskog otpora zaštitnog otpornika,
- karakteristike realnih operacijskih pojačala – polovi na višim frekvencijama, frekvencijska karakteristika u konfiguraciji jediničnog pojačala (eng. *unity gain amplifier/buffer*) i iznos maksimalnog kapacitivnog opterećenja, te
- parazitni kapaciteti u nekontroliranim uvjetima.

S obzirom na navedene probleme, dva glavna pitanja koja se pokušavaju riješiti u [15] su sljedeća:

- koji je minimalni iznos pojačanja CDRL sustava potreban da se eliminira utjecaj zajedničke smetnje uzrokovane gradskom mrežom, i
- je li uz taj iznos pojačanja moguće osigurati stabilnost sustava u svim uvjetima u kojim se očekuje njegova primjena?

Projektirani CDRL sustav u [16] koristi dvije elektrode, od kojih svaka ima površinu  $25 \text{ cm}^2$ . Jedna od elektroda korištena je za mjerenje prisutne zajedničke smetnje, dok druga ima ulogu povrata invertiranog i pojačanog signala u tijelo. Za razliku od klasične konfiguracije gdje se signal sa svake od mjernih elektroda dovodi na ulaz invertirajućeg pojačala, prednost korištenja zasebne elektrode za estimaciju zajedničke smetnje je u tome da potencijalni kvar neke od mjernih elektroda neće imati utjecaja na rad CDRL, a što je posebno važno kod višekanalnih sustava. Odabir pojačanja projektiranog CDRL u kojem će sustav raditi stabilno napravljen je prema analizi provedenoj Monte Carlo statističkom metodom, a u obzir su uzeti sljedeći parametri:

- rasipni i parazitni kapaciteti između ljudskog tijela prema vodu električne instalacije, referentnoj točki mjernog sustava, zaštitnom uzemljenju i ulazima pretpojačala mjernih elektroda,
- impedancija između mjernih elektroda i ljudskog tijela,
- prijenosna funkcija i ulazni kapacitet pretpojačala mjerne elektrode.

Rezultati analize pokazali su da je u najgorem slučaju razina zajedničke smetnje 60 dB iznad korisnog signala kod EKG, te 80 dB kod EEG signala.

Kao pretpojačalo mjerne elektrode i invertirajuće pojačalo za CDRL korišten je OPA2320 tvrtke *Texas Instruments*, iznosa pojačanja 73,44 dB. Prilikom mjerenja, dvije mjerne elektrode postavljene su na područje prsa, a CDRL sustav na leđa ispitanika, preko pamučne majice. Mjerenja su napravljena u okruženju s računalima i ostalom laboratorijskom mjernom opremom koja se napaja preko električne mreže, a ispitanik je za vrijeme provedbe mjerenja bio u stanju mirovanja. Za pretvorbu signala u digitalnu domenu korišten je ADS1298 sigma-delta analogno-digitalni pretvornik tvrtke *Texas Instruments* rezolucije 24 bita, a uzorkovanje analognog signala odrađeno je s 500 uzoraka po sekundi. Diferencijalno pojačanje signala napravljeno je u digitalnoj domeni bez upotrebe instrumentacijskog pojačala. Također, u projektiranom sustavu nije korištena pojasna brana za eliminiranje komponente gradske mreže. Eksperimentalno je pokazano da je amplituda zajedničke smetnje iznosila manje od 10  $\mu$ V za projektirani CDRL. Za slučaj kada CDRL nije korišten, amplituda izmjerene smetnje iznosila je 10 mV, što je za 1000 puta, odnosno 60 dB više u usporedbi s korištenim CDRL.

Slične implementacije CDRL sustava koje se temelje na klasičnim DRL korištenim kod kontaktnih elektroda realizirane su u [17], [18] i [19]. Pojačanje invertirajućeg pojačala korištenog u [17] iznosi 1000. Kao najveći izvor varijabilnosti kvalitete signala navodi se debljina odjevne tkanine ispitanika i veličina efektivne površine korištenih elektroda. CDRL implementiran u [18] identičan je onom u [17] te se također navodi ovisnost kvalitete signala u smislu odnosa signala i šuma, za različite vrijednosti debljina tkanine. Za realizaciju sustava u [18] korišteno je operacijsko pojačalo OPA124 pojačanja 1000, a u [19] instrumentacijsko pojačalo INA114 s pojačanjem od 5000 puta. U svim slučajevima eksperimentalno je pokazana prednost korištenja topološki vrlo jednostavnih CDRL sustava u usporedbi sa sustavima bez dodatne elektrode, kao i u onima s pasivnom referentom elektrodom. Također, napominje se da se povećanjem površine mjernih elektroda i elektroda

korištenih za CDRL postižu veći odnosi signala i šuma te veća atenuacija neželjene zajedničke komponente, a isti zaključak spomenut je i u poglavlju 2 ovog rada.

Upravo je ta činjenica iskorištena u CDRL u [20], koji je zanimljiv po tome što su stranice pravokutne CDRL elektrode 20 i 48 cm. Korištene aktivne elektrode su vrlo jednostavne, a na sebi sadrže samo pretpojačalo OPA124, identično kao i u [18], s jediničnim pojačanjem. Za omogućavanje zatvaranja ulaznih struja dodan je otpornik iznosa  $2\text{ G}\Omega$  od neinvertirajuće priključnice prema masi. Pretpojačalo je napajano korištenjem simetričnog bipolarnog izvora napajanja iznosa  $\pm 8\text{ V}$ , a kojeg generira LT1054 naponski inverter s tehnologijom preklapanih kapaciteta (eng. *switched – capacitor voltage inverter*), tvrtke *Texas Instruments*. Tiskana pločica aktivne elektrode je fleksibilna i izrađena od tzv. *ELITEX* tkanine, debljine 0,4 mm. Identično kao i u [16], za analogno-digitalnu pretvorbu koristi se ADS1198, ali s brzinom uzorkovanja od 250 uzoraka po sekundi i pojačanja internog programabilnog pojačala (eng. *programmable gain amplifier*, PGA). Pojasna brana centralne frekvencije 50 Hz implementirana je u digitalnoj domeni.

Jedan od glavnih zaključaka rada je da se dodatkom CDRL elektrode, čak i s korištenim dimenzijama u eksperimentu, ne može u potpunosti eliminirati utjecaj smetnje gradske mreže te da je potrebno dodatno filtriranje, u ovom slučaju pojasnom branom na frekvenciji smetnje u digitalnoj domeni, kako bi kvaliteta signala bila usporediva s onom dobivenom pomoću kontaktnih elektroda. Osim toga, praktično područje primjene elektroda velikih površina je ograničeno – u [20], CDRL elektroda je postavljena duž površine kreveta, s ciljanom primjenom u bolničkim i rehabilitacijskim uvjetima. Artefakti nastali pokretima istaknuti su kao potencijalno veliki problem zbog toga što njihovom pojavom pretpojačalo ulazi u zasićenje te je potreban period od nekoliko sekundi da se signal vrati u iskoristivi dinamički raspon na ulazu pojačala.

U literaturi su već razvijene određene metode poništavanja artefakata pokreta, kao primjerice u [21], gdje je provedena analiza dvije topologije. Jedna metoda koristi otpornik, koji se nakon detekcije napona na ulazu koji je veći od dozvoljenog, postavljenog praga, priteže između ulaza pojačala i referentne točke. Druga metoda je složenija i uključuje aktivnu promjenu vremenske konstante integratora, kojim je ostvarena negativna povratna veza između izlaza i ulaza pojačala. Vremenska konstanta integratora može poprimiti dvije vrijednosti, ovisno o tome koji od dva otpornika je odabran. U obje metode za kontrolu i odabir otpornika koristi se tranzistor kao elektronička sklopka, a koji je upravljan od strane digitalnog sustava, dok je detekcija napona izvan dozvoljenog raspona učinjena korištenjem

diodnih ograničavača i digitalnog sustava. Implementacija spomenutih i sličnih sustava za poništavanje artefakata pokreta može biti izrazito korisna u situacijama gdje se mjerenja rade u dužim vremenskim intervalima. U digitalnom sustavu potrebno je zabilježiti točan vremenski trenutak u kojem se aktivirao sklop za poništavanje artefakta pokreta kako bi se prilikom obrade signala i analize rezultata mjerenja izbjegle moguće misinterpretacije.

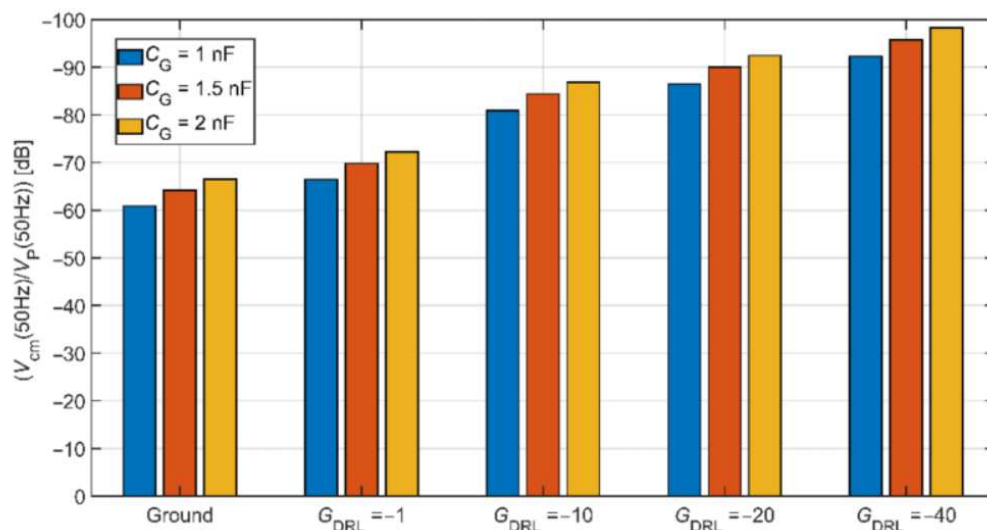
Jedna od složenijih metoda za atenuaciju zajedničke smetnje razvijena je u [22]. Kao najveći problem akvizicijskih sustava za beskontaktno mjerenje biopotencijala istaknut je impedancijski disbalans između zasebnih aktivnih mjernih elektroda i tijela ispitanika, a koji može nastati pokretom, utjecajem tolerancija pasivnih i aktivnih komponenata, različitim udaljenostima pojedinih elektroda od ispitanika i dr. Navedeni fizikalni razlozi impedancijskog disbalansa, s elektroničkog aspekta, u najvećoj su mjeri uzrokovani razlikom u iznosu kapaciteta između ispitanika i svake od pojedinih elektroda.

U radu su predstavljene dvije topologije elektroničkih sustava za smanjenje iznosa zajedničke smetnje, a temelje se upravo na eliminaciji disbalansa između sučelja elektroda i tijela, kao i praktična metoda detekcije i mjerenja disbalansa. Temeljna ideja svake od metoda je ujednačavanje iznosa kapaciteta između svake pojedine elektrode i ispitanika. Za implementaciju se koriste analogne sklopke ADG512 i MAX335EUG+, tvrtke *Analog Devices*, koje imaju ulogu digitalnog upravljivog kondenzatora. Provedeni eksperimenti pokazali su smanjenje razine zajedničke smetnje za približno 30 dB u usporedbi sa sustavom koji ne koristi eliminiranje impedancijskog disbalansa.

Detaljna usporedba između kapacitivne DRL i pasivne referentne elektrode obrađena je u [23]. Na slici 3.1 prikazana je usporedba iznosa atenuacije zajedničke smetnje za pasivnu referentnu elektrodu te za različite iznose pojačanja CDRL sklopa, dobivena simulacijom u programskom paketu MATLAB. Kao parametar je korišten kapacitet, označen kao  $C_G$ , između tijela i elektrode.

Izrađene su tri CDRL elektrode različitih površina te je još jednom eksperimentalno potvrđeno da je površina elektroda proporcionalna smanjenju zajedničke smetnje. Za elektrodu najmanje površine od 1650 cm<sup>2</sup>, izmjerena razina zajedničke smetnje je 70,96 dB, za elektrodu površine 3300 cm<sup>2</sup> 59,13 dB te za elektrodu najveće površine 4950 cm<sup>2</sup> smetnja je bila za 43,44 dB viša u odnosu na korisni signal. U usporedbi s pasivnom elektrodom spojenom na referentnu točku sustava, CDRL elektroda postigla je 46,30 dB višu atenuaciju zajedničke smetnje.





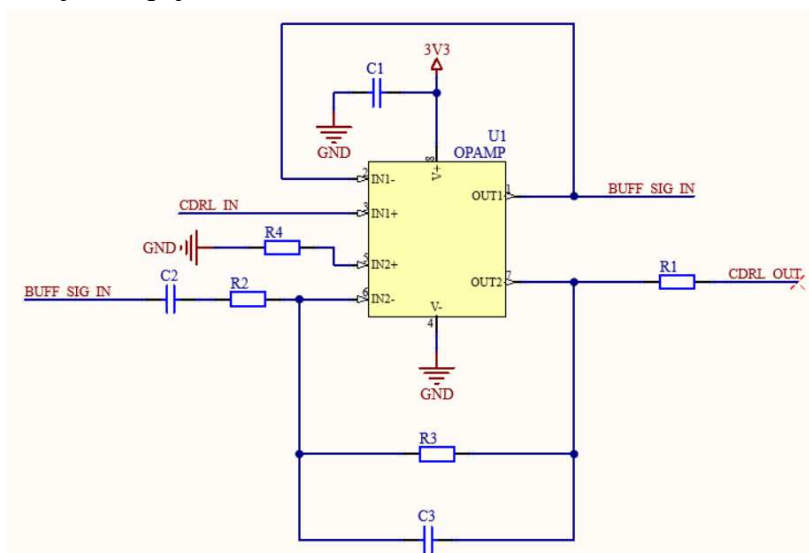
Slika 3.1 Usporedba rezultata simulacije za različite iznos pojačanja CDRL elektrode, [23]

Kao i u prethodno spomenutim radovima, aktivne elektrode projektirane u [23] su jednostavne. Na dvoslojnoj tiskanoj pločici elektrode, kao pretpojačalo je korišten AD8642, tvrtke *Analog Devices*. Između neinvertirajućeg ulaza operacijskog pojačala i referentne točke sustava, spojen je otpornik iznosa  $3 \text{ G}\Omega$ . Isto pojačalo koristi se i za realizaciju odvojnog pojačala, na čiji je neinvertirajući ulaz spojen signal s izlaza pretpojačala, dok je izlaz spojen na oklop koji okružuje elektrodu. Za diferencijalno pojačanje signala s elektroda koristilo se instrumentacijsko pojačalo AD8421 jediničnog pojačanja, s čijih su ulaza preko otpornika od  $100 \text{ k}\Omega$  dovedeni na CDRL elektrodu. CDRL elektroda sadrži odvojno pojačalo, koje ima ulogu transformatora impedancije kako bi se izbjeglo opterećivanje ulaza instrumentacijskog pojačala te invertirajući sumator s pojačanjem iznosa 39.

## 3.2. Projektiranje kapacitivnog sklopa za pogon desne noge

Projektirani sklop za kapacitivni pogon desne noge prikazan je na slici 3.2. Središnji dio predstavlja operacijsko pojačalo koje je spojeno u konfiguraciji invertirajućeg pojačala, a čiji je apsolutni iznos pojačanja jednak omjeru otpornika  $R_3$  i  $R_2$ .

Za operacijsko pojačalo ovog sustava može se koristiti širok raspon dostupnih pojačala na tržištu, a temeljni uvjeti koje mora zadovoljiti su standardni raspored priključaka te iskorištavanje gotovo cijelog dinamičkog opsega od negativnog do pozitivnog napona napajanja, odnosno da je *rail-to-rail* tipa. U idealnom slučaju, uz zadovoljavanje prethodnih uvjeta, potrošnja pojačala mora biti što je moguća manja s obzirom da je predviđena primjena u baterijski napajanim sustavima.



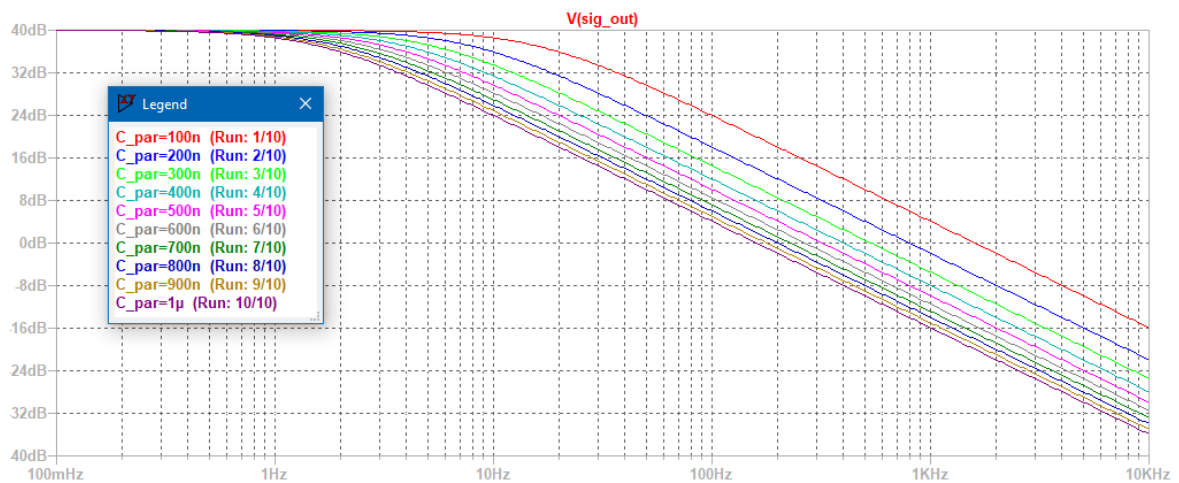
Slika 3.2 Shema projektiranog CDRL sustava

Jedno od dva pojačala iz kućišta iskorišteno je kao odvojno pojačalo, a koje se koristi u svrhu smanjenja opterećenja prethodnog stupnja, odnosa izvora ulaznog signala. Za realizaciju odvojnog pojačala korišteni su priključci 3 (CDRL\_IN), 2 (invertirajući ulaz) te 1 (izlaz, signal označen kao BUFF\_SIG\_IN).

Dodatna fleksibilnost postignuta je i sa odabirom referentne razine sustava koju je moguće postići montažom otpornika  $R_4$ . Primjerice, ukoliko se kao referentna razina želi koristiti masa (GND), na mjesto otpornika  $R_4$  montira se 0-omski otpornik. Ukoliko se kao referentna

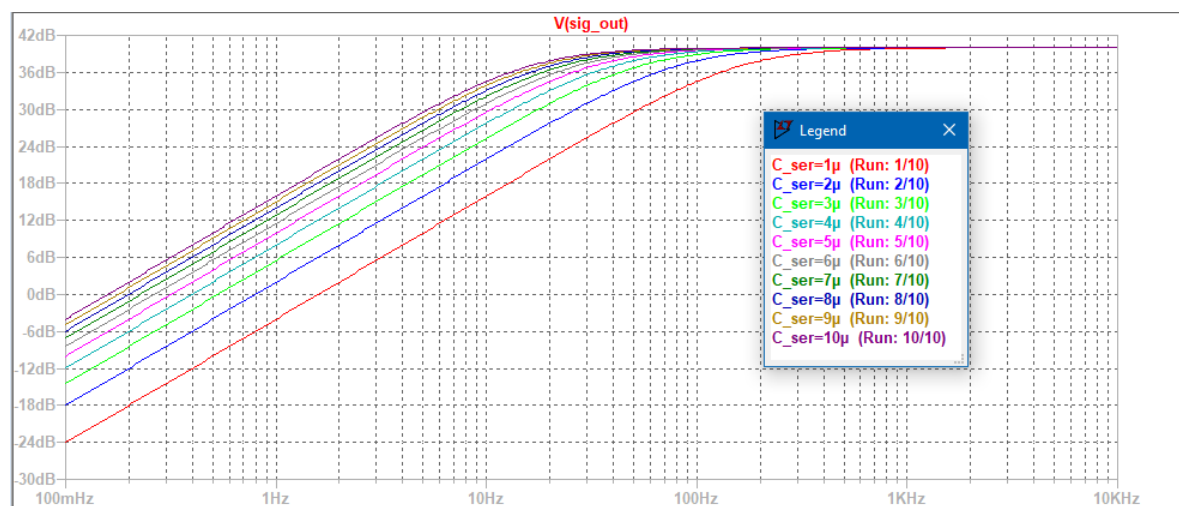
razina želi koristiti polovica napona napajanja,  $R_4$  je potrebno ostaviti nepopuliranim te na neinvertirajući ulaz priključiti željeni iznos (preko lemnog mjesta otpornika  $R_4$ ).

Kondenzatori  $C_2$  i  $C_3$  imaju ulogu podešavanja donje i gornje granične frekvencije amplitudno-frekvencijske karakteristike sustava. Na slici 3.3 prikazani su rezultati simulacije AF karakteristike za slučaj kada je na mjesto  $C_2$  montiran 0-omski otpornik, a vrijednost kondenzatora  $C_3$  mijenjana je u rasponu 0,1 – 1  $\mu\text{F}$ .



Slika 3.3 Simulacija AF karakteristike projektiranog CDRL u ovisnosti o iznosu  $C_3$

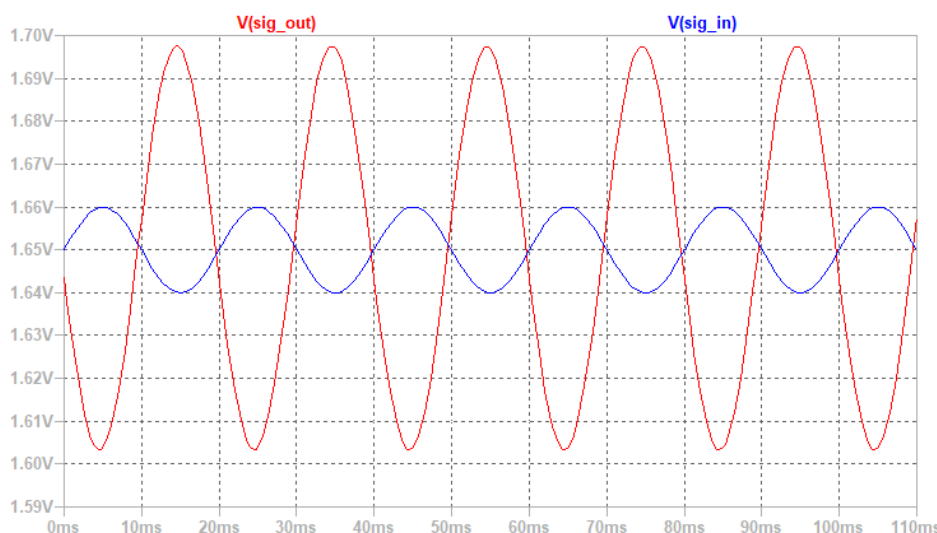
Na slici 3.4 prikazani su rezultati simulacije kada  $C_3$  nije montiran, a vrijednost kondenzatora  $C_2$  mijenjana je u rasponu 1 – 10  $\mu\text{F}$ .



Slika 3.4 Simulacija AF karakteristike projektiranog CDRL u ovisnosti o  $C_2$

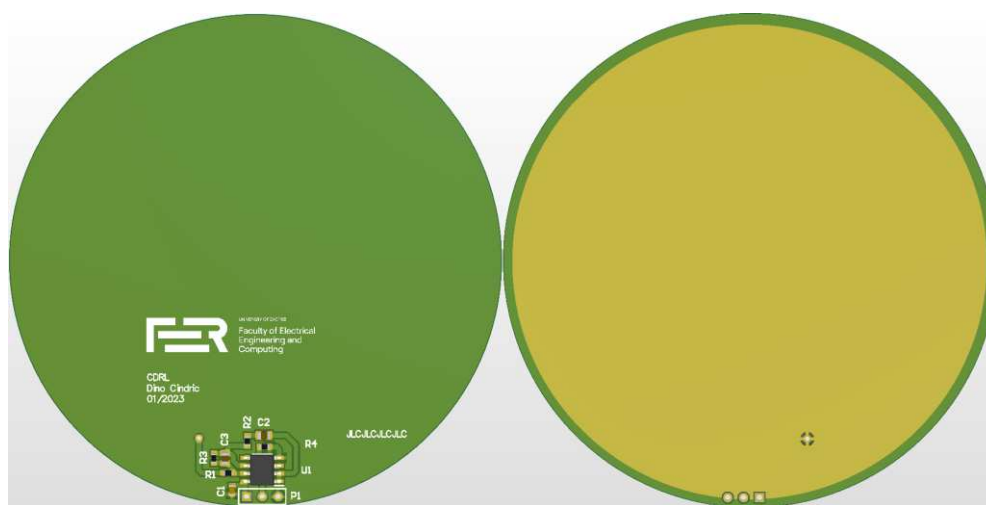
Slika 3.5 prikazuje rezultat tranzijentne simulacije u obliku vremenskog odnosa ulaznog (plava) i izlaznog signala (plava) za projektirani CDRL. Simulacije su provedene u alatu LTSpice. Za operacijsko pojačalo korišten je SPICE model AD8648, tvrtke *Analog Devices*,

napajano s 3,3 V, dok je neinvertirajuća priključnica spojena na polovicu napajanja, odnosno 1,65 V. U simulacijama AF karakteristike, pojačanje je postavljeno na 100, dok je u slučaju tranzijentne analize korišteno pojačanje iznosa 5 kako bi se jasno vidjeli odnosi ulaznog i izlaznog signala na istom prikazu. Frekvencija ulaznog signala kod tranzijentne analize postavljena je na 50 Hz, što je jednako očekivanoj frekvenciji zajedničke smetnje.



Slika 3.5 Tranzijentna simulacija projektiranog CDRL sustava

Na slici 3.6 prikazana je projektirana tiskana pločica CDRL sustava, polumjera 40 mm. Za realizaciju je korištena tehnologija dvoslojnih tiskanih pločica i materijal FR4. Spoj invertiranog i pojačanog signala na površinu CDRL elektrode ostvaren je pomoću prospojne rupe. S donje strane stranice tiskane pločice uklonjen je zaštitni sloj za lem, te se zbog toga projektirana elektroda može koristiti i u kontaktnim sustavima.



Slika 3.6 Projektirana CDRL elektroda

## 4. Sustav za akviziciju signala s kapacitivnih elektroda

U prethodnim poglavljima, naglasak je bio na stavljen na adekvatno projektiranje analognog signalnog lanca za akviziciju biopotencijala s kapacitivnih elektroda. U daljnjem nastavku ovog rada za projektirani sustavi za akviziciju signala s kapacitivnih elektroda bit će korištena skraćenica CBDAQS (eng. *capacitive biopotential data acquisition system*). Za označavanje priključaka mikrokontrolera bit će korištena konvencija gdje je uz ime priključka u obloj zagradi dan i njegov broj na kućištu. Oznake kućišta pasivnih komponenata bit će navedene u prema imperijalnoj konvenciji zbog njihove raširene upotrebe u industriji. S obzirom na veličinu električne sheme projektiranog sustava, zbog jasnoće prikaza ona je postavljena u Prilog A.

### 4.1. Mikrokontroler kao središnja upravljačka jedinica CBDAQS

Središnji dio projektiranog CBDAQS sustava čini mikrokontroler nRF52832 tvrtke *Nordic Semiconductor* [24]. Ovaj mikrokontroler (MCU) sadrži ARM Cortex-M4 32-bitnu procesorsku jezgru s jedinicom za računanje brojeva s pomičnim zarezom (eng. *floating point unit*, FPU). Također, sadrži i ugrađeno sklopovlje za odašiljanje i primanje na centralnoj frekvenciji od 2,4 GHz prilagođenog za Bluetooth Low Energy (BLE) komunikacijski protokol. Mikrokontroler se može napajati naponom od 1,7 V do 3,6 V. Korištena inačica u projektiranom sustavu koristi nRF52832-QFAA, koji ima 512 kB *flash* memorije te 64 kB RAM-a (eng. *random access memory*). Osim korištene inačice, u istoj seriji mikrokontrolera postoji još i nRF52832-QFAB, koji ima 256 kB *flash* memorije te 32 kB RAM-a.

MCU ima istovremenu mogućnost spajanja vanjskog oscilatora niske i visoke frekvencije. Za ispravan rad MCU, nužno je spojiti oscilator frekvencije rada 32 MHz koji služi za precizno generiranje signala takta. Oscilator niske frekvencije, prema preporuci proizvođača iznosa 32,768 kHz, je opcionalan te se koristi za interni RTC (eng. *real time clock*) modul. U projektiranom CBDAQS koriste se oba oscilatora, a s obzirom da se radi o Pierceovom

oscilatoru, dodani su i potrebni kondenzatori s C0G (NP0) tipom dielektrika, iznosa 12 pF, koji s pojačalom koji je dio mikrokontrolera i oscilatorom čine povratnu vezu.

MCU je napajan s naponom iznosa 1,8 V. Interno, postoji nekoliko silaznih naponskih regulatora, koji glavni napon napajanja spuštaju na 0,9 V za određeni dio digitalnog sklopovlja (proizvođač ne daje točne detalje), 1,3 V za napajanje radio modula te 1,3 V za napajanje procesorske jezgre. Za interni naponski regulator koji napaja procesorsku jezgru može se birati linearni ili prekidački regulator, čak i za vrijeme rada sustava upisom konfiguracije u odgovarajući registar.

Na vanjske priključke DEC1 (1), DEC2 (32) i DEC4 (46) dovedeni su izlazi internih naponskih regulatora koji služe za spajanje blokadnih (eng. *bypass capacitor*, *decoupling capacitor*) kondenzatora. Ukoliko se za napajanje procesorske jezgre koristi interni prekidački regulator, osim blokadnog kondenzatora potrebno je dodati i serijski spojene zavojnice iznosa 10  $\mu$ H i 15 nH na priključak DCC (47) koje su u paralelnom spoju s blokadnim kondenzatorom. U protivnom, DCC priključak ostaje neiskorišten. Korištene vrijednosti keramičkih blokadnih kondenzatora su 1  $\mu$ F za priključak DEC1 (0,9 V), te 100 nF za DEC2 (napajanje radio modula) i DEC4 (napajanje procesorske jezgre). Postavljeni su i blokadni kondenzatori za glavno napajanje, i to 4,7  $\mu$ F u blizini priključka VDD (48), 100 nF za VDD (13) i VDD (36) te 100 pF za DEC3 (33).

U svrhu programiranja mikrokontrolera koristi se SWD (eng. *serial wire debug*) sučelje s priključcima SWCLK (25) i SWDIO (26). Ovi priključci u projektiranom CBDAQS, uključujući i NRST (24) priključak, napon napajanja i masu, izvedeni su na konektor. Nakon procesa kompajliranja izvornog koda i generiranja strojnog koda u binarnom formatu na razvojnom računalu, za programiranje mikrokontrolera moguće je koristiti zaseban programator ili razvojni sustav kojeg nudi proizvođač, koji osim mikrokontrolera za evaluaciju sadrži i SWD sučelje za programiranje. Prije procesa programiranja, potrebno je odspojiti baterijsko napajanje sustava s obzirom da se u tom slučaju mikrokontroler napaja s izvorom napajanja kojeg daje programator.

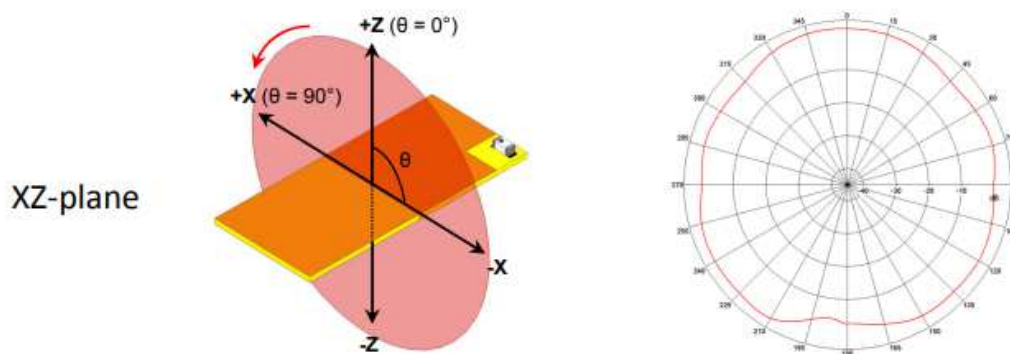
Priključak ANT (30) je ulaz za radiofrekvencijski signal koji dolazi s antene, koja nije dio mikrokontrolera. Da bi se postigla prilagodba antene na impedanciju ulaza radiofrekvencijskog primopredajnika unutar mikrokontrolera (50  $\Omega$ ), dodana je pasivna prilagodna mreža koju čine kondenzator C<sub>17</sub> iznosa 0,8 pF i zavojnica L<sub>3</sub> iznosa 3,9 nH. Vrijednosti kondenzatora i zavojnice u prilagodnoj mreži ovise o implementaciji RF primopredajnika u mikrokontroleru te o njegovom kućištu, a preporučuje ih proizvođač. S

ciljem smanjenja parazitnih induktiviteta koji mogu značajno utjecati na osjetljivost i efikasnost RF primopredajnika, komponente u pasivnoj prilagodnoj mreži imaju 0402 pakiranje. Za vanjsku antenu odabrana je keramička antena 2450AT18B100E, tvrtke *Johanson Technology* [25]. Centralna frekvencija antene je 2440 MHz, što je čini prikladnom za korištenje u sustavima koji implementiraju BLE komunikacijski protokol. Važnije značajke antene prikazane su tablici 2, a dijagram zračenja u X-Z ravnini kartezijskog koordinatnog sustava prikazan je na slici 4.1.

Tablica 2 Važnije značajke antene 2450AT18B100E

Parametar antene	Vrijednost
Prosječna efikasnost zračenja	76 %
Impedancija	50 $\Omega$
Maksimalna snaga ulaznog RF signala	2 W

Prema preporuci proizvođača antene, dodana je pasivna filtarska struktura između *feed* ulaza antene i prilagodne mreže na strani RF primopredajnika mikrokontrolera, koji čine zavojnice  $L_4$  i  $L_5$  iznosa 3,3 nH i 2,7 nH, te kondenzator  $C_{34}$  iznosa 1,2 pF.

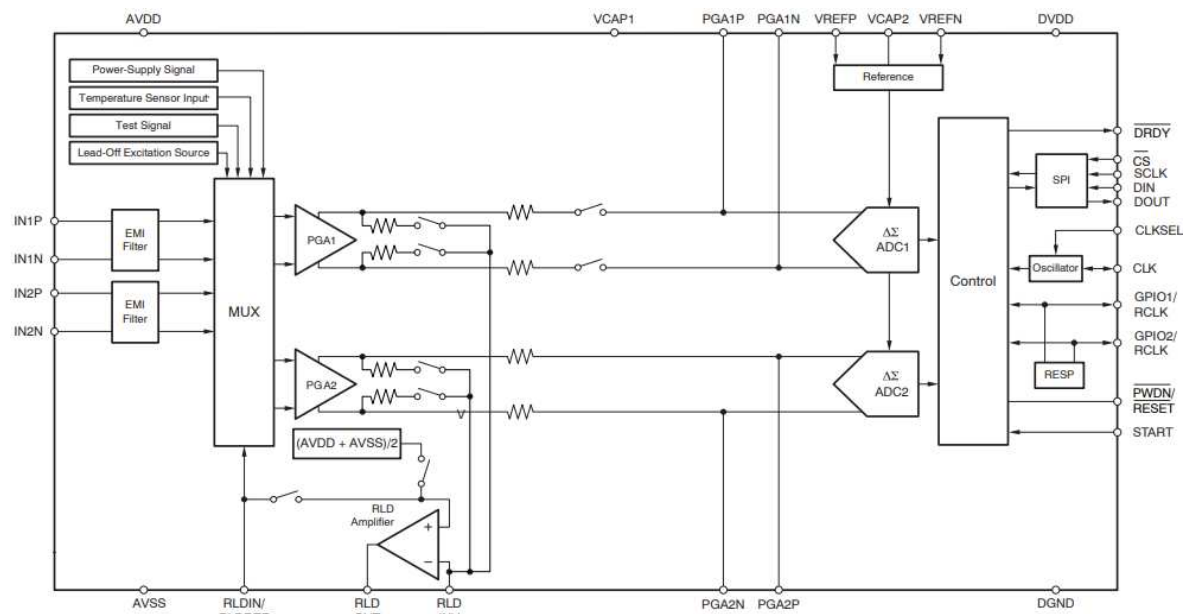


Slika 4.1 Dijagram zračenja u X-Z ravnini 2450AT18B100E antene, [25]

Priključak P0.20 (23) korišten je kao digitalni izlaz za kontroliranje svjetleće diode  $D_2$ , s kojom je u seriji spojen otpornik  $R_{14}$  iznosa 1 k $\Omega$  za ograničavanje iznosa struje kroz diodu. Ostatak priključaka mikrokontrolera iskorišten je za komunikaciju i upravljanje integriranih sustava koji su dio projektiranog CBDAQS, a koji će pobliže biti opisani u nastavku.

## 4.2. Analogno-digitalna pretvorba

Analogno-digitalno pretvorba signala s elektroda obavlja se u integriranom krugu ADS1192 (u daljnjem tekstu referiran kao AFE), tvrtke *Texas Instruments*. Ovaj integ. krug predstavlja specijalizirano rješenje za akviziciju biomedicinskih signala, a čiji je funkcionalni blok dijagram prikazan na slici 4.2.



Slika 4.2 Funkcionalni blok dijagram ADS1192, [26]

Izlazni analogni signali s dviju mjernih kapacitivnih elektroda dovedeni su na konektore J<sub>5</sub> (elektroda br. 1) i J<sub>6</sub> (elektroda br. 2). Signale s elektroda moguće je uzorkovati zasebno u svakom od kanala AFE ili ih interno, korištenjem kanala 1 AFE, diferencijalno pojačati te zatim napraviti uzorkovanje tako dobivenog signala. Način uzorkovanja signala ovisi o konfiguraciji, odnosno montiranju otpornika R<sub>16</sub>, R<sub>17</sub> i R<sub>18</sub>:

- Ukoliko su na mjesta R<sub>16</sub> i R<sub>18</sub> postavljeni 0-omski otpornici, a mjesto za R<sub>17</sub> je nepopulirano, signal s elektrode 1 doveden je na kanal 1 AFE, a signal s elektrode 2 doveden je kanal 2 AFE. U tom se slučaju signali s elektroda uzorkuju zasebno, ali istovremeno, u svakom od kanala AFE.
- Ako su montažna mjesta za R<sub>16</sub> i R<sub>18</sub> nepopulirana, a na mjesto R<sub>17</sub> je postavljen 0-omski otpornik, tada se signali s elektroda 1 i 2 prvo diferencijalno pojačavaju, a tek onda uzorkuju u kanalu 1 AFE. Kanal 2 AFE se ne koristi.



Kao naponska referenca na ulaz internog DRL pojačala može se odabrati unutarnja referenca, iznosa jednakog srednjoj vrijednosti pozitivnog i negativnog napona napajanja analognog dijela AFE, koja je korištena u projektiranom sustavu, ili vanjska referenca. Za ulaze RLD pojačala može se koristiti bilo koja od kombinacija analognih signala s elektroda i referentnog napona, a ovisno o stanju upravljačkih registara multipleksora. Generirani izlazni RLD signal dostupan je na priključnici RLDOUT (30), koja je spojena na konektor J7. Između priključaka RLDOUT (30) i RLDINV (28), spojena je paralelna kombinacija otpornika  $R_{15}$  iznosa  $1\text{ M}\Omega$  i kondenzatora iznosa  $1,5\text{ nF}$ , a prema preporuci proizvođača. Uloga ove paralelne pasivne mreže je postizanje stabilizacije negativne povratne veze DRL pojačala. Ako se DRL dio sustava ne koristi, moguće ga je isključiti programskim putem kako bi se dodatno smanjila potrošnja energije.

Na priključcima PGA1P (2) i PGA1N (1) te PGA2P (8) i PGA2N (7) nalaze se pozitivni i negativni analogni diferencijalni izlazi kanala 1 i 2 unutarnjeg programabilnog pojačala. Između pozitivnog i negativnog izlaza svakog od kanala paralelno su spojeni kondenzatori  $C_{25}$  i  $C_{30}$  iznosa  $4,7\text{ nF}$ . Ovi kondenzatori, zajedno s unutarnjim otpornicima iznosa  $2\text{ k}\Omega$ , čine diferencijalni antialiasing filter granične frekvencije  $8,4\text{ kHz}$ , za analogno-digitalni pretvornik. Ako se želi povećati atenuacija izlaznog signala PGA na višim frekvencijama, odnosno smanjiti gornja granična frekvencija diferencijalnog filtra, moguće je koristiti kondenzatore većih kapaciteta. Veće vrijednosti kapaciteta uzrokuju veća ukupna harmonijska izobličenja, s toga je potrebno postići kompromis između željenog iznosa granične frekvencije filtra i dozvoljene degradacije signala uzrokovane višim harmonicima. Minimalni preporučeni iznos je  $4\text{ nF}$ , a korištena vrijednost u CBDAQS je  $4,7\text{ nF}$ .

Priključci VCAP1 (11) i VCAP2 (27) služe za spajanje blokadnih kondenzatora za analogni dio AFE. Odabrana je vrijednost od  $1\text{ }\mu\text{F}$  za oba kondenzatora  $C_{20}$  i  $C_{21}$ . Identičnu ulogu, samo za unutarnju naponsku referencu, ima priključak VREFP (9). S obzirom da se radi o osjetljivom analognom sklopovlju koje utječe na točnost i preciznost cijelog sustava, kao blokadni kondenzator korišten je paralelni spoj  $C_{22}$  i  $C_{23}$  iznosa  $4,7\text{ }\mu\text{F}$  te  $C_{24}$  iznosa  $100\text{ nF}$ . Kondenzatori većeg kapaciteta služe za atenuaciju niskofrekvencijskih, a kondenzator nižeg kapaciteta za atenuaciju visokofrekvencijskih smetnji, a čiji je tipični izvor (brzi) rad digitalnog sklopovlja.

Na priključke za napajanje digitalnog dijela, DVDD (23), te analognog dijela sklopovlja AFE, AVDD (12) spojena je paralelna kombinacija blokadnih kondenzatora iznosa  $1\text{ }\mu\text{F}$  ( $C_{26}$ ,  $C_{28}$ ) i  $100\text{ nF}$  ( $C_{27}$ ,  $C_{29}$ ).

Komunikacija između ADS1192 AFE i mikrokontrolera odvija se putem četverožičnog SPI (eng. *serial peripheral interface*) protokola. SPI je sinkroni serijski protokol koji podržava istovremeno dvosmjerno slanje podataka između uređaja (eng. *full duplex*) te koristi hijerarhiju upravljačkog (eng. *master*) i podređenog uređaja (eng. *slave*). U sustavima koji koriste SPI protokol, tipično postoji jedan upravljački te jedan ili više podređenih uređaja. Upravljački uređaj uvijek inicira komunikaciju. U CBDAQS sustavu, ulogu upravljačkog uređaja ima mikrokontroler nRF52832. U tablici 3, prikazan je realizirani način spajanja SPI priključaka i dodatnih upravljačkih priključaka sa strane mikrokontrolera (lijevi stupac) i AFE (desni stupac). Navedena su imena fizičkih priključaka koje koriste proizvođači u katalogu, a u zagradama se nalaze ime logičke funkcije priključka i njegov broj.

Tablica 3 Spoj priključaka MCU i AFE

<b>nRF52832 MCU</b>	<b>ADS1192 AFE</b>
P0.12 (MISO, 15)	DOUT (21)
P0.13 (SCK, 16)	SCLK (20)
P0.14 (MOSI, 17)	DIN (19)
P0.10 (AFE CS, 12)	CS (18)
P0.16 (19)	CLKSEL (14)
P.017 (20)	CLK (17)
P.06 (8)	PWDN/RESET (15)
P0.15 (18)	START (16)
P0.11 (14)	DRDY (22)
P0.07 (9)	GPIO1
P0.08 (10)	GPIO2

Iniciranje komunikacije između MCU i AFE započinje kada MCU stanje priključka AFE CS postavi u nisku razinu (0 V). Tijekom vremena kada ne postoji potreba za komunikacijom između MCU i AFE, mikrokontroler treba voditi računa da AFE CS priključak bude u

visokoj razini (1,8 V). U protivnom, s obzirom da u CBDAQS postoje i ostali uređaji (IMU i senzor tlaka) koji također koriste SPI protokol i imaju ulogu podređenog uređaja, može doći do korupcije podataka na sabirnici.

Priključak CLKSEL služi za odabir izvora signala takta digitalnog dijela AFE. Kada MCU postavi stanje ovog priključka u visoku razinu, koristi se unutarnji izvor, a u slučaju niske razine vanjski izvor signala takta, kojeg je potrebno dovesti na priključak CLK. Za generiranje vanjskog signala takta može se koristiti PWM (eng. *pulse-width modulation*) modul mikrokontrolera, koji mora imati frekvenciju od 2 MHz.

Mikrokontroler može inicirati ponovno pokretanje, odnosno reset AFE ukoliko generira prijelaz iz visoke u nisku razinu na priključku PWDN/RESET. Ako niska razina traje duže od 1024 ciklusa signala takta, AFE je postavljen u režim rada niske potrošnje.

Pokretanje analogno-digitalno pretvorbe započinje kada se priključak START postavi u visoku razinu. Kada je podatak spreman za čitanje, AFE taj događaj signalizira mikrokontroleru postavljanjem DRDY priključka u nisku razinu. Dok je START u niskoj razini, DRDY ostaje u visokoj razini. AFE nudi i dva priključka opće namjene, GPIO1 i GPIO2, koji ovisno o programskoj konfiguraciji mogu biti ulaznog ili izlaznog tipa.

Važno je za napomenuti da se neke od funkcija koje su ostvarene postavljanjem upravljačkih priključaka u visoku ili nisku razinu, također mogu implementirati i slanjem komande putem SPI sučelja od strane mikrokontrolera. Jedan od primjera je iniciranje A/D pretvorbe – osim kontrole priključka START, mikrokontroler može poslati odgovarajuću komandu preko SPI sučelja koja će rezultirati istim ponašanjem AFE. Detaljnije o programskoj podršci i upravljačkim komandama ADS1192 u 4.6.

### 4.3. Napajanje CBDAQS

Za napajanje CBDAQS sustava predviđeno je korištenje litij – ionske (Li-Ion) baterije (akumulatora). Glavni razlozi za odabir ove kemijske tehnologije jesu visoka gravimetrijska i volumna gustoća energije te napon ćelije od 3,7 V u odnosu na druge raširene tehnologije sekundarnih elektrokemijskih izvora el. energije, primjerice nikal-kadmij i nikal-metal-hidridne baterija.

Baterijsko napajanje se dovodi na konektor J<sub>1</sub>. Za zaštitu i produljenje životnog vijeka spojene baterije koristi se za to specijalizirani integrirani krug BQ29729 (U<sub>7</sub>), [27], a neke od njegovih funkcionalnosti uključuju:

- zaštitu od prevelike struje punjenja i pražnjenja,
- zaštitu od previsokog napona tijekom punjenja (eng. *over-voltage protection*, OVP) pada napona ispod određene razine tijekom pražnjenja (eng. *under-voltage protection*, UVP) te
- detekciju kratkog spoja na strani tereta.

Između pozitivnog pola baterije i priključka BAT (5) spojen je pasivni RC filter, s vrijednošću otpornika R<sub>1</sub> od 330  $\Omega$  i kondenzatora C<sub>1</sub> iznosa 4,7  $\mu$ F. RC mreža ima ulogu filtriranja naponskog šuma na ulazu i osiguravanje pravilnog rada u uvjetima brzih tranzijentnih pojava. Također, otpornik R<sub>1</sub> ograničava iznos struje ukoliko dođe do reverznog spoja baterije na konektor.

Priključak V- (6) je mjerni čvor koji služi za detekciju i aktiviranje prethodno navedenih zaštitnih funkcionalnosti sklopa. Za ispravan rad, V- priključak mora biti spojen otpornikom iznosa 2,2 k $\Omega$  (R<sub>2</sub>) na referentnu točku sustava.

Uloga priključka COUT (2) je isključivanje vanjskog tranzistora (Q<sub>2</sub>) u slučaju aktivacije nekog od zaštitnih mehanizama tijekom procesa punjenja baterije. Identičnu ulogu, samo tijekom procesa pražnjenja, ima priključak DOUT (3) koji isključuje tranzistor Q<sub>1</sub>. Q<sub>1</sub> i Q<sub>2</sub> su N-kanalni tranzistori MOSFET tipa (SI2312BDS-T1-GE3 tvrtke *Vishay Semiconductors*) s naponom praga U<sub>gs</sub> 0,45 V, spojeni na način da čine logička I vrata između negativnog pola baterije i referentne točke sustava. Ovakvom se konfiguracijom dvaju tranzistora ostvaruje prekid napajanja i odspajanje baterije od ostatka sustava ukoliko dođe do aktivacije zaštitnog mehanizma tijekom procesa punjenja ili pražnjenja. U režimu rada kada nije aktiviran niti jedan oblik zaštite baterije, priključci COUT i DOUT su u stanju visoke razine,

što znači da tranzistori  $Q_1$  i  $Q_2$  vode, odnosno baterijsko napajanje je aktivno. Otpornici  $R_3$  i  $R_4$  služe za izbijanje parazitnog kapaciteta upravljačkih elektroda tranzistora  $Q_1$  i  $Q_2$  prema masi kada nisu u stanju vođenja.

Regulacija punjenja baterije ostvarena je pomoću integriranog kruga MAX1811 ( $U_2$ ), [28]. Ključne značajke ovog specijaliziranog rješenja za punjenje Li-Ion baterija s jednom ćelijom jesu mogućnost izravnog punjenja s USB sučelja, odabir struje i napona punjenja te indikacija statusa napunjenosti.

Vanjski izvor napona za punjenje baterije dovodi se preko USB-C konektora  $J_2$  na priključak IN (4), a pozitivni pol baterije na priključak BATT (5). Na IN i BATT priključke dodani su blokadni kondenzatori  $C_5$  i  $C_6$  iznosa  $4,7 \mu\text{F}$ . Postavljanje MAX1811 u normalni režim rada u slučaju potrebe punjenja baterije, ostvaruje se kada je na priključak EN (7) doveden napon veći od  $2,0 \text{ V}$ . U protivnom, napon manji od  $0,8 \text{ V}$  na EN rezultira prekidom punjenja i postavljanjem MAX1811 u stanje niske potrošnje, a u kojem je BATT u stanju visoke impedancije. Detekcija spojenog USB-C kabela ostvarena je pomoću N-kanalnog MOSFET tranzistora  $Q_3$  te otpornika  $R_6$ ,  $R_7$  i  $R_8$ . Kada je u CBDAQS spojen USB-C kabel, iznosa VBUS napona  $5 \text{ V}$ , na upravljačkoj elektrodi  $Q_3$ , koja je preko priteznog otpornika  $R_7$  iznosa  $100 \text{ k}\Omega$  spojena na masu, je napon od  $5 \text{ V}$  te  $Q_3$  vodi. Odvodni priključak  $Q_3$  je također spojen na VBUS, odnosno  $Q_3$  je u konfiguraciji naponskog sljedila. Otpornici  $R_6$  i  $R_8$  iznosa  $100 \text{ k}\Omega$  i  $51 \text{ k}\Omega$  spojeni su serijski između izvora  $Q_3$  i mase. Napon na  $R_8$  je tada  $1,7 \text{ V}$ , a koji je spojen na EN priključak MAX1811 i P0.02 (4) na strani mikrokontrolera.

Za indikaciju stanja punjenja koristi se priključak CHG (8) – za vrijeme punjenja, CHG je u niskoj razini što rezultira paljenjem svjetleće diode  $D_1$  koja je preko otpornika za ograničavanje iznosa struje spojena na napon VBUS iznosa  $5 \text{ V}$ . Kada se ne odvija punjenje,  $D_1$  ne svijetli.

Priključak SELV (1) služi za selektiranje napona punjenja – ukoliko je napon na ovom priključku manji od  $0,8 \text{ V}$ , napon punjenja iznosi  $4,1 \text{ V}$ , a kada je napon veći od  $2,0 \text{ V}$  napon punjenja iznosi  $4,2 \text{ V}$ . Upravljanje SELV priključkom ostvaruje se pomoću otpornika  $R_{12}$  i  $R_{13}$  – ako je na mjesto  $R_{12}$  postavljen 0-omski otpornik, a mjesto za  $R_{13}$  je nepopulirano, SELV je pritegnut na napon VBUS s USB-C konektora  $J_2$ , što znači da je iznos napona punjenja  $4,2 \text{ V}$ . Kada je mjesto za  $R_{12}$  nepopulirano, a na  $R_{13}$  je postavljen 0-omski otpornik, SELV je pritegnut na masu ( $0 \text{ V}$ ) čime je odabran napon punjenja od  $4,1 \text{ V}$ .

Odabir iznosa struje punjenja ostvaruje se postavljanjem odgovarajuće razine napona na priključak SELI (2) – napon iznosa 0,8 V ograničava struju punjenja na 100 mA, a napon veći od 2,0 V podiže granicu struje punjenja na 500 mA. Upravljanje SELI ostvareno je sa strane mikrokontrolera priključkom P0.03 (5) te je zbog toga korišten i pritezni otpornik R<sub>9</sub>, iznosa 10 k $\Omega$ , prema masi. Dodatno, pritezni otpornici R<sub>10</sub> i R<sub>11</sub> iznosa 5,1 k $\Omega$ , spojeni od CC1 i CC2 USB-C konektora, prema USB standardu ograničavaju maksimalni iznos struje koju USB uređaj može konstantno davati na 500 mA.

Glavni dio sustava za napajanje CBDAQS čini linearni naponski regulator TLV7163318 (U<sub>1</sub>), tvrtke *Texas Instruments*, [29]. Ovaj regulator ima dva naponska izlaza vrijednosti 1,8 V i 3,3 V. Maksimalni konstantni iznos struje koju regulator može davati iznosi 150 mA, a točnost naponske regulacije na temperaturnom području -40 – 125 °C iznosi 1,5 %. Ulazni napon s baterije dovodi se na priključak IN (5). Izlazni napon regulatora iznosa 3,3 V dostupan je na priključku OUT1 (1), a 1,8 V na OUT2 (2). Iako TLV7163318 ne zahtjeva kondenzatore na ulazu i izlaznim priključnicama, prema preporuci proizvođača njihovo dodavanje može poboljšati efikasnost regulacije kao i otpornost na tranzijentne pojave na ulazu. U tu svrhu, na ulaz regulatora dodan je kondenzator C<sub>4</sub>, a na izlaze kondenzatori C<sub>2</sub> i C<sub>3</sub>, svi iznosa 1  $\mu$ F i s X7R dielektrikom. Priključci EN1 (6) i EN2 (4) služe za omogućavanje izlaza OUT1 i OUT2 – napon manji od 0,4 V na EN1 ili EN2 isključuje, a napon viši od 0,9 V uključuje odgovarajući izlaz regulatora. Na CBDAQS, EN1 i EN2 pritegnuti su na ulazni napon s baterije, što znači da su oba izlaza regulatora omogućena nakon spajanja baterije.

Za uključivanje i isključivanje napajanja CBDAQS, korištena je sklopka OS102011MA1QN1C tvrtke *C&K*, [30]. Sklopka je SPDT (eng. *single pole, double throw*) tipa, odnosno ima dva položaja – u položaju 1, priključci NO (1) i COM (2) su međusobno spojeni i baterijsko napajanje je pušteno u ostatak sustava, tj. uređaj je uključen. U položaju 2, priključci COM (2) i NC (3) su međusobno spojeni te je uređaj isključen. Kontaktni otpor sklopke je manji od 20 m $\Omega$ , a predviđeno temperaturno područje korištenja -30 – 70 °C, uz mehanički životni vijek od 10000 uklapanja i isklapanja.

## 4.4. IMU i senzor atmosferskog tlaka

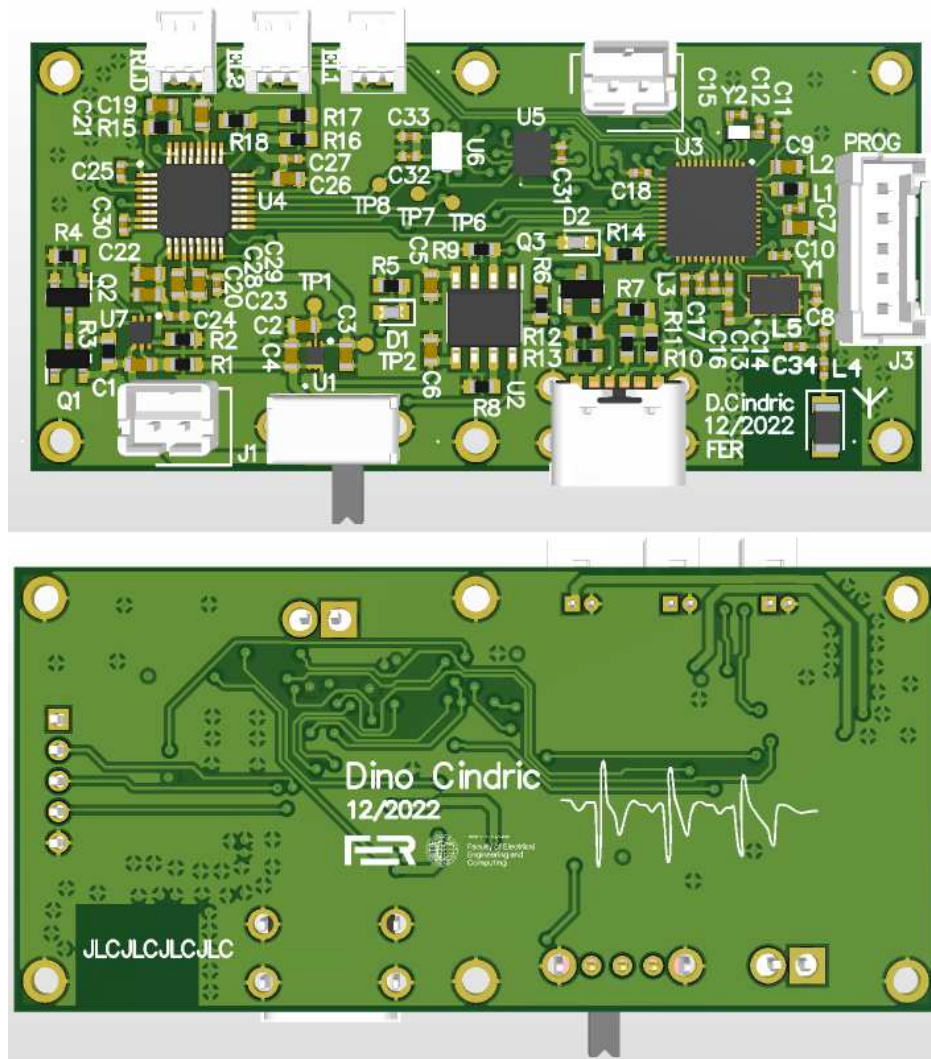
Projektirani CBDAQS sadrži i inercijalni MEMS senzor (eng. *inertial measurement unit*, IMU) BMI323 (U<sub>5</sub>), tvrtke *Bosch Sensortec*, [31]. BMI323 ima mogućnost mjerenja akceleracije i kutne brzine u tri koordinatne osi i temperature s 16-bitnom rezolucijom, čija su mjerenja sklopovski sinkronizirana unutar 1  $\mu$ s. Dinamički raspon mjerenja akceleracije je od  $\pm 2g$  do  $\pm 16g$ , kutne brzine od  $\pm 125$  °/s do  $\pm 2000$  °/s, a temperature od  $-40$  do  $+85$  °C. Analogni dio sklopovlja BMI323 može se napajati naponom u rasponu 1,71 – 3,63 V, a digitalni dio 1,08 – 3,63 V. Napajanje analognog i digitalnog dijela je međusobno neovisno. U CBDAQS, analogni i digitalni dio napajaju se naponom 1,8 V, koji je doveden na priključke VDD (8) i VDDIO (5). Korišten je blokadni kondenzator C<sub>31</sub> iznosa 100 nF.

Na temelju izmjerenih podataka, BMI323 ima mogućnost detekcije pokreta, brojanja koraka, izračuna orijentacije i sličnih funkcionalnosti. Praktično, to znači da središnji dio sustava, u ovom slučaju mikrokontroler, ne mora raditi potencijalno zahtjevan izračun nad primljenim podacima, čime se mogu ostvariti značajne uštede energije, ali i memorijskog prostora. Komunikacija između BMI323 i MCU na CBDAQS ostvarena je korištenjem SPI protokola. Priključak CSB (12), koji je aktivan u niskoj razini, služi za selektiranje BMI323 na SPI sabirnici, a spojen je na MCU priključak P0.09 (11). Priključci INT1 (4) i INT2 (9) služe za signalizaciju različitih vrsta događaja, ovisno o konfiguraciji registara BMI323, prema mikrokontroleru. Primjerice, neki od primjera mogućih događaja su da je podatak o akceleraciji i kutnoj brzini spreman za čitanje ili da je interni FIFO pun. Na temelju primljenog događaja, MCU može inicirati komunikaciju s IMU senzorom i dohvatiti podatke, a ostatak vremena provesti radeći neki drugi posao.

Za proširenje mogućih primjena CBDAQS, dodan je i senzor atmosferskog tlaka DPS310, tvrtke *Infineon Technologies*, [32]. DPS310 (U<sub>6</sub>) za detekciju promjene tlaka koristi kapacitivnu membranu, a može mjeriti tlak u rasponu 300 – 1200 hPa uz relativnu točnost  $\pm 0,06$  hPa, odnosno  $\pm 0,50$  m te temperaturu okoline u području  $-40$  –  $85$  °C, uz točnost od  $\pm 0,5$  °C. Kao i kod BMI323, napajanje analognog (1,7 – 3,6 V) i digitalnog dijela sklopovlja (1,2 – 3,6 V) DPS310 je međusobno neovisno. Zbog kompatibilnosti s ostatkom sustava, analognim i digitalni dio napajaju se naponom 1,8 V, a dodani su i blokadni kondenzatori C<sub>32</sub> i C<sub>33</sub> iznosa 100 nF. Priključak CSB (2), koji je aktivan u niskoj razini, služi za selektiranje DPS310 na SPI sabirnici, a spojen je na MCU priključak P0.31 (43).

## 4.5. Tiskana pločica CBDAQS

Projektirana tiskana pločica CBDAQS prikazana je na slici 4.3. Gornji i donji sloj su iskorišteni kao signalni slojevi, unutarnji sloj 1 koristi se kao referentna ravnina (0 V) te unutarnji sloj 2 koji se nalazi potencijalu 1,8 V. Na signalnim slojevima su postavljeni vodljivi poligoni, koji čine bakrenu ispunu između signalnih vodova, koji su preko prospojnih rupa spojeni na referentnu ravninu u unutarnjem sloju 2.



Slika 4.3 Projektirana tiskana pločica CBDAQS sustava

U području antene, a prema dimenzijama koje preporučuje proizvođač, sa svih slojeva PCB-a je uklonjen bakar. Radiofrekvencijski ulaz primopredajnika mikrokontrolera je kroz pasivnu prilagodnu mrežu s antenom spojen tiskanim vodom debljine 11,55 mil. Duž cijele duljine ovog tiskanog voda s obje strane su postavljene prospojne rupe, koje ostvaruju spoj niskog induktiviteta gornjeg i donjeg poligona (0 V) i unutarnje referentne ravnine (0 V).



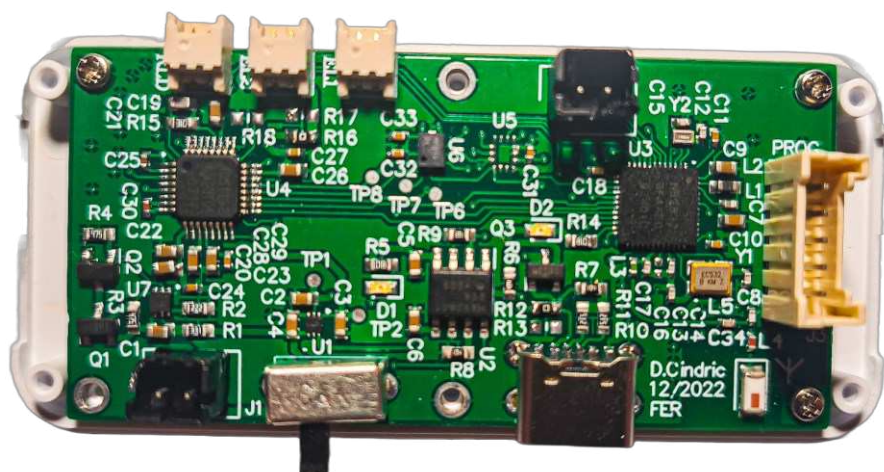
Za realizaciju PCB-a korištena su četiri sloja i tehnologija FR4. Proizvodnja PCB-a obavljena je u tvrtki *JLCPCB* (NR Kina). S obzirom da CBDAQS sadrži antenu i radiofrekvencijski primopredajnik unutar mikrokontrolera, korištena je i mogućnost kontrolirane impedancije tiskanih vodova. U tu svrhu, korišten je četveroslojni JLC7628 *stackup* [33] za debljinu PCB-a od 1,6mm, čija su svojstva prikazana u Tablici 4.

Tablica 4 Svojstva tiskane pločice CBDAQS

Sloj	Materijal	Debljina (mm)
Gornji sloj ( <i>Top layer</i> )	bakar	0,035
Prepreg	7628 staklena tkanina	0,2104
Unutarnji sloj 1	bakar	0,0152
Jezgra	FR4	1,065
Unutarnji sloj 2	bakar	0,0152
Prepreg	7628 staklena tkanina	0,2104
Donji sloj ( <i>Bottom layer</i> )	bakar	0,035

Na temelju podataka iz tablice 4, željene impedancije prijenosne linije iznosa  $50\ \Omega$  i činjenice da će svi vodovi kontrolirani impedancije biti postavljeni na vanjskim slojevima tiskane pločice, preporučena debljina voda prema kalkulatoru impedancije [34] iznosi 11,55 mil (0,29 mm).

Dimenzije tiskane pločice su 60 x 29 mm, a odabrane su tako da se može montirati u kućište CS75N-W tvrtke *Takachi Electronics Enclosure*. Vanjske dimenzije korištenog kućišta su 75 x 35 mm, a visina iznosi 12 mm. Kućište je izrađeno od ABS plastike te ima stupanj mehaničke zaštite IP40. Na tiskanoj pločici je postavljeno 6 montažnih rupa za M1,6 vijke koji služe za njeno pričvršćivanje na kućište. Slika 4.4 prikazuje postavljeni PCB unutar kućišta bez montiranog pokrova.



Slika 4.4 CBDAQS unutar kućišta

## 4.6. Upravljački program integriranog kruga ADS1192

Komunikacija između mikrokontrolera i ADS1192 AFE ostvarena je korištenjem SPI protokola. Upravljački program (eng. *driver*) ADS1192 napisan je generički tako da se može koristiti neovisno o platformi. Korisnik mora implementirati minimalni skup sklopovski ovisnih funkcija, koje zadovoljavaju definirano sučelje, kako bi se uspješno služio upravljačkim programom.

Čitanje trenutnog sadržaja internih registara AFE obavlja se slanjem upravljačke riječi RREG duljine 2 bajta. Implementacija funkcije za čitanje registra prikazana je na slici 4.5.

```
16 ads119x_ret_val_t ads119x_read_register(const uint8_t reg_addr, uint8_t *reg_data)
17 {
18     uint8_t reg_read_opcode[ADS119X_READ_OPCODE_LEN] = {0};
19
20     reg_read_opcode[0] = ADS119X_READ_FIRST_OPCODE_BYTE | reg_addr;
21     reg_read_opcode[1] = ADS119X_READ_SECOND_OPCODE_BYTE;
22
23     ads119x_ret_val_t ret_val = ads119x_config.f_dev_spi_write(reg_read_opcode, ADS119X_READ_OPCODE_LEN);
24
25     if (ADS119X_RET_SUCCESS == ret_val)
26     {
27         ret_val = ads119x_config.f_dev_spi_read(reg_data, ADS119X_REG_SIZE_IN_BYTES);
28     }
29
30     return ret_val;
31 }
```

Slika 4.5 Funkcija za čitanje registra

Funkcija za čitanje registra *ads119x\_read\_register* prima dva argumenta – konstantnu 8-bitnu nepredznačenu adresu registra čiji se sadržaj želi pročitati te pokazivač na polje 8-bitnih nepredznačenih cijelih brojeva. Prvi bajt upravljačke riječi na najnižih pet bitova sadrži adresu registra, dok drugi bajt sadrži informaciju o tome koliko se registara želi pročitati - u prikazanoj implementaciji pozivom funkcije *ads119x\_read\_register* uvijek se čita samo jedan registar. Tako konstruirana upravljačka riječ predaje se preko funkcijskog pokazivača sklopovski ovisnoj funkciji za slanje putem SPI protokola. Ukoliko je slanje podataka uspješno provedeno, korištenjem funkcijskog pokazivača poziva se sklopovski ovisna funkcija za čitanje podataka iz SPI periferije. Vrijednost pročitanoog registra se funkciji koja poziva *ads119x\_read\_register* vraća kroz pokazivač *reg\_data*.

Pisanje u neki od registara zahtijeva korištenje WREG upravljačke duljine minimalne duljine dva bajta. Na sličan način kao i funkcija za čitanje, ostvarena je i funkcija za pisanje podataka *ads119x\_write\_register* u interni registar AFE, čija je implementacija prikazana na slici 4.6.

Ova funkcija prima dva argumenta – konstantnu 8-bitnu nepredznačenu adresu registra u kojeg se želi upisati vrijednost, a koja je dana drugim argumentom *reg\_data*, istog tipa kao i adresa. Prvi bajt upravljačke riječi sadrži adresu registra u kojeg se želi upisati podatak, smještenu na najnižih pet bitova, dok drugi bajt sadrži broj registara u koji se upisuje podatak – u prikazanoj implementaciji, podatak se uvijek upisuje u jedan registar.

```
ads119x_ret_val_t ads119x_write_register(const uint8_t reg_addr, const uint8_t reg_command)
{
    uint8_t reg_write_data[ADS119X_WRITE_OPCODE_LEN + 1] = {0};

    reg_write_data[0] = ADS119X_WRITE_FIRST_OPCODE_BYTE | reg_addr;
    reg_write_data[1] = ADS119X_WRITE_SECOND_OPCODE_BYTE;
    reg_write_data[2] = reg_command;

    ads119x_ret_val_t ret_val = ads119x_config.f_dev_spi_write(reg_write_data, sizeof(reg_write_data));

    return ret_val;
}
```

Slika 4.6 Funkcija za pisanje u registar

Namjena funkcije *ads119x\_write\_register* je omogućavanje ili onemogućavanje pojedinih funkcionalnosti te promjena vrijednosti nekih od parametara AFE, primjerice omogućavanje DRL izlaza ili postavljanje novog iznosa pojačanja programabilnog pojačala. Problem je u tome da se u većini slučajeva nekoliko funkcionalnosti, čija se kontrola obavlja putem jednog ili više bitova, nalazi se u jednom registru. Kako bi se izbjeglo pisanje u neželjene bitove koji nisu dio primljene upravljačke riječi *reg\_command*, prije upisa u registar, funkcije višeg sloja pozivaju funkciju *register\_prepare\_for\_write*, a čija je implementacija prikazana na slici 4.7. Argumenti koje prima ova funkcija su adresa registra u kojeg se želi upisati vrijednost, početna pozicija najmanje značajnog bita od kojeg se počinje upisivati vrijednost upravljačke riječi te broj bitova koji se postavljaju u nulu. Povratna vrijednost funkcije je trenutno stanje registra u kojeg se želi upisati vrijednost, s bitovima od zadane početne pozicije, čiji je broj jednak argumentu *num\_of\_bits\_to\_clear*, postavljenim u nulu.

```

static uint8_t register_prepare_for_write (const uint8_t reg_address, const uint8_t start_lsb_pos, uint8_t num_of_bits_to_clear)
{
    uint8_t reg_curr_state = 0;
    uint8_t reg_bit_clear_mask = 0;

    //Get the register state before writing.
    ads119x_read_register (reg_address, &reg_curr_state);

    if (start_lsb_pos < 0 || start_lsb_pos > 7)
    {
        ads119x_error_handler();
    }

    //Define the bit mask for bit clearing based on the given number of bits to clear.
    switch (num_of_bits_to_clear)
    {
        case 0: break;
        case 1: reg_bit_clear_mask = 0x1; break;
        case 2: reg_bit_clear_mask = 0x3; break;
        case 3: reg_bit_clear_mask = 0x7; break;
        case 4: reg_bit_clear_mask = 0xF; break;
        case 5: reg_bit_clear_mask = 0x1F; break;
        case 6: reg_bit_clear_mask = 0x3F; break;
        case 7: reg_bit_clear_mask = 0x7F; break;

        default: reg_bit_clear_mask = 0; break;
    }

    uint8_t reg_cleared_bits = reg_curr_state & ~(reg_bit_clear_mask << start_lsb_pos);
    return reg_cleared_bits;
}

```

Slika 4.7 Implementacija pomoćne funkcije za upis u registar

Primjer korištenja funkcije *register\_prepare\_for\_write* u funkciji višeg sloja, koja u ovom slučaju upravlja s odvojnim pojačalom DRL sklopa, prikazan je na slici 4.8.

```

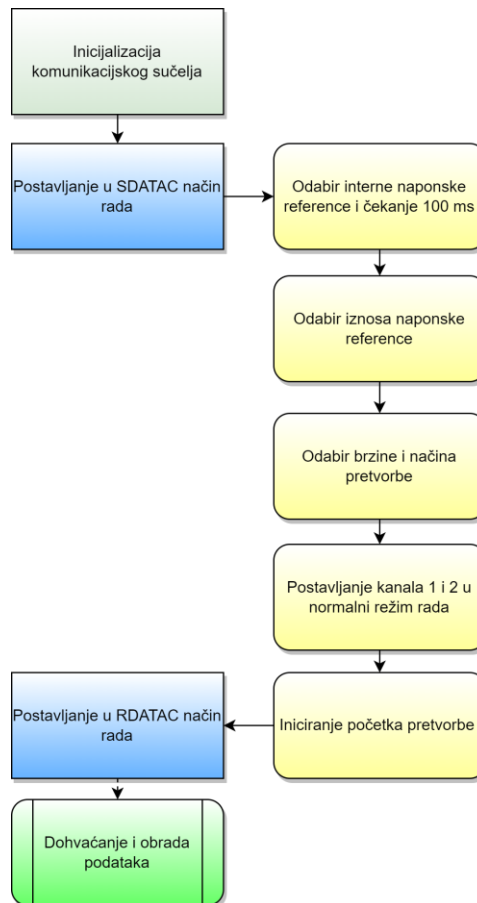
void ads119x_control_rld_buffer (enable_t command)
{
    uint8_t reg_write_val = register_prepare_for_write (ADS119X_REG_RLD_SENS, BIT_POS_5, 1);
    reg_write_val |= (command << BIT_POS_5);

    ads119x_write_register (ADS119X_REG_RLD_SENS, (uint8_t) command << BIT_POS_5);
}

```

Slika 4.8 Primjer upisa u registar u višem sloju programske podrške

Na najvišem sloju upravljačkog programa nalaze se funkcije aplikacijskog programskog sučelja (eng. *application programming interface*, API), koje krajnji korisnik može koristiti bez detaljnog poznavanja sklopovlja ADS1192. Neki od primjera implementiranih API funkcija čine funkcije za inicijalizaciju komunikacijskog sučelja, uključivanje režima rada niske potrošnje, dohvaćanje podataka, iniciranje početka analogno-digitalne pretvorbe i sl. Slika 4.9 prikazuje pojednostavljeni dijagram toka inicijalizacije ADS1192.



Slika 4.9 Pojednostavljeni dijagram toka inicijalizacije ADS1192

Prije uspostave komunikacije s ADS1192, korisnik mora definirati komunikacijsko sučelje koristeći funkcije ovisne o sklopovlju, a prema prototipima funkcijama prikazanih na slici 4.10.

```

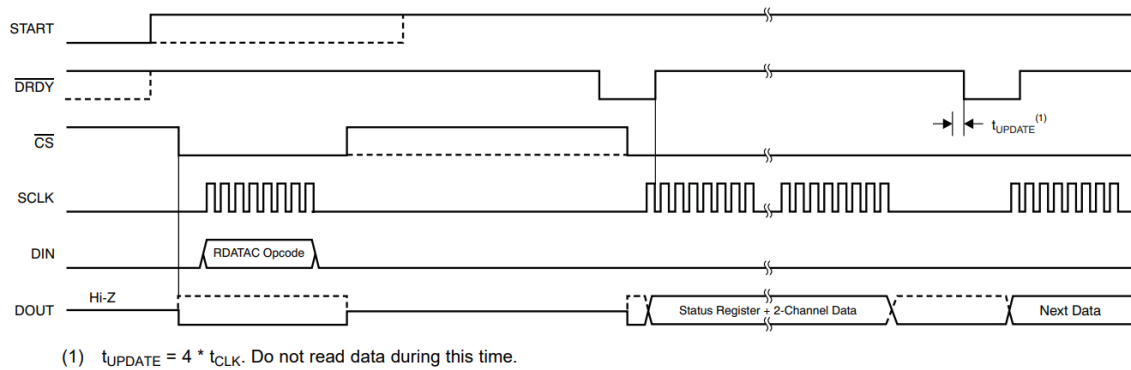
/*Function pointer type declarations*/
typedef ads119x_ret_val_t (*ads119x_spi_write) (uint8_t * send_buffer, uint8_t len);
typedef ads119x_ret_val_t (*ads119x_spi_read) (uint8_t * recv_buffer, uint8_t len);
typedef ads119x_ret_val_t (*ads119x_start_control) (uint8_t start_pin_state);
typedef ads119x_ret_val_t (*ads119x_reset) (uint8_t reset_pin_state);
typedef ads119x_ret_val_t (*ads119x_time_delay) (uint32_t time_delay_period);

```

Slika 4.10 Prototipi funkcija komunikacijskog sučelja prema ADS1192

Kako bi se provela daljnja inicijalizacija sklopovlja ADS1192, potrebno je poslati SDATAC upravljačku riječ, čime se dohvat i slanje podataka odvija na zahtjev korisnika. Zatim, kao što je prikazano na slici 4.9, slijedi konfiguracija upravljačkih registara i slanje upravljačke riječi za početak analognog-digitalne pretvorbe na oba kanala.

Konfiguracijom registara završava inicijalizacija sklopovlja te se ADS1192 postavlja u RDATAC način rada, u kojem podaci o statusu sklopovlja i izmjerenim naponima na kanalima 1 i 2 kontinuirano pristižu u za to predviđene registre. Stanje svih relevantnih signala prilikom čitanja izmjerenih podataka u RDATAC načinu rada prikazano je na slici 4.11.



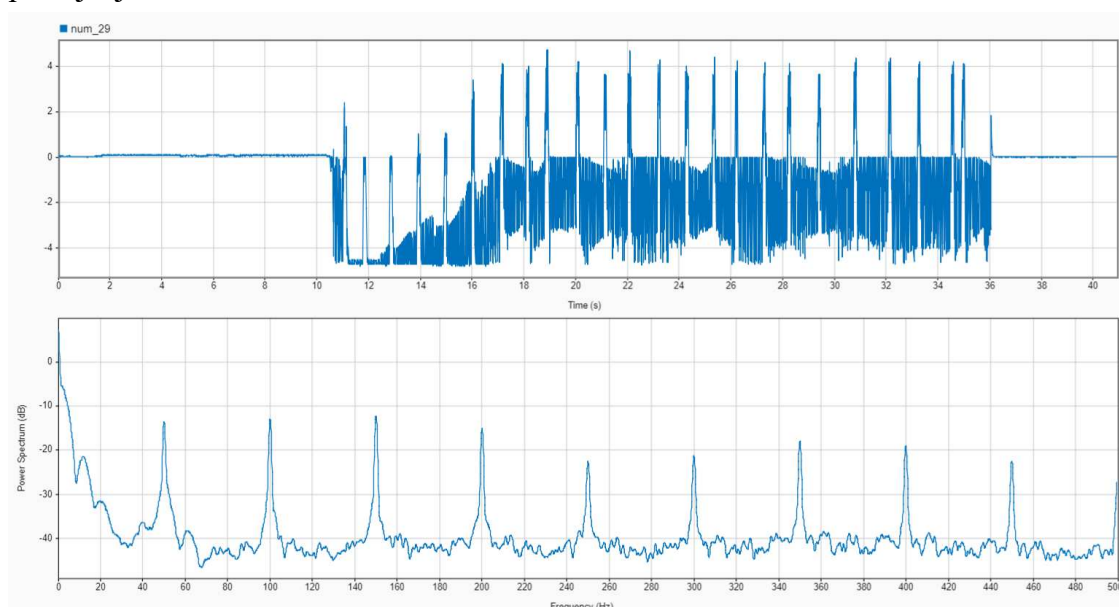
Slika 4.11 Vremenski dijagram komunikacijskog sučelja ADS1192

## 5. Laboratorijska mjerenja i analiza rezultata

Signali su uzorkovani frekvencijom uzorkovanja od 1 kHz. Akvizicija signala s elektroda obavljena je korištenjem LabVIEW i NI USB-6211 akvizicijskog sustava, tvrtke *National Instruments*. Aktivne elektrode su korištene u BTS konfiguraciji. Za analizu, obradu i vizualizaciju signala korišten je MATLAB.

Slika 5.1 prikazuje primjer jednog od mjerenja EKG signala u vremenskoj i frekvencijskoj domeni. Ordinata prikaza vremenske domene predstavlja iznos izmjerene diferencijalnog napona s dvije elektrode, a ordinata u frekvencijskoj domeni je iznos dobiven Fourierovom transformacijom izražen u decibelima (dB).

Mjerenje je obavljeno na način da su u 10. sekundi na svaku od dvije elektrode postavljeni prsti (palac), a u 36. sekundi prsti su maknuti s površine elektrode. Potrebno je naglasiti da iako su prsti postavljeni na elektrodu, ne postoji izravni kontakt s osjetilnom površinom zbog postojanja zaštitne maske.



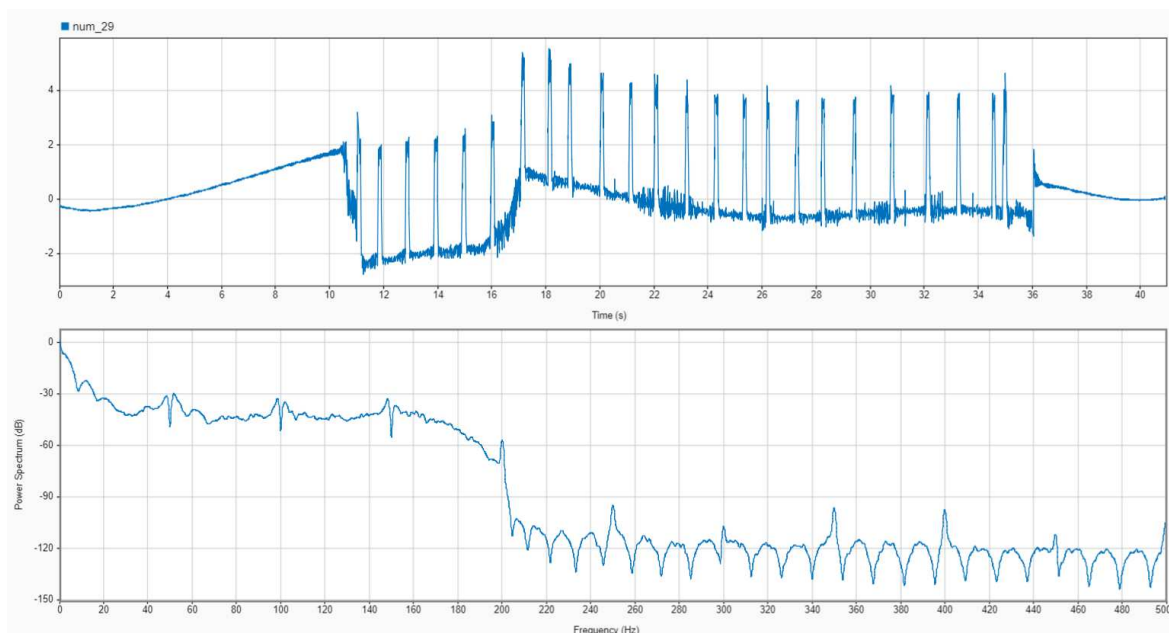
Slika 5.1 Snimljeni EKG signal s prstiju

U spektru signala izražene su komponente osnovnog i viših harmonika gradske mreže (50, 100, 150, 200 Hz itd.). Slika 5.2 prikazuje obrađeni signal nakon što su na polazni signal sa slike 5.1 primijenjeni digitalni filtri sa sljedećim specifikacijama:

- visokopropusni filter s graničnom od 0,05 Hz, s pojačanjem iznosa 60 dB i strminskim faktorom iznosa 0,85 (iznos jednak 1 predstavlja idealni filter),

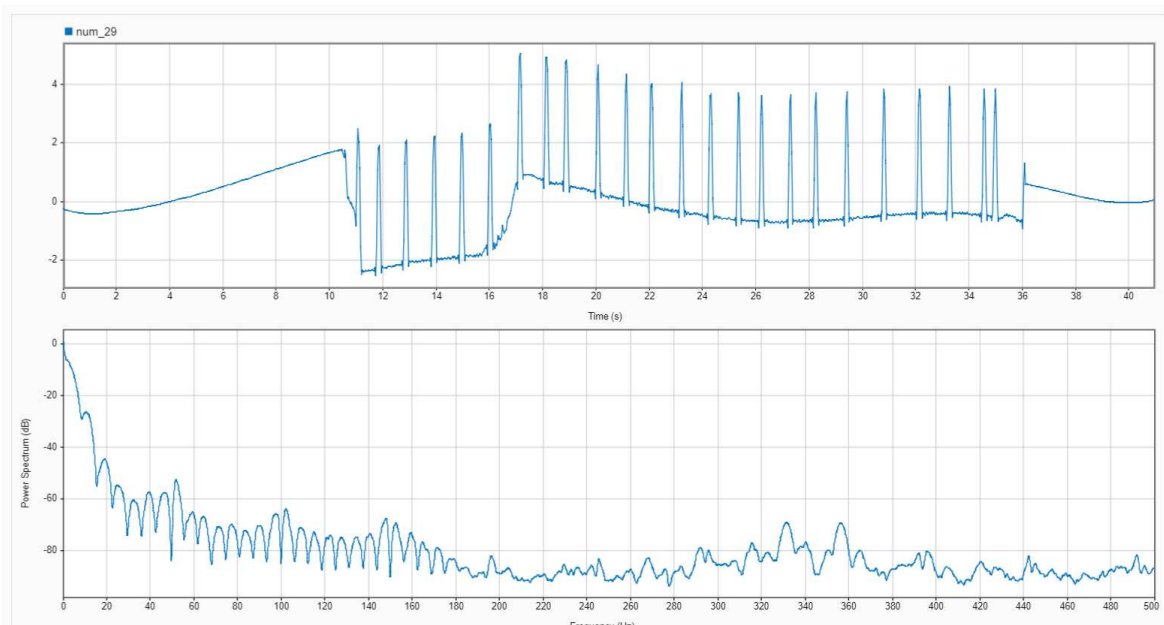


- niskopropusni filter s graničnom frekvencijom od 150 Hz, s pojačanjem iznosa 60 dB i strminskim faktorom također iznosa 0,85 te
- tri pojasne brane na osnovnom i prva dva sljedeća harmonika gradske mreže, odnosno 49 – 51 Hz, 99 – 101 Hz te 149 – 151 Hz, s atenuacijom iznosa 80 dB.



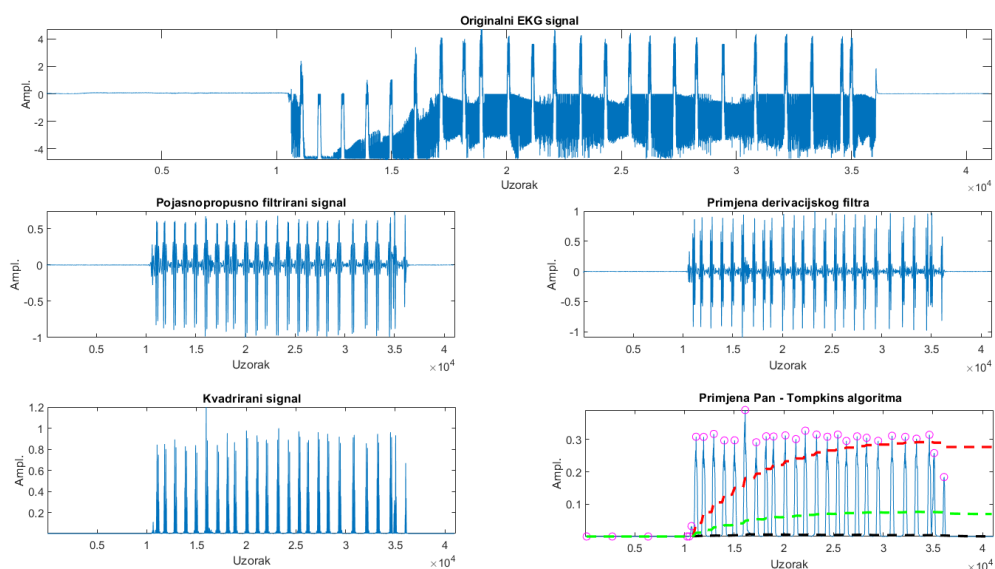
Slika 5.2 Filtrirani EKG signal s prstiju

Konačno, implementiran je i Savitzky-Golay filter [35] 4. reda, a rezultat filtriranja prikazan je na slici 5.3.

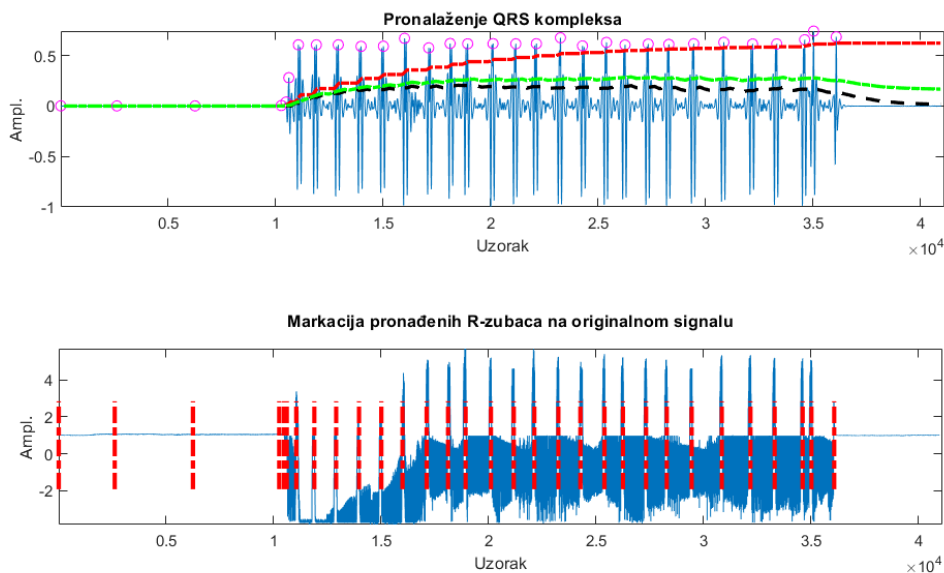


Slika 5.3 Signal nakon primjene Savitzky-Golay filtra

Dodatno, filtriranje originalnog signala prikazanog na slici 5.1 i detekcija R – zubaca u QRS kompleksu provedena je korištenjem MATLAB aplikacije [35] koja za detekciju koristi Pan-Tompkins algoritam. Rezultat međukoraka izračuna aplikacije prikazan je slici 5.4, a konačni rezultat Pan-Tompkins algoritma prikazan je na slici 5.5.

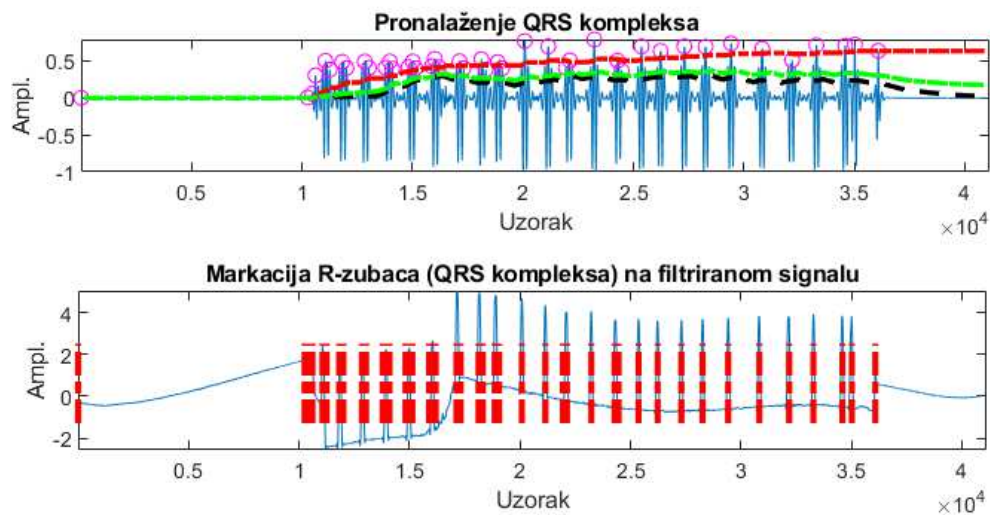


Slika 5.4 Međukorak izračuna u MATLAB aplikaciji



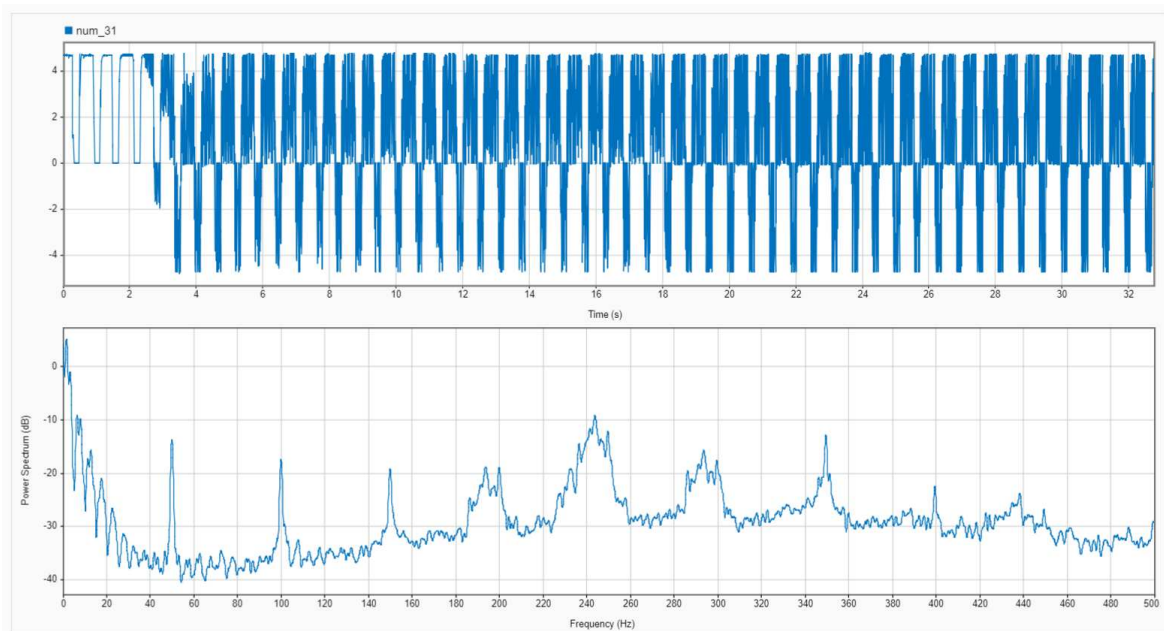
Slika 5.5 Konačni rezultat provedbe Pan – Tompkins algoritma

Iako na segmentu od početka mjerenja do 10000. uzorka (što je jednako trajanju od 10 sekundi uz frekvenciju uzorkovanja od 1 kHz) postoje pogrešno pozitivno identificirani R-zubci koji su posljedica superpozicije šuma i vanjske smetnje, u ostatku trajanja signala svi R-zubci su identificirani ispravno. Ukoliko se na filtrirani signal prikazan na slici 5.3 primijeni Pan-Tompkins, prethodno pogrešno identificirani QRS segmenti, odnosno R-zubci nestaju, kao što je prikazano na slici 5.6.

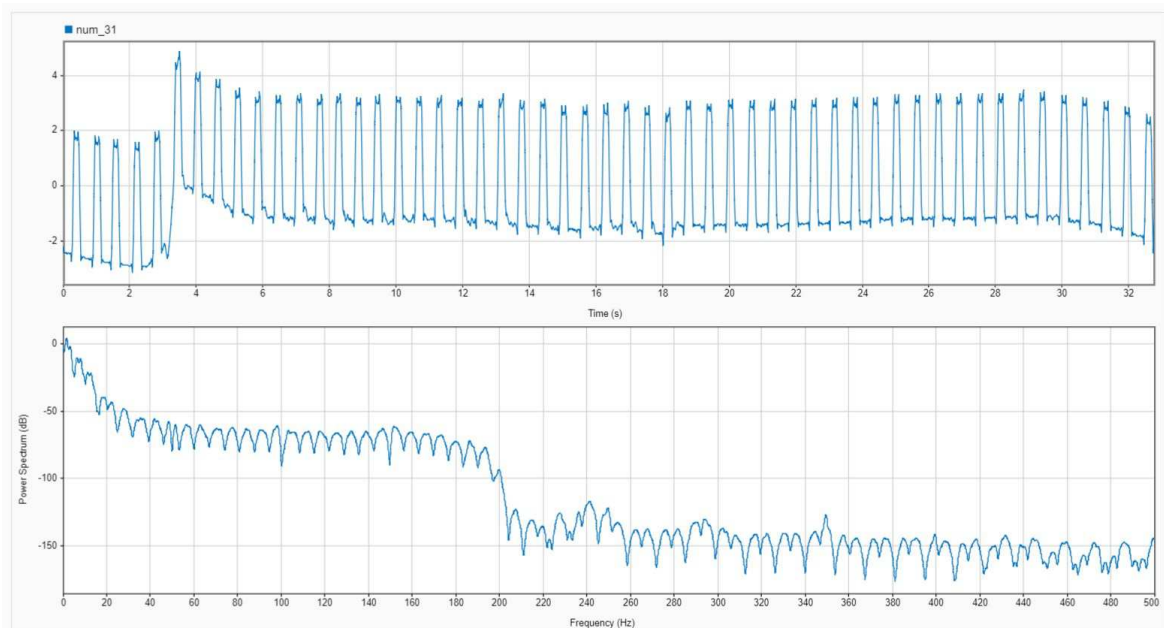


Slika 5.5 Rezultat provedbe Pan-Tompkins algoritma na unaprijed filt. signalu

Slika 5.6 prikazuje izmjereni EKG signal u području prsa (prekordijalni odvodi V1 i V2) preko pamučne majice, a slika 5.7 signal koji je obrađen istim metodama kao i signal s prstiju sa slike 5.1 – niskopropusni i visokopropusni filter, pojasne brane na osnovnom i sljedeća dva harmonika gradske mreže te Savitzky-Golay filter. Početne oscilacije signala u prve 3 do 4 sekunde uzrokovane su postavljanjem elektroda.

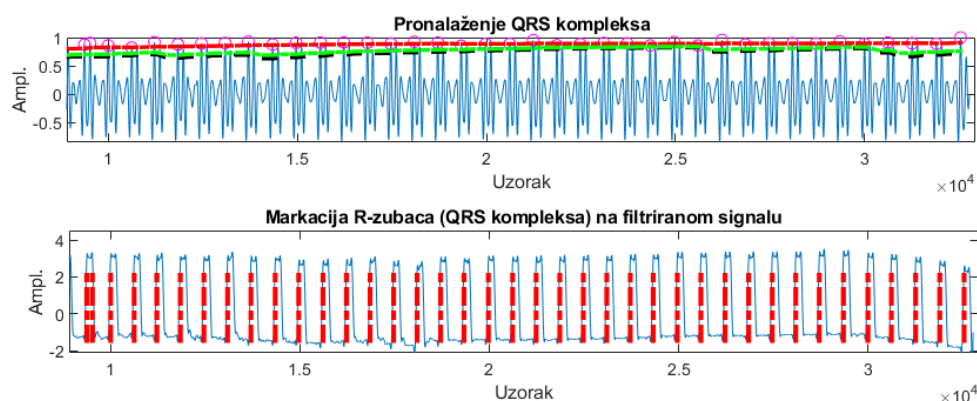


Slika 5.6 Snimljeni EKG signal u području prsa



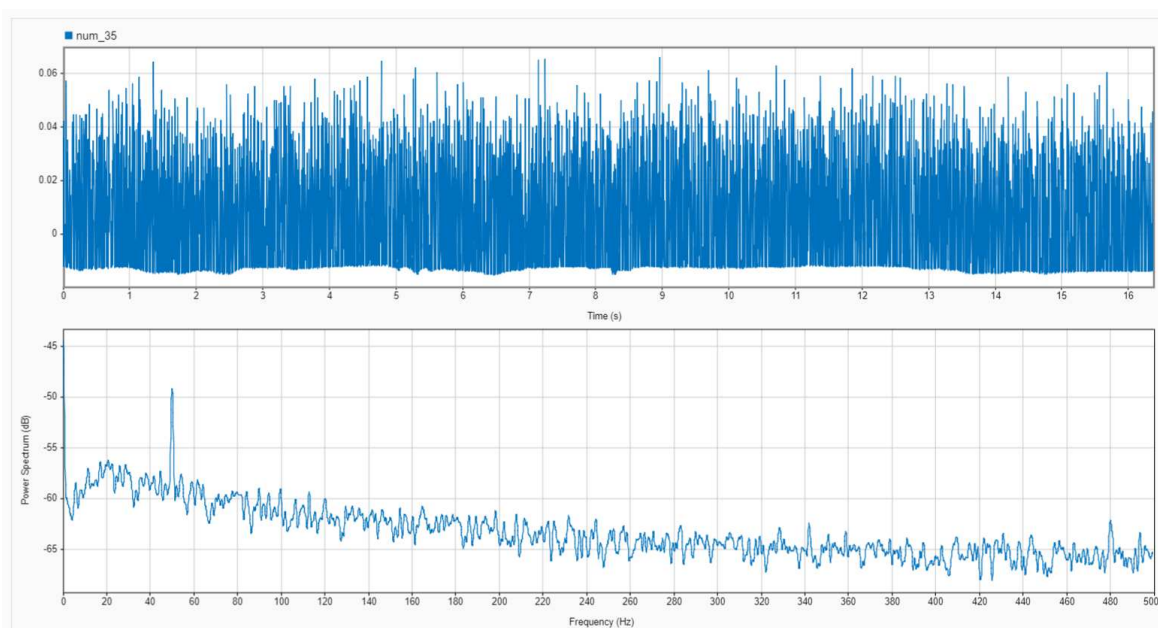
Slika 5.7 Filtrirani EKG signal s prsa

Očekivano, s obzirom da su elektrode postavljene bliže izvoru signala, odnosno srcu, razina detalja QRS kompleksa je viša u odnosu na signal dobiven s prstiju. Slika 5.8 prikazuje rezultat upotrebe Pan-Tompkinsovog algoritma na filtrirani signal sa slike 5.7.



Slika 5.6 Rezultat provedbe Pan-Tompkins algoritma na filt. EKG signal s prsa

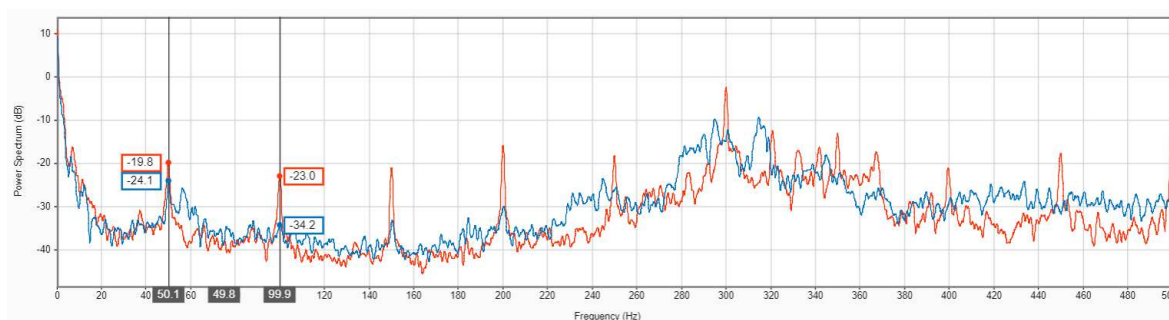
Slika 5.9 prikazuje izlazni diferencijalni signal s elektroda kada se ne mjeri EKG signal. Zanimljivo je da u spektru izražen samo osnovni harmonik komponente gradske mreže, dok ostali viši harmonici nisu jasno vidljivi kao što je to bio slučaj u prethodno pokazanim primjerima.



Slika 5.7 Izlazni signal kada se ne mjeri EKG

Na slici 5.10 prikazan je utjecaj CDRL elektrode na spektar signala – crvenom bojom je označen spektar signala bez upotrebe CDRL, a plavom bojom spektar signala kada se koristi CDRL elektroda. Vidljivo je da se upotrebom CDRL elektrode atenuira osnovni harmonik,

ali i svi viši harmonici komponente gradske mreže – primjerice, snaga signala smetnje je na 50 Hz niža za 4,3 dB, a na 100 Hz za 11,2 dB.



Slika 5.8 Spektar signala s i bez CDRL

## Zaključak

U ovom diplomskom radu demonstrirana je mogućnost beskontaktnog mjerenja EKG signala projektiranim sustavom. Iako je značajna pažnja pridijeljena projektiranju analognog sklopovlja aktivne mjerne elektrode kao i CDRL elektrode, a u svrhu smanjivanja neželjenih vanjskih utjecaja, mjerenja su pokazala da je potrebno koristiti i digitalnu obradu signala kako bi se dobili dijagnostički značajni podaci. Izmjereni rezultati pokazuju pozitivan utjecaj CDRL elektrode, a daljnji razvoj sustava može se fokusirati na pojednostavljenje elektroničkog sustava aktivne mjerne elektrode, kao i na razvoj algoritama digitalne obrade signala i strojnog učenja za ekstrakciju podataka iz kapacitivno dobivenih mjerenja. Značajan potencijal postoji i u razvoju programske podrške projektiranog akvizicijskog sustava, a s ciljem olakšanja upotrebe sustava krajnjem korisniku.

# Literatura

- [1] Akinori Ueno et al., „Feasibility of Capacitive Sensing of Surface Electromyographic Potential through Cloth“, *Sensors and Materials*, Vol. 24., No. 6, 2012.
- [2] S. Liu et al., „Flexible Non-contact Electrodes for Bioelectrical Signal Monitoring“, 40th Annual International Conference of the IEEE Engineering in Medicine and Biology Society (EMBC), Honolulu, HI, USA, pp. 4305-4308, 2018.
- [3] Y. M. Chi and G. Cauwenberghs, „Wireless Non-contact EEG/ECG Electrodes for Body Sensor Networks“, 2010 International Conference on Body Sensor Networks, Singapore, pp. 297-301, 2010.
- [4] Takano, A. et. al., „Non-Contact Measurements of Electrocardiogram and Cough-Associated Electromyogram from the Neck Using In-Pillow Common Cloth Electrodes: A Proof-of-Concept Study“, 21-812. *Sensors* 2021.
- [5] Y. Sun et. al., „Capacitive Biopotential Measurement for Electrophysiological Signal Acquisition: A Review“ in *IEEE Sensors Journal*, vol. 16, no. 9, pp. 2832-2853, May1, 2016.
- [6] Portelli, A.J.et. al., „Design and Development of Non-Contact Bio-Potential Electrodes for Pervasive Health Monitoring Applications“, *Biosensors* 7, 2., 2017
- [7] Alan Rich, „Shielding and Guarding – How to Exclude Interference-Type Noise“, *Analog Devices Application Note AN-347*, 1983.
- [8] TDK, ESD/Voltage Protection Devices - Chip Varistors, AVR/SGNE Series, 2020.
- [9] Merletti, Roberto et. al., „Standards for reporting EMG data“ *Journal of Electromyography and Kinesiology* 9.1, 3-4., 1999.
- [10] Petru Dobra et. al., „Analog and Digital Notch Filter Implementation“, *International Conference on Automation, Quality and Testing, Robotics, Student Forum*, 2016.
- [11] Texas Instruments, LMP7721 3-Femtoampere Input Bias Current Precision Amplifier datasheet, 12/2014.
- [12] Texas Instruments, OPA4188 0.03- $\mu\text{V}/^\circ\text{C}$  Drift, Low-Noise, Rail-to-Rail Output, 36-V, Zero-Drift Operational Amplifiers, 2016.



- [13] D. Cindrić, „Diferencijalni ulazni filtri u sustavima za akviziciju biomedicinskih signala“, Završni rad, Sveučilište u Zagrebu, Fakultet elektrotehnike i računarstva, Zagreb, 2020.
- [14] B. B. Winter and J. G. Webster, „Driven-right-leg circuit design“, IEEE Transactions on Biomedical Engineering, vol. BME-30, no. 1, pp. 62-66, Jan. 1983.
- [15] Lim YG et. al., „Capacitive driven-right-leg grounding in Indirect-contact ECG measurement“, Annu Int Conf IEEE Eng Med Biol Soc. 2010.
- [16] Haberman et. al, „Capacitive driven-right-leg circuit design“, Int. J. Biomedical Engineering and Technology, Vol. 17, No. 2, 2015.
- [17] Baek HJ et. al., „A smart health monitoring chair for nonintrusive measurement of biological signals“, IEEE Trans Inf Technol Biomed. 2012.
- [18] V. P. Rachim and W. -Y. Chung, „Wearable Noncontact Armband for Mobile ECG Monitoring System“, IEEE Transactions on Biomedical Circuits and Systems, vol. 10, no. 6, pp. 1112-1118, Dec. 2016.
- [19] Ko Keun Kim et. al., „Common Mode Noise Cancellation for Electrically Non-Contact ECG Measurement System on a Chair“, IEEE Engineering in Medicine and Biology 27th Annual Conference, Shanghai, China, 2005.
- [20] Babusiak, B. et al., „Smart Sheet Design for Electrocardiogram Measurement, Information Technology in Biomedicine. ITIB 2019. Advances in Intelligent Systems and Computing, vol 1011. Springer, 2019.
- [21] Spinelli E. et. al., „A capacitive electrode with fast recovery feature“, Physiol Meas. Aug 2012.
- [22] Chen, M. et. al. „Common-Mode Noise Reduction in Noncontact Biopotential Acquisition Circuit Based on Imbalance Cancellation of Electrode-Body Impedance“ Sensors 2020, 20, 7140.
- [23] Bednar, T. et. al., „Common-Mode Voltage Reduction in Capacitive Sensing of Biosignal Using Capacitive Grounding and DRL Electrode“, 21, 2568., Sensors 2021
- [24] Nordic Semiconductor, nRF52832 Product Specification v1.4, [https://infocenter.nordicsemi.com/pdf/nRF52832\\_PS\\_v1.4.pdf](https://infocenter.nordicsemi.com/pdf/nRF52832_PS_v1.4.pdf), pristup 30.11.2022.

- [25] Johanson Technology, High Frequency Ceramic Solutions P/N 2450AT18B100, <https://www.johansontechnology.com/datasheets/2450AT18B100/2450AT18B100.pdf>, pristup 30.11.2022.
- [26] Texas Instruments, Low-Power, 2-Channel, 16-Bit Analog Front-End for Biopotential Measurements, [https://www.ti.com/lit/ds/symlink/ads1192.pdf?ts=1676415789931&ref\\_url=https%253A%252F%252Fwww.google.com%252F](https://www.ti.com/lit/ds/symlink/ads1192.pdf?ts=1676415789931&ref_url=https%253A%252F%252Fwww.google.com%252F), pristup 2.12.2022.
- [27] Texas Instruments, BQ297xx Cost-Effective Voltage and Current Protection Integrated Circuit for Single-Cell Li-Ion and Li-Polymer Batteries, [https://www.ti.com/lit/ds/symlink/bq2970.pdf?ts=1676366523702&ref\\_url=https%253A%252F%252Fwww.ti.com%252Fproduct%252FBQ2970](https://www.ti.com/lit/ds/symlink/bq2970.pdf?ts=1676366523702&ref_url=https%253A%252F%252Fwww.ti.com%252Fproduct%252FBQ2970), pristup 3.12.2022.
- [28] Analog Devices, MAX1811 USB-Powered Li+ Charger, <https://www.analog.com/media/en/technical-documentation/data-sheets/MAX1811.pdf>, pristup 4.12. 2022.
- [29] Texas Instruments, TLV716/P Capacitor-Free, Dual, 150-mA, Low-Dropout Voltage Regulator in 1.2-mm × 1.2-mm SON Package, [https://www.ti.com/lit/ds/symlink/tlv716p.pdf?HQS=dis-mous-null-mouser-mode-dsf-pf-null-ww&ts=1676418198120&ref\\_url=https%253A%252F%252Fwww.mouser.fr%252F](https://www.ti.com/lit/ds/symlink/tlv716p.pdf?HQS=dis-mous-null-mouser-mode-dsf-pf-null-ww&ts=1676418198120&ref_url=https%253A%252F%252Fwww.mouser.fr%252F), pristup 5.12.2022.
- [30] C&K, OS Series Miniature Slide Switches, <https://hr.mouser.com/datasheet/2/240/os-3050682.pdf>, pristup 10.12.2022.
- [31] Bosch Sensortec, BMI323 Small, Versatile 6DoF sensor module, <https://www.bosch-sensortec.com/products/motion-sensors/imus/bmi323/>, pristup, 14.12.2022.
- [32] Infineon Technologies, Digital XENSIV™ Barometric Pressure Sensor for Portable Devices, [https://www.infineon.com/dgdl/Infineon-DPS310-DataSheet-v01\\_02-EN.pdf?fileId=5546d462576f34750157750826c42242](https://www.infineon.com/dgdl/Infineon-DPS310-DataSheet-v01_02-EN.pdf?fileId=5546d462576f34750157750826c42242), pristup 16.12.2022.
- [33] JLCPCB, Multilayer high precision PCB's with impedance control, [https://cart.jlpcb.com/impedance?\\_ga=2.109258054.2129155813.1617134999-848782461.1614671184](https://cart.jlpcb.com/impedance?_ga=2.109258054.2129155813.1617134999-848782461.1614671184), pristup 19.12.2022.
- [34] JLCPCB, Impedance Calculation, <https://cart.jlpcb.com/impedanceCalculation>, pristup 19.12.2022.

[35] Mathworks, Savitzky-Golay filtering,  
<https://www.mathworks.com/help/signal/ref/sgolayfilt.html>, pristup 2.2.2023.

# Sustav za beskontaktno mjerenje biopotencijala s kapacitivnim pogonom desne noge

**Sažetak:** Inherentna neinvazivnost te minimalna ili gotovo nepostojeća priprema mjerenja čini sustave za beskontaktno mjerenje biopotencijala izuzetno privlačnima u svakodnevnoj kliničkoj praksi, rehabilitaciji i praćenju zdravstvenog stanja novorođenčadi. Iako beskontaktni sustavi za mjerenje biopotencijala eliminiraju neke od ključnih nedostataka koji se susreću kod klasičnih, kontaktnih mjernih sustava, istovremeno unose i cijeli niz inženjerskih izazova, a čija je analiza i rješavanje glavna tema ovog diplomskog rada.

Beskontaktno mjerenje elektrofizioloških signala s ljudskog tijela ostvareno je projektiranim aktivnim kapacitivnim elektrodama. Analogni mjerni sustav aktivne elektrode čine niskošumno pretpojačalo LMP7721 i kaskada visokopropusnog i niskopropusnog filtra te pojasne brane. Amplitudno-frekvencijska karakteristika prilagođena je za mjerenje EKG signala, a uloga pojasne brane je eliminiranje smetnje na frekvenciji 50 Hz uzrokovane gradskom mrežom. U cilju dodatnog smanjenja osjetljivosti na vanjske smetnje, na zasebnoj tiskanoj pločici projektiran je i kapacitivni sklop za pogon desne noge. Na ulaz sustava dovodi se zajednička komponenta smetnje prisutna na mjernim elektrodama. Dovedeni signal se invertira i pojačava te se kapacitivnim putem šaljem natrag u tijelo. Za istovremenu akviziciju signala s dvije elektrode, analogno-digitalnu pretvorbu te prijenos signala projektiran je zaseban sustav niske potrošnje energije na tiskanoj pločici. Projektirani sustav temelji se na mikrokontroleru nRF52832 i integriranom sklopu ADS1192. Prijenos signala na daljnju obradu i vizualizaciju moguće je ostvariti žičnim putem preko UART sučelja ili bežično korištenjem Bluetooth Low Energy (BLE) tehnologije. Za napajanje sustava predviđeno je korištenje Li-Ion baterije. Monitoring statusa baterije i upravljanje njenim punjenjem također su dio sustava. Vanjski izvor napajanja za punjenje baterije dovodi se preko USB-C konektora.

Provedena mjerenja pokazala su uspješnost akvizicije EKG signala i detekcije R-zubaca u QRS kompleksu. Udaljenost elektroda od tijela i utjecaj vanjskih faktora pokazali su se kao najveći izazovi za dobivanje kvalitetnih i ponovljivih rezultata.

**Ključne riječi:** biomedicinski signali, kapacitivne elektrode, kapacitivni sklop za pogon desne noge, akvizicijski sustavi, nRF52832, ADS1192, dizajn niske potrošnje, baterijski napajani sustavi.

# System for Noncontact Measurement of Biopotential with Capacitive Driven Right Leg

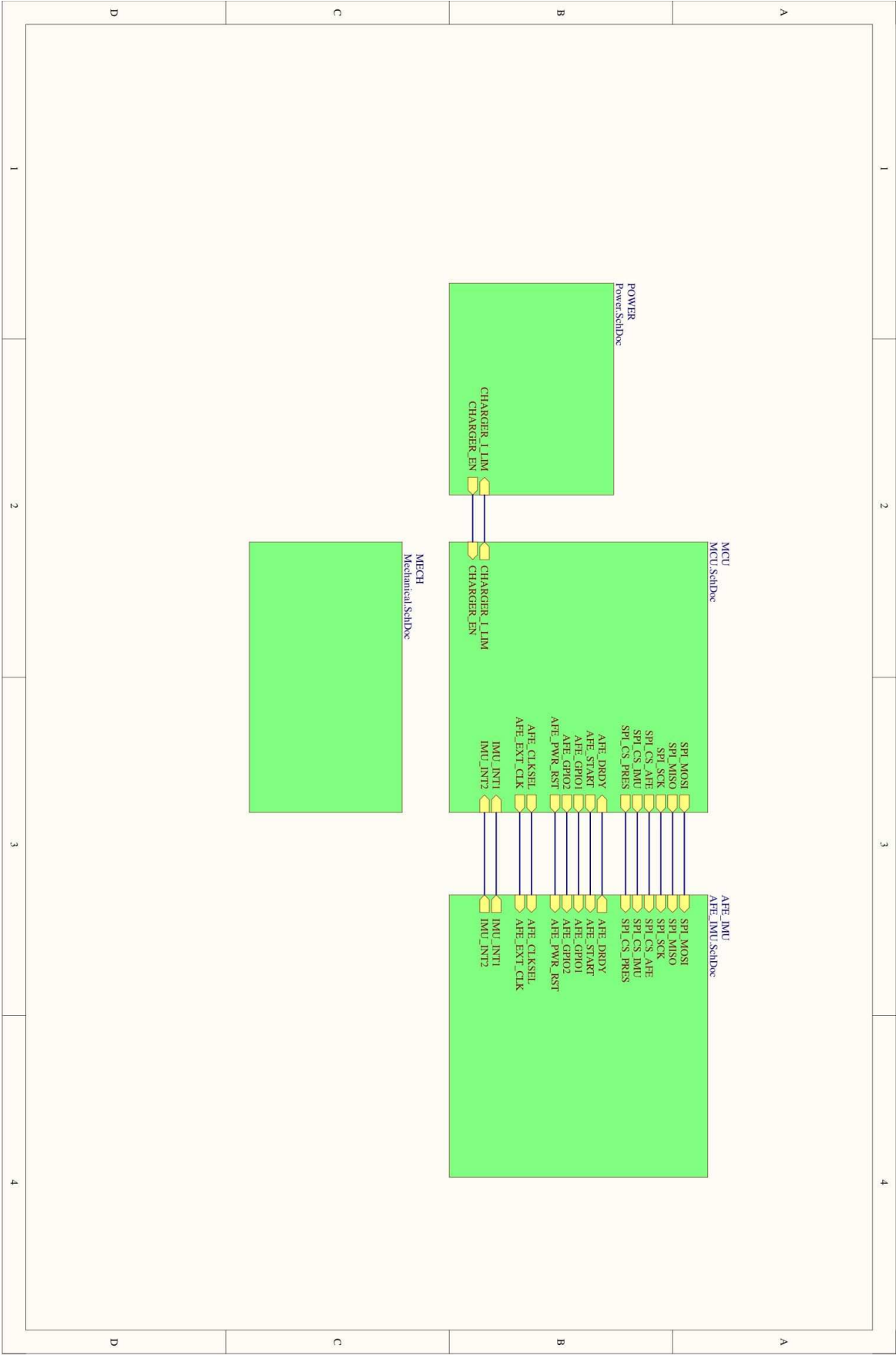
**Summary:** Inherent noninvasive nature and minimal or almost nonexistent measurement preparation makes noncontact biopotential measurement systems exceptionally attractive for clinical use, rehabilitation and neonatal health monitoring. Even though noncontact biopotential measurement systems eliminate some of the key shortcomings which are related to the classical, contact measurement systems, they simultaneously bring a wide variety of engineering challenges, the analysis and solution of which is the main topic of this master thesis.

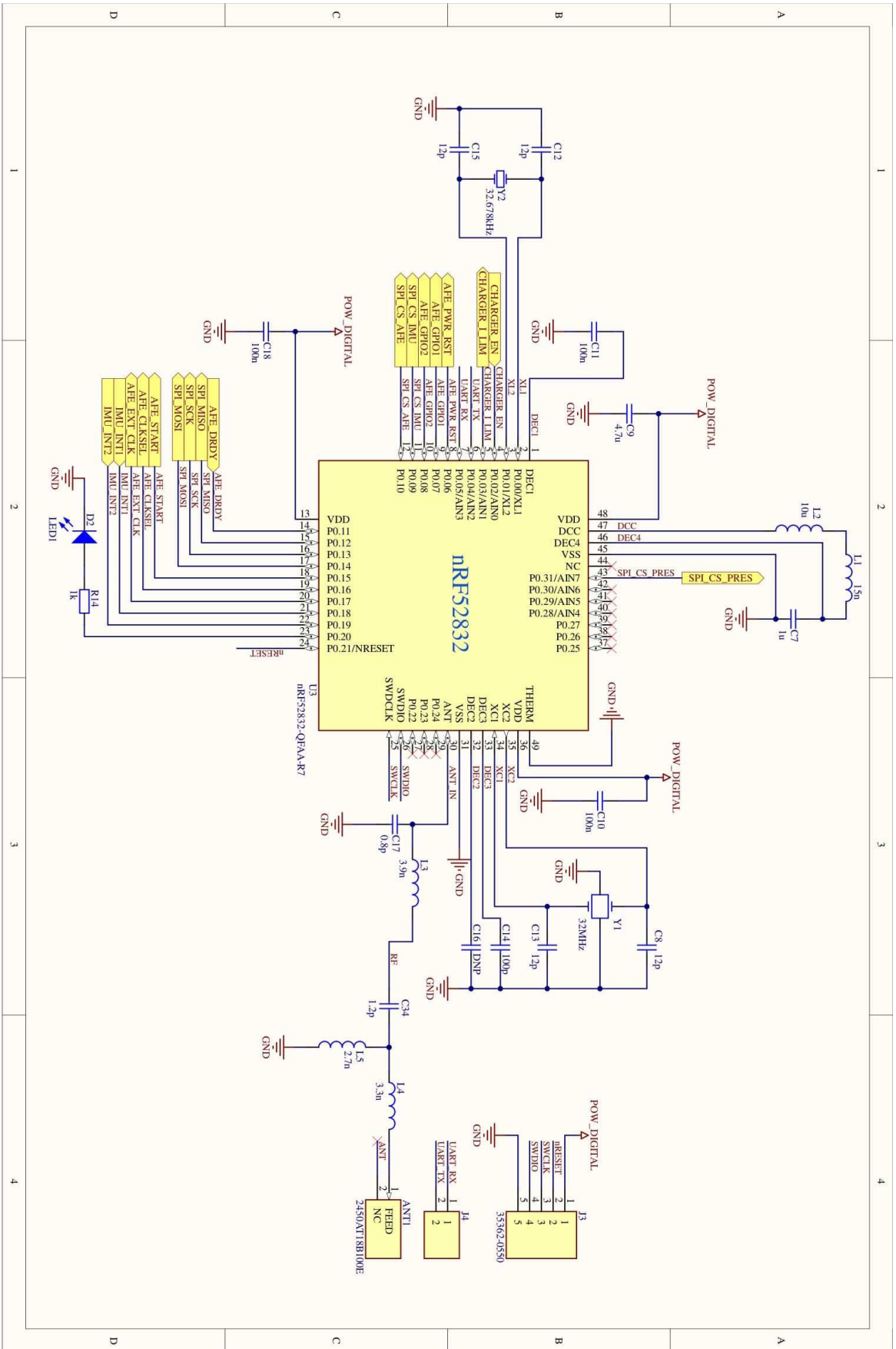
Noncontact measurement of electrophysiological signals from the human body is achieved with designed active capacitive electrodes. Analog measurement system of active electrode consists of low-noise preamplifier LMP7721, cascade of high-pass, low-pass and bandstop filters. Amplitude-frequency characteristic is tuned for ECG signal measurement, where the role of bandstop filter is to eliminate the 50 Hz power line interference. In order to additionally decrease sensitivity to external interference, a capacitive driven right leg circuit is designed on a dedicated printed circuit board. Input to the system is a common mode interference component present on the measurement electrodes. The supplied signal is inverted and amplified and is capacitively sent back to the body. For the simultaneous acquisition of signals from two electrodes, analog-to-digital conversion and signal transmission, a dedicated, low-power system on a printed circuit board was designed. Designed system is based on the nRF52832 microcontroller and ADS1192 integrated circuit. Signal transmission for the further processing and visualization can be achieved with UART interface or wirelessly with Bluetooth Low Energy (BLE) technology. For powering the designed system, usage of Li-Ion battery is intended. Battery status monitoring and its charging control is also part of the system.

The performed measurements showed the success of ECG signal acquisition and R-wave detection in the QRS complex. The distance of the electrodes from the body and the influence of external factors proved to be the biggest challenges for obtaining high-quality and repeatable results.

**Keywords:** biomedical signals, capacitive electrodes, capacitive driven right leg, acquisition systems, nRF52832, ADS1192, low-power design, battery powered systems.

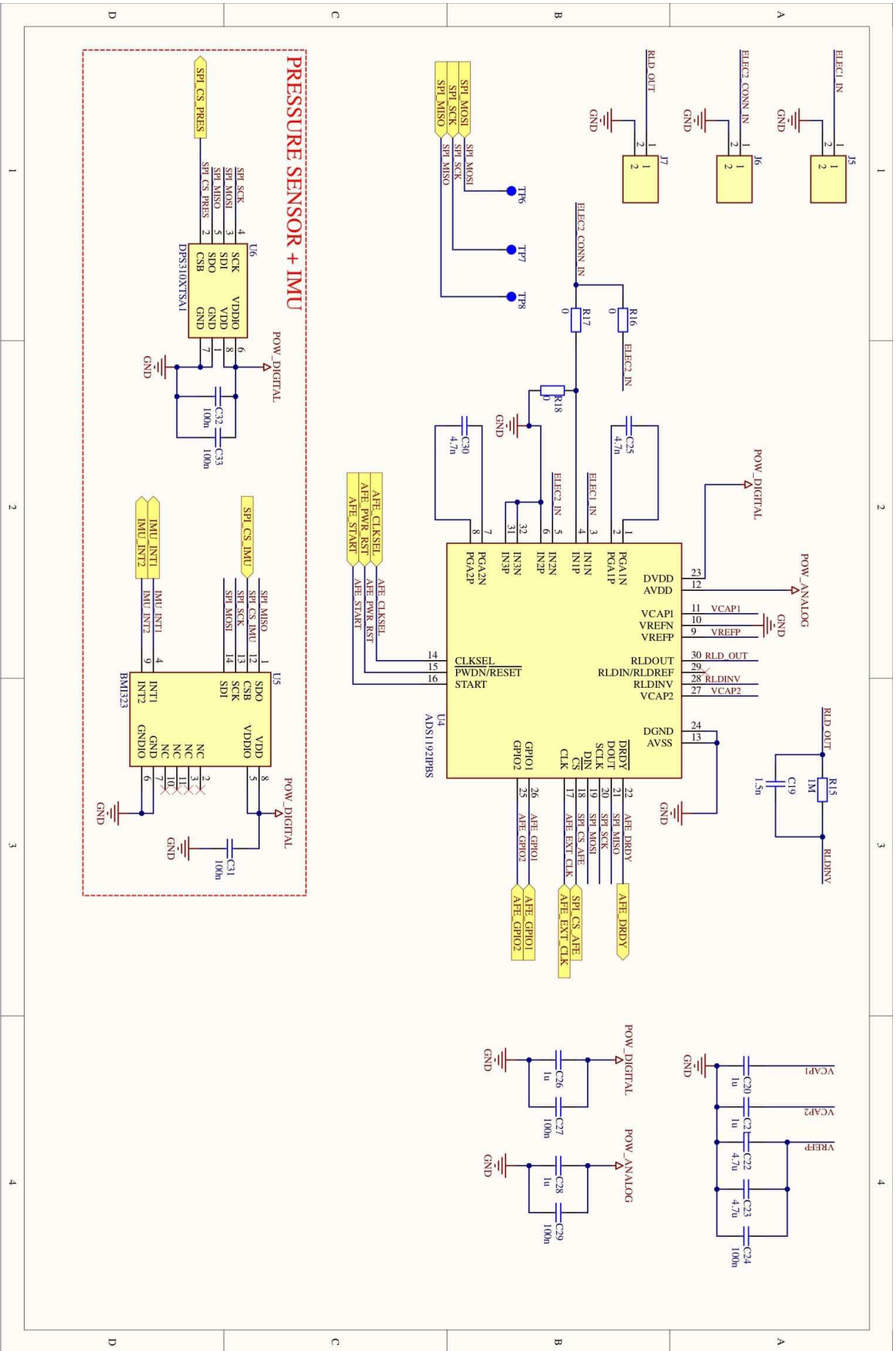
# Privitak A – Električna shema CBDAQS sustava



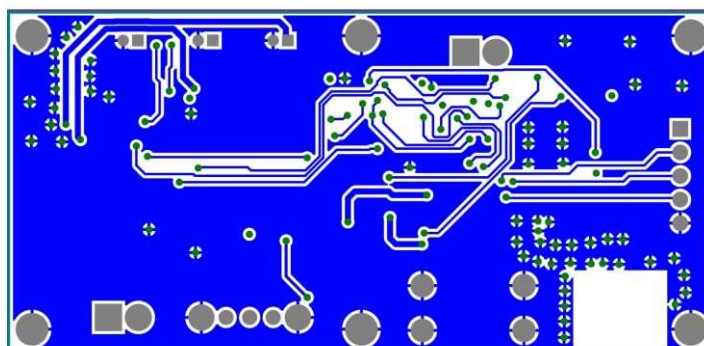
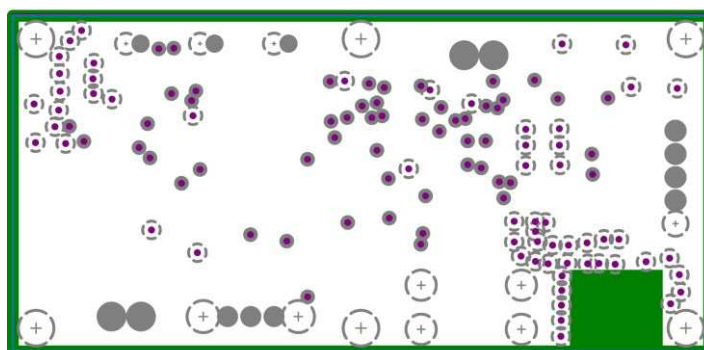
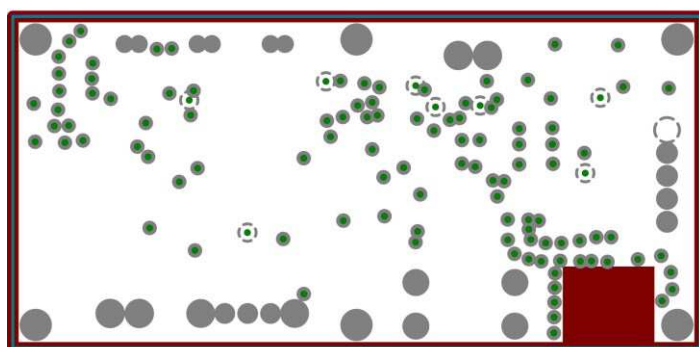
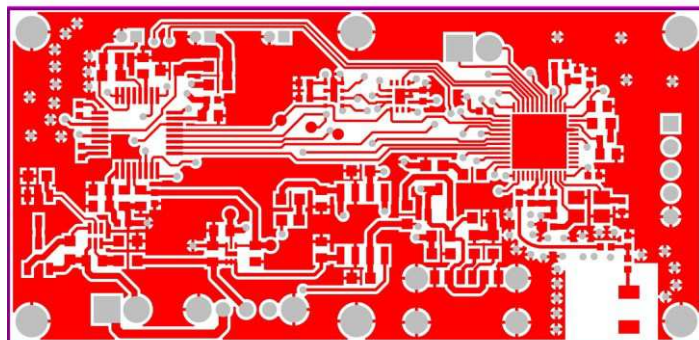








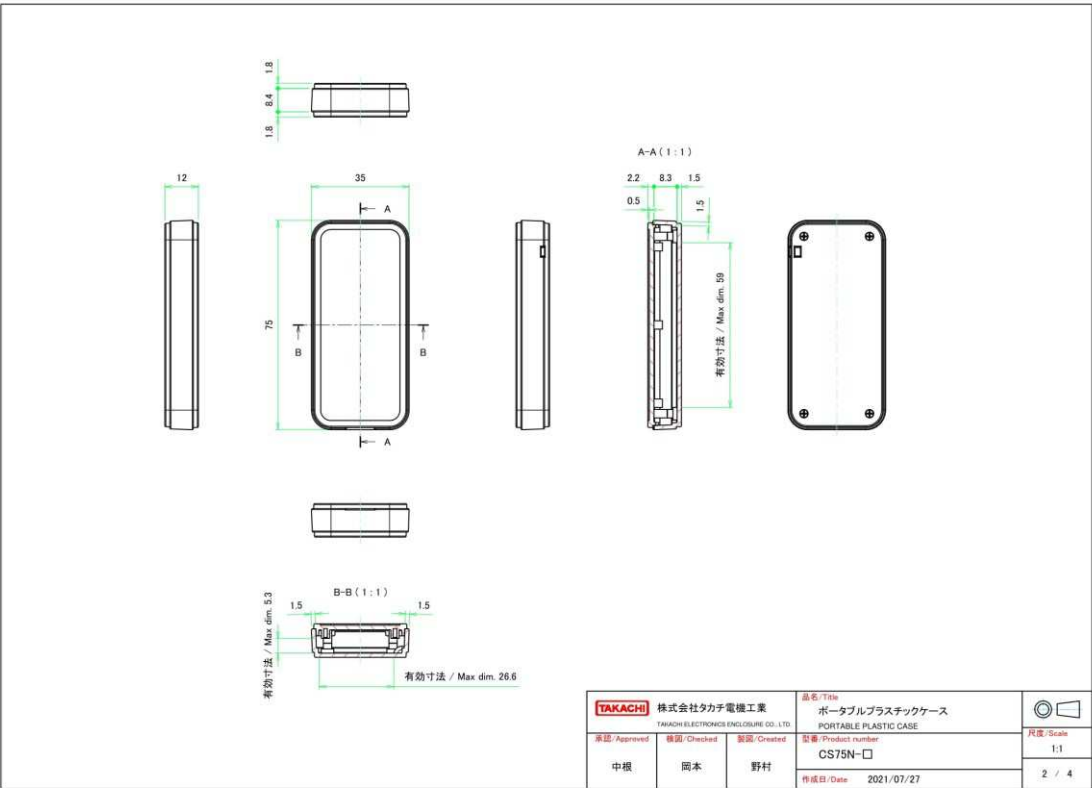
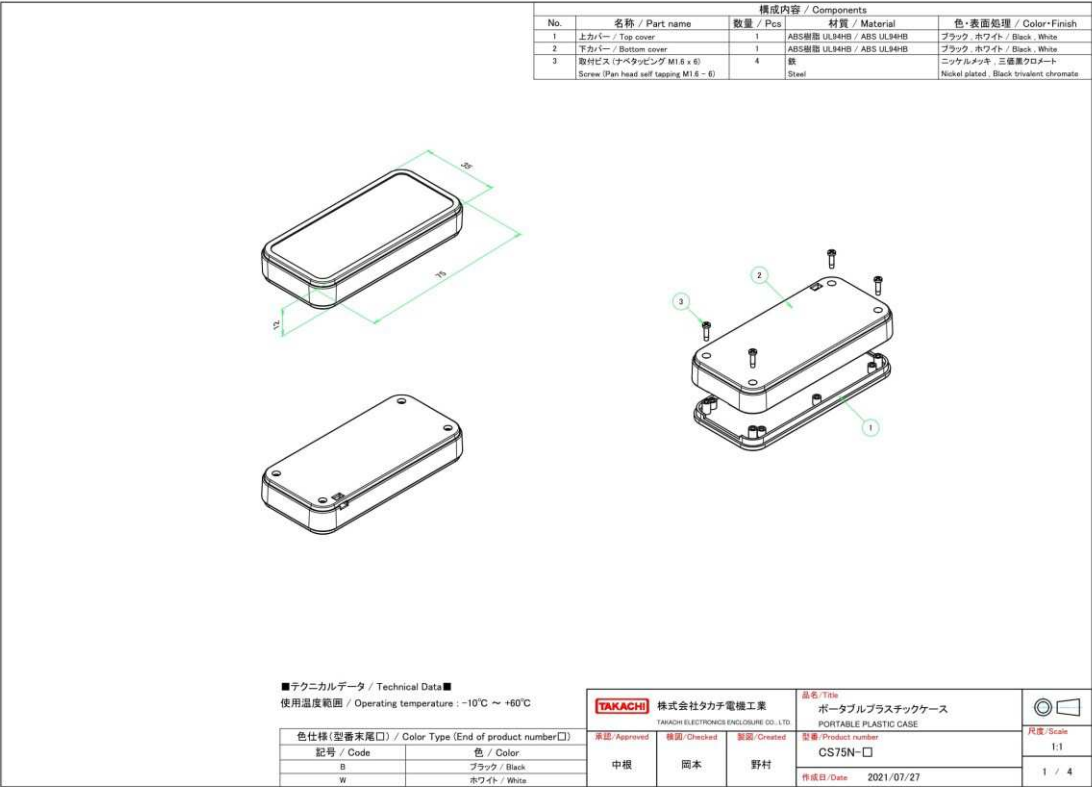
## Privitak B – Slojevi tiskane pločice CBDAQS



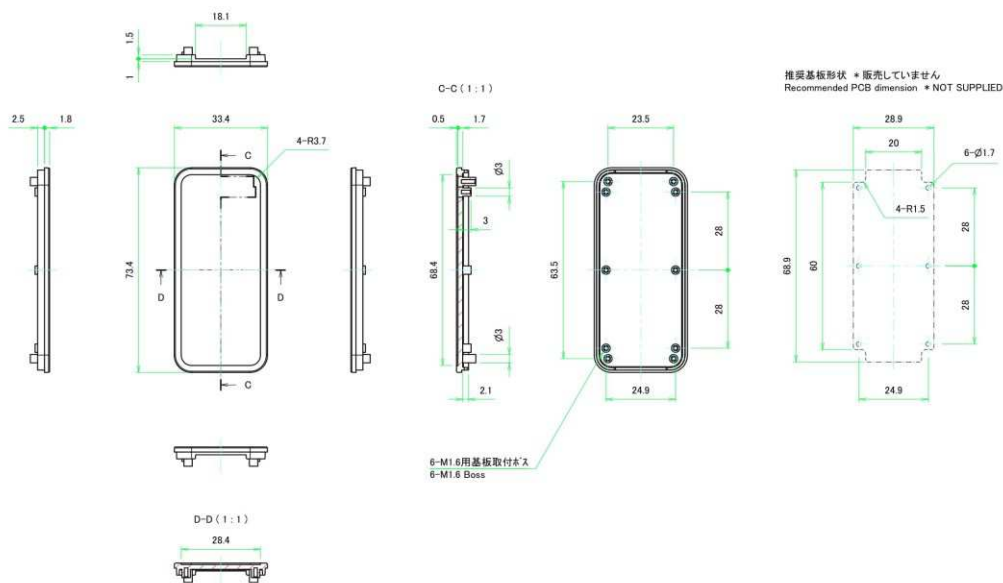
# Privitak C – Popis korištenih komponenata u CBDAQS

	Manufacture Part Number	Customer No	Manufacturer	Schematic Designator	Description	Order Qty.	Price (EUR)	Ext. price (EUR)
1	609-2450AT18B100E	2450AT18B100E	Johanson	ANT1	Antenna 2.45GHz ANTENNA	2	0,59 €	1,18 €
2	187-CL10A475K08NNNC	CL10A475K08NNNC	Samsung Electro-Mechanics	C1, C5, C6, C9, C22,C	Multiplayer Ceramic Capacitors MLCC - SMD/SMT 4.7nF +/-10% 16V X5R 0603	10	0,048 €	0,48 €
3	187-CL10B105K48NNNL	CL10B105K48NNNL	Samsung Electro-Mechanics	C2, C3, C4, C7, C20,	Multiplayer Ceramic Capacitors MLCC - SMD/SMT 1uF +/-10% 25V X7R 16 0603	10	0,042 €	0,42 €
4	187-CL05A104K45NNND	CL05A104K45NNND	Samsung Electro-Mechanics	C10, C11, C18, C24, C	Multiplayer Ceramic Capacitors MLCC - SMD/SMT 100nF +/-10% 25V X5R 0402	20	0,011 €	0,22 €
5	963-EMF105B74ZKXHF	EMF105B74ZKXHF	Taiyo Yuden	C25, C30	Multiplayer Ceramic Capacitors MLCC - SMD/SMT 0402 16VDC 4700pF 10% X7R AEC-Q200	10	0,028 €	0,28 €
6	609-500R0751R2BV4T	500R0751R2BV4T	Johanson	C34	Multiplayer Ceramic Capacitors MLCC - SMD/SMT 500nfs 1.2pF ULTRA-HIGH Q NP0	10	0,072 €	0,72 €
7	710-150060SV5000	150060SV5000	Würth Elektronik	D1, D2	Standard LEDs - SMD WL-SMCLW SMDMono Typw Watercrl 0603 Brgtm	5	0,15 €	0,75 €
8	571-6-440054-2	6-440054-2	TE Connectivity	J1, J4	Headers & Wire Housings HP 2.0mm HDR 2posVertical Blk	2	0,10 €	0,20 €
9	640-USBA125-GF-A-190	USBA125-GF-A-0190	hal Connector Technology(G	12	USB Connectors USB C Rec GF RA 6P SMT TH Stakes 1.9mm	1	0,67 €	0,67 €
10	538-35362-0550	35362-0550	Molex	J3	Headers & Wire Housings 5 Ckt Vert. Hdr. Sherlock W-1-B	1	0,44 €	0,44 €
11	538-53048-0250	53048-0250	Molex	J5, J6, J7	Headers & Wire Housings 1.25mm Picoblade Hdr TH RA 20kt	3	0,72 €	2,16 €
12	611-OS102011MA1QNIC	OS102011MA1QNIC	C&K Switches	J14	Slide Switches .1A @ 12VDC SPDT MINI NON-SHORTING	1	0,55 €	0,55 €
13	710-74478401156	74478401156	Würth Elektronik	L1	RF Inductors - SMD WE-MK OCRes=0.460hms 0402 0.3A +/- 2%	5	0,10 €	0,50 €
14	81-LQM18FN100M00D	LQM18FN100M00D	Murata	L2	Power Inductors - SMD 10 UH 20%	5	0,14 €	0,70 €
15	81-L0G15HS3N9C02D	L0G15HS3N9C02D	Murata	L3	RF Inductors - SMD	10	0,051 €	0,51 €
16	609-L-07C3N3SV6T	L-07C3N3SV6T	Johanson	L4	RF Inductors - SMD 3.3nH	10	0,039 €	0,39 €
17	609-L-07C2NZSV6T	L-07C2NZSV6T	Johanson	L5	RF Inductors - SMD 2.7nH	10	0,039 €	0,39 €
18	781-S12312BD5-T1-GE3	S12312BD5-T1-GE3	Vishay	Q1, Q2, Q3	MOSFET 20V 5.0A 1.25W 31mmhm @4.5V	5	0,62 €	3,10 €
19	603-RC0603FR-0730RL	RC0603FR-0730RL	YAGEO	R1	Thick Film Resistors - SMD 330 Ohms 100mW 0603 1%	10	0,017 €	0,17 €
20	603-RC0603FR-072K2L	RC0603FR-072K2L	YAGEO	R2	Thick Film Resistors - SMD 2.2 Kohms 100mW 0603 1%	10	0,002 €	0,20 €
21	603-RC0603JR-074M7L	RC0603JR-074M7L	YAGEO	R3,R4	Thick Film Resistors - SMD 4.7 MOhms 100 mW 0603 5%	10	0,014 €	0,14 €
22	603-AC0603FR-7W1KL	AC0603FR-7W1KL	YAGEO	R5,R14	Thick Film Resistors - SMD 1KOhms 1/10W 0603 1% AEC-Q200	10	0,045 €	0,45 €
23	791-RMC1/161041TP	RMC1/161041TP	Kanaya	R6,R7,R8	Thick Film Resistors - SMD	10	0,013 €	0,13 €
24	791-RMC1/161031TP	RMC1/161031TP	Kanaya	R9	Thick Film Resistors - SMD	10	0,013 €	0,13 €
25	603-RC0603FR-075K1L	RC0603FR-075K1L	YAGEO	R10,R11	Thick Film Resistors - SMD 5.1 Kohms 100mW 0603 1%	10	0,024 €	0,24 €
26	603-RC0603JR-100RL	RC0603JR-100RL	YAGEO	R12,R13,R16,R17,R18	Thick Film Resistors - SMD 0 Ohms 100-200 mW 0603 5%	10	0,019 €	0,19 €
27	603-RC0603FR-071ML	RC0603FR-071ML	YAGEO	R15	Thick Film Resistors - SMD 1 MOhms 100mW 0603 1%	10	0,002 €	0,20 €
28	595-T1V7163318PDPQR	T1V7163318PDPQR	Texas Instruments	U1	LDO Voltage Regulators Dual CH Capless 150mA LDO	2	0,46 €	0,92 €
29	700-MAX1811ESA	MAX1811ESA+	Maxim Integrated	U2	Battery Management USB Powered Li+ Charger	1	4,77 €	4,77 €
30	949-NRF52832-QFAA-R7	nRF52832-QFAA-R7	Nordic Semiconductor	U3	Battery Management USB Powered Li+ Charger	2	5,48 €	10,96 €
31	595-ADS1192IPBS	ADS1192IPBS	Texas Instruments	U4	RF System on a Chip - SoC Multiprotocol Bluetooth Smart/ANT/2.4GHz SoC	1	9,13 €	9,13 €
32	726-DPS310XT5A1	DPS310XT5A1	Infineon	U6	Analog Front End - AFE Low Pwr Integ AFE	1	3,32 €	3,32 €
33	595-BQ29729DSEH	BQ29729DSEH	Texas Instruments	U7	Board Mount Pressure Sensors PRESSURE SENSOR	1	0,63 €	1,26 €
34	520-320-8-33B-7KM-TR	ECS-320-8-33B-7KM-TR	ECS	Y1	Battery Management Li-Ion/Li Polymer Advanced Single-Cell Battery Protector IC	2	0,57 €	1,14 €
35	815-ABS05-32.768K9T	ABS05-32.768K9Z-9-T	ABRACON	Y2	Crystals 32MHz 80pF 40 ohms -20C to 70C 7ppm	1	0,86 €	0,86 €
36	603-CC4026RNP09BN120	CC4026RNP09BN120	YAGEO	C8, C12, C15	Crystals 32.768K HZ 9.0PF -40+85C	1	0,024 €	0,24 €
37	603-CC4021PNP09BN101	CC40421PNP09BN101	YAGEO	C14	Multiplayer Ceramic Capacitors MLCC - SMD/SMT 50 V 12pF C06 0402 2%	10	0,004 €	0,04 €
38	603-CC4028RNP09BNR80	CC40428RNP09BNR80	YAGEO	C17	Multiplayer Ceramic Capacitors MLCC - SMD/SMT 50 V 100pF C06 0402 5%	10	0,012 €	0,12 €
39	81-GRM185C1H1S2JA01J	GRM1885C1H1S2JA01J	Murata	C19	Multiplayer Ceramic Capacitors MLCC - SMD/SMT 50 V 8pF C06 0402 Tol 0.1pF	10	0,072 €	0,72 €
40	262-BM1323	BM1323	Bosch	U5	Multiplayer Ceramic Capacitors MLCC - SMD/SMT 1500pF -50V 5% 0603	10	0,052 €	0,52 €
					Low power Inertial Measurement Unit ideal for wearables, hearables, and mobile devices	1	6,14 €	6,14 €
								55,04 €

# Privitak D – Tehnička dokumentacija korištenog kućišta

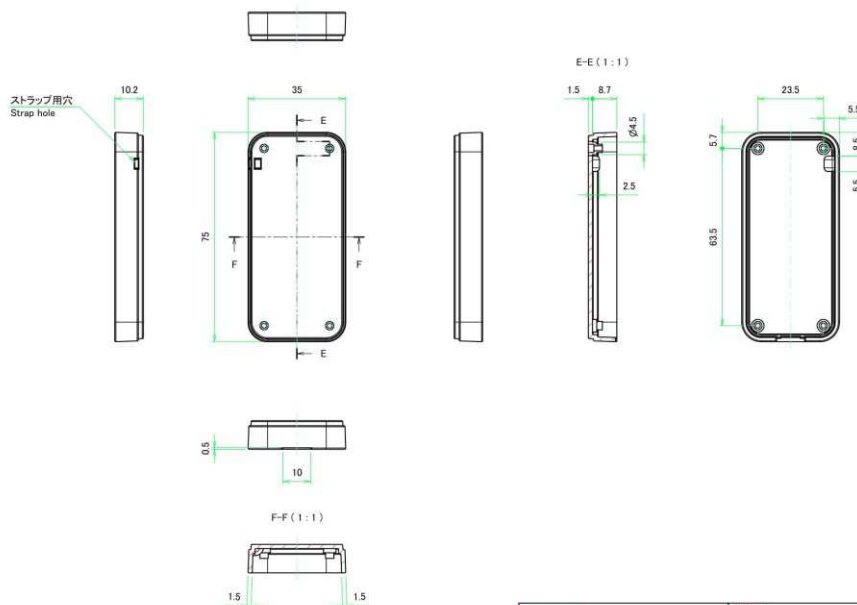


上カバー / Top cover



<b>TAKACHI</b> 株式会社タカチ電機工業 <small>TAKACHI ELECTRONICS ENCLOSURE CO., LTD.</small>			品名/Title ポータブルプラスチックケース PORTABLE PLASTIC CASE	尺度/Scale 1:1
承認/Approved 中根	検閲/Checked 岡本	製図/Created 野村	型番/Product number CS75N-□ 作成日/Date 2021/07/27	

下カバー / Bottom cover



<b>TAKACHI</b> 株式会社タカチ電機工業 <small>TAKACHI ELECTRONICS ENCLOSURE CO., LTD.</small>			品名/Title ポータブルプラスチックケース PORTABLE PLASTIC CASE	尺度/Scale 1:1
承認/Approved 中根	検閲/Checked 岡本	製図/Created 野村	型番/Product number CS75N-□ 作成日/Date 2021/07/27	