UNIVERSIDADE DE SÃO PAULO

Escola de Engenharia de São Carlos

SEL0621 - Projetos de Circuitos Integrados Digitais I Prof. Dr. João Pereira do Carmo

Projeto 7

Davi Diório Mendes 7546989

Nivaldo Henrique Bondança 7143909



5 de setembro de 2014

Lista de Figuras

Lista de Tabelas

1	Critério para determinar a região de operação do transistor	p. 5
2.	Dimensões W e L tomadas para os transistores da figura ??	p. 17

Códigos Fontes

Introdução

TODO

Resumo

Neste laboratório será projetado um circuito para gerar corrente de referência. Para isso serão vistos o modo de operação de fraca inversão em transistores e conceitos de casamento de componentes. Na fonte de corrente final serão colocados *Pads* de alimentação.

Um transistor MOS pode estar operando, de acordo com a concentração de portadores no canal, em três regiões distintas que são:

- i Inversão Forte (*Strong Inversion*): a tensão V_{GS} (porta-fonte) é suficiente para formar um canal com concentração de portadores igual ou superior à concentração de portadores intrínseca do substrato. Observemos que o tipo de portador no canal é diferente do portador intrínseco do substrato. É esta a região de operação estudada normalmente.
- ii Inversão Fraca (*Weak Inversion*): a tensão V_{GS} (porta-fonte) está próxima à tensão de *th-reshold* do transistor, formando um canal com concentração de portadores inferior a concentração intrínseca de portadores do substrato. Utilizada para circuitos de baixíssimo consumo de potência.
- iii Inversão Moderada (*Moderate Inversion*): é uma região de transição, não muito bem definida, entre as regiões de inversão forte e inversão fraca. Equações que descrevem o transistor nesta faixa não são muito precisas.

Normalmente se verifica a região de operação do transistor analisando a corrente que passa no dreno. Um critério para determinar em qual região o transistor opera é apresentado na Tabela 1.

Tabela 1: Critério para determinar a região de operação do transistor.

Região de Operação	Condição
Inversão Forte	LIM > 10
Inversão Fraca	LIM < 0,1
Inversão Moderada	0, 1 < LIM < 10

Nesta tabela temos que $LIM = \frac{I_D}{I_{Dlim}}$ e $I_{Dlim} = \mu \cdot C_{ox} \cdot \frac{W}{L} \cdot 2 \cdot (n \cdot V_T)^2$ onde I_D é a corrente de dreno; μ é a mobilidade dos portadores do canal; C_{ox} é a capacitância por área da porta; W e L são as dimensões do transistor; n = fator de inclinação de inversão fraca (seu valor depende

da tecnologia mas varia entre 1,2 e 1,6); e . Para a inversão fraca, a equação que descreve a operação do transistor MOS é

$$I_D = \frac{W}{L} \cdot I_{D0} \cdot e^{V_G/nV_T} \cdot \left(e^{-V_S/V_T} - e^{-V_D/V_T} \right) \tag{1}$$

onde V_G , V_S e V_D são, respectivamente, as tensão de *gate*, *source* e dreno relativas ao *bulk*; I_{D0} é uma constante da tecnologia com dimensão de corrente. Em operação normal, $V_D \gg V_T$ e, neste caso, ficamos reduzidos a seguinte relação

$$I_D = \frac{W}{L} \cdot I_{D0} \cdot e^{V_G/nV_T} \cdot e^{-V_S/V_T}$$
(2)

 I_D será, portanto, uma função exponencial de aproximadamente V_{GS} (semelhante ao que ocorre em um transistor bipolar).

Questões

1. *O valor de g_m varia de acordo com sua região de operação. Na região de forte inversão temos que

$$g_m = \sqrt[2]{2 \cdot I_D \cdot \mu \cdot C_{ox} \cdot \frac{W}{L}} = \frac{2 \cdot I_D}{V_{GS} - V_T}$$
(3)

e na região de inversão moderada

$$g_m = \frac{I_D}{n \cdot V_T \cdot \sqrt[2]{1 + LIM}} \tag{4}$$

Determine o valor de g_m para o transistor operando na região de fraca inversão com $V_D >> V_T$ e n=1. Obs.: $g_m = \frac{\partial I_D}{\partial V_{GS}}$

Como trata-se da região de inversão fraca, com $V_D \gg V_S$, sabe-se que

$$I_D = \frac{W}{L} \cdot I_{D0} \cdot e^{V_G/nV_T} \cdot e^{-V_S/V_T} \tag{5}$$

(10)

Tomando n = 1 e $g_m = \frac{\partial I_D}{\partial V_{GS}}$,

$$I_D = \frac{W}{L} \cdot I_{D0} \cdot e^{V_G/V_T} \cdot e^{-V_S/V_T}$$
 (6)

$$I_D = \frac{W}{L} \cdot I_{D0} \cdot e^{\frac{V_G - V_S}{V_T}} \tag{7}$$

$$I_D = \frac{W}{L} \cdot I_{D0} \cdot e^{\frac{V_{GS}}{V_T}} \tag{8}$$

$$\Rightarrow g_m = \frac{\partial \left(\frac{W}{L} \cdot I_{D0} \cdot e^{\frac{V_{GS}}{V_T}} \right)}{\partial V_{GS}} \tag{9}$$

$$\therefore g_m = \frac{1}{V_T} \cdot \frac{W}{L} \cdot I_{D0} \cdot e^{\frac{V_{GS}}{V_T}} \tag{11}$$

2. *Mostre que para uma corrente igual a I_{Dlim} os valores de g_m calculados considerando o transistor em fraca ou forte inversão coincidem.

Trabalhando a equação 8,

$$V_{GS} = V_T \cdot ln\left(\frac{I_D}{(W/L) \cdot I_{D0}}\right) \tag{12}$$

Utilizando esse resultado com o obtido no exercício anterior (equação 11), tem-se

$$g_m = \frac{W}{L} \cdot \frac{I_{D0}}{V_T} \cdot e^{\frac{V_T \cdot ln\left(\frac{I_D}{(W/L) \cdot I_{D0}}\right)}{V_T}}$$

$$\tag{13}$$

$$\Rightarrow g_m = \frac{W}{L} \cdot \frac{I_{D0}}{V_T} \cdot \left(\frac{I_D}{(W/L) \cdot I_{D0}}\right) \tag{14}$$

$$\Rightarrow g_m = \frac{I_D}{V_T} \tag{15}$$

Considerando a corrente como I_{Dlim} , tem-se:

$$I_D = I_{Dlim} = \mu \cdot C_{ox} \cdot \frac{W}{L} \cdot 2 \cdot V_T^2$$
 (16)

$$\Rightarrow g_m = \frac{\mu \cdot C_{ox} \cdot \frac{W}{L} \cdot 2 \cdot V_T^2}{V_T} \tag{17}$$

$$\Rightarrow g_m = \sqrt[2]{\left(\mu \cdot C_{ox} \cdot \frac{W}{L} \cdot 2 \cdot V_T\right)^2}$$
 (18)

$$\Rightarrow g_m = \sqrt[2]{\left(\mu \cdot C_{ox} \cdot \frac{W}{L} \cdot 2 \cdot V_T^2\right) \cdot \left(\mu \cdot C_{ox} \cdot \frac{W}{L} \cdot 2\right)}$$
 (19)

$$\Rightarrow g_m = \sqrt[2]{I_D \cdot \left(\mu \cdot C_{ox} \cdot \frac{W}{L} \cdot 2\right)}$$
 (20)

Reajeitando a expressão, pode-se observar que as equações de g_m para os casos de inversão

forte e fraca coincidem.

$$\therefore g_m = \sqrt[2]{2 \cdot I_D \cdot \mu \cdot C_{ox} \cdot \frac{W}{L}}$$
 (21)

- **3.** *Considere os dois espelhos de corrente apresentdos na Figura ??. Um deles é um espelho de convencional e o outro é um espelho de corrente de Wilson.
- **3.1** Em que circunstância, no espelho convencional, a correne de saída I_0 é exatamente igual à correne I_{REF} .
- 3.2 Determine a impedância de saída do espelho convencional.
- **3.3** Caso este valor for pequeno qual é a consequência? Como ele pode ser aumentado?
- **3.4** Determine a impedância de saída do espelho Wilson e mostre que é aproximadamente igual a

$$\frac{V_0}{I_0} \approx \frac{g_{m1}}{g_{01}} \cdot \frac{g_{m3}}{g_{m2}} \cdot \frac{1}{g_{03}} \approx \frac{g_{m1}}{g_{01}} \cdot \frac{1}{g_{03}}$$
(22)

para o caso onde M_1 é igual a M_2 (ignore o efeito de corpo)

- 3.5 Compare a impedância de saída das duas configurações. Qual é maior?
- **3.5** Qual a desvantagem do espelho de Wilson?
- **4.** *Considere o circuito da figura abaixo (Fig. ??). Este circuito é formado pelo espelho de corrente M_3 , M_4 e M_5 e os transistores trabalhando em fraca inversão M_1 e M_2 . Ele serve para gerar uma corrente de referência I_S . Considere que $-\left(\frac{W}{L}_{M_4}\right)$ é **M** vezes maior que $\left(\frac{W}{L}_{M_3}\right)$; $-\left(\frac{W}{L}_{M_2}\right)$ é **N** vezes maior que $\left(\frac{W}{L}_{M_1}\right)$ (); $-\left(\frac{W}{L}_{M_5}\right)$ é **X** vezes maior que $\left(\frac{W}{L}_{M_3}\right)$. Mostre que a corrente de saída tem, quando os transistores M_3 , M_4 e M_5 estão em saturação, a expressão

$$I_{S} = X \cdot \frac{V_{T}}{R} \cdot ln(M \cdot N) \tag{23}$$

Devido ao espelho de corrente formado pelos transistores M_3 e M_4 , e suas relações de tamanho, tem-se que a relação das correntes de M_1 e M_2 é M, desta forma

$$\frac{I_1}{I_2} = M \tag{24}$$

$$\frac{I_1}{I_2} = \frac{(W/L)_1}{(W/L)_2} \cdot \frac{e^{V_{G1}/n \cdot V_T} \cdot e^{-V_{S1}/V_T}}{e^{V_{G2}/n \cdot V_T} \cdot e^{-V_{S2}/V_T}}$$
(25)

(26)

Pela relação de tamanho de M_1 e M_2 e sabendo que $V_{G1} = V_{G2}$,

$$\frac{(W/L)_2}{(W/L)_1} = N \tag{27}$$

$$M = \frac{I_1}{I_2} = \frac{(W/L)_1}{(W/L)_2} \cdot \frac{e^{-V_{S1}/V_T}}{e^{-V_{S2}/V_T}}$$
 (28)

$$\Rightarrow M = \frac{1}{N} \cdot e^{\frac{(V_{S2} - V_{S1})}{V_T}} \tag{29}$$

$$\Rightarrow MN = e^{\frac{(V_{S2} - V_{S1})}{V_T}} \tag{30}$$

Como $I_{M3} = I_{M2}$ e $I_S = X \cdot I_{M3}$,

$$\Rightarrow V_{S2} = R \cdot \frac{I_S}{X} \tag{31}$$

Juntando estes resultados e sabendo que $V_{S1} = 0V$,

$$MN = e^{\frac{R \cdot \frac{I_S}{X}}{V_T}} \tag{32}$$

$$\Rightarrow ln(MN) = \frac{R \cdot I_S}{X \cdot V_T} \tag{33}$$

$$\therefore I_S = X \cdot \frac{V_T}{R} \cdot ln(MN) \tag{34}$$

5. *Considere os valores M=2, N=1 e X=1. Determine através de equações os valores (W/L) dos transistores e de R para que

 $I_S = 1,95 \mu A$ (valor fornecido pelo professor)

O circuito deve funcionar para tensões na saída (dreno de M_5) tão altas quanto ($V_{DD} - 0, 4V$). Considere que M_3 , M_4 e M_5 estão em forte inversão.

Utilizando o resultado do exercício anterior, os valores fornecidos de M, N e X e sabendo que $V_T = 26mVV$, tem-se

$$I_S = X \cdot \frac{V_T}{R} \cdot ln(M \cdot N) \tag{35}$$

$$1,95 \cdot 10^{-6} = 1 \cdot \frac{26 \cdot 10^{-3}}{R} \cdot ln(2 \cdot 1)$$
 (36)

$$\Rightarrow R = \frac{26 \cdot 10^{-3}}{1,95 \cdot 10^{-6}} \cdot ln(2) \tag{37}$$

$$\therefore R = 9,24k\Omega \tag{38}$$

Considerando que os transistores M_1 e M_2 estão operando em fraca inversão

$$LIM < 0,1 \tag{39}$$

$$\frac{I_D}{I_{Dlim}} < 0.1 \tag{40}$$

(41)

Sabendo que $(W/L)_1 = (W/L)_2$ devido a N = 1, e que a corrente no dreno do transistore M_1 equivale a $M \cdot \frac{I_S}{X}$,

$$M \cdot \frac{I_S/X}{I_{Dlim}} < \frac{1}{10} \tag{42}$$

Sendo $I_{Dlim} = \mu \cdot C_{ox} \cdot \left(\frac{W}{L}\right) \cdot 2 \cdot (n \cdot V_T)^2$

$$M \cdot \frac{I_S}{X} < \frac{\mu_P \cdot C_{ox} \cdot (W/L)_2 \cdot 2 \cdot (n \cdot V_T)^2}{10}$$
(43)

$$M \cdot \frac{I_S}{X} < \frac{\mu_P \cdot C_{ox} \cdot (W/L)_2 \cdot 2 \cdot (n \cdot V_T)^2}{10}$$

$$\Rightarrow (W/L)_2 > \frac{M \cdot I_S \cdot 5}{X \cdot \mu_P \cdot C_{ox} \cdot (n \cdot V_T)^2}$$
(43)

Subistituindo os valores,

$$(W/L)_1 = (W/L)_2 > 91,1 \tag{45}$$

O transistor M_5 opera em forte inversão, logo

$$LIM > 10 (46)$$

$$\frac{I_D}{I_{Dlim}} > 10 \tag{47}$$

$$I_D = I_S \quad > \quad 10 \cdot I_{Dlim} \tag{48}$$

$$I_S > 10 \cdot \mu_P \cdot C_{ox} \cdot (W/L)_5 \cdot 2 \cdot (n \cdot V_T)^2$$
(49)

$$I_{S} > 10 \cdot \mu_{P} \cdot C_{ox} \cdot (W/L)_{5} \cdot 2 \cdot (n \cdot V_{T})^{2}$$

$$\Rightarrow (W/L)_{5} < \frac{I_{S}}{20 \cdot \mu_{P} \cdot C_{ox} \cdot (n \cdot V_{T})^{2}}$$

$$(49)$$

Como X = 1, $(W/L)_3 = (W/L)_5$, portanto

$$(W/L)_3 = (W/L)_5 < 0.82 (51)$$

Como M = 2, $(W/L)_4 = M \cdot (W/L)_3$, então

$$(W/L)_4 < 1,65 (52)$$

Para garantir que o transistor M_5 esteja na região de saturação,

$$V_{GD} > 0 (53)$$

$$V_G - V_D > 0 (54)$$

(55)

Como, no caso extremo $V_D = V_{DD} - 0.4V$,

$$V_G - (V_{DD} - 0.4) > 0$$
 (56)

$$V_G - V_{DD} > -0.4$$
 (57)

$$V_{DD} - V_G \quad < \quad 0,4 \tag{58}$$

(59)

Sabendo que $V_{DD} = V_S$,

$$V_S - V_G < 0.4 \tag{60}$$

Para utilizar o resultado numa equação conhecido, eleva-se ao quadrado

$$(V_S - V_G)^2 = (V_G - V_S)^2 = V_{GS}^2 < 0.16$$
(61)

Usando a equação da saturação,

$$I_S = \mu \cdot C_{ox} \cdot (W/L)_5 \cdot \frac{V_{GS}^2}{2}$$
 (62)

$$\Rightarrow \left(\frac{W}{L}\right)_5 = \frac{2 \cdot I_S}{\mu \cdot C_{ox} \cdot V_{GS}^2} \tag{63}$$

$$\Rightarrow \left(\frac{W}{L}\right)_{5} > \frac{2 \cdot I_{S}}{\mu \cdot C_{ox} \cdot 0,16} \tag{64}$$

$$\therefore \left(\frac{W}{L}\right)_5 > 0.36 \tag{65}$$

(66)

6. *Utilize as dimensões $L_1 = 1.0 \mu m$ e $L_3 = 2.0 \mu m$ para o comprimento de canal dos transistores M_1 e M_3 . Quais são as dimensões de L que devem ser utilizadas nos transistores M_2 , M_4 e M_5 . Por quê? Determine as dimensões da largura de canal W de todos os transistores (mostre numa tabela as dimensões determinadas).

Usualmente, mantém-se todos os transistores de mesmo tipo (i.e. ou PMOS, ou NMOS) com a mesma largura de canal L. Isto permite um melhor funcionamento dos espelhos de

corrente, além de facilitar a construção do layout. Sendo assim, temos:

$$L_1 = L_2 = 1\mu m \tag{67}$$

$$L_3 = L_4 = L_5 = 2\mu m \tag{68}$$

As dimensões W e L utilizadas no projeto do gerador de corrente de referência estão descritas na tabela 2. Como pode ser visto na tabela, o transistor M_4 foi dividido em dois transistores $-M_{4.1}$ e $M_{4.2}$ – de mesma largura. Desta forma mantém-se todos os transistores PMOS casados.

Transistor	$W(\mu m)$	L(µm)
M_1	91.1	1
M_2	91.1	1
M_3	1.65	2
$M_{4.1}$	1.65	2
$M_{4.2}$	1.65	2
M_5	1.65	2

Tabela 2: Dimensões W e L tomadas para os transistores da figura ??.

«««< HEAD 7. *Escreva o arquivo de entrada para simulação da fonte de corrente tomando cuidado em manter os transistores casados. Faça uma simulação do tipo DC variando V_{DD} entre 0V e 5V (considere o dreno de M_5 em 0V). Medir as correntes que passam pelos transistores M_4 e M_3 para $V_{DD} = 3,0V$. (verifique se a relação entre estas correntes esta dentro do esperado e se não estiver corrija). O que acontece com a corrente na saída quando aumentamos V_{DD} ? Por quê?

- **8.** *Ajuste o valor de R para que a corrente de saída em $V_{DD} = 3,0V$ seja a desejada no projeto (valor nominal). Apresente então o gráfico $I_S x V_{DD}$.
- **9.** *Determine a faixa de valores de V_{DD} para a qual a condição $I_0(0,98) < I_S < I_0(1,02)$ seja observada, onde I_0 é a corrente para $V_{DD} = 3,0V$. Qual é o valor mínimo de V_{DD} achado?
- 7. *Escreva o arquivo de entrada para simulação da fonte de corrente tomando cuidado em manter os transistores casados. Faça uma simulação do tipo DC variando V_{DD} entre 0V e 5V (considere o dreno de M_5 em 0V). Medir as correntes que passam pelos transistores M_4 e M_3 para $V_{DD} = 3,0V$. (verifique se a relação entre estas correntes esta dentro do esperado e se não estiver corrija). O que acontece com a corrente na saída quando aumentamos V_{DD} ? Por quê?

O código do programa que realiza a simulação está descrito em Código Fonte ??.

Código Fonte 1: Arquivo da simulação para análise das relações entre corrente

% TODO

Como é possível notar através da Figura $\ref{eq:continuous}$, a relação entre as correntes está próxima do esperado, dado que a corrente que passa em M_4 é aproximadamente 2 vezes maior que a corrente que passa em M_3 , obedecendo a relação do espelho de corrente.

8. *Ajuste o valor de R para que a corrente de saída em $V_{DD} = 3,0V$ seja a desejada no projeto (valor nominal). Apresente então o gráfico $I_S x V_{DD}$.

Foi feita uma análise, varrendo o valor da resistência entre $9k\Omega$ e $15k\Omega$, e foi deterinado que o valor de R que melhor se ajusta para obter-se $I_S = 1,95\mu A$ foi $R = 12,86k\Omega$, assim como demonstra a Figura ??.

Utilizando um valor de $R=12,86k\Omega$, o gráfico de I_SxV_{DD} obtido está representado na Figura ??.

9. *Determine a faixa de valores de V_{DD} para a qual a condição $I_0(0,98) < I_S < I_0(1,02)$ seja observada, onde I_0 é a corrente para $V_{DD}=3,0V$. Qual é o valor mínimo de V_{DD} achado? ***>>> 75b1bb7f6bb4e03fad5e90d5895b7ab73cd3faf3 Chamaremos a faixa de tensão encontrada acima de faixa de operação do circuito para variações de $\pm 2\%$.

O esperado é que a corrente na saída esteja entre os valores $1.91\mu A < I_S < 1.99\mu A$ dado que o valor ideal seria $I_S = 1.95\mu A$.

Analisando a Figura ??, obtem-se que a faixa de valores de tensão que obedecem a condição desejada é $2,8V < V_{DD} < 3,2V$.

10. *Caso desejemos ter pequenas variações de corrente mesmo para uma ampla variação da tensão de alimentação, quais modificações podem ser realizadas no projeto?

Para obtermos uma ampla faixa de operação, uma das opções é utilizar uma fonte de corrente de Wilson que aumentará a impedência de saída, tornando a saída mais estável, já que o circuito torna-se menos sensível a variações em V_{DS} . Outra alternativa é aumentar o valor do comprimento L dos transistores, que diminuirá o efeito de modulação de canal de acordo com a variação da tensão de alimentação.

11. *Reprojetar o circuito com modificações para reduzir a sua sensibilidade a variações de V_{DD} . Tomar cuidado para que as dimensões não aumentem muito e que a faixa de operação não seja muito reduzida. Apresente o esquemático do circuito, com as dimensões escolhidas, e o novo gráfico I_SxV_{DD} .

O novo circuito projetado é o que está representado na Figura ??.

Neste novo circuito, foi adicionado um espelho de corrente de Wilson nos transistores N e aumentado o tamanho dos transistores P. A melhor solução seria aumentar o tamanho de todos os transistores e também utilizar dois espelhos de Wilson, porém aumentar o tamanho dos transistores N não seria uma boa ideia, já que eles já são bastante grandes. Utilizar dois espelhos de Wilson também não é uma boa solução por elevar demais a tensão mínima de funcionamento do circuito.

O valor da resistência foi reajustado para $10,88k\Omega$. O gráfico de $I_{SX}V_{DD}$ está representado na Figura **??**

- 12. *Alguns circuitos analógicos necessitam de um circuito de start-up para começarem a funcionar (por exemplo, fontes de corrente, osciladores, etc.). Verifique por simulação se a fonte de corrente necessita de um start-up (considere algumas tensões iniciais nos nós do circuito e verifique, através de simulação de transitório, se o circuito vai ou não para o ponto de operação correto). Caso haja alguma condição inicial em que o circuito não funcione, apresente figura da simulação. Qual comando deve ser utilizado para impor condições iniciais, .IC ou .NODESET?
- **13.** Ajustar o valor de R para que a corrente em M_5 tenha o valor nominal desejado quando $V_{DD} = 3,0V$.
- **14.** *Como deve ser desenhado o resistor (verificar no manual ENG-183_rev3.pdf como é feita a definição de um resistor)? Qual material é adequado para construí-lo?
- 15. *Fazer a fonte de corrente (esquemático, símbolo com a localização do *layout*, *layout*, verificações, LVS, etc.). Observe que: **a.** para gerar automaticamente o *layout* use o *viewpoint*. Caso seja usado o esquemático os resistores não serão criados; **b.** tomar cuidado para garantir o melhor casamento entre os transistores M_3 , M_4 e M_5 ; também cuidar do casamento entre os transistores M_1 e M_2 . Quais são as dimensões do circuito completo (utilizar o comando *Report Windows* do *ICSTATION*)? Apresente o *layout* do circuito.
- 16. *Extrair o circuito do *layout* e determinar: **a.** corrente de saída para $V_{DD} = 3,0V$ (usar modelo típico); **b.** com simulação Monte Carlos, ao menos 200 simulações, traçar o gráfico número de resultados X corrente de saída em $V_{DD} = 3,0V$. Ache o valor médio; **c.** Para $V_{DD} = 3,0V$, qual é a máxima tensão que podemos aplicar na saída e a fonte continuar funcionando (considere que quando a corrente variou 2%, deixou de funcionar). Obs.: O extrator gera a linha do resistor erradamente. O resistor deve ser um subcircuito. Acrescente X no inicio da linha gerada para o resistor. Adicionalmente deve ser acrescentado ao arquivo de simulação o modelo do resistor que se encontra em /local/tools/dkit/ams_3.70/c35/eldo/restm.mod.

- 17. *Realize a simulação DC do circuito com a temperatura variando de -20°C até 100° C, em passos de $5,0^{\circ}$ C ($V_{DD}=3,0V$). Abaixo há um exemplo de como devem ficar os comandos: .option precise .DC temp -30 120 10 .probe DC Id(Mp1)
- **18.** *Apresente a curva I_S x Temperatura e determine os valores extremos da corrente. Compare a dependência teórica de IS com a temperatura e os resultados?
- 19. *Vamos determinar a influência de ruídos da tensão de alimentação na corrente de saída. Para isso podemos utilizar simulações do tipo AC. O que faz uma simulação dessas?
- **20.** *Aplique um sinal AC na tensão de alimentação e faça uma simulação AC de 1,0 KHz a 100 MHz analisando 10 pontos por década (ver comando .AC). Abaixo há um exemplo de como devem ficar os comandos: Vd vd 0 3V AC 1 .AC DEC 10 1K 10MEG .probe AC Id(Mn4) Vd(5) v(6)
- **21.** *Apresente o gráfico I_S (em dB) x freqüência (em escala logarítmica)(mostre os comando do ELDO utilizados). Caso se deseje que o ruído na saída se mantenha inferior 1% da corrente nominal, para um ruído de 0,1 V na fonte de alimentação, qual a máxima freqüência que o ruído pode ter?
- **22.** *Caso a fonte de alimentação apresente ruídos acima de 0,1 V em freqüências acima da permitida, qual providência simples pode ser tomada para reduzi-los?
- 23. *Tecnologias CMOS são desenvolvidas para fornecer transistores MOS, NMOS e PMOS. Apesar disso, não raramente são também disponibilizados transistores bipolares. Verfique os transistores bipolares LAT2 e Vert10 fornecidos pela AMS, manual ENG-183. Que tipo de transistores são (NPN ou PNP) e por que são chamados de lateral, LAT2, e vertical, VERT10?
- 24. *Verifique o comportamento do transistor VERT10 com a temperatura. Para isso conecte o emissor dele a uma fonte de corrente (valor de corrente igual ao que você usou no projeto), a base e coletor ao terra e faça. Apresente o gráfico VBE x Temperatura. A declaração do transistor é: Qname coletor base emissor VERT10 O modelo VERT10 encontra-se no fim do material. Grandezas PTAT (Proportional To Absolute Temperature), como a corrente da fonte de corrente, e CTAT (Complementary To Absolute Temperature), como o VBE de um bipolar, podem ser utilizadas para gerar um sinal independente da temperatura. Para isto basta somá-las, cada uma multiplicada por um coeficiente de ajuste, de forma que as variações com a temperatura se cancelem, como mostra a Figura ??.

Um circuito que realiza semelhante soma é apresentado na Figura ??.

Nela podemos ver que: – a tensão de saída é igual a soma entre a tensão em R_2 , $(I_R \cdot R_2)$ que é PTAT, e a tensão V_{BE} do transistor; – o valor de R_2 serve para ajustar a relação entre essas duas tensões.

25. *Projete uma fonte de tensão de referencia similar a da Figura ?? mas utilize a fonte de corrente que você projetou (questão 15). Na fonte de tensão faça com que a corrente do bipolar seja igual à corrente que passa pelo resistor R_1 (Figura ??). O valor de R_2 deve ser ajustado para que Coeficiente de Temperatura¹ seja inferior a 50 ppm/ $^{\circ}$ C, para a temperaturas variando entre -10° C e 100° C. Apresente o esquemático do circuito completo, as dimensões dos transistores e os valores dos resistores. Apresente também o gráfico VREF x Temperatura.

 $V_M AX = \text{Máximo valor de } V_R EF \text{ para } t \in [-10^{\circ} C, 100^{\circ} C]$

 V_MIN = Mínimo valor de V_REF para $t \in [-10^{\circ}C, 100^{\circ}C]$

$$Coeficiente de Temperatura = \frac{V_M AX - V_M IN}{V_R EF} \cdot \frac{1}{100 - (-10)} \cdot 10^6$$
 (69)

Obs.: Caso a tensão de saída esteja variando muito com a temperatura, reajuste o valor de R_2 .

- **26.** *Desenhe o *layout* da fonte de tensão completa. Utilize o transistor vertical PRIM-LAB/VERT10 da biblioteca. Ajuste o comprimento de R_2 no *layout* para que o coeficiente de temperatura do circuito esxtraído se mantenha abaixo de 50 ppm/°C. Obs.: o transistor bipolar extraído vem com o parâmetro Area. Apague este parâmetro senão ficará errado.
- **27.** *Adicione ao *layout Pads* de V_{DD} e GND. Passar o DRC para verificar se tudo está correto. Quais são as dimensões do circuito com os *Pads*? Apresente o *layout* do circuito e o gráfico V_REF x Temperatura para valores de V_{DD} de 2,0 V, 2,5 V e 3,0 V. Obs.: um bloco de *Pad* pode ser encontrado na biblioteca IOLIB_4M, célula g-padonly.

Alguns dados adicionais: os transistores MOS, apesar de terem em primeira ordem um funcionamento simples, precisam de modelos que são cada vez mais sofisticados. Um dos modelos mais conhecidos, e não por isso o melhor, é o BSIM (Berkeley Short Channel IGFET Model, http://www-device.eecs.berkeley.edu/ bsim3/). Este modelo teve diversas edições e versões. Abaixo há exemplo dos parâmetros do modelo BSIM3V3 para a tecnologia CMOS $0,35\mu m$ da AMS.

Obs.: U0 é a mobilidade inicial e tem unidade de $cm^2/(V \cdot s)$; TOX é a espessura do óxido em metros; $\varepsilon_{ox} = 3.5x10^{-13} F/cm$

¹Coeficiente de Temperatura: parte por milhão por grau Celsius

```
.MODEL MODN NMOS LEVEL=53 MODTYPE=ELDO
* format : ELDO, AccusimII, Continuum
* model : MOS BSIM3v3
* process : C35
* revision : 2;
* extracted : B10866 ; 2002-12; ese(487)
         : ENG-182 REV\_2
* doc#
                      TYPICAL MEAN CONDITION
+THMLEV = 0
        *** Flags ***
+MOBMOD = 1.000e+00 CAPMOD = 2.000e+00 NQSMOD = 0.000e+00 NOIMOD = 3.000e+00 DERIV = 1
        *** Threshold voltage related model parameters ***
       =5.0296e-01 K2
                       =3.3985e-02 K3
                                        =-1.136e+00 K3B
                                                          =-4.399e-01 NPEAK
+K1
+VOFF
       =-8.925e-02 DVT0 =5.000e+01 DVT1 =1.039e+00 DVT2 =-8.375e-03 KETA
+PSCBE1 =3.518e+08 PSCBE2 =7.491e-05 DVTOW =1.089e-01 DVT1W =6.671e+04 DVT2W =-1
       *** Mobility related model parameters ***
+UA
       =4.705e-12 UB
                      =2.137e-18 UC
                                      =1.000e-20 U0 = 4.758e+02
       *** Subthreshold related parameters ***
+DSUB
       =5.000e-01 ETA0 =1.415e-02 ETAB =-1.221e-01 NFACTOR=4.136e-01
        *** Saturation related parameters ***
+EM
       =4.100e+07 PCLM =6.948e-01 PDIBLC1=3.571e-01 PDIBLC2=2.065e-03 DROUT =5.
+AO
       =2.541e+00 A1
                      =0.000e+00 A2
                                        =1.000e+00 PVAG =0.000e+00 VSAT =1.338e
+B0
       =4.301e-09 B1
                       =0.000e+00 DELTA =1.442e-02 PDIBLCB=3.222e-01
       *** Geometry modulation related parameters ***
       =2.673e-07 DLC
                       =3.0000e-08 DWC
                                                         =0.000e+00 DWG
+WO
                                        =9.403e-08 DWB
                                                                          =0
+LL
       =0.000e+00 LW
                      =0.000e+00 LWL =0.000e+00 LLN =1.000e+00 LWN =1.000e
       =-1.297e-14 WWL =-9.411e-21 WLN =1.000e+00 WWN
                                                          =1.000e+00
+WW
       *** Temperature effect parameters ***
+AT
       =3.300e+04 UTE =-1.800e+00 KT1 =-3.302e-01 KT2 =2.200e-02 KT1L
```

```
=0.000e+00 UC1 =0.000e+00 PRT
+UA1
      =0.000e+00 UB1
                                                           =0.000e+00
        *** Overlap capacitance related and dynamic model parameters ***
+CGDO =1.300e-10 CGSO =1.200e-10 CGBO =1.100e-10 CGDL =1.310e-10 CGSL =1.310e-10 CK
+CF
       =0.000e+00 ELM =5.000e+00 XPART =1.000e+00 CLC
                                                           =1.000e-15 CLE
       *** Parasitic resistance and capacitance related model parameters ***
                       =0.000e+00 CDSCB =1.500e-03 CDSCD =1.000e-03
      =3.449e+02 CDSC
+RDSW
+PRWB
      =-2.416e-01 PRWG =0.000e+00 CIT
                                          =4.441e-04
        *** Process and parameters extraction related model parameters ***
+TOX = 7.575e-09 NGATE = 0.000e+00 NLX
                                         =1.888e-07 XL
                                                          =0.000e+00 XW
                                                                            =0.0
        *** Substrate current related model parameters ***
+ALPHA0 =0.000e+00 BETA0 =3.000e+01
```