

UNIVERSIDADE DE SÃO PAULO

Escola de Engenharia de São Carlos
SEL0621 - Projetos de Circuitos Integrados Digitais I
Prof. Dr. João Pereira do Carmo

Projeto 7

Davi Diório Mendes	7546989
Nivaldo Henrique Bondança	7143909



19 de setembro de 2014

Lista de Figuras

1	a)Espelho de corrente convencional; b)Espelho de corrente Wilson	p. 9
2	Modelo de pequenos sinais de uma fonte de corrente convencional.	p. 11
3	Modelo de pequenos sinais do espelho de corrente Wilson	p. 11
4	Circuito gerador de corrente de referência.	p. 12
5	Relações entre correntes de M_4 e M_3	p. 17
6	Corrente X Resistência.	p. 18
7	Corrente I_S X Tensão V_{DD}	p. 18
8	Faixa de tensão adequada.	p. 19
9	Circuito reprojado	p. 20
10	Corrente I_S X Tensão V_{DD}	p. 22
11	Circuito não funcional	p. 22
12	Desenho do resistor RPOLYH	p. 23
13	<i>Layout</i> do circuito fonte de corrente	p. 23
14	Corrente de saída do circuito	p. 24
15	Histograma da corrente de saída quando $V_{DD} = 3,0V$	p. 24
16	Corrente X Tensão na saída	p. 26
17	Corrente X Temperatura	p. 26
18	Gráfico de I_S (em dB) X Frequência (Hz)	p. 27
19	Soma de grandezas PTAT e CTAT.	p. 29
20	Fonte de tensão de referência.	p. 29
21	Tensão V_{BE} x Temperatura	p. 33
22	Esquemático do circuito	p. 34

23	Gráfico de V_{REF} x Temperatura	p. 35
24	Coeficiente de temperatura	p. 35
25	Layout da fonte de tensão completa	p. 36
26	Layout do circuito com Pads	p. 37
27	V_{REF} x Temperatura	p. 38

Lista de Tabelas

1	Critério para determinar a região de operação do transistor.	p. 11
2	Dimensões W e L tomadas para os transistores da figura 4.	p. 16

Códigos Fontes

1	Arquivo da simulação para análise das relações entre corrente	p. 16
2	Simulação para temperatura variando de -20°C até 100°C	p. 25
3	Simulação AC de 10 KHz a 100 MHz	p. 27

Introdução

Nesta prática foi realizado um trabalho extensivo com fontes geradoras de corrente de referência e de tensão de referência. Para tanto utilizou-se transistores com um grande comprimento de canal ($24\mu m$, neste caso), o que necessita de um contato de poço ao redor de todo o transistor, garantindo uma melhor tensão em toda sua extensão. Neste projeto também cuidou-se de técnicas para garantir uma corrente confiável para uma certa variação na tensão V_{SD} (tensão *source-dreno*) assim como garantir uma tensão de referência confiável para uma faixa de temperatura.

Resumo

Neste laboratório será projetado um circuito para gerar corrente de referência. Para isso serão vistos o modo de operação de fraca inversão em transistores e conceitos de casamento de componentes. Na fonte de corrente final serão colocados *Pads* de alimentação.

Um transistor MOS pode estar operando, de acordo com a concentração de portadores no canal, em três regiões distintas que são:

- i Inversão Forte (*Strong Inversion*): a tensão V_{GS} (porta-fonte) é suficiente para formar um canal com concentração de portadores igual ou superior à concentração de portadores intrínseca do substrato. Observemos que o tipo de portador no canal é diferente do portador intrínseco do substrato. É esta a região de operação estudada normalmente.
- ii Inversão Fraca (*Weak Inversion*): a tensão V_{GS} (porta-fonte) está próxima à tensão de *threshold* do transistor, formando um canal com concentração de portadores inferior a concentração intrínseca de portadores do substrato. Utilizada para circuitos de baixíssimo consumo de potência.
- iii Inversão Moderada (*Moderate Inversion*): é uma região de transição, não muito bem definida, entre as regiões de inversão forte e inversão fraca. Equações que descrevem o transistor nesta faixa não são muito precisas.

Normalmente se verifica a região de operação do transistor analisando a corrente que passa no dreno. Um critério para determinar em qual região o transistor opera é apresentado na Tabela 1.

Nesta tabela temos que $LIM = \frac{I_D}{I_{Dlim}}$ e $I_{Dlim} = \mu \cdot C_{ox} \cdot \frac{W}{L} \cdot 2 \cdot (n \cdot V_T)^2$ onde I_D é a corrente de dreno; μ é a mobilidade dos portadores do canal; C_{ox} é a capacitância por área da porta; W

e L são as dimensões do transistor; n = fator de inclinação de inversão fraca (seu valor depende da tecnologia mas varia entre 1,2 e 1,6); e I_{D0} . Para a inversão fraca, a equação que descreve a operação do transistor MOS é

$$I_D = \frac{W}{L} \cdot I_{D0} \cdot e^{V_G/nV_T} \cdot \left(e^{-V_S/V_T} - e^{-V_D/V_T} \right) \quad (1)$$

onde V_G , V_S e V_D são, respectivamente, as tensão de *gate*, *source* e *dreno* relativas ao *bulk*; I_{D0} é uma constante da tecnologia com dimensão de corrente. Em operação normal, $V_D \gg V_T$ e, neste caso, ficamos reduzidos a seguinte relação

$$I_D = \frac{W}{L} \cdot I_{D0} \cdot e^{V_G/nV_T} \cdot e^{-V_S/V_T} \quad (2)$$

I_D será, portanto, uma função exponencial de aproximadamente V_{GS} (semelhante ao que ocorre em um transistor bipolar).

Questões

1. *O valor de g_m varia de acordo com sua região de operação. Na região de forte inversão temos que

$$g_m = \sqrt[2]{2 \cdot I_D \cdot \mu \cdot C_{ox} \cdot \frac{W}{L}} = \frac{2 \cdot I_D}{V_{GS} - V_T} \quad (3)$$

e na região de inversão moderada

$$g_m = \frac{I_D}{n \cdot V_T \cdot \sqrt[2]{1 + LIM}} \quad (4)$$

Determine o valor de g_m para o transistor operando na região de fraca inversão com $V_D \gg V_T$ e $n = 1$. Obs.: $g_m = \frac{\partial I_D}{\partial V_{GS}}$

Como trata-se da região de inversão fraca, com $V_D \gg V_S$, sabe-se que

$$I_D = \frac{W}{L} \cdot I_{D0} \cdot e^{V_G/nV_T} \cdot e^{-V_S/V_T} \quad (5)$$

Tomando $n = 1$ e $g_m = \frac{\partial I_D}{\partial V_{GS}}$,

$$I_D = \frac{W}{L} \cdot I_{D0} \cdot e^{V_G/V_T} \cdot e^{-V_S/V_T} \quad (6)$$

$$I_D = \frac{W}{L} \cdot I_{D0} \cdot e^{\frac{V_G - V_S}{V_T}} \quad (7)$$

$$I_D = \frac{W}{L} \cdot I_{D0} \cdot e^{\frac{V_{GS}}{V_T}} \quad (8)$$

$$\Rightarrow g_m = \frac{\partial \left(\frac{W}{L} \cdot I_{D0} \cdot e^{\frac{V_{GS}}{V_T}} \right)}{\partial V_{GS}} \quad (9)$$

$$(10)$$

$$\therefore g_m = \frac{1}{V_T} \cdot \frac{W}{L} \cdot I_{D0} \cdot e^{\frac{V_{GS}}{V_T}} \quad (11)$$

2. *Mostre que para uma corrente igual a I_{Dlim} os valores de g_m calculados considerando o transistor em fraca ou forte inversão coincidem.

Trabalhando a equação 8,

$$V_{GS} = V_T \cdot \ln \left(\frac{I_D}{(W/L) \cdot I_{D0}} \right) \quad (12)$$

Utilizando esse resultado com o obtido no exercício anterior (equação 11), tem-se

$$g_m = \frac{W}{L} \cdot \frac{I_{D0}}{V_T} \cdot e^{\frac{V_T \cdot \ln \left(\frac{I_D}{(W/L) \cdot I_{D0}} \right)}{V_T}} \quad (13)$$

$$\Rightarrow g_m = \frac{W}{L} \cdot \frac{I_{D0}}{V_T} \cdot \left(\frac{I_D}{(W/L) \cdot I_{D0}} \right) \quad (14)$$

$$\Rightarrow g_m = \frac{I_D}{V_T} \quad (15)$$

Considerando a corrente como I_{Dlim} , tem-se:

$$I_D = I_{Dlim} = \mu \cdot C_{ox} \cdot \frac{W}{L} \cdot 2 \cdot V_T^2 \quad (16)$$

$$\Rightarrow g_m = \frac{\mu \cdot C_{ox} \cdot \frac{W}{L} \cdot 2 \cdot V_T^2}{V_T} \quad (17)$$

$$\Rightarrow g_m = \sqrt[2]{\left(\mu \cdot C_{ox} \cdot \frac{W}{L} \cdot 2 \cdot V_T \right)^2} \quad (18)$$

$$\Rightarrow g_m = \sqrt[2]{\left(\mu \cdot C_{ox} \cdot \frac{W}{L} \cdot 2 \cdot V_T^2 \right) \cdot \left(\mu \cdot C_{ox} \cdot \frac{W}{L} \cdot 2 \right)} \quad (19)$$

$$\Rightarrow g_m = \sqrt[2]{I_D \cdot \left(\mu \cdot C_{ox} \cdot \frac{W}{L} \cdot 2 \right)} \quad (20)$$

Reajitando a expressão, pode-se observar que as equações de g_m para os casos de inversão

forte e fraca coincidem.

$$\therefore g_m = \sqrt[2]{2 \cdot I_D \cdot \mu \cdot C_{ox} \cdot \frac{W}{L}} \quad (21)$$

3. *Considere os dois espelhos de corrente apresentados na Figura 1. Um deles é um espelho de convencional e o outro é um espelho de corrente de Wilson.

3.1 Em que circunstância, no espelho convencional, a corrente de saída I_0 é exatamente igual à corrente I_{REF} .

3.2 Determine a impedância de saída do espelho convencional.

3.3 Caso este valor for pequeno qual é a consequência? Como ele pode ser aumentado?

3.4 Determine a impedância de saída do espelho Wilson e mostre que é aproximadamente igual a

$$\frac{V_0}{I_0} \approx \frac{g_{m1}}{g_{o1}} \cdot \frac{g_{m3}}{g_{m2}} \cdot \frac{1}{g_{o3}} \approx \frac{g_{m1}}{g_{o1}} \cdot \frac{1}{g_{o3}} \quad (22)$$

para o caso onde M_1 é igual a M_2 (ignore o efeito de corpo)

3.5 Compare a impedância de saída das duas configurações. Qual é maior?

3.6 Qual a desvantagem do espelho de Wilson?

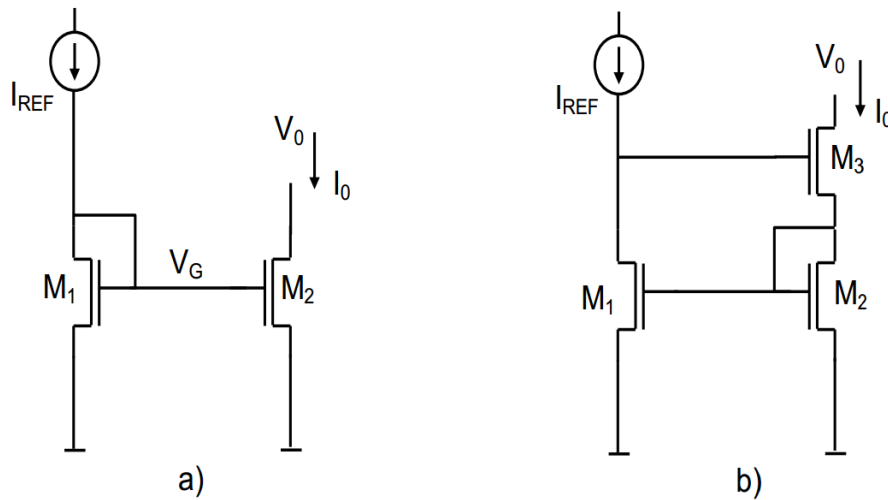


Figura 1: a)Espelho de corrente convencional; b)Espelho de corrente Wilson

Para que a corrente de saída I_0 seja exatamente à corrente I_{REF} , os transistores devem possuir a mesma relação (W/L) e também tensões entre *source* e dreno iguais.

Observando o modelo de pequenos sinais da figura, podemos ver que g_{o2} é a única impedância alcançável pela saída. Logo a impedância de saída desta fonte é g_{o2} .

Caso a impedância de saída do espelho convencional seja pequena, haverá uma maior os-

cilação na corrente de saída em função da tensão aplicada no espelho. Para se aumentar a impedância, melhorar a estabilidade da saída e, conseqüentemente, tornar o circuito melhor (por manter uma corrente de saída mais constante), pode-se aumentar o comprimento dos transistores.

Do circuito descrito na figura 3, podemos tirar:

$$I_0 = g_{m3} \cdot (V_y - V_x) + g_{03} \cdot (V_0 - V_x) \quad (23)$$

$$V_x = \frac{g_{03} \cdot V_0}{g_{02} + g_{m2} + g_{03} + g_{m3} + \frac{g_{m1} \cdot g_{m3}}{g_{01}}} \quad (24)$$

Substituindo (24) em (23) e manipulando a equação, obtemos:

$$Z_{out} = \frac{V_0}{I_0} = \frac{g_{01} \cdot (g_{02} + g_{m2} + g_{03} + g_{m3}) + g_{m3} \cdot g_{m1}}{g_{m2} \cdot g_{01} \cdot g_{03} + g_{01} \cdot g_{02} \cdot g_{03}} \quad (25)$$

Considerando $g_m \gg g_0$, podemos simplificar a equação (25) para:

$$Z_{out} = \frac{g_{m3} \cdot g_{m1}}{g_{m2} \cdot g_{01} \cdot g_{03}} \quad (26)$$

Como os transistores $M1$ e $M2$ são iguais, então ainda é possível reduzir para:

$$Z_{out} = \frac{g_{m3}}{g_{01} \cdot g_{03}} \quad (27)$$

Como já utilizado, $g_m \gg g_0$, desta forma, temos que a impedância de saída do espelho de Wilson é muito maior do que a do espelho convencional. Por outro lado, como utiliza-se transistores em série, a tensão necessário para o funcionamento do circuito é maior. **4.** *Considere o circuito da figura abaixo (Fig. 4). Este circuito é formado pelo espelho de corrente M_3 , M_4 e M_5 e os transistores trabalhando em fraca inversão M_1 e M_2 . Ele serve para gerar uma corrente de referência I_S . Considere que $-\left(\frac{W}{L}_{M_4}\right)$ é **M** vezes maior que $\left(\frac{W}{L}_{M_3}\right)$; $-\left(\frac{W}{L}_{M_2}\right)$ é **N** vezes maior que $\left(\frac{W}{L}_{M_1}\right)$ (ambos operam em fraca inversão); $-\left(\frac{W}{L}_{M_5}\right)$ é **X** vezes maior que $\left(\frac{W}{L}_{M_3}\right)$. Mostre que a corrente de saída tem, quando os transistores M_3 , M_4 e M_5 estão em saturação, a expressão

$$I_S = X \cdot \frac{V_T}{R} \cdot \ln(M \cdot N) \quad (28)$$

Devido ao espelho de corrente formado pelos transistores M_3 e M_4 , e suas relações de

Tabela 1: Critério para determinar a região de operação do transistor.

Região de Operação	Condição
Inversão Forte	$LIM > 10$
Inversão Fraca	$LIM < 0,1$
Inversão Moderada	$0,1 < LIM < 10$

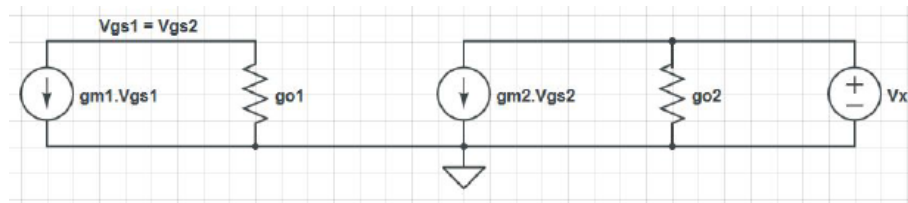


Figura 2: Modelo de pequenos sinais de uma fonte de corrente convencional.

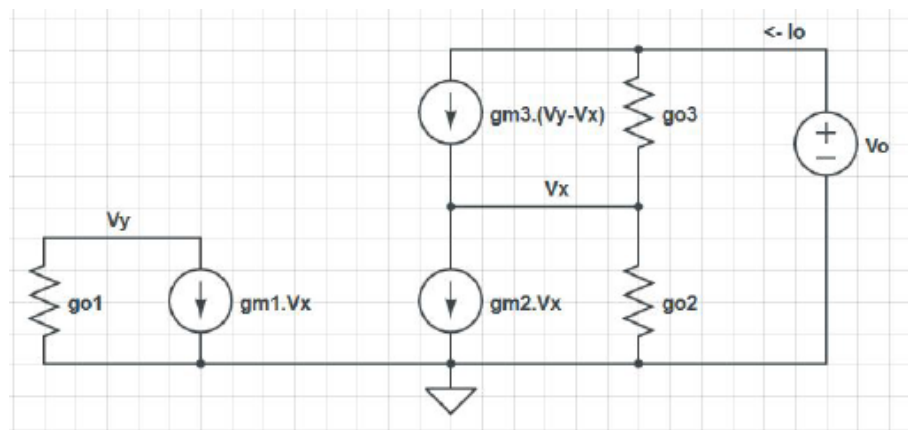


Figura 3: Modelo de pequenos sinais do espelho de corrente Wilson

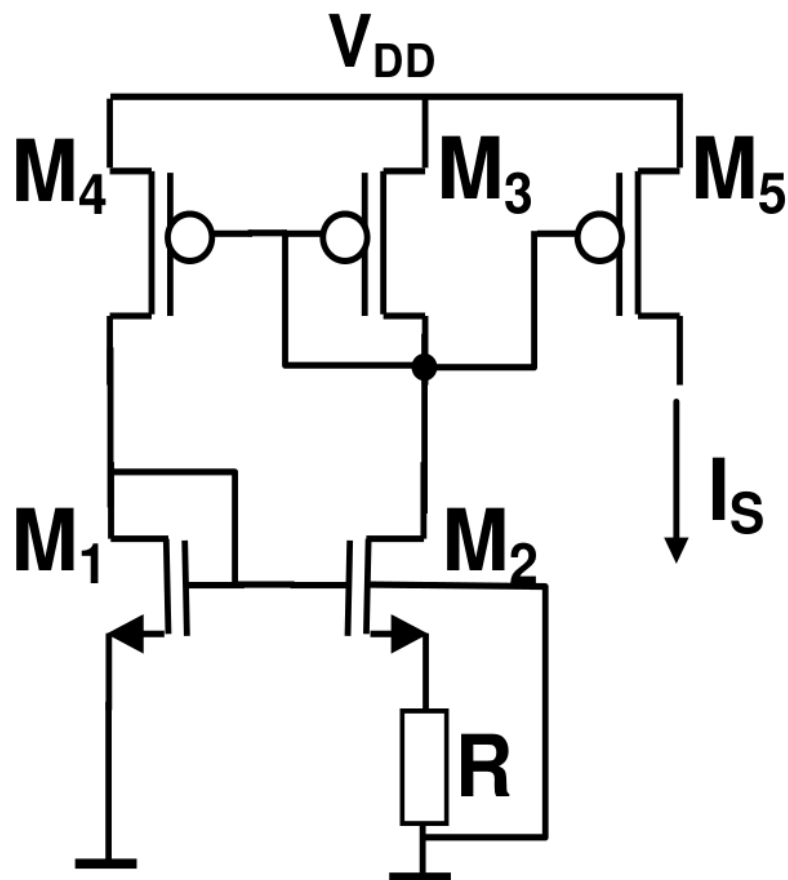


Figura 4: Circuito gerador de corrente de referência.

tamanho, tem-se que a relação das correntes de M_1 e M_2 é M , desta forma

$$\frac{I_1}{I_2} = M \quad (29)$$

$$\frac{I_1}{I_2} = \frac{(W/L)_1}{(W/L)_2} \cdot \frac{e^{V_{G1}/n \cdot V_T} \cdot e^{-V_{S1}/V_T}}{e^{V_{G2}/n \cdot V_T} \cdot e^{-V_{S2}/V_T}} \quad (30)$$

$$(31)$$

Pela relação de tamanho de M_1 e M_2 e sabendo que $V_{G1} = V_{G2}$,

$$\frac{(W/L)_2}{(W/L)_1} = N \quad (32)$$

$$M = \frac{I_1}{I_2} = \frac{(W/L)_1}{(W/L)_2} \cdot \frac{e^{-V_{S1}/V_T}}{e^{-V_{S2}/V_T}} \quad (33)$$

$$\Rightarrow M = \frac{1}{N} \cdot e^{\frac{(V_{S2}-V_{S1})}{V_T}} \quad (34)$$

$$\Rightarrow MN = e^{\frac{(V_{S2}-V_{S1})}{V_T}} \quad (35)$$

Como $I_{M3} = I_{M2}$ e $I_S = X \cdot I_{M3}$,

$$\Rightarrow V_{S2} = R \cdot \frac{I_S}{X} \quad (36)$$

Juntando estes resultados e sabendo que $V_{S1} = 0V$,

$$MN = e^{\frac{R \cdot \frac{I_S}{X}}{V_T}} \quad (37)$$

$$\Rightarrow \ln(MN) = \frac{R \cdot I_S}{X \cdot V_T} \quad (38)$$

$$\therefore I_S = X \cdot \frac{V_T}{R} \cdot \ln(MN) \quad (39)$$

5. *Considere os valores $M = 2$, $N = 1$ e $X = 1$. Determine através de equações os valores (W/L) dos transistores e de R para que

$I_S = 1,95\mu A$ (valor fornecido pelo professor)

O circuito deve funcionar para tensões na saída (dreno de M_5) tão altas quanto $(V_{DD} - 0,4V)$.

Considere que M_3 , M_4 e M_5 estão em forte inversão.

Utilizando o resultado do exercício anterior, os valores fornecidos de M , N e X e sabendo

que $V_T = 26mV$, tem-se

$$I_S = X \cdot \frac{V_T}{R} \cdot \ln(M \cdot N) \quad (40)$$

$$1,95 \cdot 10^{-6} = 1 \cdot \frac{26 \cdot 10^{-3}}{R} \cdot \ln(2 \cdot 1) \quad (41)$$

$$\Rightarrow R = \frac{26 \cdot 10^{-3}}{1,95 \cdot 10^{-6}} \cdot \ln(2) \quad (42)$$

$$\therefore R = 9,24k\Omega \quad (43)$$

Considerando que os transistores M_1 e M_2 estão operando em fraca inversão

$$LIM < 0,1 \quad (44)$$

$$\frac{I_D}{I_{Dlim}} < 0,1 \quad (45)$$

$$(46)$$

Sabendo que $(W/L)_1 = (W/L)_2$ devido a $N = 1$, e que a corrente no dreno do transistore M_1 equivale a $M \cdot \frac{I_S}{X}$,

$$M \cdot \frac{I_S/X}{I_{Dlim}} < \frac{1}{10} \quad (47)$$

Sendo $I_{Dlim} = \mu \cdot C_{ox} \cdot \left(\frac{W}{L}\right) \cdot 2 \cdot (n \cdot V_T)^2$

$$M \cdot \frac{I_S}{X} < \frac{\mu_P \cdot C_{ox} \cdot (W/L)_2 \cdot 2 \cdot (n \cdot V_T)^2}{10} \quad (48)$$

$$\Rightarrow (W/L)_2 > \frac{M \cdot I_S \cdot 5}{X \cdot \mu_P \cdot C_{ox} \cdot (n \cdot V_T)^2} \quad (49)$$

Substituindo os valores,

$$(W/L)_1 = (W/L)_2 > 91,1 \quad (50)$$

O transistor M_5 opera em forte inversão, logo

$$LIM > 10 \quad (51)$$

$$\frac{I_D}{I_{Dlim}} > 10 \quad (52)$$

$$I_D = I_S > 10 \cdot I_{Dlim} \quad (53)$$

$$I_S > 10 \cdot \mu_P \cdot C_{ox} \cdot (W/L)_5 \cdot 2 \cdot (n \cdot V_T)^2 \quad (54)$$

$$\Rightarrow (W/L)_5 < \frac{I_S}{20 \cdot \mu_P \cdot C_{ox} \cdot (n \cdot V_T)^2} \quad (55)$$

Como $X = 1$, $(W/L)_3 = (W/L)_5$, portanto

$$(W/L)_3 = (W/L)_5 < 0,82 \quad (56)$$

Como $M = 2$, $(W/L)_4 = M \cdot (W/L)_3$, então

$$(W/L)_4 < 1,65 \quad (57)$$

Para garantir que o transistor M_5 esteja na região de saturação,

$$V_{GD} > 0 \quad (58)$$

$$V_G - V_D > 0 \quad (59)$$

$$(60)$$

Como, no caso extremo $V_D = V_{DD} - 0,4V$,

$$V_G - (V_{DD} - 0,4) > 0 \quad (61)$$

$$V_G - V_{DD} > -0,4 \quad (62)$$

$$V_{DD} - V_G < 0,4 \quad (63)$$

$$(64)$$

Sabendo que $V_{DD} = V_S$,

$$V_S - V_G < 0,4 \quad (65)$$

Para utilizar o resultado numa equação conhecido, eleva-se ao quadrado

$$(V_S - V_G)^2 = (V_G - V_S)^2 = V_{GS}^2 < 0,16 \quad (66)$$

Usando a equação da saturação,

$$I_S = \mu \cdot C_{ox} \cdot (W/L)_5 \cdot \frac{V_{GS}^2}{2} \quad (67)$$

$$\Rightarrow \left(\frac{W}{L}\right)_5 = \frac{2 \cdot I_S}{\mu \cdot C_{ox} \cdot V_{GS}^2} \quad (68)$$

$$\Rightarrow \left(\frac{W}{L}\right)_5 > \frac{2 \cdot I_S}{\mu \cdot C_{ox} \cdot 0,16} \quad (69)$$

$$\therefore \left(\frac{W}{L}\right)_5 > 0,36 \quad (70)$$

$$(71)$$

6. *Utilize as dimensões $L_1 = 1,0\mu m$ e $L_3 = 2,0\mu m$ para o comprimento de canal dos transistores M_1 e M_3 . Quais são as dimensões de L que devem ser utilizadas nos transistores M_2 , M_4 e M_5 . Por quê? Determine as dimensões da largura de canal W de todos os transistores (mostre numa tabela as dimensões determinadas).

Usualmente, mantém-se todos os transistores de mesmo tipo (i.e. ou PMOS, ou NMOS) com a mesma largura de canal L . Isto permite um melhor funcionamento dos espelhos de corrente, além de facilitar a construção do *layout*. Sendo assim, temos:

$$L_1 = L_2 = 1\mu m \quad (72)$$

$$L_3 = L_4 = L_5 = 2\mu m \quad (73)$$

As dimensões W e L utilizadas no projeto do gerador de corrente de referência estão descritas na tabela 2. Como pode ser visto na tabela, o transistor M_4 foi dividido em dois transistores – $M_{4,1}$ e $M_{4,2}$ – de mesma largura. Desta forma mantém-se todos os transistores *PMOS* casados.

Tabela 2: Dimensões W e L tomadas para os transistores da figura 4.

Transistor	$W(\mu m)$	$L(\mu m)$
M_1	91.1	1
M_2	91.1	1
M_3	1.65	2
$M_{4,1}$	1.65	2
$M_{4,2}$	1.65	2
M_5	1.65	2

7. *Escreva o arquivo de entrada para simulação da fonte de corrente tomando cuidado em manter os transistores casados. Faça uma simulação do tipo DC variando V_{DD} entre 0V e 5V (considere o dreno de M_5 em 0V). Medir as correntes que passam pelos transistores M_4 e M_3 para $V_{DD} = 3,0V$. (verifique se a relação entre estas correntes esta dentro do esperado e se não estiver corrija). O que acontece com a corrente na saída quando aumentamos V_{DD} ? Por quê?

O código do programa que realiza a simulação está descrito em Código Fonte 1.

Código Fonte 1: Arquivo da simulação para análise das relações entre corrente

```

1 Gerador de Corrente de Referencia
2
3 *parametros transistores p.
4 .param wp=1.65um pdp='wp+2*0.85um' adp='wp*0.85um' psp='wp+2*1.75um' asp='wp*1.75um'
5
6 M3 GP GP VDD VDD MODP w=wp l=2um Ad=adp Pd=pdp As=asp Ps=psp
7 M41 GN GP VDD VDD MODP w=wp l=2um Ad=adp Pd=pdp As=asp Ps=psp
8 M42 GN GP VDD VDD MODP w=wp l=2um Ad=adp Pd=pdp As=asp Ps=psp
9 M5 OUT GP VDD VDD MODP w=wp l=2um Ad=adp Pd=pdp As=asp Ps=psp
10
11 *parametros transistores n.
12 .param wn=91.1um pdn='wn+2*0.85um' adn='wn*0.85um' psn='wn+2*1.75um' asn='wn*1.75um'
13
14 M1 GN GN VSS VSS MODN w=wn l=1um Ad=adn Pd=pdn As=asn Ps=psn
15 M2 GP GN X VSS MODN w=wn l=1um Ad=adn Pd=pdn As=asn Ps=psn
16

```



```

17 R1 X VSS 9.24k0hm
18
19 Vd VDD 0 3V
20 Vs VSS 0 0V
21 .CONNECT OUT VSS
22
23 .DC VD 0V 5V 0.1
24
25 .PROBE DC Is(M5) Is(M41) Is(M42) Is(M3) Id(M1) Id(M2)
26
27 .include "~/para_prova/tipico.mod"

```

Como é possível notar através da Figura 5, a relação entre as correntes está próxima do esperado, dado que a corrente que passa em M_4 é aproximadamente 2 vezes maior que a corrente que passa em M_3 , obedecendo a relação do espelho de corrente.

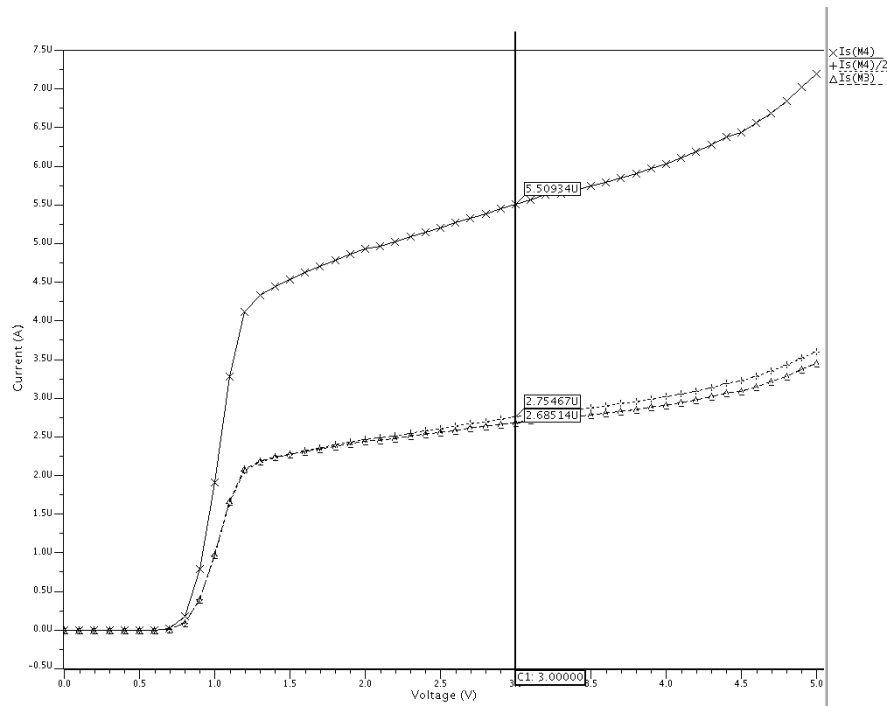


Figura 5: Relações entre correntes de M_4 e M_3 .

8. *Ajuste o valor de R para que a corrente de saída em $V_{DD} = 3,0V$ seja a desejada no projeto (valor nominal). Apresente então o gráfico $I_S \times V_{DD}$.

Foi feita uma análise, varrendo o valor da resistência entre $9k\Omega$ e $15k\Omega$, e foi determinado que o valor de R que melhor se ajusta para obter-se $I_S = 1,95\mu A$ foi $R = 12,86k\Omega$, assim como demonstra a Figura 6.

Utilizando um valor de $R = 12,86k\Omega$, o gráfico de $I_S \times V_{DD}$ obtido está representado na Figura 7.

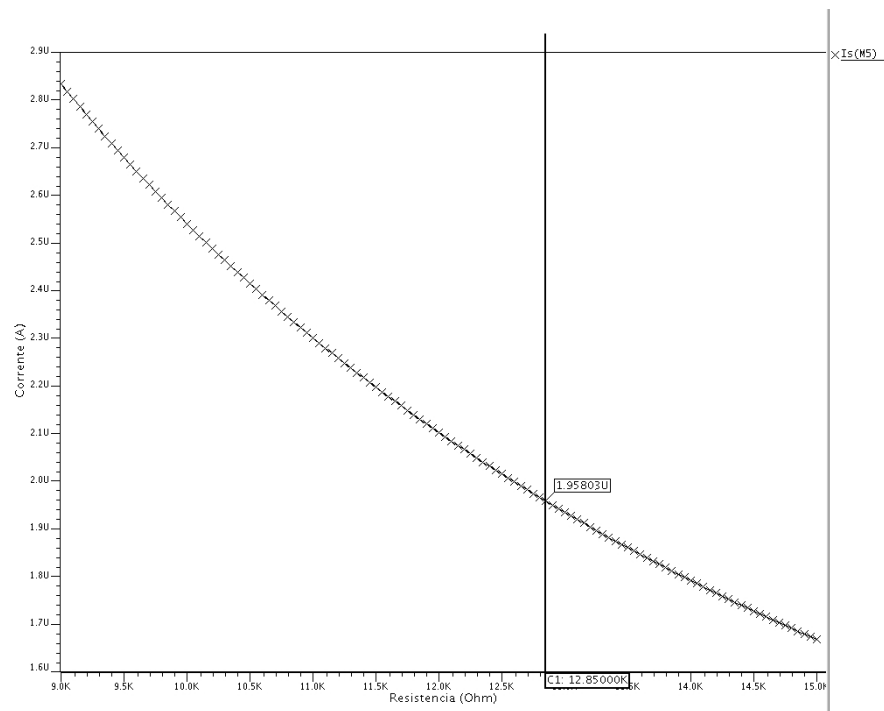
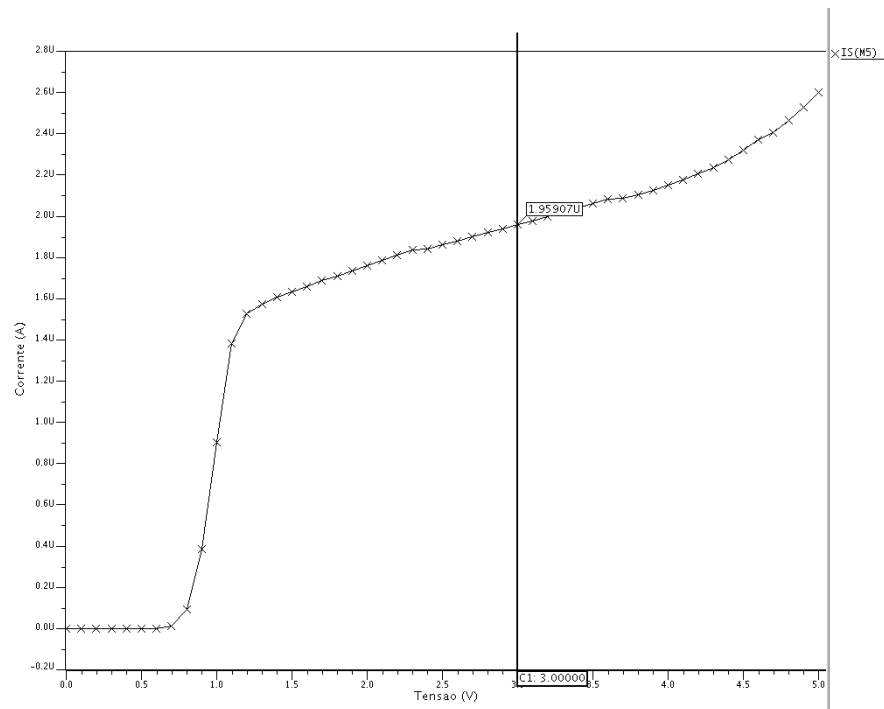


Figura 6: Corrente X Resistência.

Figura 7: Corrente I_S X Tensão V_{DD} .

9. *Determine a faixa de valores de V_{DD} para a qual a condição $I_0(0,98) < I_S < I_0(1,02)$ seja observada, onde I_0 é a corrente para $V_{DD} = 3,0V$. Qual é o valor mínimo de V_{DD} achado? Chamaremos a faixa de tensão encontrada acima de faixa de operação do circuito para variações de $\pm 2\%$.

O esperado é que a corrente na saída esteja entre os valores $1,91\mu A < I_S < 1,99\mu A$ dado que o valor ideal seria $I_S = 1,95\mu A$.

Analisando a Figura 8, obtém-se que a faixa de valores de tensão que obedecem a condição desejada é $2,8V < V_{DD} < 3,2V$.

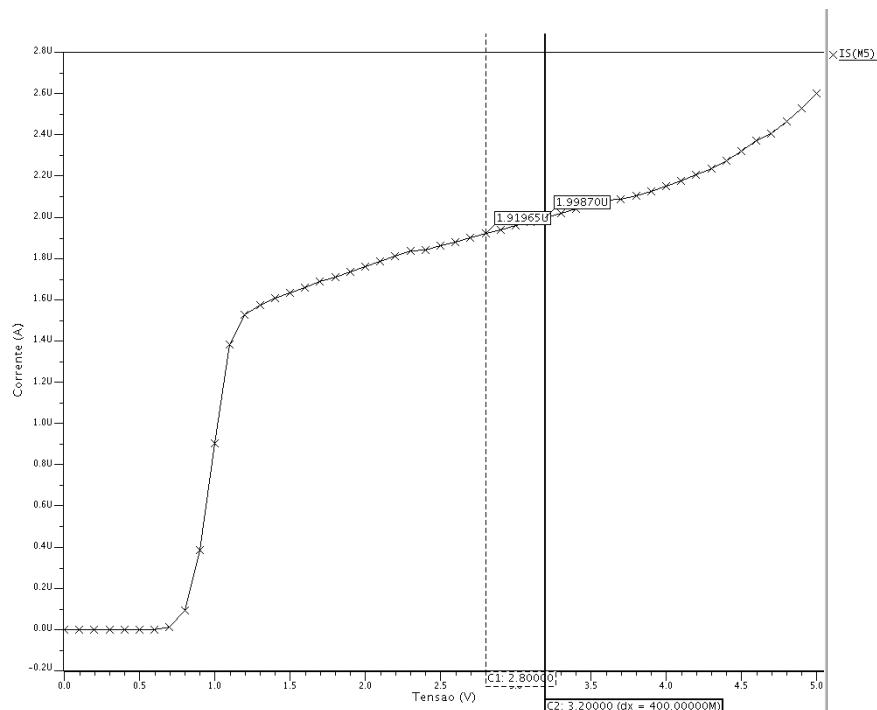


Figura 8: Faixa de tensão adequada.

10. *Caso desejemos ter pequenas variações de corrente mesmo para uma ampla variação da tensão de alimentação, quais modificações podem ser realizadas no projeto?

Para obtermos uma ampla faixa de operação, uma das opções é utilizar uma fonte de corrente de Wilson que aumentará a impedância de saída, tornando a saída mais estável, já que o circuito torna-se menos sensível a variações em V_{DS} . Outra alternativa é aumentar o valor do comprimento L dos transistores, que diminuirá o efeito de modulação de canal de acordo com a variação da tensão de alimentação.

11. *Reprojetar o circuito com modificações para reduzir a sua sensibilidade a variações de V_{DD} . Tomar cuidado para que as dimensões não aumentem muito e que a faixa de operação

não seja muito reduzida. Apresente o esquemático do circuito, com as dimensões escolhidas, e o novo gráfico $I_S V_{DD}$.

O novo circuito projetado é o que está representado na Figura 9.

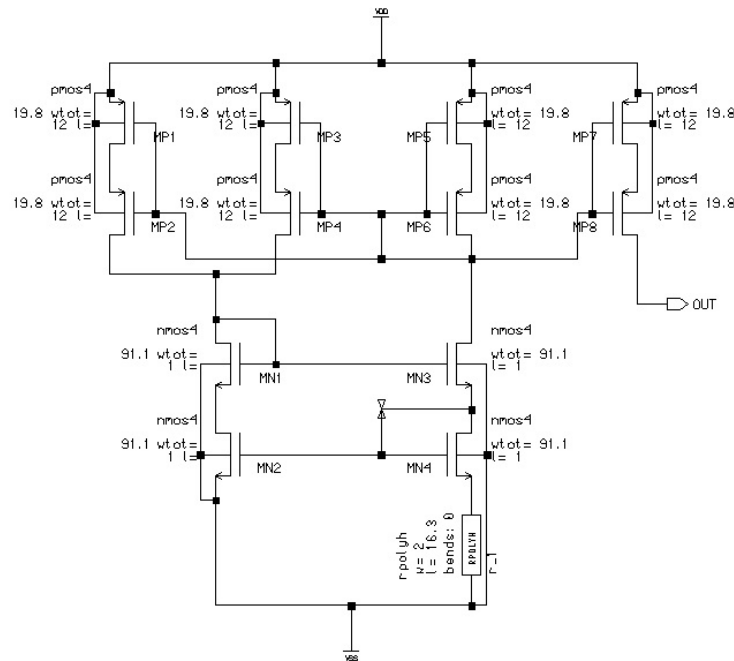


Figura 9: Circuito reprojetoado

Neste novo circuito, foi adicionado um espelho de corrente de Wilson nos transistores N e aumentado o tamanho dos transistores P. A melhor solução seria aumentar o tamanho de todos os transistores e também utilizar dois espelhos de Wilson, porém aumentar o tamanho dos transistores N não seria uma boa ideia, já que eles já são bastante grandes. Utilizar dois espelhos de Wilson também não é uma boa solução por elevar demais a tensão mínima de funcionamento do circuito.

O valor da resistência foi reajustado para $10,88k\Omega$. O gráfico de $I_S V_{DD}$ está representado na Figura 10

12. *Alguns circuitos analógicos necessitam de um circuito de *start-up* para começarem a funcionar (por exemplo, fontes de corrente, osciladores, etc.). Verifique por simulação se a fonte de corrente necessita de um *start-up* (considere algumas tensões iniciais nos nós do circuito e verifique, através de simulação de transitório, se o circuito vai ou não para o ponto de operação correto). Caso haja alguma condição inicial em que o circuito não funcione, apresente figura da simulação. Qual comando deve ser utilizado para impor condições iniciais, **.IC** ou **.NODESET**?

O comando a ser utilizado para impor condições iniciais é o **.IC**, pois ele fixa uma tensão em num determinado ponto de operação.

Na condição inicial em que a tensão no *gate* dos transistores M_{N2} e M_{N4} equivale a $0V$, o circuito não volta a funcionar, assim como demonstra a Figura 11, portanto, um circuito de *start-up* é necessário.

13. Ajustar o valor de R para que a corrente em M_5 tenha o valor nominal desejado quando $V_{DD} = 3,0V$.

O valor ajustado, para que a corrente em M_5 tenha o valor de $1,95\mu A$ quando $V_{DD} = 3,0V$, é $R = 10,88k\Omega$.

14. *Como deve ser desenhado o resistor (verificar no manual ENG-183_rev3.pdf como é feita a definição de um resistor)? Qual material é adequado para construí-lo?

Segundo o manual, o resistor deve ser construído com RPOLYH, pois possui alta resistência o que auxília em ter um componente menor. O desenho do transistor é conforme mostra a Figura 12 que se encontra no manual ENG-183_rev3.pdf na página 44.

15. *Fazer a fonte de corrente (esquemático, símbolo com a localização do *layout*, *layout*, verificações, LVS, etc.). Observe que:

- a. para gerar automaticamente o *layout* use o *viewpoint*. Caso seja usado o esquemático os resistores não serão criados;
- b. tomar cuidado para garantir o melhor casamento entre os transistores M_3 , M_4 e M_5 ; também cuidar do casamento entre os transistores M_1 e M_2 .

Quais são as dimensões do circuito completo (utilizar o comando **Report – Windows** do ICS-TATION)? Apresente o *layout* do circuito.

O resultado do *layout* do circuito está representado na Figura 13.

As dimensões do circuito são $114,218\mu m$ por $40,472\mu m$, o que resulta em uma área do circuito de $4.622,631\mu m^2$.

16. *Extrair o circuito do *layout* e determinar:

- a. corrente de saída para $V_{DD} = 3,0V$ (usar modelo típico);
- b. com simulação Monte Carlo, ao menos 200 simulações, traçar o gráfico número de resultados X corrente de saída em $V_{DD} = 3,0V$. Ache o valor médio;
- c. Para $V_{DD} = 3,0V$, qual é a máxima tensão que podemos aplicar na saída e a fonte continuar funcionando (considere que quando a corrente variou 2%, deixou de funcionar).

Obs.: O extrator gera a linha do resistor erradamente. O resistor deve ser um subcircuito. Acrescente X no início da linha gerada para o resistor. Adicionalmente deve ser acrescen-

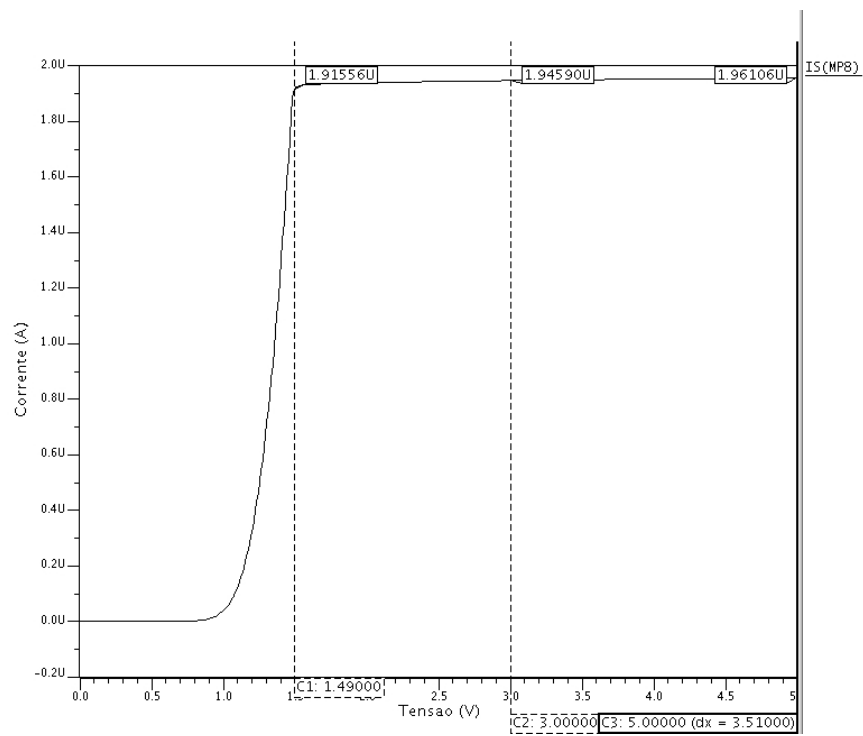
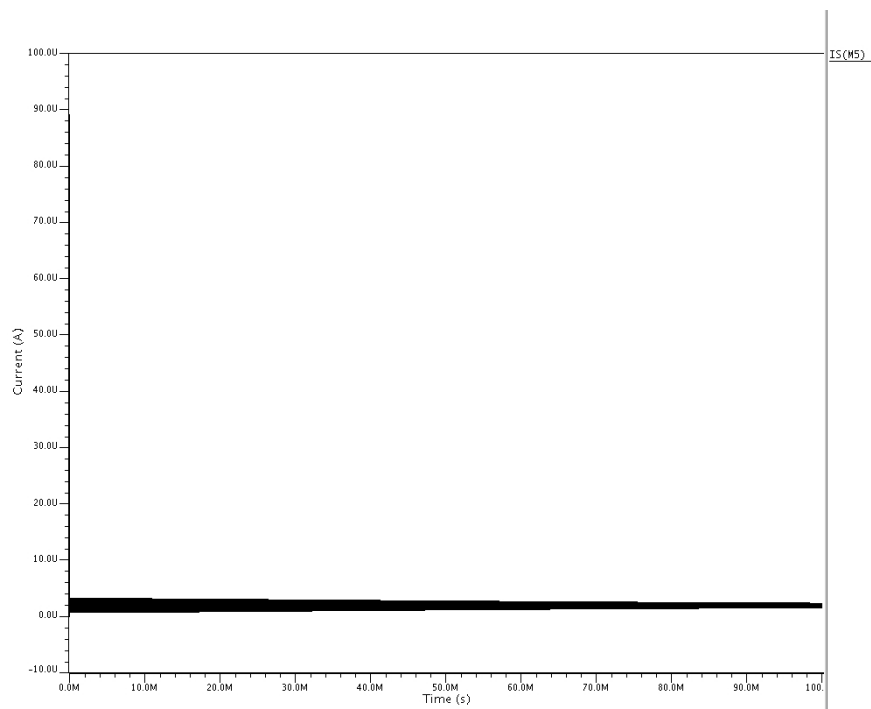
Figura 10: Corrente I_S X Tensão V_{DD} 

Figura 11: Circuito não funcional

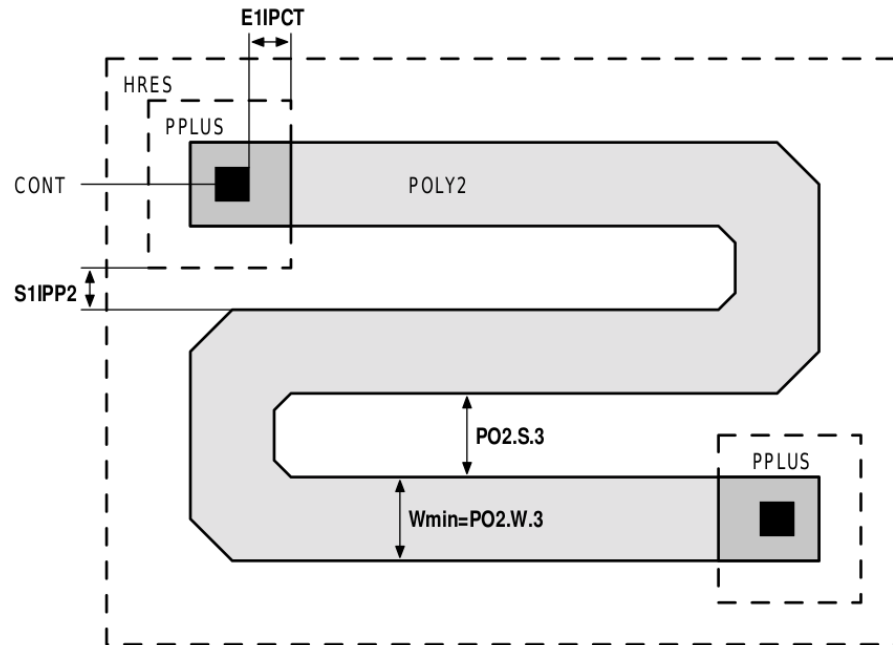


Figura 12: Desenho do resistor RPOLYH

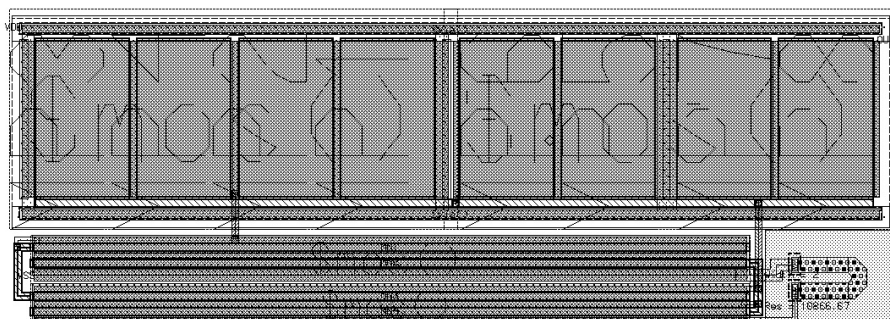


Figura 13: *Layout* do circuito fonte de corrente

tado ao arquivo de simulação o modelo do resistor que se encontra em /local/tools/dkit/ams_3.70/c35/eldo/restm.mod.

A corrente de saída obtida, para $V_{DD} = 3,0V$, é de $1,95\mu A$, assim como mostra a Figura 14. Os resultados obtidos através da simulação Monte Carlo estão respresentados a Figura 15, onde o valor médio é $1,98\mu m$.

Ao analisar o gráfico da Figura 16, nota-se que o valor da tensão máxima a ser aplicada na saída e manter a fonte funcionando é $2,70V$.

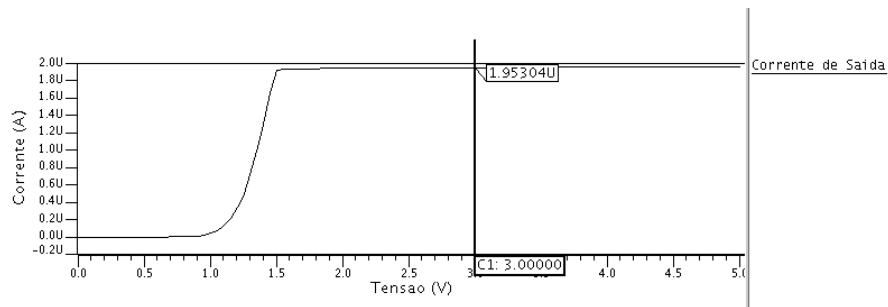


Figura 14: Corrente de saída do circuito

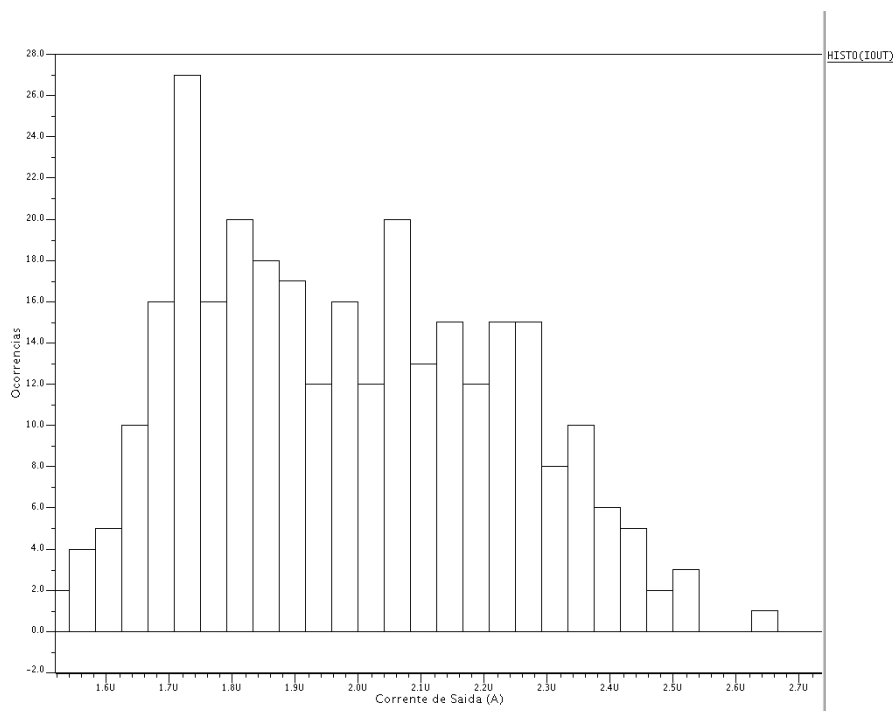


Figura 15: Histograma da corrente de saída quando $V_{DD} = 3,0V$

17. *Realize a simulação DC do circuito com a temperatura variando de $-20^{\circ}C$ até $100^{\circ}C$, em passos de $5,0^{\circ}C$ ($V_{DD} = 3,0V$). Abaixo há um exemplo de como devem ficar os comandos:


```
.option precise
.DC temp -30 120 10
.probe DC Id(Mp1)
```

O código fonte 2 mostra como foi realizada a simulação.

Código Fonte 2: Simulação para temperatura variando de -20°C até 100°C

```
1 Vdd VDD 0 3
2 Vss VSS 0 0
3 .CONNECT OUT 0
4
5 .OPTION PRECISE
6 .DC TEMP -20 100 5
7 .PROBE DC Is(mM12)
```

18. *Apresente a curva I_S x Temperatura e determine os valores extremos da corrente. Compare a dependência teórica de I_S com a temperatura e os resultados?

O gráfico representado pela Figura 17 mostra que os valores extremos de corrente são $1,62\mu A$ para $-20^\circ C$ e $2,48\mu A$ para $100^\circ C$.

O comportamento linear, diretamente proporcional da corrente com a temperatura, pode ser explicado através da equação

$$I_S = X \cdot \frac{V_T}{R} \cdot \ln(M \cdot N) \quad (74)$$

Sabendo que $V_T = \frac{k \cdot T}{q}$, obtem-se

$$I_S = X \cdot \frac{k \cdot T}{R \cdot q} \cdot \ln(M \cdot N) \quad (75)$$

$$\Rightarrow I_S \propto T \quad (76)$$

$$(77)$$

e com isso, é fácil notar a proporção linear que existe entre temperatura e resistência.

19. *Vamos determinar a influência de ruídos da tensão de alimentação na corrente de saída. Para isso podemos utilizar simulações do tipo AC. O que faz uma simulação dessas?

Uma simulação do tipo AC analisa a resposta em frequência do sistema usando uma simulação baseada em pequenos sinais.

20. *Aplique um sinal AC na tensão de alimentação e faça uma simulação AC de 1,0 KHz a 100 MHz analisando 10 pontos por década (ver comando .AC). Abaixo há um exemplo de como devem ficar os comandos:

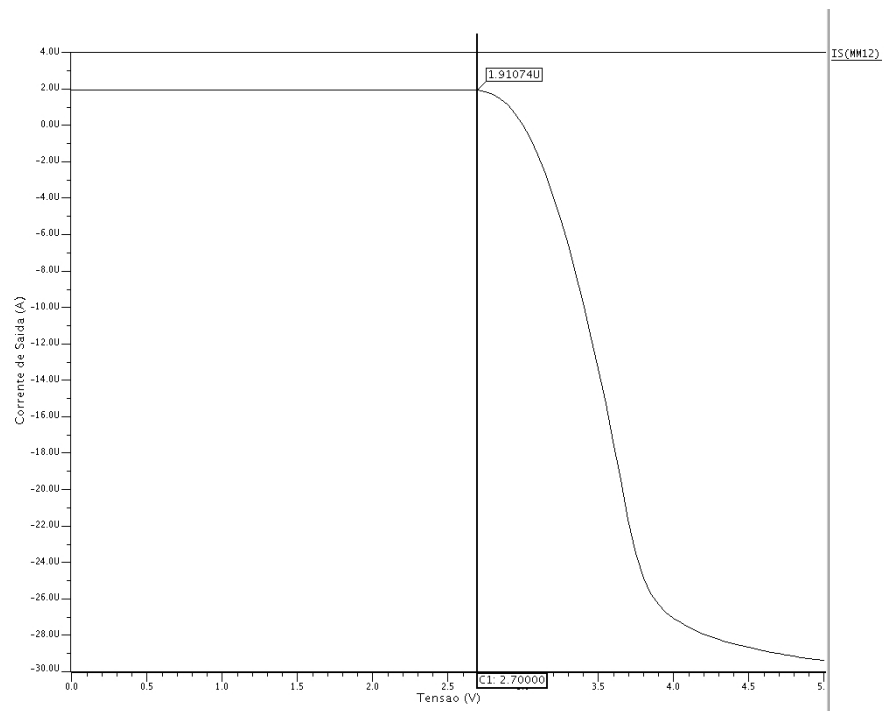


Figura 16: Corrente X Tensão na saída

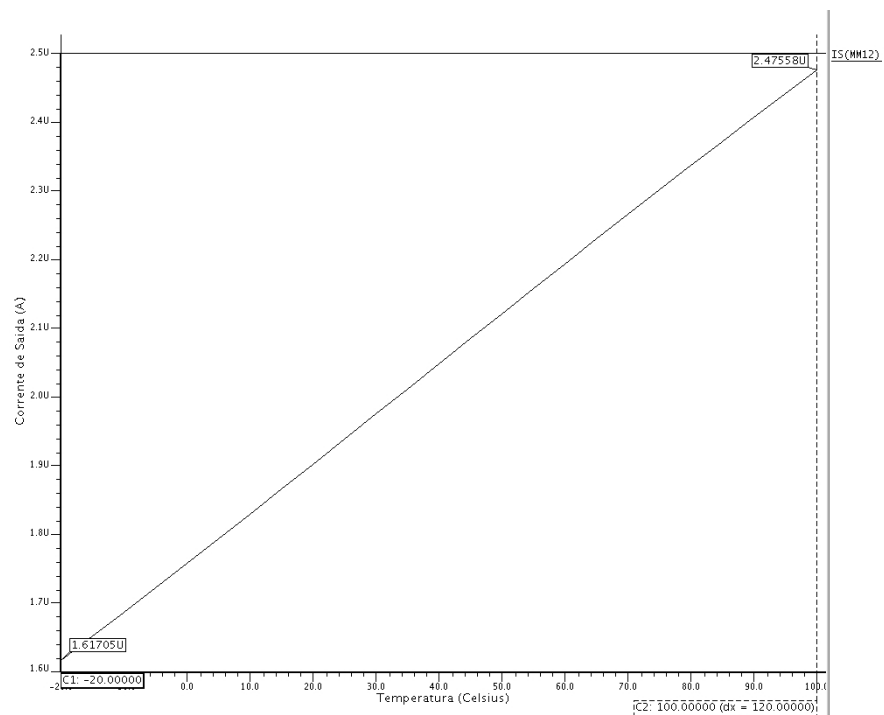


Figura 17: Corrente X Temperatura

```
Vd vd 0 3V AC 1
.AC DEC 10 1K 10MEG
.probe AC Id(Mn4) Vd(5) v(6)
```

O código fonte 3 mostra como foi realizada a simulação.

Código Fonte 3: Simulação AC de 10 KHz a 100 MHz

```
1 Vdd VDD 0 3V AC 0.1V
2 Vss VSS 0 0V
3 .CONNECT OUT 0
4
5 .AC DEC 10 1KHz 10MegHz
6 .PROBE AC Is(mM12) V(VDD)
```

21. *Apresente o gráfico I_S (em dB) x frequência (em escala logarítmica)(mostre os comando do ELDO utilizados). Caso se deseje que o ruído na saída se mantenha inferior 1% da corrente nominal, para um ruído de 0,1 V na fonte de alimentação, qual a máxima frequência que o ruído pode ter?

O diagrama de Bode da corrente está representado na Figura 18. 1% da corrente nominal, equivale a $1,95 \cdot 10^{-8}A$, que, transformando para dB, $20 \cdot \log(I_S/100)$, o que implica em um valor de $-154,20dB$. Ao analisar o diagrama, infere-se que o valor de máxima frequência é $0,25MHz$.

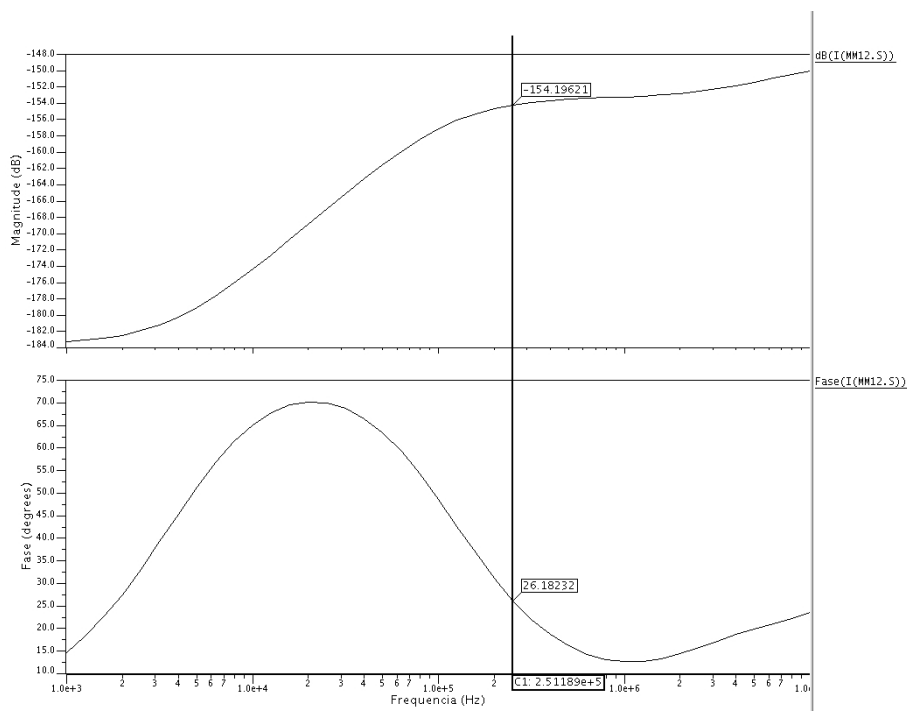


Figura 18: Gráfico de I_S (em dB) X Frequência (Hz)

22. *Caso a fonte de alimentação apresente ruídos acima de 0,1 V em frequências acima da permitida, qual providência simples pode ser tomada para reduzi-los?

A simples adição de um capacitor entre a alimentação do circuito e os componentes do mesmo auxiliaria na filtragem deste ruído extra, agindo como se fosse um passa-baixa.

23. *Tecnologias CMOS são desenvolvidas para fornecer transistores MOS, NMOS e PMOS. Apesar disso, não raramente são também disponibilizados transistores bipolares. Verifique os transistores bipolares LAT2 e Vert10 fornecidos pela AMS, manual ENG-183. Que tipo de transistores são (NPN ou PNP) e por que são chamados de lateral, LAT2, e vertical, VERT10?

LAT2 é um transistor bipolar PNP lateral de emissor com $2\mu m$ por $2\mu m$. VERT10 é um transistor bipolar PNP vertical de emissor com $10\mu m$ por $10\mu m$. Os nomes, lateral e vertical, fazem menção a direção da corrente.

24. *Verifique o comportamento do transistor VERT10 com a temperatura. Para isso conecte o emissor dele a uma fonte de corrente (valor de corrente igual ao que você usou no projeto), a base e coletor ao terra e faça. Apresente o gráfico V_{BE} x Temperatura. A declaração do transistor é:

Qname coletor base emissor VERT10

O modelo VERT10 encontra-se no fim do material.

Grandezas PTAT (Proportional To Absolute Temperature), como a corrente da fonte de corrente, e CTAT (Complementary To Absolute Temperature), como o V_{BE} de um bipolar, podem ser utilizadas para gerar um sinal independente da temperatura. Para isto basta somá-las, cada uma multiplicada por um coeficiente de ajuste, de forma que as variações com a temperatura se cancelem, como mostra a Figura 19.

Um circuito que realiza semelhante soma é apresentado na Figura 20.

Nela podemos ver que: – a tensão de saída é igual a soma entre a tensão em R_2 , ($I_R \cdot R_2$) que é PTAT, e a tensão V_{BE} do transistor; – o valor de R_2 serve para ajustar a relação entre essas duas tensões.

O gráfico de V_{BE} x Temperatura está representado na Figura 21

25. *Projete uma fonte de tensão de referencia similar a da Figura 20, mas utilize a fonte de corrente que você projetou (questão 15). Na fonte de tensão faça com que a corrente do bipolar seja igual à corrente que passa pelo resistor R_1 (Figura 20). O valor de R_2 deve ser ajustado para

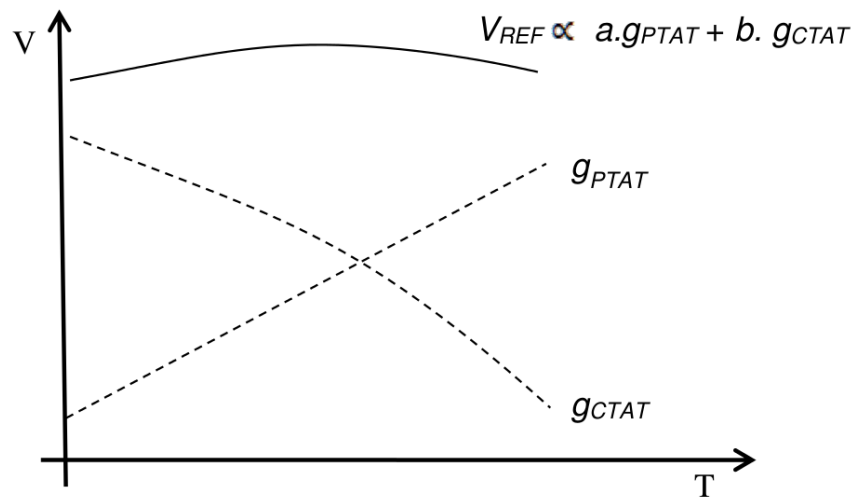


Figura 19: Soma de grandezas PTAT e CTAT.

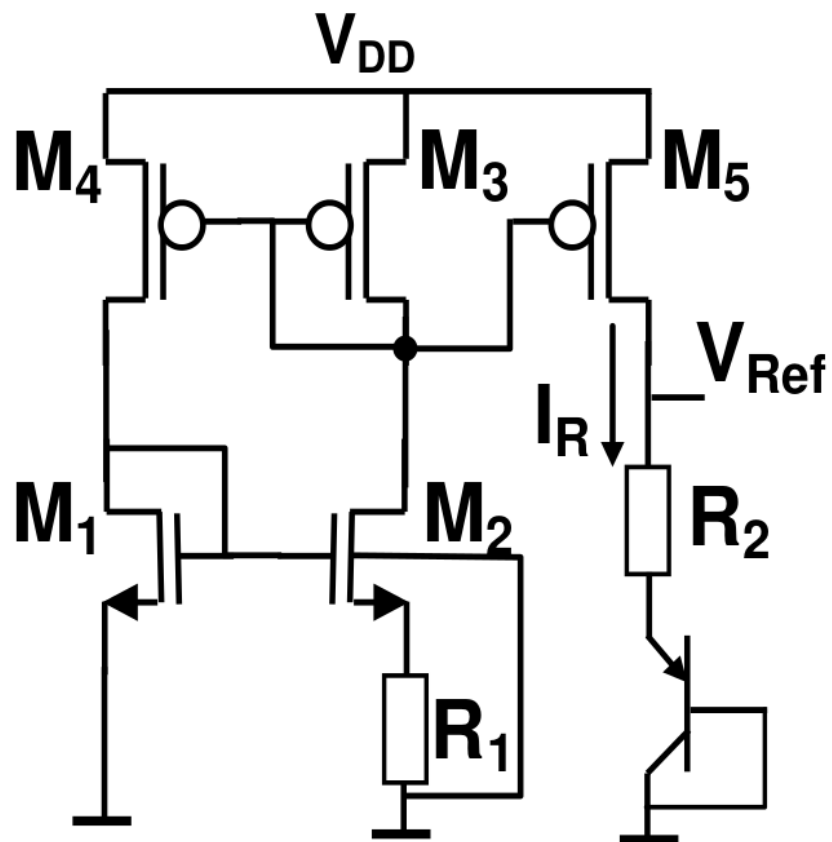


Figura 20: Fonte de tensão de referência.

que Coeficiente de Temperatura¹ seja inferior a 50 ppm/°C, para a temperaturas variando entre -10°C e 100°C. Apresente o esquemático do circuito completo, as dimensões dos transistores e os valores dos resistores. Apresente também o gráfico V_{REF} x Temperatura.

V_{MAX} = Máximo valor de V_{REF} para $t \in [-10^\circ C, 100^\circ C]$

V_{MIN} = Mínimo valor de V_{REF} para $t \in [-10^\circ C, 100^\circ C]$

$$Coeficiente de Temperatura = \frac{V_{MAX} - V_{MIN}}{V_{REF}} \cdot \frac{1}{100 - (-10)} \cdot 10^6 \quad (78)$$

Obs.: Caso a tensão de saída esteja variando muito com a temperatura, reajuste o valor de R_2 .

O esquemático está representado na Figura 22.

As dimensões são do transistores PMOS são $W = 19,8\mu m$ e $L = 24\mu m$ (dividido em 2 de $L = 12\mu m$) e as do NMOS são $W = 91,1\mu m$ e $L = 1\mu m$.

As resistências utilizadas foram $R_1 = 10,88k\Omega$ e $R_2 = 268,00k\Omega$.

O gráfico de V_{REF} x Temperatura está representado na Figura 23.

O gráfico do coeficiente de temperatura está representado na Figura 24.

26. *Desenhe o *layout* da fonte de tensão completa. Utilize o transistor vertical PRIM-LAB/VERT10 da biblioteca. Ajuste o comprimento de R_2 no *layout* para que o coeficiente de temperatura do circuito extraído se mantenha abaixo de 50 ppm/°C.

Obs.: o transistor bipolar extraído vem com o parâmetro Area. Apague este parâmetro senão ficará errado.

O *layout* da fonte de tensão completa está representado na Figura 25.

27. *Adicione ao *layout Pads* de V_{DD} e GND . Passar o DRC para verificar se tudo está correto. Quais são as dimensões do circuito com os *Pads*? Apresente o *layout* do circuito e o gráfico V_{REF} x Temperatura para valores de V_{DD} de 2,0 V, 2,5 V e 3,0V.

Obs.: um bloco de *Pad* pode ser encontrado na biblioteca IOLIB_4M, célula g-padonly.

O *layout* do circuito está representado na Figura 26, com dimensões de $114,581\mu m$ por $261,850\mu m$, o que resulta em uma área do circuito de $30.003,0\mu m^2$. As dimensões do circuito são $114,218\mu m$ por $40,472\mu m$, o que resulta em uma área do circuito de $4.622,631\mu m^2$. O gráfico V_{REF} x Temperatura para valores de V_{DD} de 2,0 V, 2,5 V e 3,0V estão representados na Figura 27.

Alguns dados adicionais: os transistores MOS, apesar de terem em primeira ordem um fun-

¹ Coeficiente de Temperatura: parte por milhão por grau Celsius

cionamento simples, precisam de modelos que são cada vez mais sofisticados. Um dos modelos mais conhecidos, e não por isso o melhor, é o BSIM (Berkeley Short Channel IGFET Model, <http://www-device.eecs.berkeley.edu/~bsim3/>). Este modelo teve diversas edições e versões. Abaixo há exemplo dos parâmetros do modelo BSIM3V3 para a tecnologia CMOS 0,35 μm da AMS.

Obs.: U_0 é a mobilidade inicial e tem unidade de $cm^2/(V \cdot s)$;

TOX é a espessura do óxido em metros;

$$\epsilon_{ox} = 3,5 \times 10^{-13} F/cm$$

```

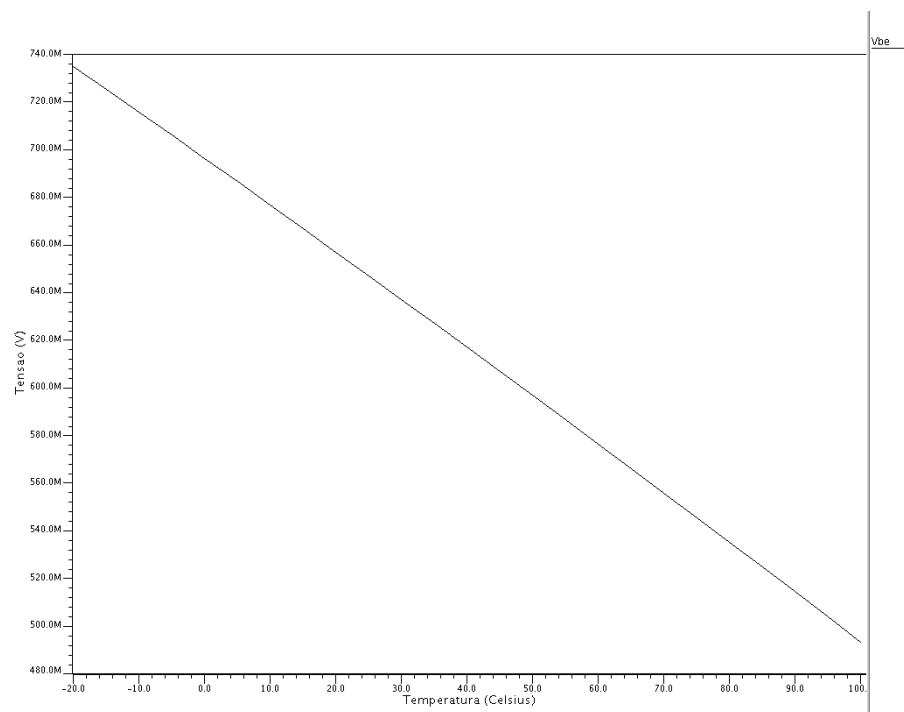
1  .MODEL MODN NMOS LEVEL=53 MODTYPE=ELDO
2  *
3  * -----
4  ***** SIMULATION PARAMETERS *****
5  * -----
6  * format      : ELDO, AccusimII, Continuum
7  * model       : MOS BSIM3v3
8  * process     : C35
9  * revision    : 2;
10 * extracted   : B10866 ; 2002-12; ese(487)
11 * doc\#       : ENG-182 REV\_2
12 * -----
13 *
14 * -----
15 +THMLEV =0
16 *
17 * *** Flags ***
18 +MOBMOD =1.000e+00 CAPMOD =2.000e+00 NQSMOD =0.000e+00 NOIMOD =3.000e+00 DERIV =1
19 *
20 * *** Threshold voltage related model parameters ***
21 +K1      =5.0296e-01 K2      =3.3985e-02 K3      =-1.136e+00 K3B      =-4.399e-01 NPEAK
22      =2.611e+17 VTH0      =4.979e-01
23 +VOFF    =-8.925e-02 DVT0    =5.000e+01 DVT1    =1.039e+00 DVT2    =-8.375e-03 KETA    =2.032e
24      -02
25 +PSCBE1  =3.518e+08 PSCBE2  =7.491e-05 DVT0W    =1.089e-01 DVT1W    =6.671e+04 DVT2W    =-1.352e
26      -02
27 *
28 * *** Mobility related model parameters ***
29 +UA      =4.705e-12 UB      =2.137e-18 UC      =1.000e-20 U0 = 4.758e+02
30 *
31 * *** Subthreshold related parameters ***
32 +DSUB    =5.000e-01 ETA0    =1.415e-02 ETAB    =-1.221e-01 NFACTOR=4.136e-01
33 *
34 * *** Saturation related parameters ***
35 +EM      =4.100e+07 PCLM    =6.948e-01 PDIBLC1=3.571e-01 PDIBLC2=2.065e-03 DR0UT    =5.000e
36      -01
37 +A0      =2.541e+00 A1      =0.000e+00 A2      =1.000e+00 PVAG    =0.000e+00 VSAT    =1.338e+05
38 AGS      =2.408e-01
39 +B0      =4.301e-09 B1      =0.000e+00 DELTA    =1.442e-02 PDIBLCB=3.222e-01
40 *
41 * *** Geometry modulation related parameters ***
42 +W0      =2.673e-07 DLC      =3.0000e-08 DWC      =9.403e-08 DWB      =0.000e+00 DWG      =0.000e
43      +00
44 +LL      =0.000e+00 LW      =0.000e+00 LWL      =0.000e+00 LLN      =1.000e+00 LWN      =1.000e+00 WL
45      =0.000e+00
46 +WW      =-1.297e-14 WWL      =-9.411e-21 WLN      =1.000e+00 WWN      =1.000e+00
47 *
48 * *** Temperature effect parameters ***

```

```

35 +AT      =3.300e+04 UTE      =-1.800e+00 KT1      =-3.302e-01 KT2      =2.200e-02 KT1L      =0.000e
    +00
36 +UA1      =0.000e+00 UB1      =0.000e+00 UC1      =0.000e+00 PRT      =0.000e+00
37 *          *** Overlap capacitance related and dynamic model parameters ***
38 +CGD0 =1.300e-10 CGS0 =1.200e-10 CGB0 =1.100e-10 CGDL =1.310e-10 CGSL =1.310e-10 CKAPPA
    =6.000e-01
39 +CF      =0.000e+00 ELM      =5.000e+00 XPART      =1.000e+00 CLC      =1.000e-15 CLE      =6.000e
    -01
40 *          *** Parasitic resistance and capacitance related model parameters ***
41 +RDSW      =3.449e+02 CDSC      =0.000e+00 CDSCB      =1.500e-03 CDSCD      =1.000e-03
42 +PRWB      =-2.416e-01 PRWG      =0.000e+00 CIT      =4.441e-04
43 *          *** Process and parameters extraction related model parameters ***
44 +TOX      = 7.575e-09 NGATE      =0.000e+00 NLX      =1.888e-07 XL      =0.000e+00 XW      =0.000e+00
45 *          *** Substrate current related model parameters ***
46 +ALPHA0 =0.000e+00 BETA0      =3.000e+01

```


Figura 21: Tensão V_{BE} x Temperatura

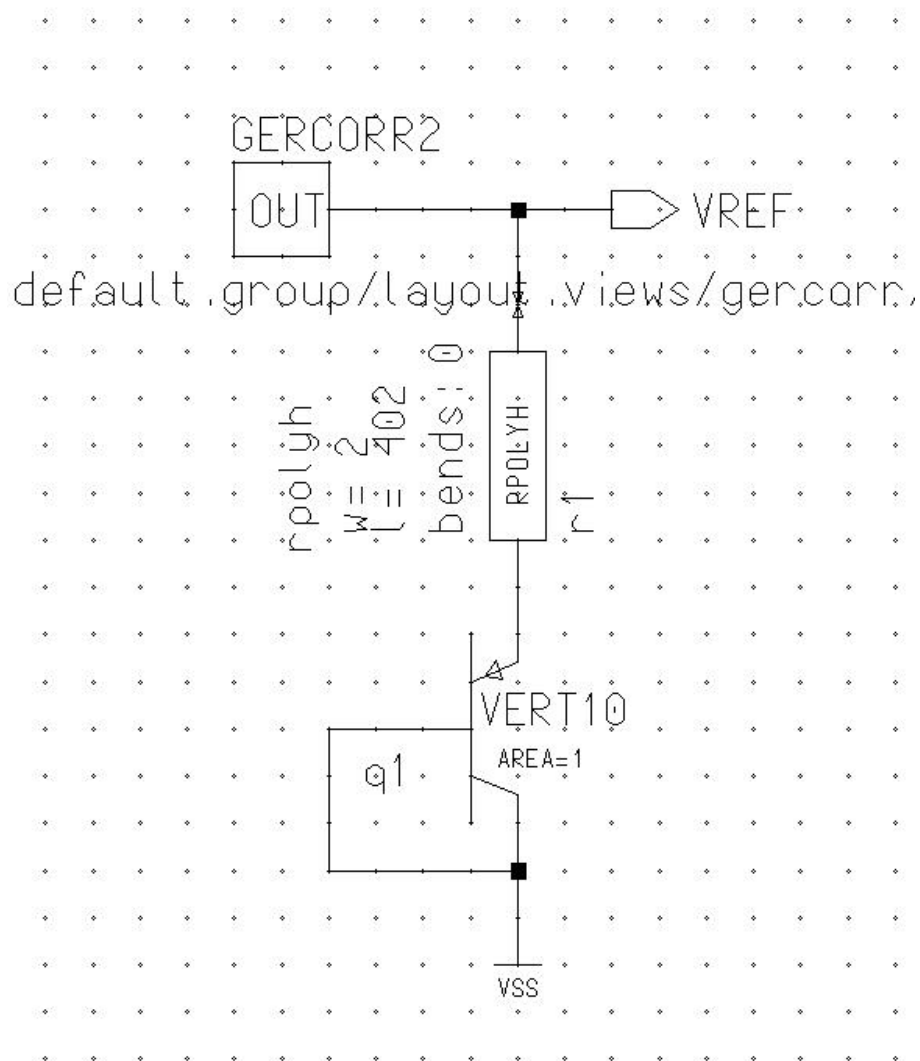


Figura 22: Esquemático do circuito

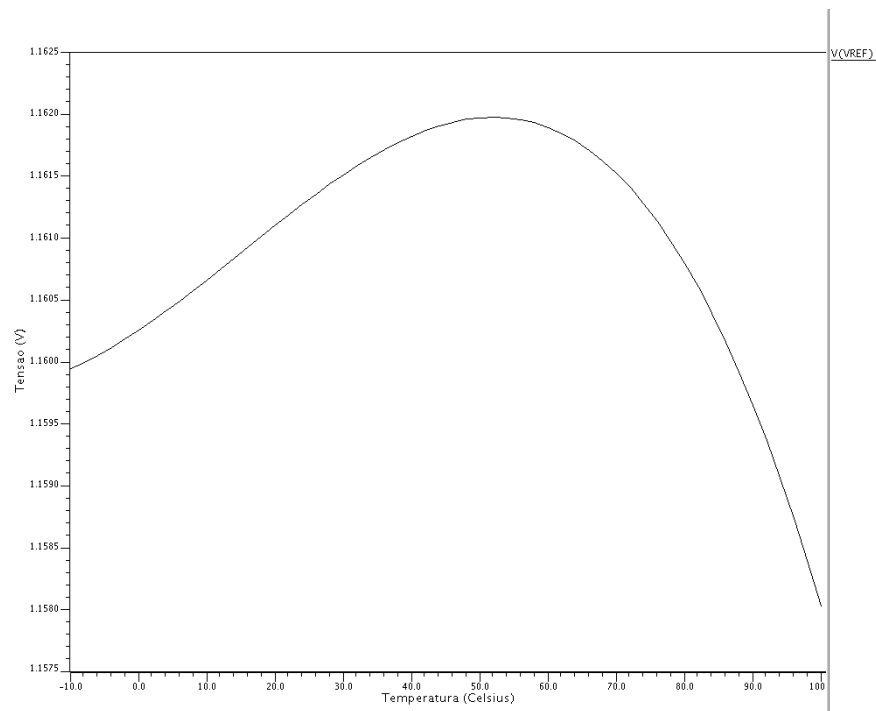
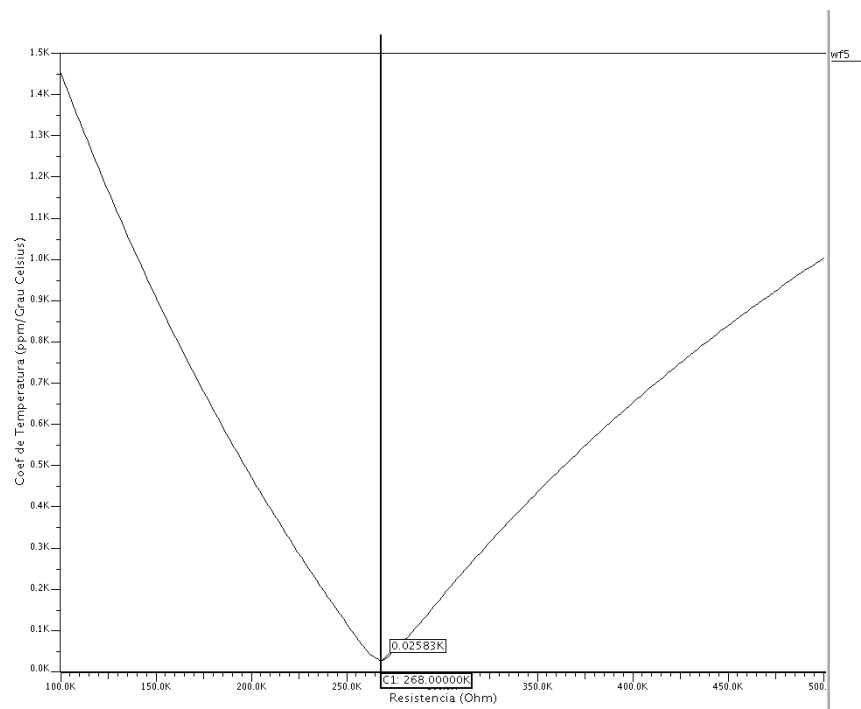
Figura 23: Gráfico de V_{REF} x Temperatura

Figura 24: Coeficiente de temperatura

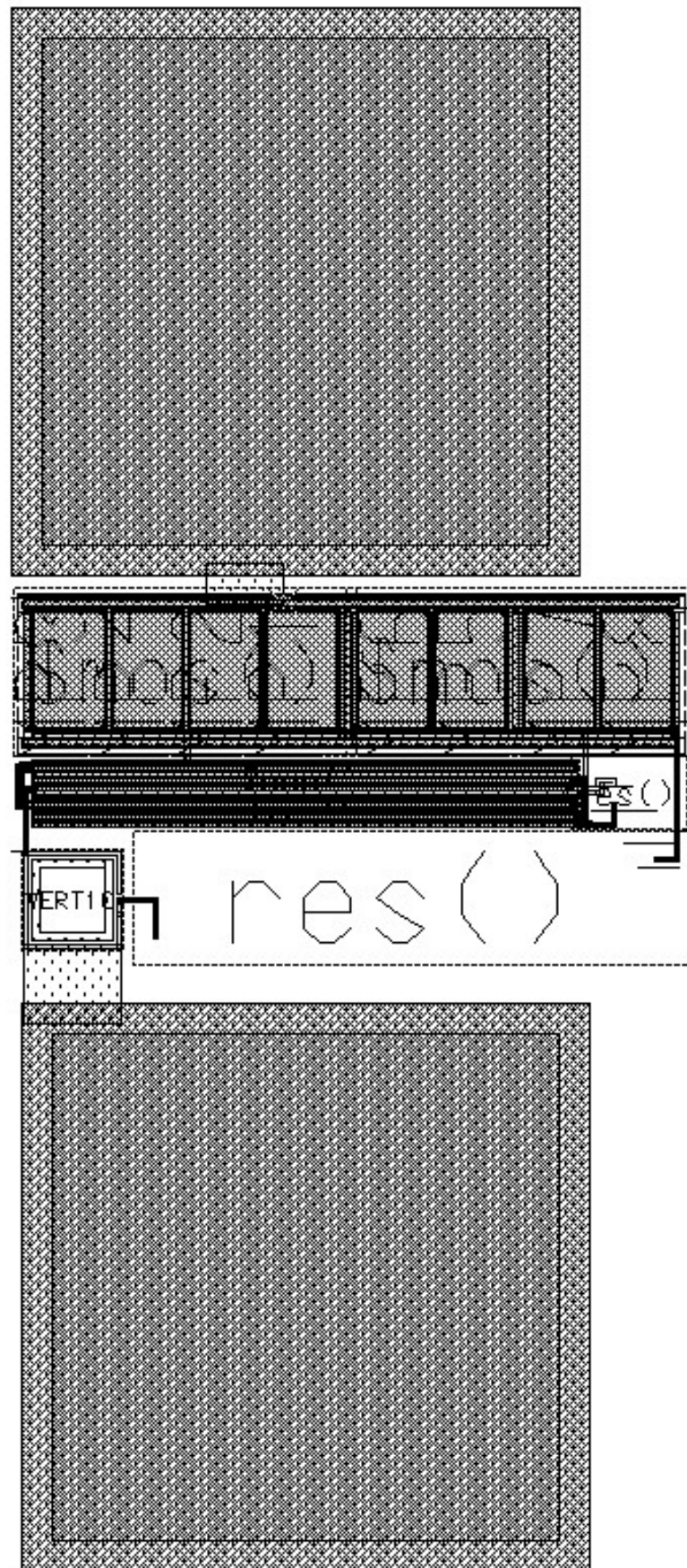
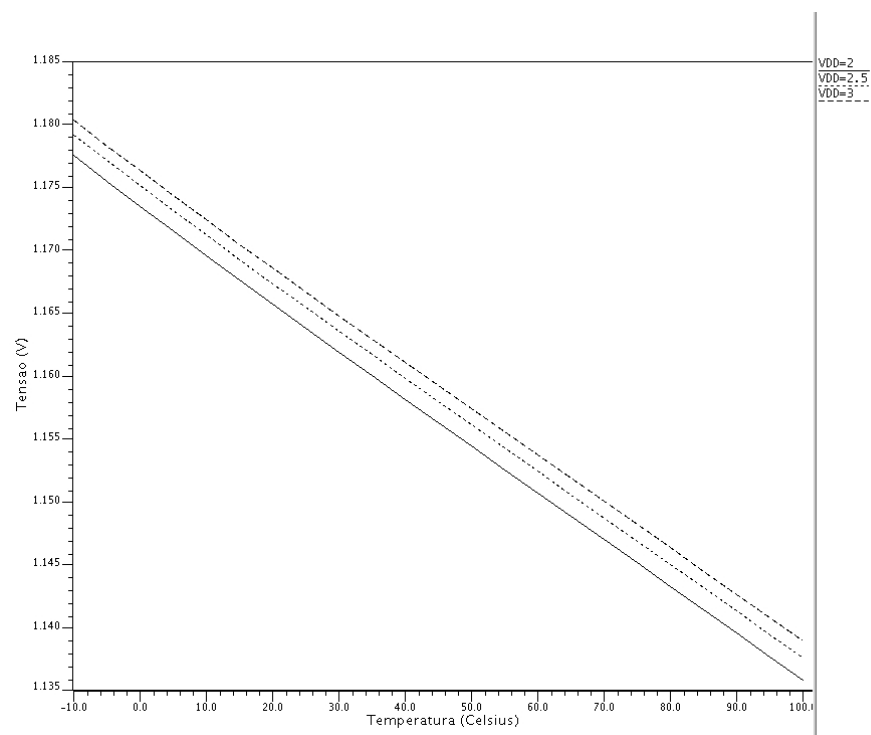


Figura 26: Layout do circuito com Pads

Figura 27: V_{REF} x Temperatura