

- g. Use o comando *routing* automático para fazer as ligações. Tome cuidado para que as linhas de V_{DD} e V_{SS} tenham **1,8 μm** de largura (use a opção **Route – ARoute NEt Classe**);
 - h. Para as ligações que não foram feitas, utilize o comando **Route – Aroute - Region – RIP** (neste caso algumas ligações são desfeitas e nova tentativa é realizada);
 - i. Verifique que todas as ligações foram realizadas através do comando **Route - Routing Results - SOvrf**.
4. Verifique se as ligações foram bem feitas (principalmente dos sinais de V_{DD} e V_{SS}). Refaça aquelas que não estiverem boas. Coloque os **ports** no *layout*, conecte-os e coloque os *labels*.
 5. Passe o **DRC** no circuito não deixando nenhum erro.
 6. Faça o **LVS** entre o *layout* e o esquemático. Só devem ocorrer *warnings*. Inclua no relatório o *layout* feito e corrigido.
 7. Considere o circuito da **Figura 2** (não tem função alguma, servindo apenas para ilustração). Desenhe o esquemático desse circuito utilizando a célula **NAND23** e o prescaler anterior (faça as devidas checagens).
 8. Gere o *layout* a partir do esquemático. Para isto não se esqueça de acrescentar ao símbolo do *prescaler* a propriedade **Phy_comp** e como seu valor a localização do *layout*.
 9. Termine as conexões, adicione *ports*, faça o **DRC** e o **LVS**. Inclua no relatório o *layout* feito.

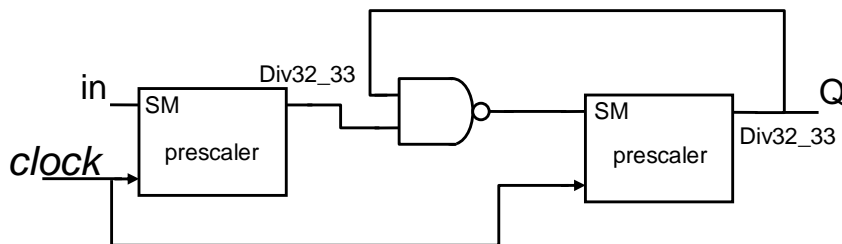


Figura 2. Circuito utilizando o *Prescaler*.

10. Modifique o circuito adicionando um transistor na saída como indicado na **Figura 3**. Novamente gere o *layout*, adicione *ports*, faça o **DRC** e o **LVS**. Quais são os valores da saída quando o *gate* do transistor está “Alto” e quando está “Baixo”. Inclua no relatório o *layout* feito.

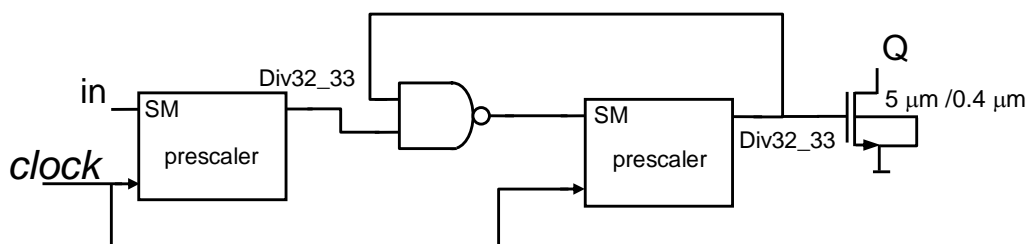


Figura 3. Circuito utilizando *Prescalers* e transistor.

11. Voltando ao circuito da **Figura 1**, extrair a partir do esquemático o *netlist* e determinar a máxima velocidade para os modelos **típico** e **worstspeed** (o circuito deve dividir o *clock* por 32, para SM = “0”, ou por 33, para SM = “1”). Use o comando *measure*, compare as frequências obtidas nos dois modelos e comente os resultados.
12. A partir do *layout* do circuito da **Figura 1**, extrair o circuito para simulação com apenas capacitores. Determinar a máxima velocidade do circuito para o modelo **típico** e para o modelo **worstspeed**.
13. Extrair agora o circuito para simulação com capacitores e resistores. Determinar a máxima velocidade do circuito para o modelo **típico** e para o modelo **worstspeed**.
14. A partir do *datasheet* dos blocos que compõe o prescaler estime o máximo *clock* que o circuito poderia suportar.
15. **Monte uma tabela** com os resultados obtidos nos exercícios 11, 12, 13 e 14. **Compare e comente** os resultados.

Obs. Endereço com informações sobre células

/local/tools/dkit/ams_3.70_mgc/www/index.html

(**Standar Cell DataSheet – C35 - Core Cells**).