

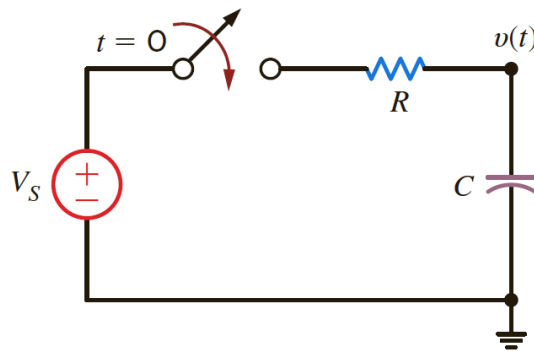
Lab12: RC회로

학번: 22200034

이름: 곽도현

1. 다음 RC회로에서 스위치가 닫혔을 때, $v(t)$ 의 과도응답(transient response) 함수를 구하여라, 정답만 쓰지 말고 구하는 식을 보이라 (2점)

(조건: 스위치가 닫히기 전 커패시터 양단 전압 $V(t)$ 의 initial voltage는 0V)



식 풀이)

KCL 을 이용하여 $v(t)$ 의 노드에서 얻을 수 있는 식은 다음과 같다.

$$C \frac{dv(t)}{dt} + \frac{v(t) - V_S}{R} = 0 \quad \text{왼쪽의 식은 아래와 같은 식으로 변형할 수 있다.}$$

$$\frac{dv(t)}{dt} + \frac{v(t)}{RC} = \frac{V_S}{RC}$$

이때, $v(t) = K_1 + K_2 e^{-t/\tau}$ 임을 이용하여 위의 식에 $V(t)$ 을 대입하면

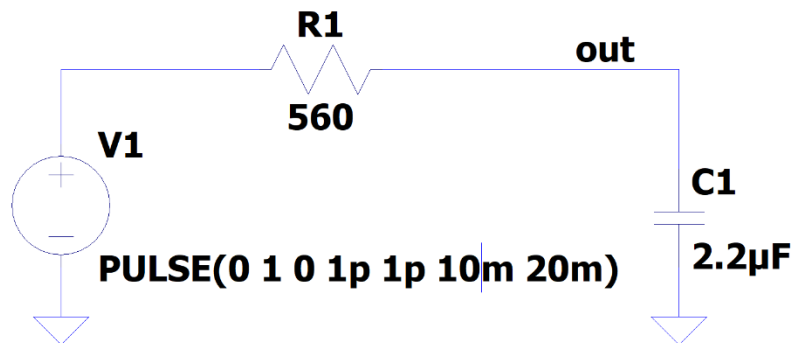
$$-\frac{K_2}{\tau} e^{-t/\tau} + \frac{K_1}{RC} + \frac{K_2}{RC} e^{-t/\tau} = \frac{V_S}{RC} \quad \text{왼쪽과 같은 식을 얻을 수 있다.}$$

이를 만족하는 $V_S = K_1$, $\tau = RC$ 이므로 식을 정리하면

$$v(t) = V_S + K_2 e^{-t/RC}$$

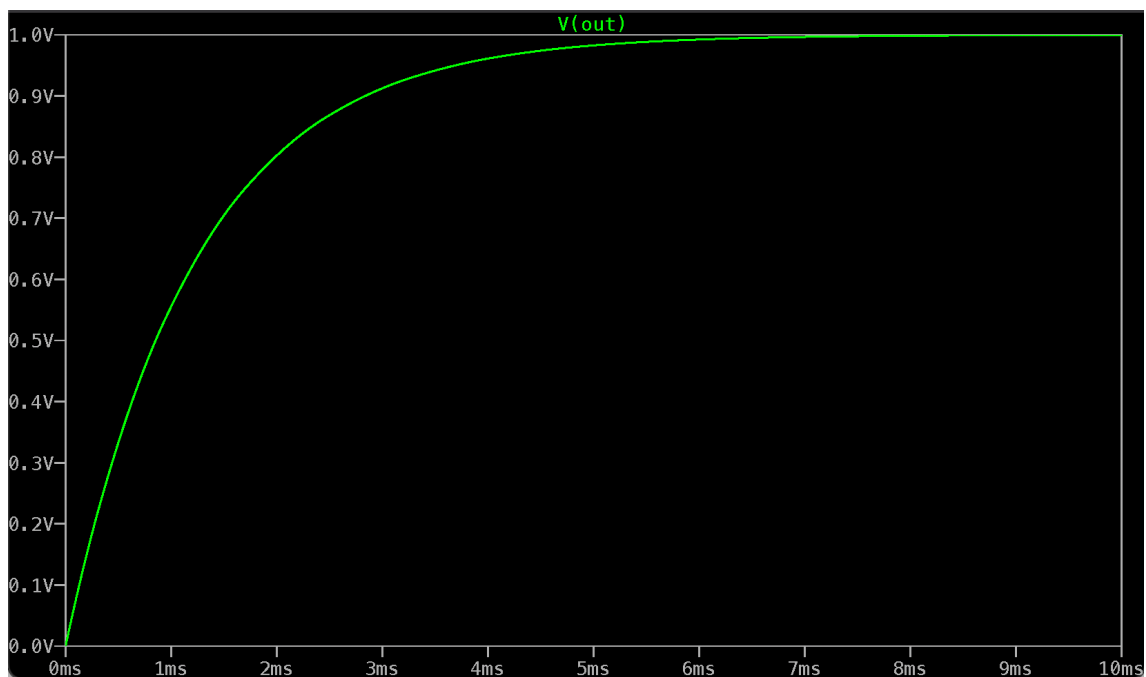
즉, $V(t) = V_S + K_2 e^{-t/RC}$ 임을 알 수 있다.

2. LTspice를 이용하여 아래 회로를 설계하고 다음을 답하시오 (3점)

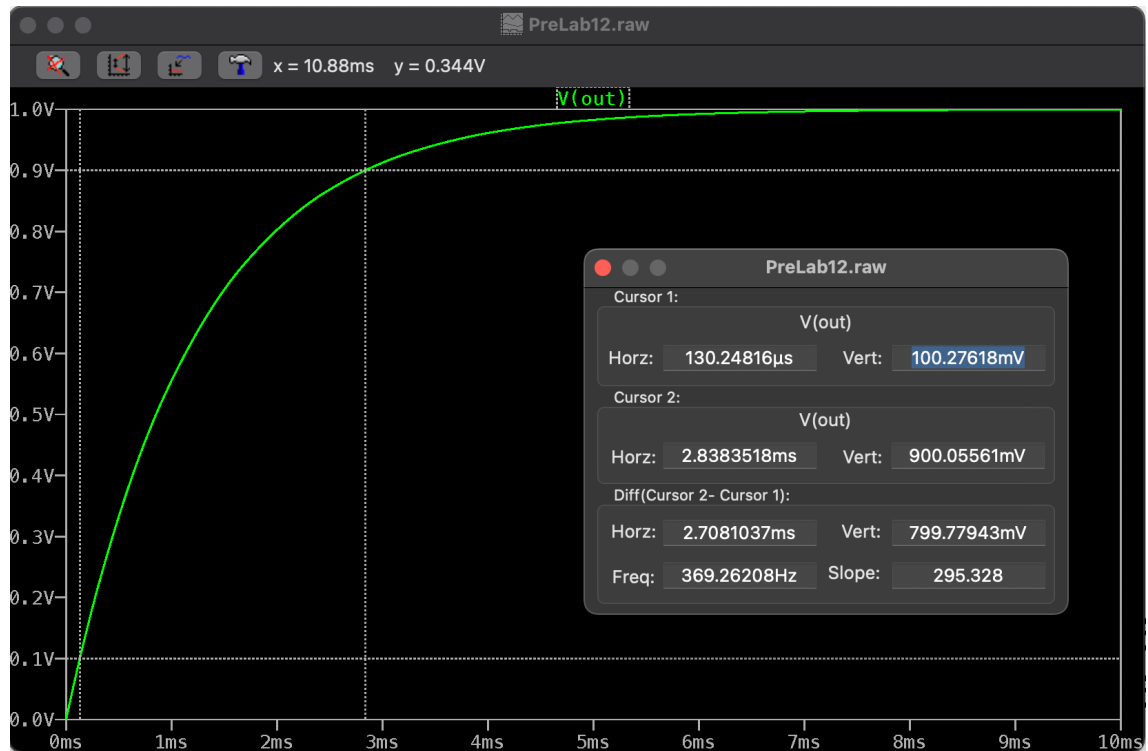


```
.tran 10ms
.meas tran t1 find time when V(out)=0.1
.meas tran t2 find time when V(out)=0.9
.meas tran tr param (t2-t1)
```

(1) out 노드의 전압 파형을 캡처하시오 (1점)



(2) Simulation 결과를 통해 V(out) 신호의 rising time을 구하시오 (2점)



위 그래프를 통해 Vout 의 rising time 은 약 2.71ms(소수 둘째자리까지 나타냄)임을 알 수 있다.