

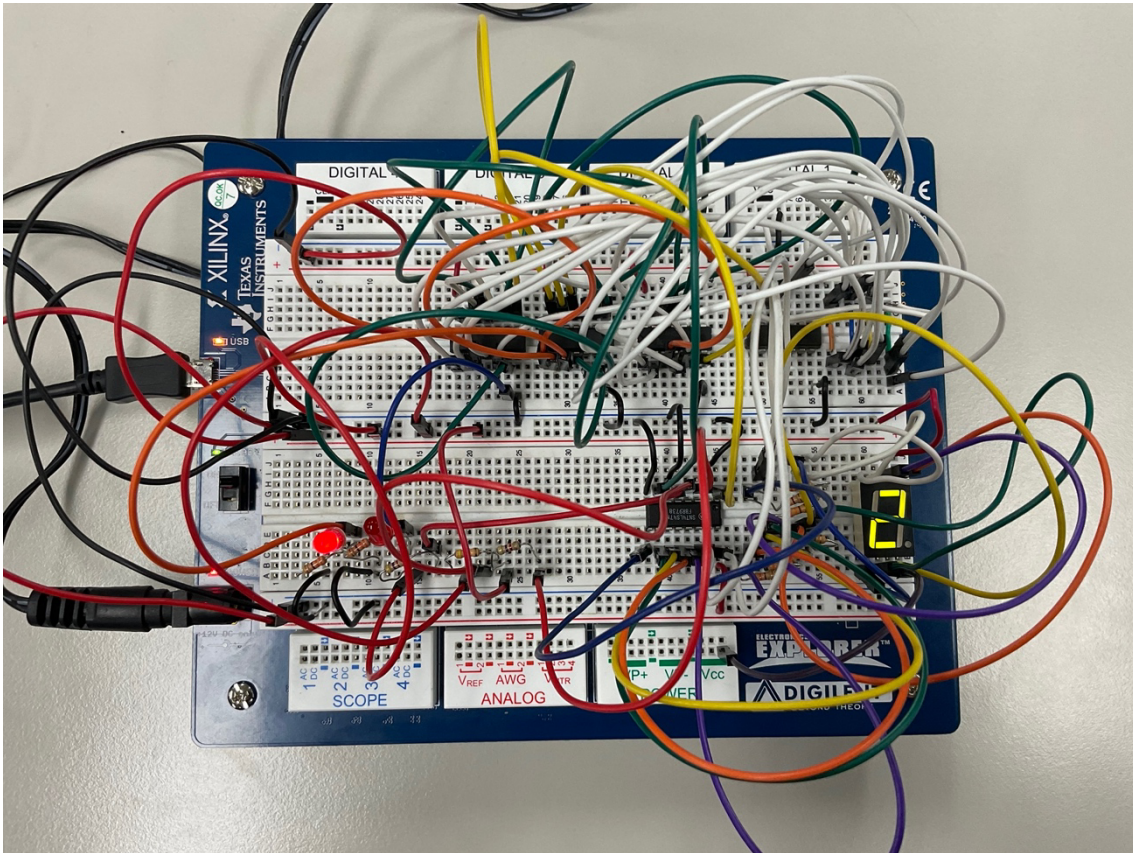
## Lab06: Combinational system design

학번: 22200034

이름: 곽도현

### 1. 설계한 디지털 회로의 사진을 첨부하고, 해당 시스템을 요약하여 설명하라 (3점)

#### (1) 회로 구성 사진 (1 점)



#### (2) 설계한 시스템에 대한 요약 설명 (2 점)

모든 Vcc 와 연결된 도선은 빨간색으로, Ground 와 연결된 도선은 검정색으로 연결하였다. S, N2, N1, N0 는 각각 Vcc 의 3~0 port 에 연결하였다. 각 Input 값은 흰색 도선을 사용하여 입력 값을 알기 쉽도록 하였다. 그리고 AND Gate, OR Gate, NOT Gate 를 각 2, 1, 1,개 사용하였는데 이는 G1, G0, C1, C0 의 간소화된 식을 비교하며 중복되어 사용하는 값들을 묶어서 사용할 수 있도록 하였다. 각각 식에 따른 결과값을 G1 은 주황색 도선으로, G0 은 파란색 도선으로, C1 은 노란색 도선으로, C0 은 초록색 도선으로 구분 지었다. G1 과 G0 는

회로에 따라 4.7k 와 LED(0: 꺼짐, 1: 켜짐)를 통해 값을 확인하고, C1, C0 은 7-segment display(C1C0 의 두 자리 이진법 -> 십진법[0~3])를 통해 값을 확인할 수 있도록 하였다.

## 2. 실험 과정에서 발생한 오류를 나열하고 효과적인 회로 구성 방안에 대해 제언하라 (2점)

장기 전원 사용으로 인한 short 발생:

5V 의 Vcc 를 장시간 회로에 연결하여 short 가 발생하였다.. 값을 확인하지 않을 때에는 EE board 의 전원을 끄고 회로를 구성하도록 하는 것이 바람직하다. (도선 내 발열 등을 방지)

input 값과 output 값 혼동:

input 값과 output 값의 도선의 색을 다르게 하여 한눈에 보기 쉽도록 함. 각 결과값에 문제가 생겼을 때 해당 도선 색을 따라 backtracking 할 수 있음.

Chip 의 단자에 대한 이해도가 부족하여 내가 원하는 값을 정확한 위치에 꼽지 못함:

각 Chip 의 번호를 확인하고 Datasheet 를 미리 확인하여 어느 방향, 어느 단자가 어디에 연결되어야 하는지 인지하도록 미리 연습하거나 훑어봄으로써 단자 연결 오류를 방지할 수 있음.

여러 도선 사용으로 인해 EE board 의 구멍에 잘못 연결:

도선을 최소화하고 Node 가 짧은 회로는 짧은 도선을 활용하여 도선끼리 늘어지는 것을 방지하고 도선이 도선에 가려져서 회로가 잘 보이지 않는 문제점을 해결할 수 있음.

7-segment-display, Chip 의 정상적인 작동 유무 확인을 하지 못하여서 Chip 의 문제로 결과값 오류:

각 Chip 을 회로에 연결하기 전에 기본 작동이 되는 지부터 확인을 차례대로 하는 것이 초반에 시간이 걸릴지라도 디버깅하기에 더 수월하고, 총 시간을 봤을 때 더 적게 걸릴 수 있음.