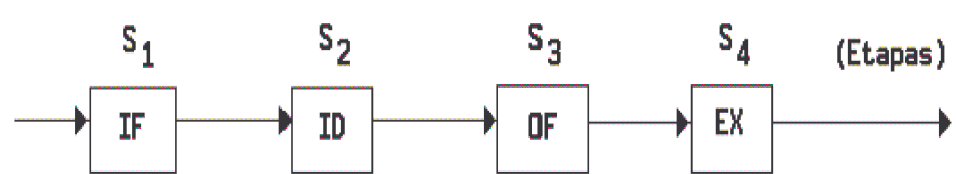


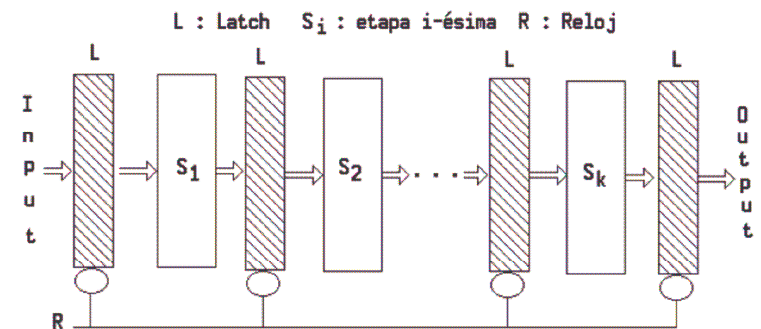
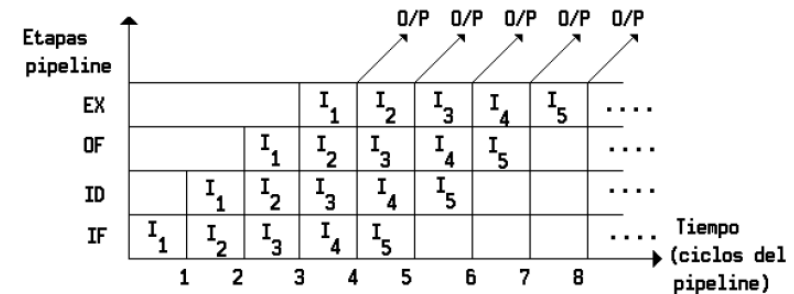
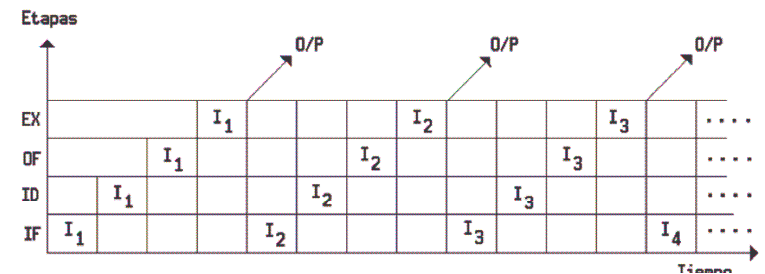
Pipelines

- Paralelismo Temporal y Espacial
 - Espacial: Existen varias unidades funcionales (simultaneidad)
 - Temporal: Se solapan tiempos.
- Ciclo de ejecución



Pipelines

- Pipeline
 - Instrucciones
- Tipos
 - Aritmeticos
 - de Instrucción
 - de Procesador
 - Uni/Multifuncionales
 - Estáticos/Dinámicos
 - Escalares/Vectoriales

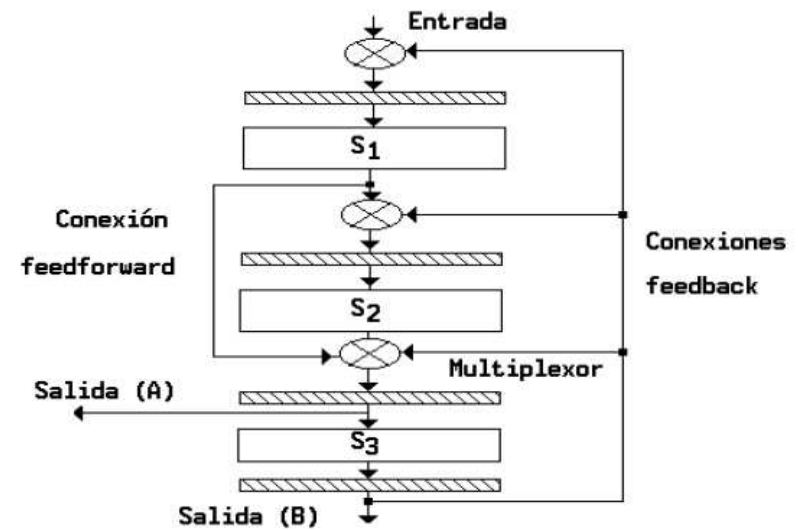


Pipelines

- Pipelines Generales
 - Tablas de Reservas

Tiempo	t_0	t_1	t_2	t_3	t_4	t_5	t_6	t_7
	S_1	A			A			A
	S_2		A					A
	S_3			A		A	A	

	t_0	t_1	t_2	t_3	t_4	t_5	t_6
S_1	B				B		
S_2			B			B	
S_3		B		B			B



Pipelines

- Latencia

Tiempo en que tarda en llenarse un pipe, o sea que comienza a mostrar resultados

$Lat = \text{aprox } (n * t_K)$ (sin colisiones)

Donde n es el nro. de etapas y t_K es el tiempo de la etapa más larga

Pipelines

- Aceleración S_k

- t_k es la velocidad del pipeline en producción

$$SK = T / t_k$$

Donde T es el tiempo de ejecución de una instrucción sin pipeline

Pipelines (Tabla de Reserva)

Tiempo		0	1	2	3	4	5	6	7
Etapa	1	B	B					B	B
	2			B		B			
	3				B		B		

Fig. 4.22.

Pipelines "voraces"

- Estrategia "greedy" permite latencias de 3 y 8, en promedio $(3+8)/2 = 5,5$

	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21
1	B1	B1		B2	B2		B1	B1		B2	B2	B3	B3		B4	B4		B3	B3		B4	B4
2			B1		B1	B2		B2						B3		B3	B4		B4			
3				B1		B1	B2		B2						B3		B3	B4		B4		

↑
Repetición del ciclo

- Latencia óptima de 4

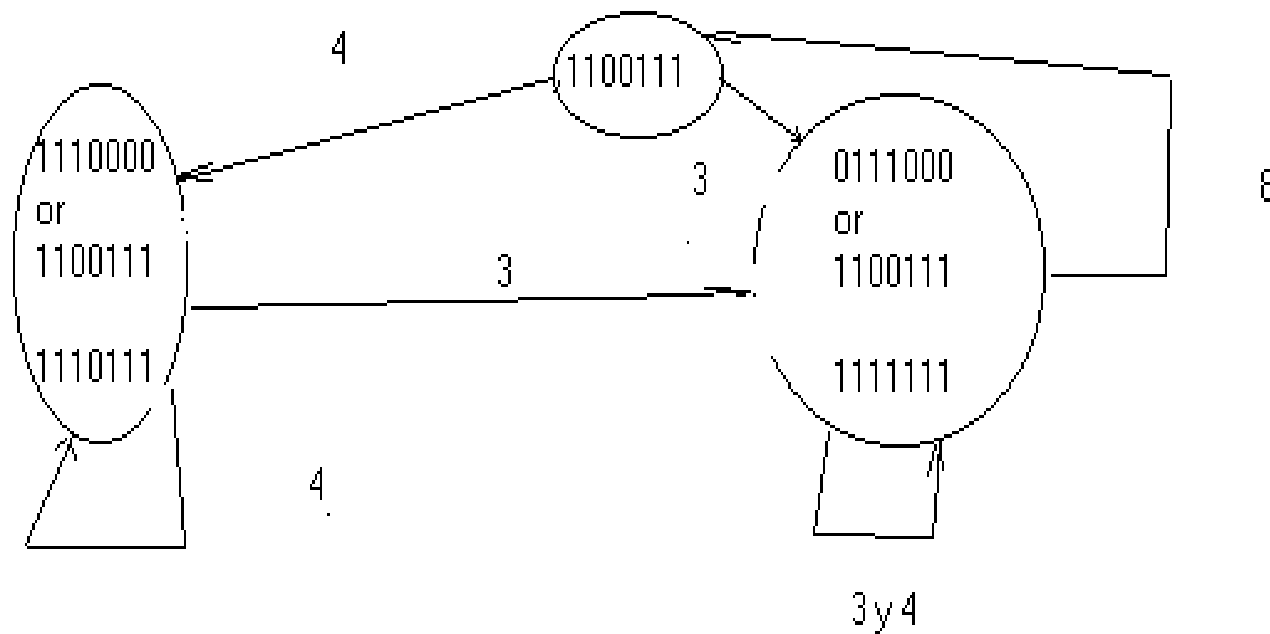
Repetición del ciclo

Latencia Optima

- Vector de colisiones
- 0 1 2 3 4 5 6 7
- 1 1 1 0 0 1 1 1
- Se desprecia el primero
- 1 2 3 4 5 6 7
- 1 1 0 0 1 1 1

Latencia Optima

- Las posibles latencias son 3 o 4



Pipeline con ciclo salto incondicional

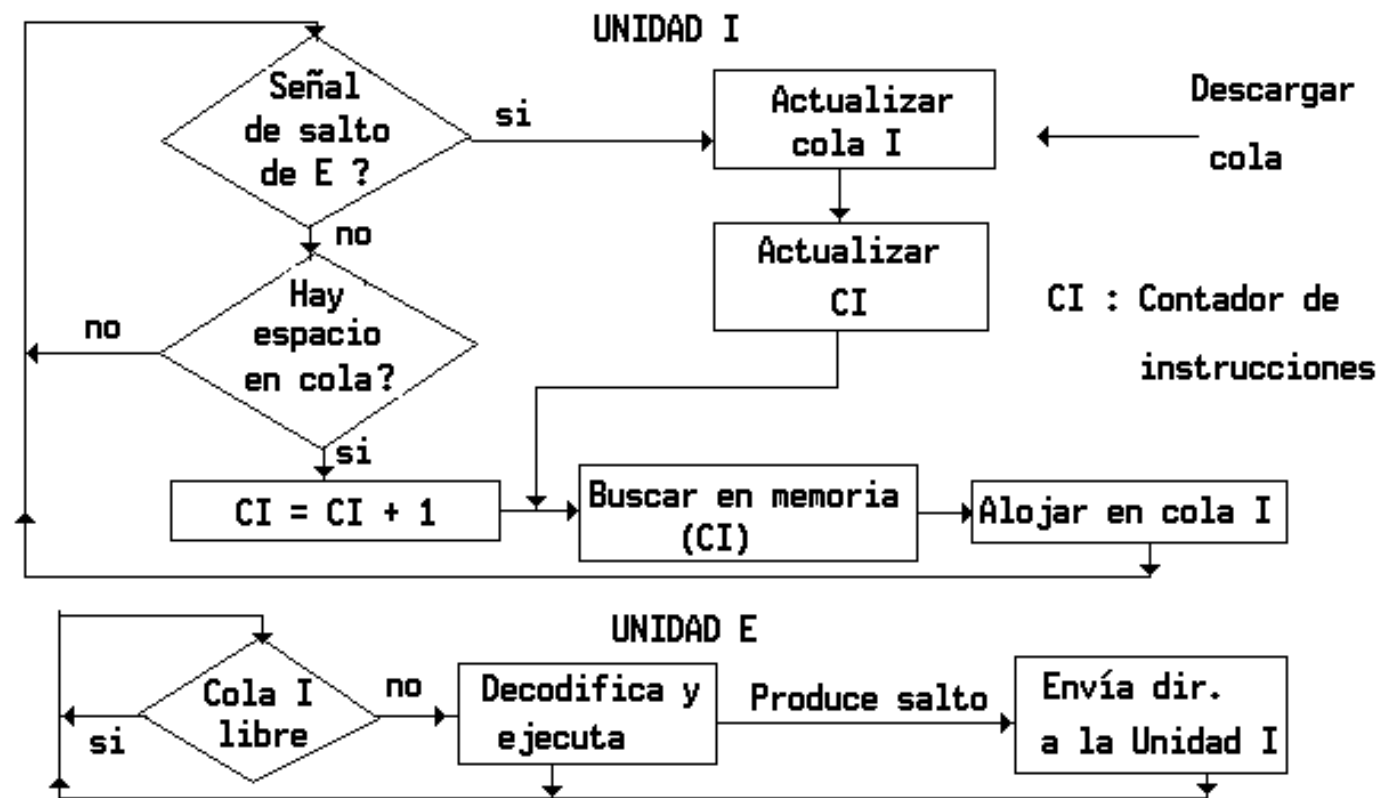
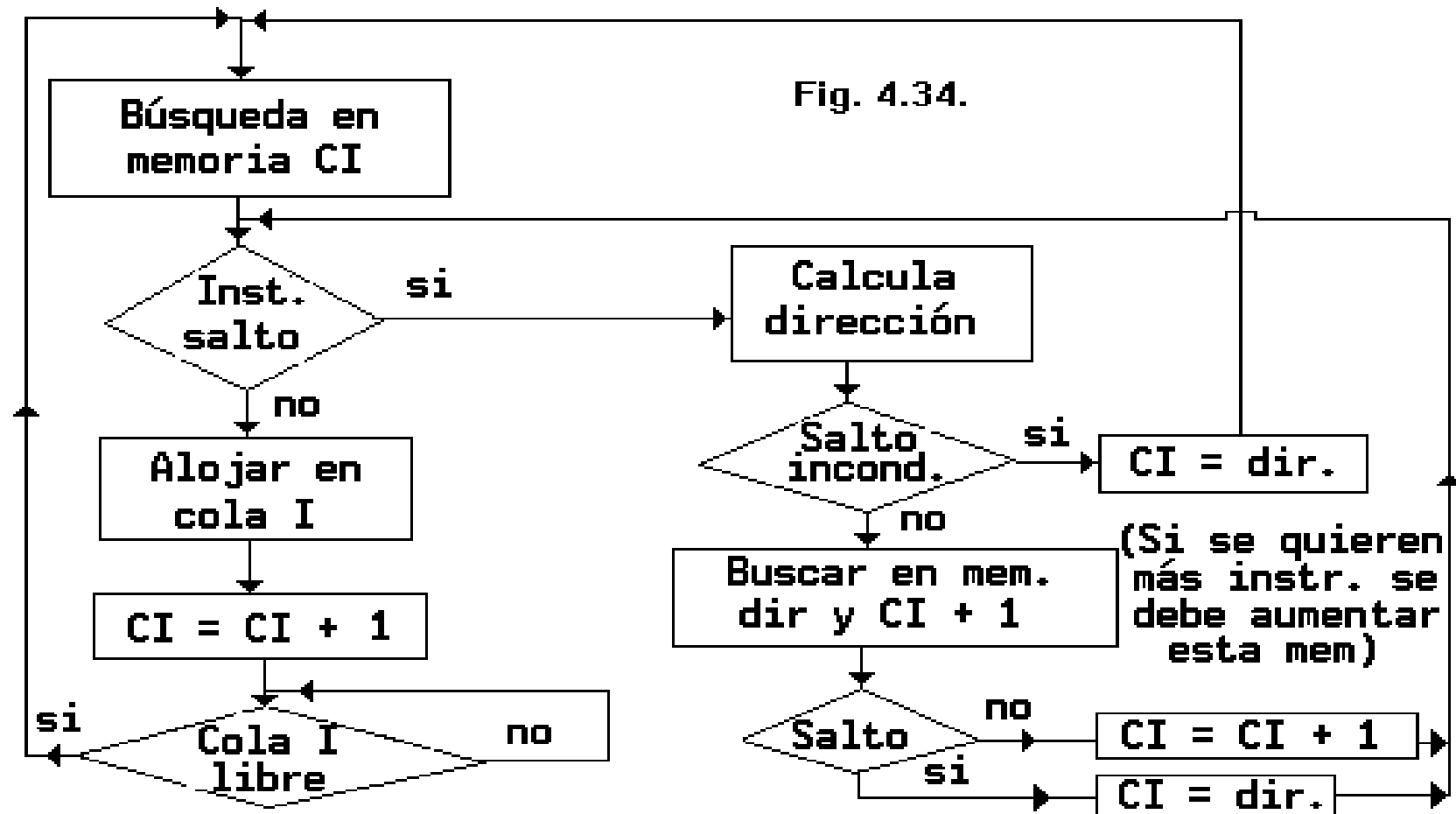


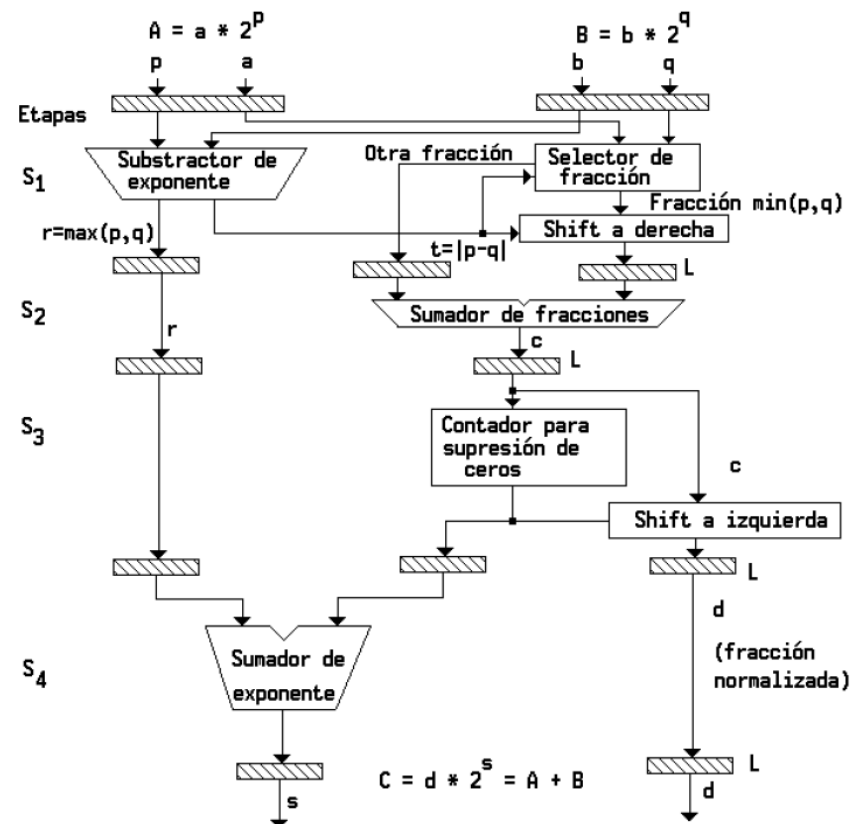
Fig. 4.32.

Pipeline con cero ciclo en salto incondicional



Pipelines

- Pipeline Sumador de Punto Flotante en 4 etapas



Un sumador pipeline de punto flotante de cuatro etapas de procesamiento.

Pipelines

■ Pipeline Vectorial

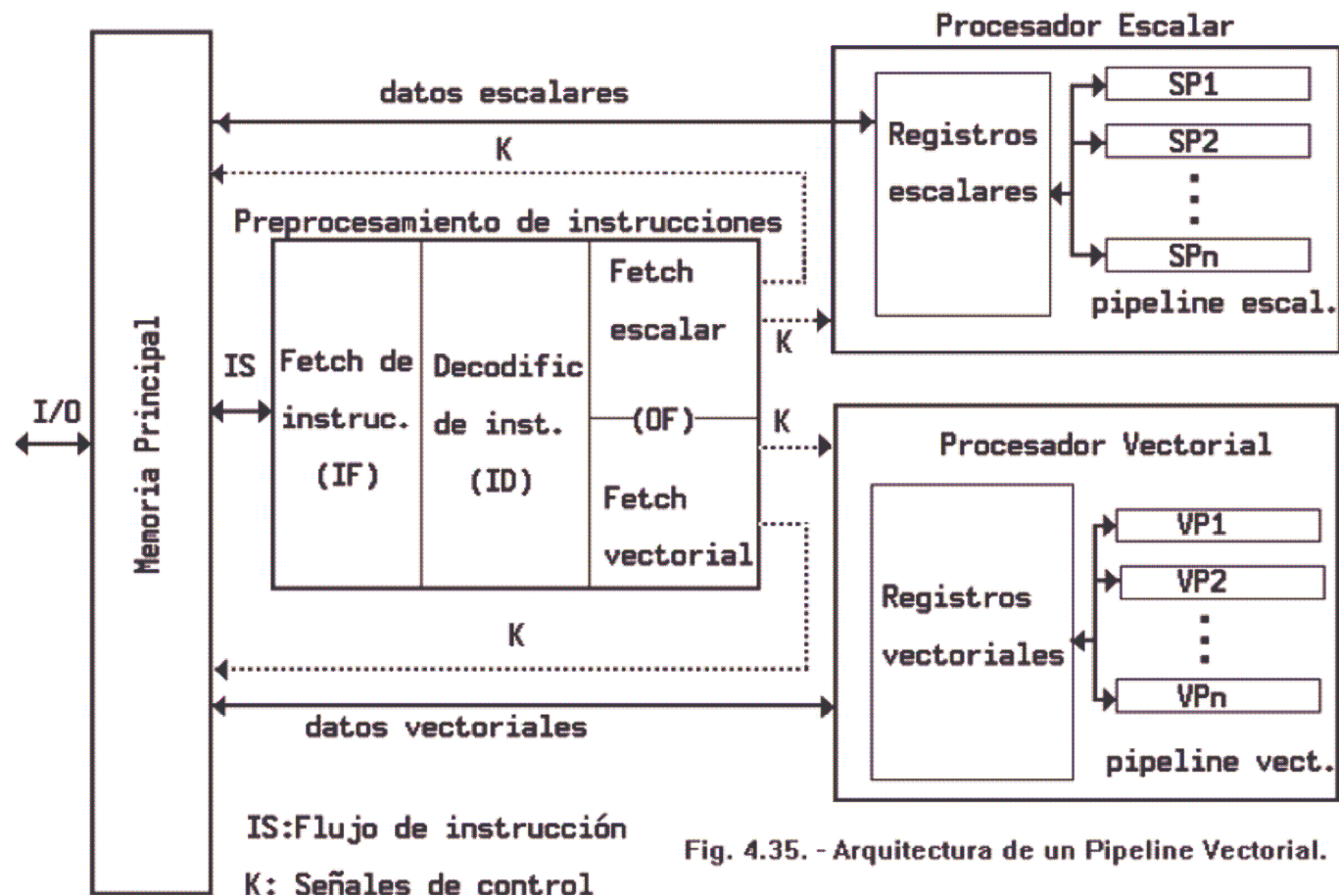
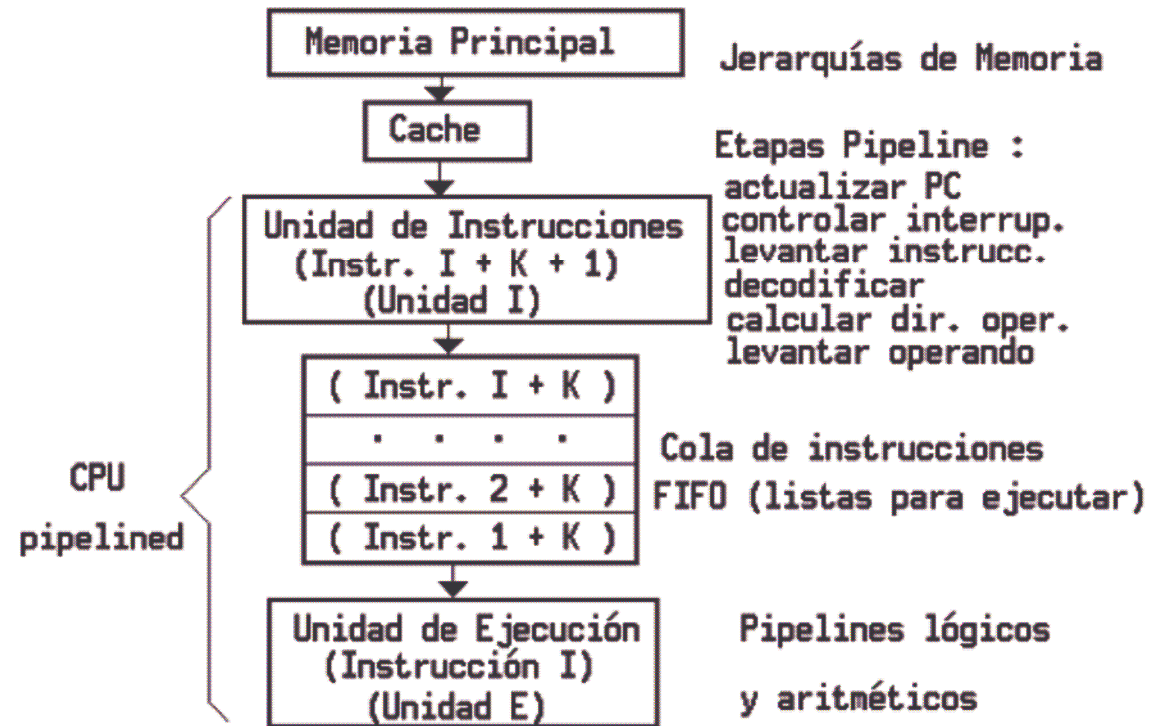


Fig. 4.35. - Arquitectura de un Pipeline Vectorial.

Pipelines y CPU



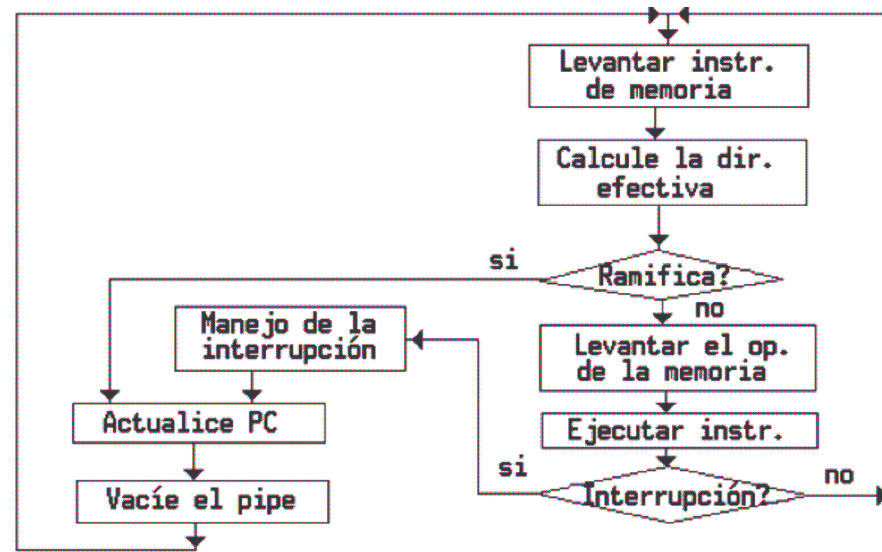
Pipelines (Problemas)

■ Pipeline en Procesador

■ RAW, WAR, WAW

- RAW - Si 2) **extrae** después que 3) **escribe**
- WAR - Si 1) **escribe** después que 2) **extraiga**
- WAW - Si 3) **escribe** después que 4)

■ Condiciones de Salto



Programa Ejemplo

1) ALMACENAR X

2) SUMAR X

.....

3) ALMACENAR X

.....

4) ALMACENAR X

.....

Predicción de saltos condicionales

- Estático

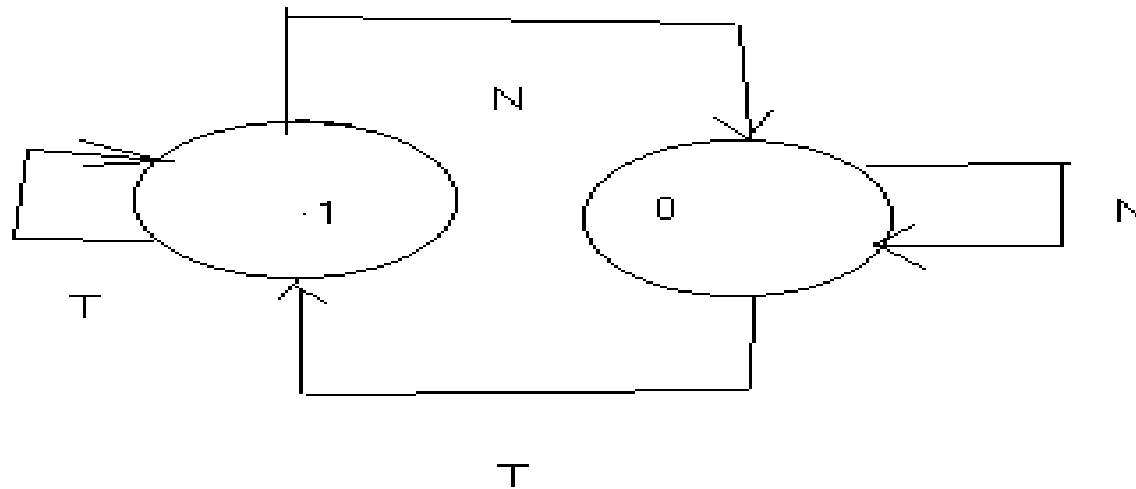
Nunca salta INTEL i486

Siempre Salta SUN SuperSaprc

(entre 40 y 60 % de aciertos)

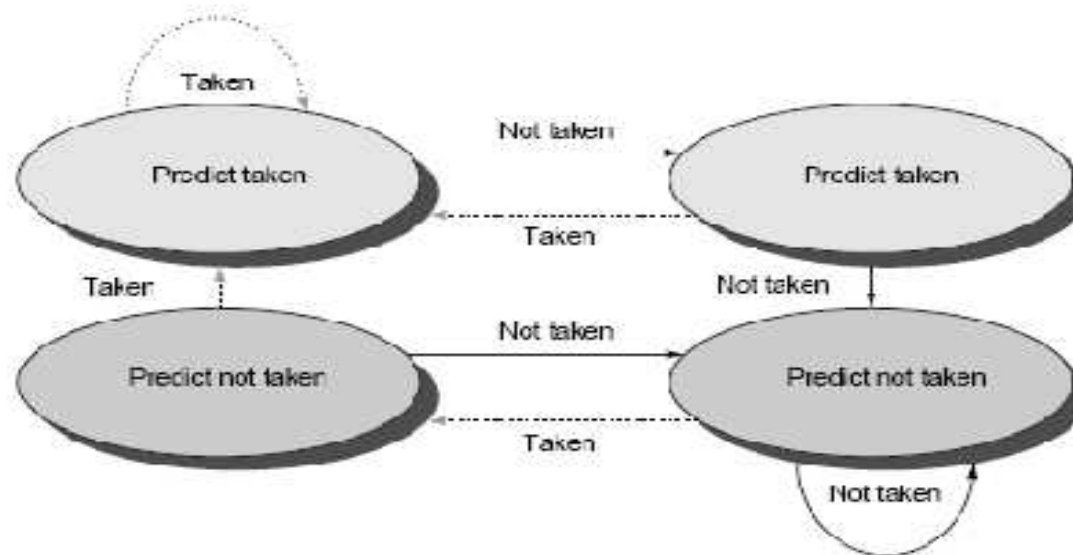
Predicción de saltos incondicionales

- Dinámico (Dec Alpha 21064) 77 a 79 %
- (100 % de error en casos TNTN ... desde estado 0



Predicción de saltos incondicionales

- INTEL Pentium 78 a 89 %
- Estado 01 secuencia TNTN... 100% mal



Predicción de saltos incondicionales

