

# **Схема и базовая разводка в Altium Designer**

## **Оглавление**

Оглавление .....	1
Структура документов по ЕСКД и десятичный номер изделия.....	2
Рамка и штамп электрической схемы .....	4
Электрическая схема.....	7
Создание топологии .....	13
Литература .....	36

## Структура документов по ЕСКД и десятичный номер изделия

В нашей работе мы будем работать по ЕСКД. В соответствии с «ГОСТ 2.123-93 Единая система конструкторской документации (ЕСКД). Комплектность конструкторских документов на печатные платы при автоматизированном проектировании» и «ГОСТ 2.701-2008 Схемы. Виды и типы. Общие требования к выполнению» структура разработанных документов будет следующей:

Код документа	Вид документа
ЭЗ	Электрическая схема принципиальная
ПЭ	Перечень элементов
Т5М	Чертеж печатной платы (введено дополнительно к базовому списку документов)
СБ	Сборочный чертеж

С точки зрения Altium Designer - электрическая схема принципиальная это схематик, чертеж печатной платы – это топология (их объединение и представляет собой проект в Altium Designer). Сборочный чертеж и перечень элементов генерируются из проекта как дополнительные документы.

По ЕСКД у каждого изделия должен быть десятичный номер, определяемый по правилам «ГОСТ 2.201-80 Единая система конструкторской документации (ЕСКД). Обозначение изделий и конструкторских документов (с Поправками)». По классификатору ЕСКД наши проекты типа «Передающая ячейка» относятся к виду 464214 <http://classinform.ru/ok-eskd/kod-464214.html> «Средства радиоэлектронные управления, связи, навигации и вычислительной техники / Радиоприемо-передающие / Передающие, кроме связных, вещательных / Со средней мощностью до 100 Вт вкл. / С диапазоном частот св. 3 ГГц до 30 ГГц вкл.», а проекты типа «Приемная ячейка» к видам 464342 «Средства радиоэлектронные управления, связи, навигации и вычислительной техники / Радиоприемо-передающие / Приемные / Непрерывных сигналов, кроме связных, вещательных / Прямого усиления, одноканальные, неперестраиваемые» или 464343 «Средства радиоэлектронные управления, связи, навигации и вычислительной техники / Радиоприемо-передающие / Приемные / Непрерывных сигналов, кроме

связных, вещательных / Прямое усиления, многоканальные». Если разрабатывается печатная плата изделия иного типа, для него надо определить отдельный код.

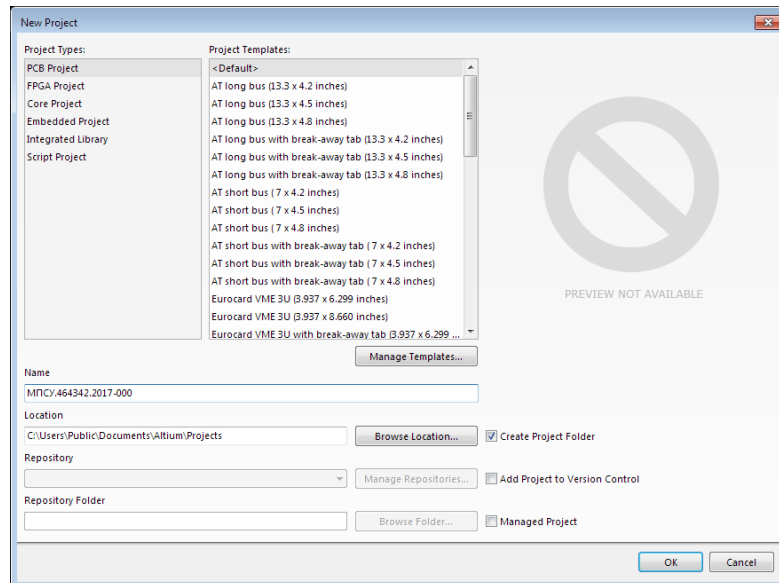
Слегка изменим формат десятичного номера, так чтобы вписать вариант задания.



Таким образом, в структуре документов схематик будет иметь имя «МПСУ.464342.2017-000 Э3», топология «МПСУ.464342.2017-000 Т5М», перечень элементов «МПСУ.464342.2017-000 ПЭ» и сборочный чертеж «МПСУ.464342.2017-000 СБ».

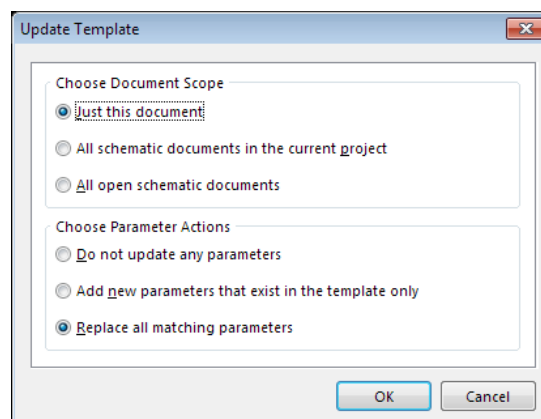
## Рамка и штамп электрической схемы

Создаем новый проект, дадим ему имя изделия МПСУ.464342.2017-000.



Электрическую схему устройства расположим на двух листах. Т.к. у нас в проекте нет повторяющихся одинаковых участков, то нет смысла делать иерархическую схему, она будет плоской.

Создаем в проекте новый схематик по команде Add New to Project\Schematic. Сохраним его под именем МПСУ.464342.2017-000 ЭЗ Лист1.SchDoc. По команде Design\Project Templates\Choose a File выбираем файл шаблона A4V1.SchDot (первый лист чертежа формата А4 вертикальный). В открывшемся окне укажем, обновить только активный документ и заменить соответствующие параметры.



Лист примет вид первого листа чертежа размера А4 вертикального. Теперь заполним реквизиты документа. По команде Design\Document Options переходим

на вкладку Parameters и начинаем заполнять реквизиты (не все, только необходимые).

Имя реквизита	Значение
Наименование изделия 1	Приемная ячейка
Наименование организации	МИЭТ
Нач. отд.	Замдир.
Номер листа	1
Обозначение документа	МПСУ.464342.2017-000 Э3
Общее количество листов	2
Перв. применение	МПСУ.464342.2017-000
Пров.	Приходько
Разраб.	Иванов
Утв.	*
Фамилия нач. отд.	Лялин

Сразу создадим второй схематик в текущий проект, сохраним его под именем МПСУ.464342.2017-000 Э3 Лист2.SchDoc. В качестве шаблона выберем ему A4H2.SchDot (второй лист чертежа формата A4 горизонтальный). На втором листе гораздо меньше заполняемых реквизитов.

Имя реквизита	Значение
Обозначение документа	МПСУ.464342.2017-000 Э3
Номер листа	2

Для того, чтобы номер документа в верхней части отображался перевернутым, необходимо в настройках по команде Tools\Schematic Preferences на вкладке Schematic\Graphical Editing включить галку Display Strings as Rotated.

Первый и второй лист схемы теперь подготовлены.

МПСУ 464342 2017-000 33		МПСУ 464342 2017-000 33	
Лист	№ докум.	Подп.	Дата
Разраб.	Исполн.		
Проб.	Прилож.		
Т. экз.	Лист		
Исполн.	Лист		
Зам.	Лист		

МПСУ 464342 2017-000 33

Приемная ячейка

Схема электрическая

принципиальная

Лист	Масса	Материал
1		
2		

МЭТ

Копировал
Формат А4

МПСУ 464342 2017-000 33		МПСУ 464342 2017-000 33	
Лист	№ докум.	Подп.	Дата
Разраб.	Исполн.		
Проб.	Прилож.		
Т. экз.	Лист		
Исполн.	Лист		
Зам.	Лист		

МПСУ 464342 2017-000 33

Приемная ячейка

Схема электрическая

принципиальная

Лист	Масса	Материал
1		
2		

МЭТ

Копировал
Формат А4

## Электрическая схема

На первом листе разместим схему питания, на втором основной проход ВЧ-сигнала.

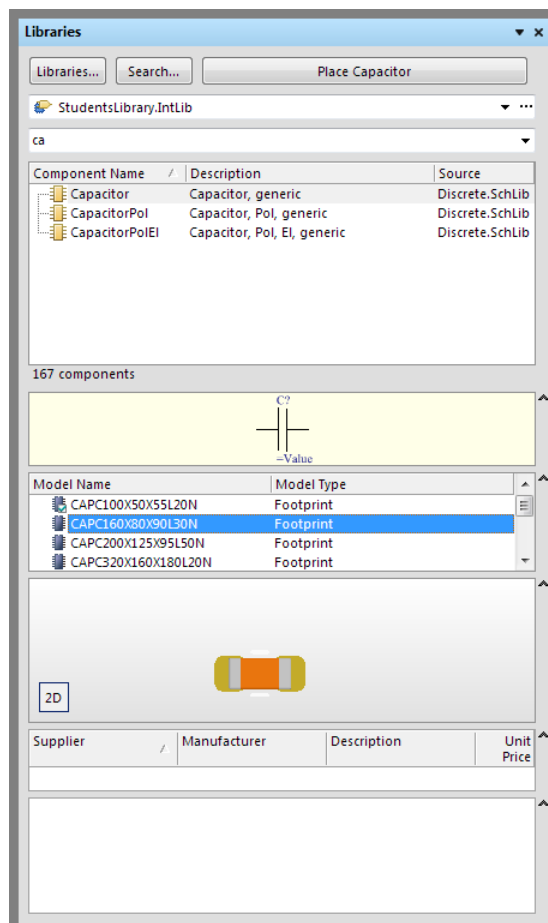
Если библиотека компонентов создавалась на том же компьютере, где создается проект, то библиотека компонентов уже подключена и к ней можно получить доступ по команде Design\Browse Library.

Для подключения сторонней библиотеки компонентов эту библиотеку можно подключить команде Design\Add\Remove Library и по команде Install подключить файл библиотеки или хранилище Vault.

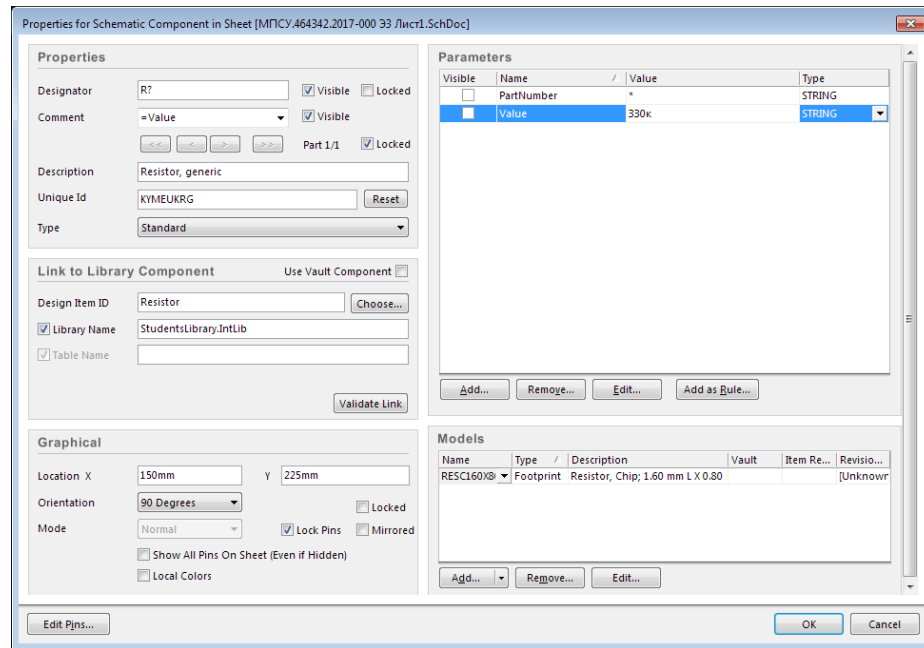
Из окна библиотеки перетаскиванием и располагаем компоненты.

Поворот на 90° делается нажатием на Пробел, зеркалирование по нажатию на X (или Y) при перетаскивании компонента.

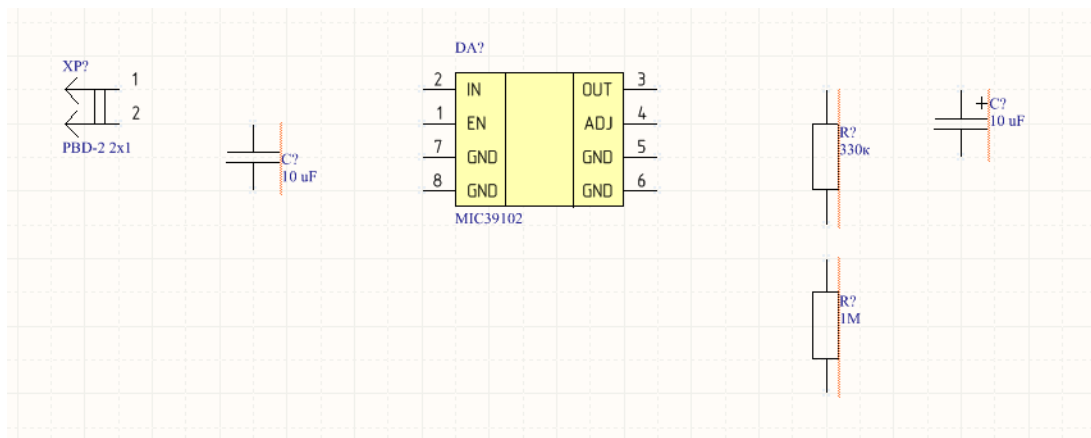
Для компонентов, имеющих разные возможные посадочные места, перед перетаскиванием выбираем тип посадочного места.



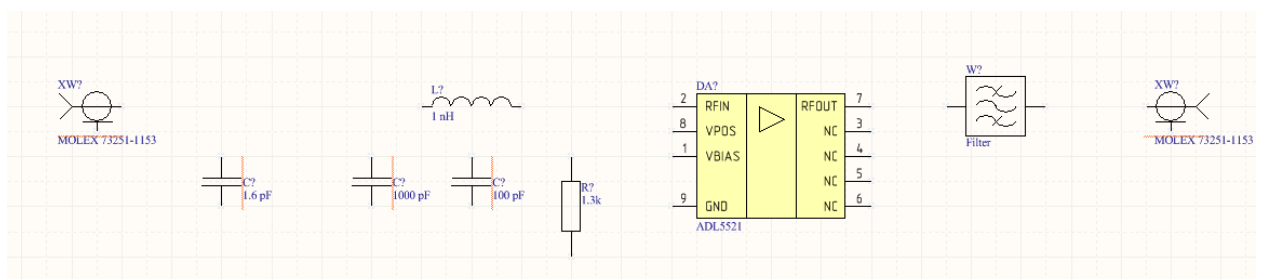
У компонентов, имеющих номинал, задаем значение номинала.



На листе 1 это будет выглядеть приблизительно так



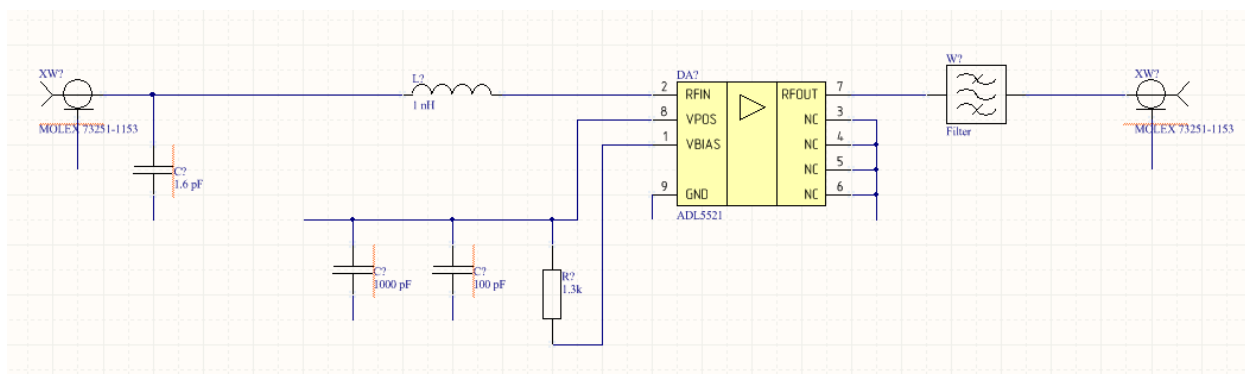
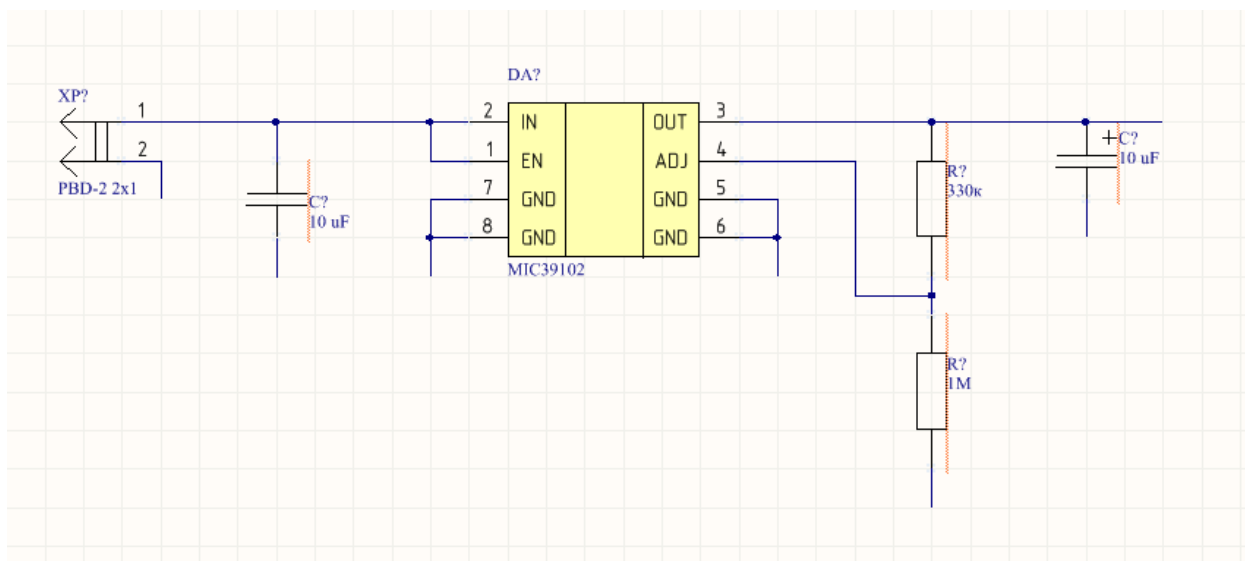
И на втором листе



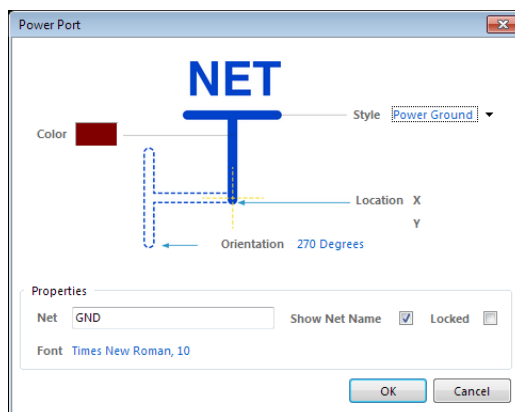
Соединим линией связи (Place\Wire) выводы между собой (быстрый вызов по R, W). Если при создании электрической схемы необходимо сдвинуть компонент, то поведение по умолчанию – Move – отрывает электрические связи. Чтобы связи не отрывались, надо использовать режим Drag или при

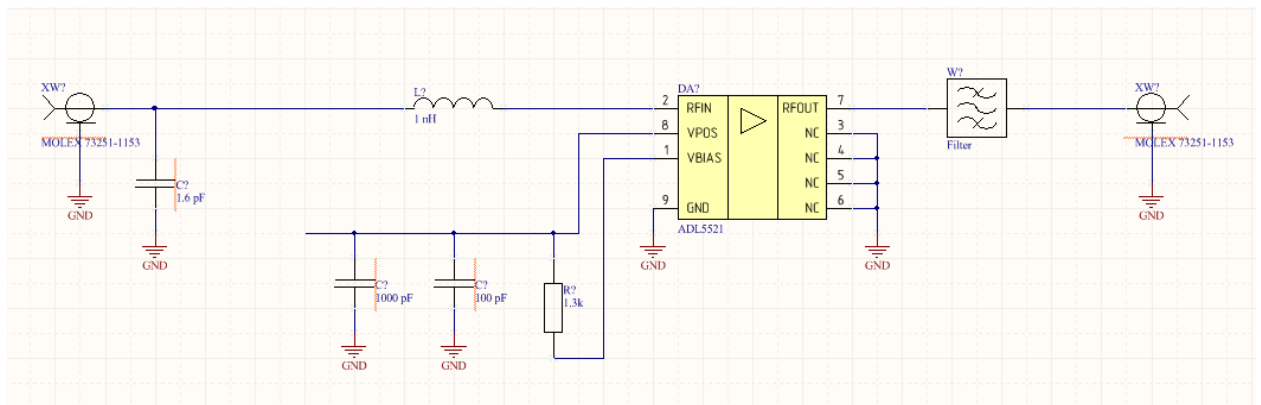
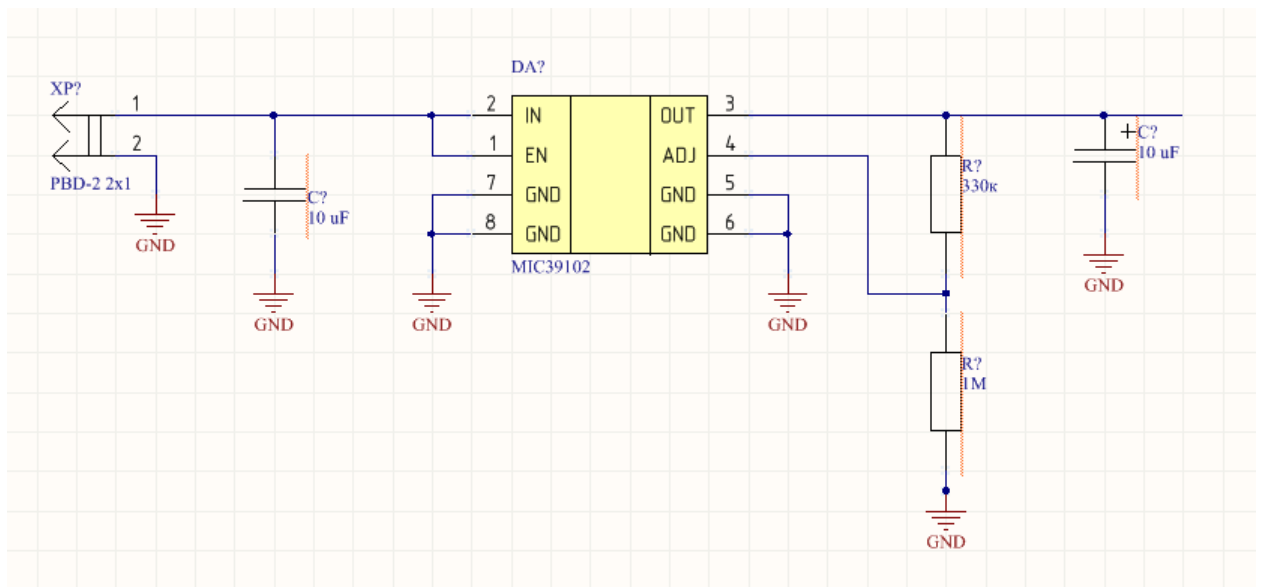


перетаскивании держать зажатым Ctrl. Но при этом надо следить, чтобы перепроложенные цепи не накладывались друг на друга в неожиданных местах.

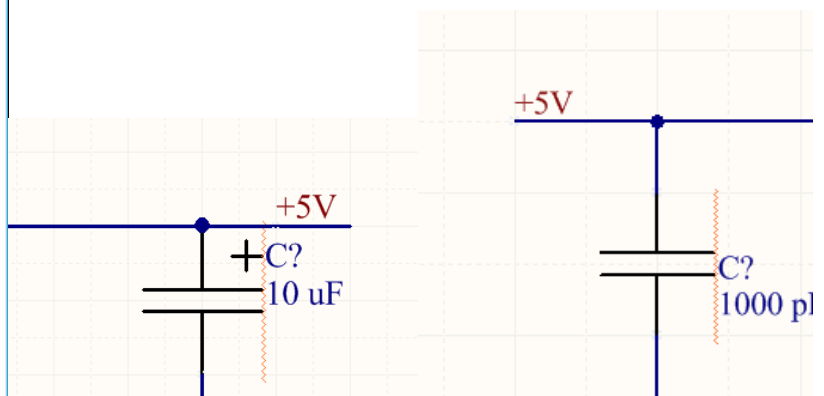
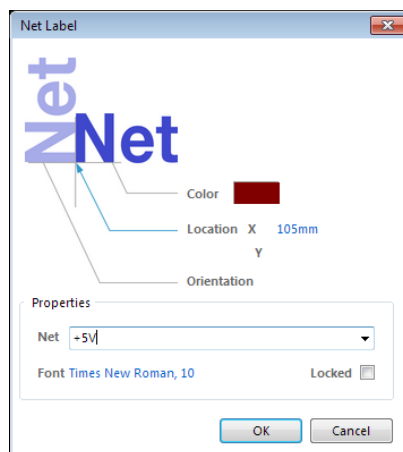


Разместим общую цепь земли. В нашем проекте земля одна, необходимости на разделение на аналоговую и цифровую земли нет. По команде Place\Power Port (P, O) и в свойствах по Tab выбираем стиль обозначения Power Ground и цепь GND.

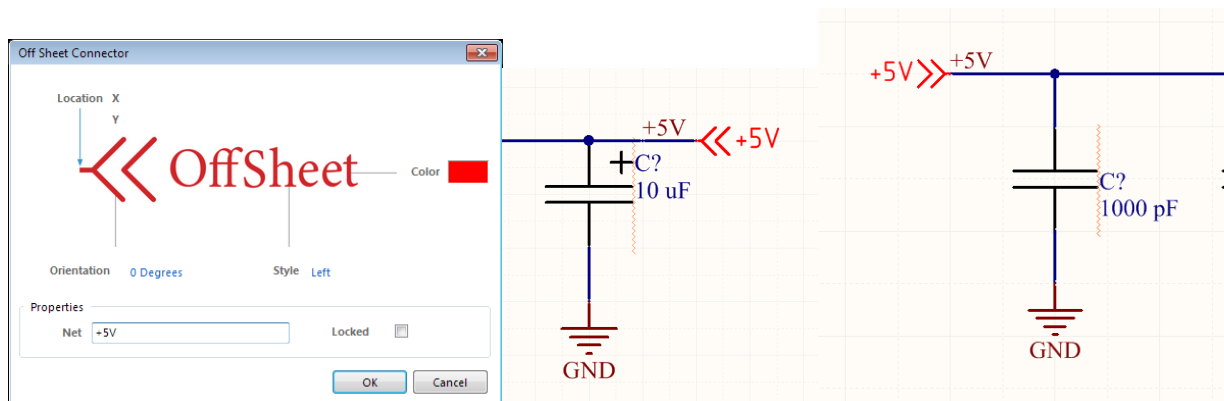




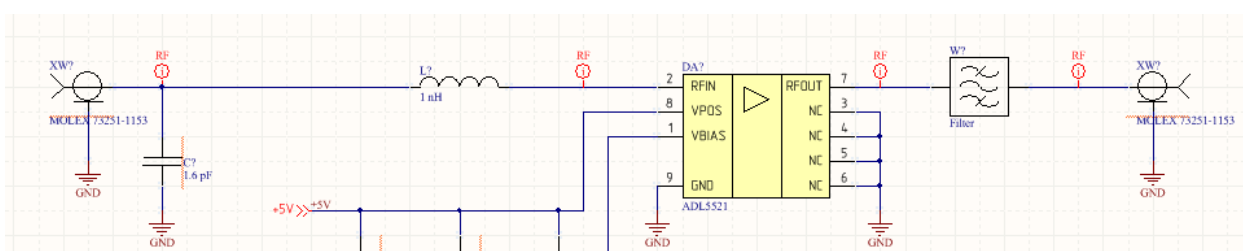
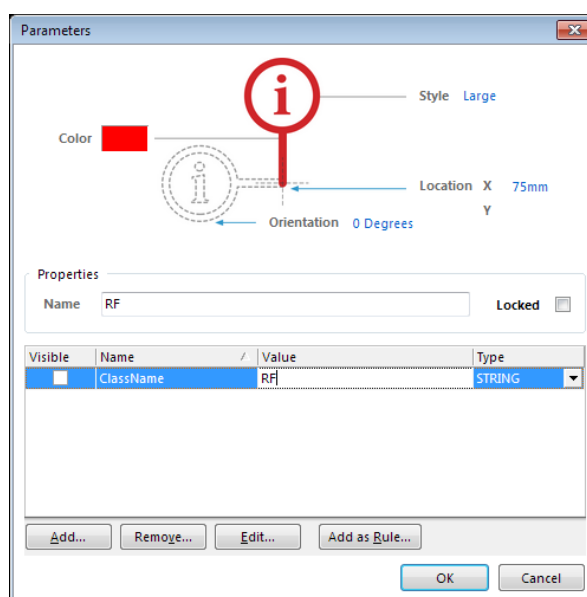
Для межсоединения цепи питания между листами надо добавить две вещи – присвоить имя цепи через Net Label и показать переход с листа на лист с помощью Off Sheet Connector. Net Label позволяет создавать связь в пределах одного листа, Off Sheet Connector – связь между цепями на разных листах в плоском проекте. По команде Place\Net Label (P, N) зададим имя цепи +5V для цепи питания на первом и втором листах.



Затем по команде Place\Off Sheet Connector (P, C) по Tab зададим имя цепи +5V для цепи питания на первом и втором листах.

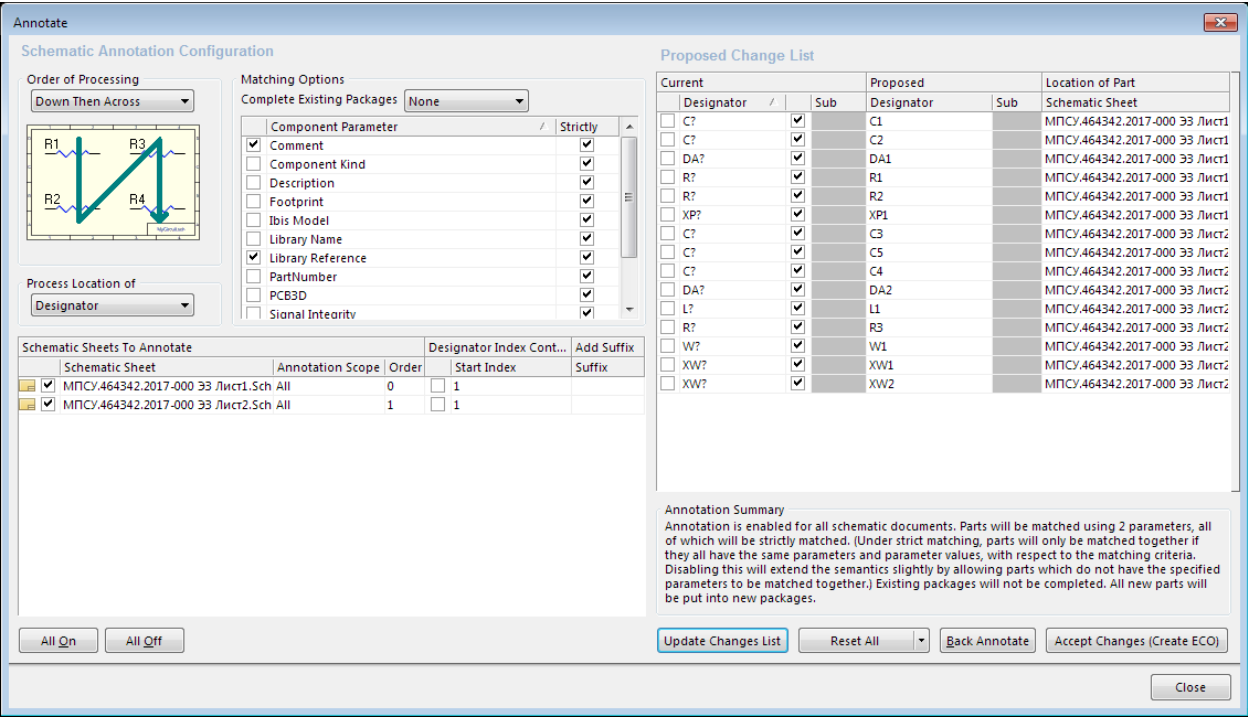


В проекте присутствует два вида разводки – ВЧ и обычная. Для ВЧ-цепей создадим класс цепей RF, так чтобы для него в разводке можно было создавать отдельные правила. Для этого воспользуемся директивой. По команде Place\Directives\Net Class (P, V, C) по Tab укажем имя директивы RF и класс цепей тоже RF и проставим ее по всему проходу ВЧ-сигнала.

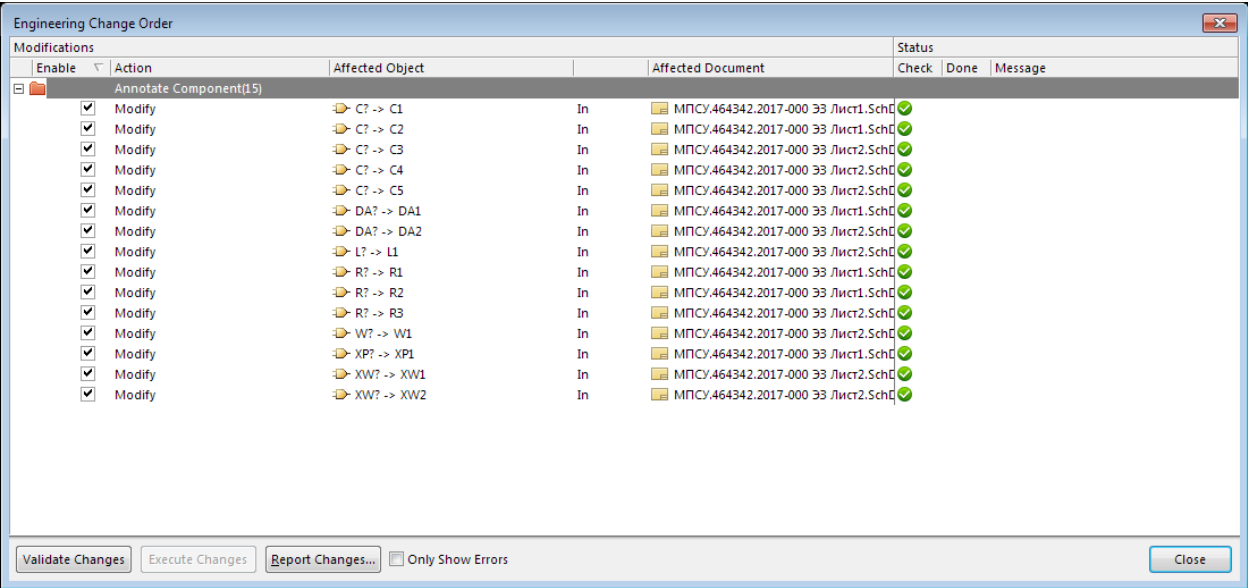


Присвоение позиционных обозначений проходит по команде Tools\Annotate Schematic. Откроется окно аннотации проекта. В нем нужно указать, какие листы в проекте подлежат аннотации и в каком порядке (галки перед именами схематиков и

порядок в графе Order). Также нужно указать, по какому правилу направлению нумерация – по ГОСТ рекомендовано сверху вниз и справа налево (Order of Processing – Down Then Across). При нажатии на клавишу Update Changes List в таблице появляется предложения по нумерации в столбце Proposed.



Если предложенная нумерация удовлетворяет нас, то нажимаем на кнопку Accept Changes (Create ECO) для вызова ECO. В новом окне нажимаем Execute Changes для выполнения изменений.

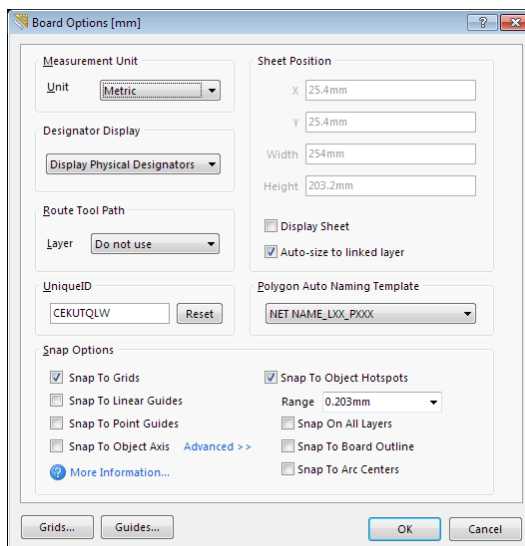


Теперь схема готова для передачи в редактор топологии.

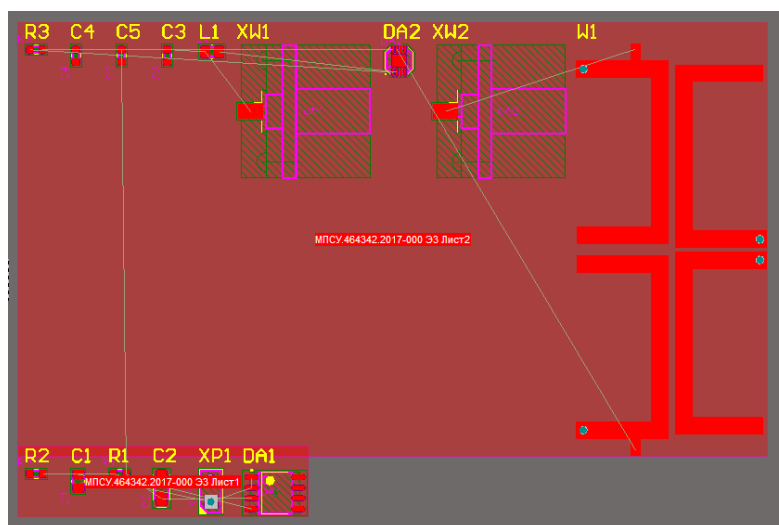
## Создание топологии

Создаем файл топологии (PcbDoc) в наш проект через Add New to Project\PCB. Сохраним его под именем МПСУ.464342.2017-000 Т5М.PcbDoc.

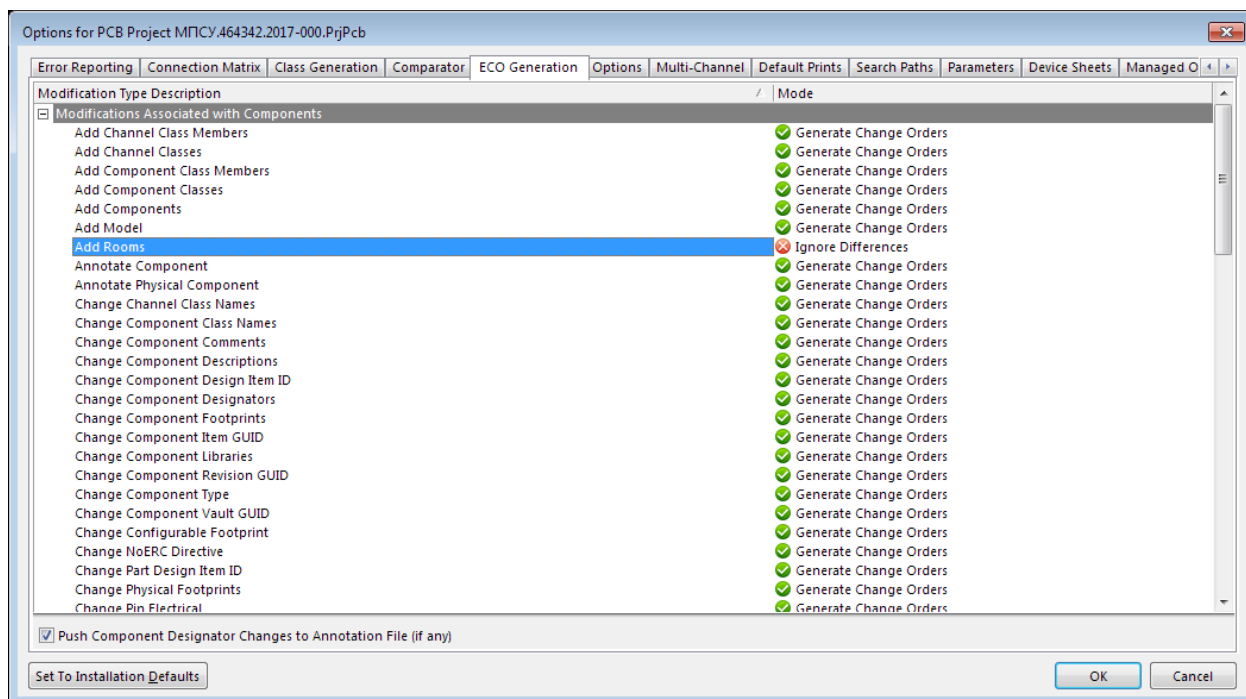
По команде Design\Board Options проведем некоторые настройки. Укажем метрические единицы.



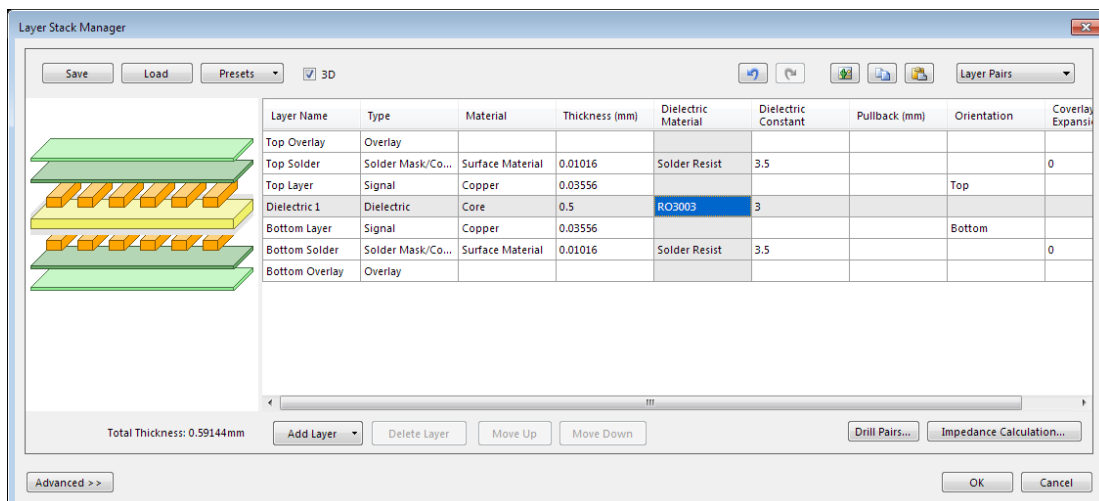
Теперь по команде Design\Import Changes from \* .SchDoc передадим нетлист из схематика. Кроме того этот режим служит для передачи обновлений и изменений из схематиков. Откроется окно ECO. В нем будут перечислены все изменения. Нажимаем Execute Changes. Создаются две комнаты (Rooms), соответствующие разным листам схемы, в которые расположены посадочные места компонентов и связи между ними.



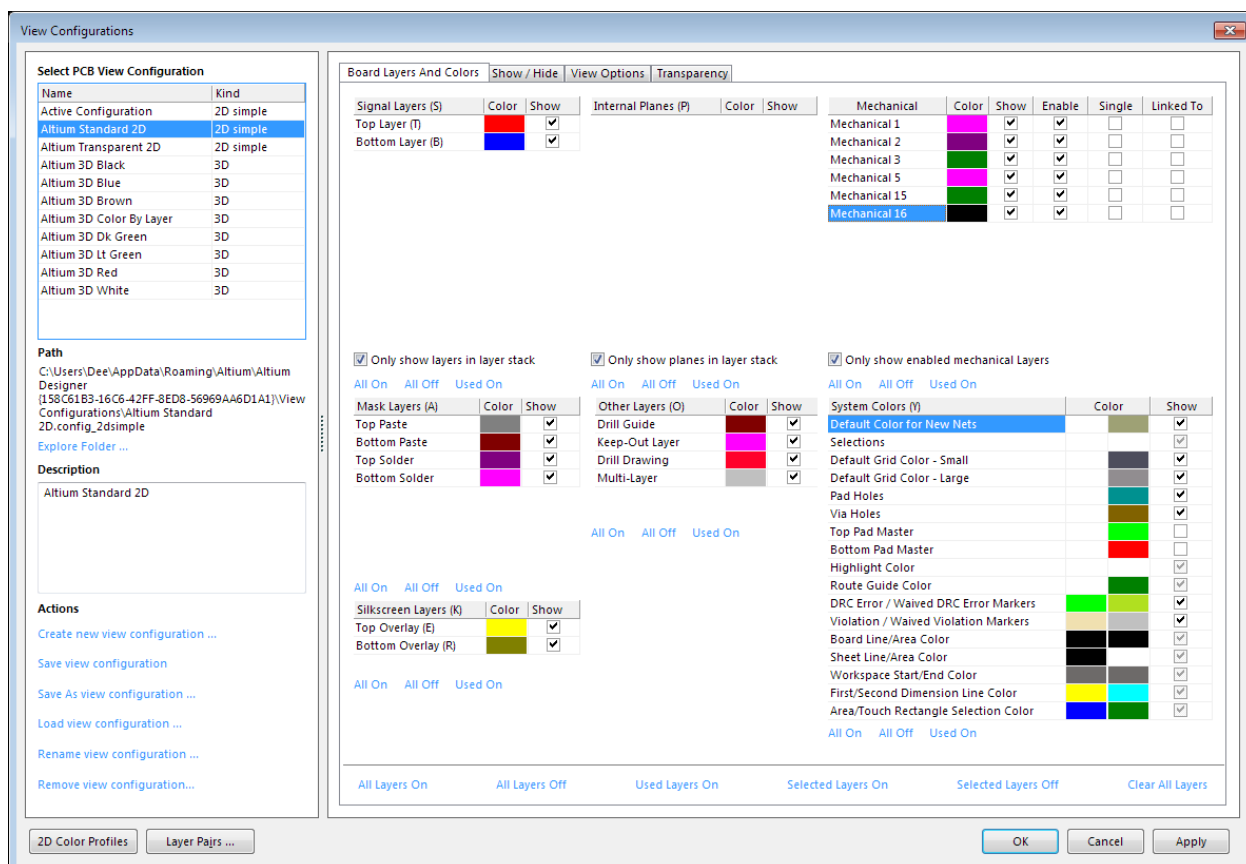
Инструмент комнат позволяет создавать индивидуальные правила разводки для отдельных выделенных геометрических частей платы (а не по классу цепей или компонентов). В нашей учебной плате необходимости в этом нет, удалим прямоугольники комнат и в настройках Project\Project Options на вкладке ECO Generation в группе Modifications Associated with Components правило Add Rooms изменим на Ignore Differences (чтобы при каждом ECO заново не создавались комнаты).



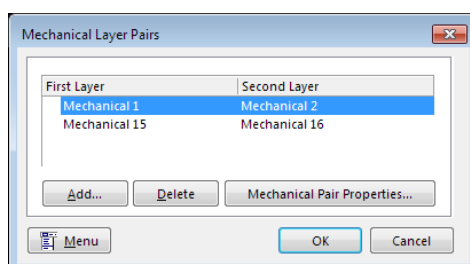
Следующий этап – настройка стека и правил отображения платы. По команде Design\Layer Stack Manager откроется окно стека платы. У нас простая двухслойка, на RO3003 толщиной 0,5мм. Параметры металлизации и паяльной маски оставим стандартные. Верхний и нижний слой металлизации сигнальные.



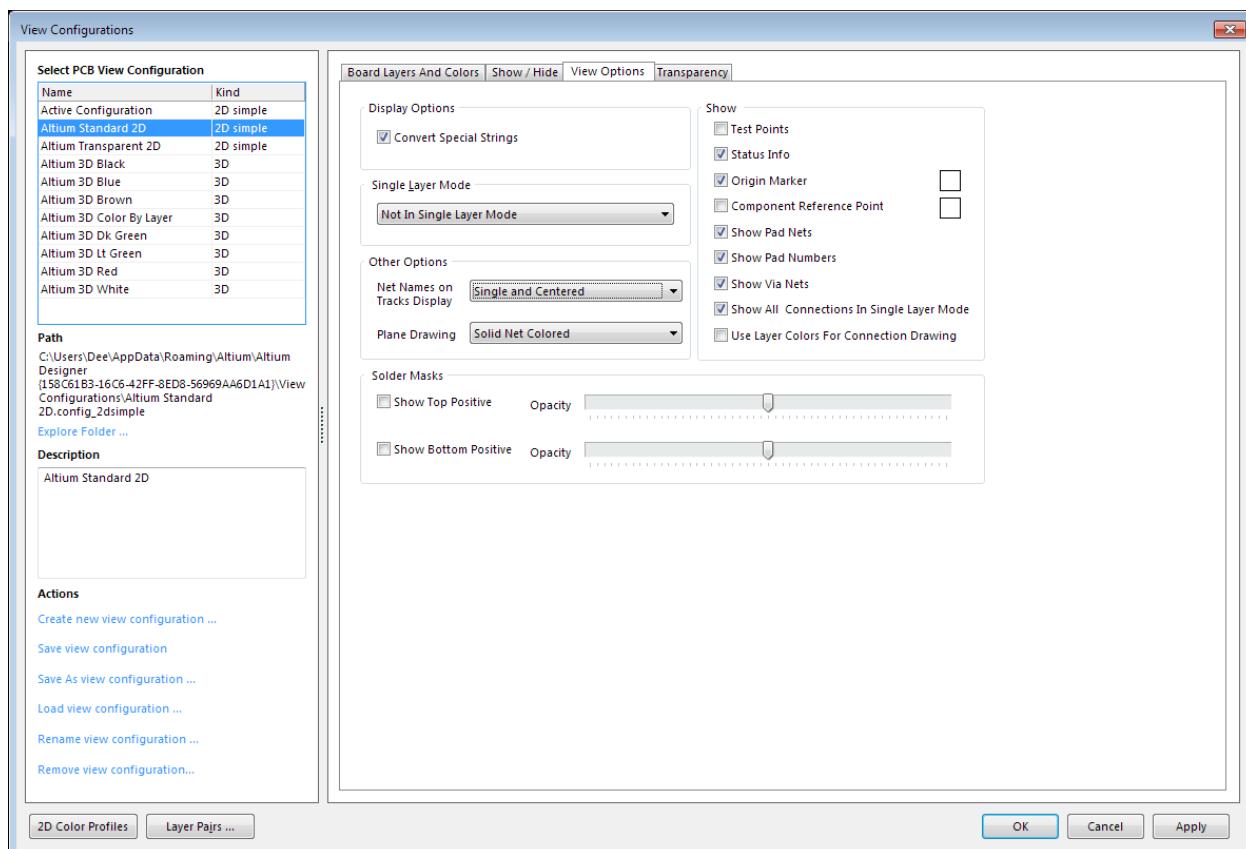
Настроим теперь отображение слоев. По команде Design\Board Layers & Colors (L) запустим окно отображения слоев проекта. Цветовую схему слоев оставим по умолчанию, из механических слоев оставим четыре слоя Mechanical 1, Mechanical 2, Mechanical 3, Mechanical 5, Mechanical 15 и Mechanical 16.



Кроме по команде Layer Pairs того укажем парность механических слоев, так чтобы при переносе компонента с верхнего слоя на нижний автоматом переставлялась и графика на соответствующих механических слоях.



Также на вкладке View Options включим галку Convert Special String, так чтобы строки позиционных обозначений с текстом .Designator превращались в реальное значение (R1, C5 и т.д.).

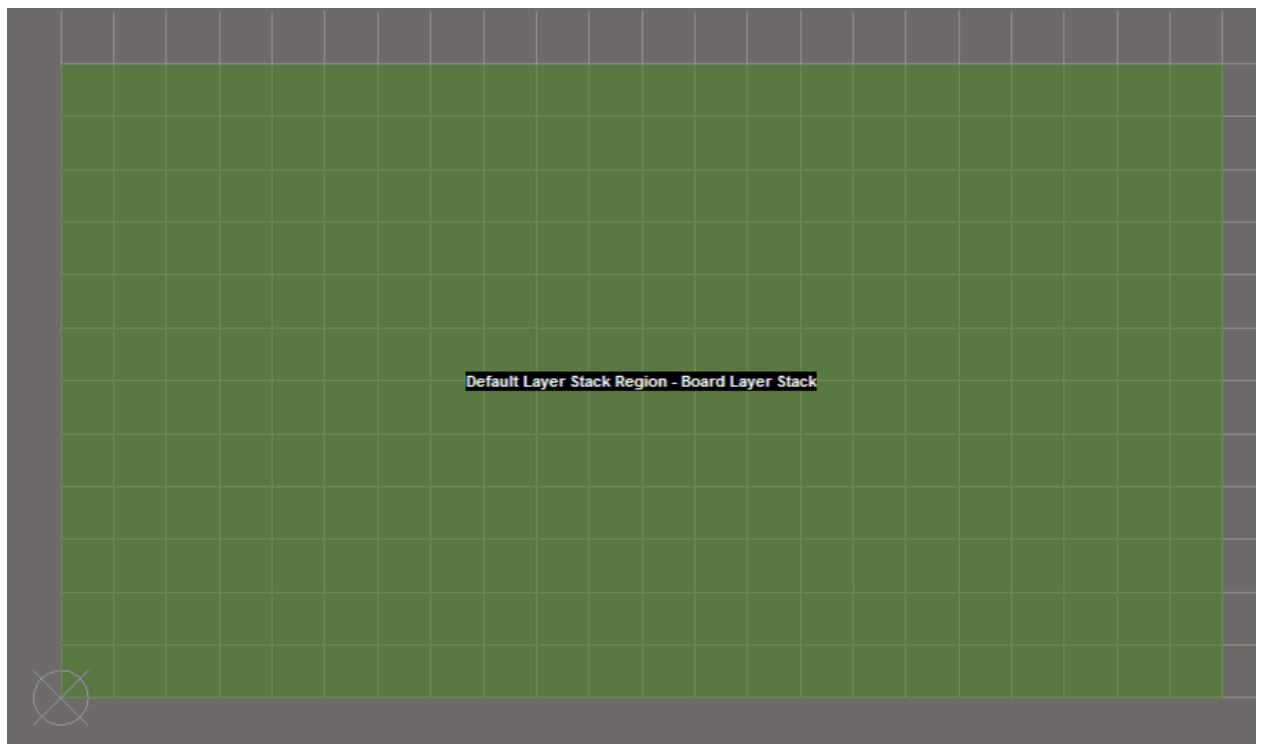


Теперь определим геометрию платы. В Altium Designer есть два способа определения геометрии платы – через генерацию из контура и режим прямого редактирования.

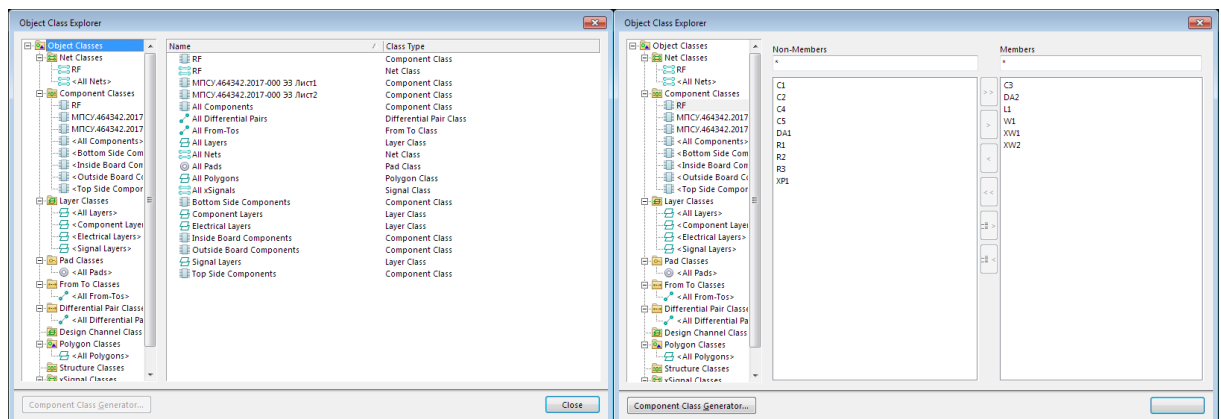
Генерация из контура предполагает, что в слое Mechanical 5 (при использовании нашей схемы использования механических слоев) есть замкнутая полилиния (например, импортированная из AutoCad). Эта линия выбирается и по команде Design\Board Shape\Define from selected objects формируется полотно платы.

Режим прямого редактирования вызывается по команде View\Board Planning Mode (1). В этом режиме кроме базовых инструментов есть продвинутые, позволяющие определять гибко-жесткие сложносоставные платы. По команде Edit Board Shape создадим поле платы как прямоугольник 110 на 60 мм. Также по команде Edit\Origin\Set укажем центр координат в левый нижний угол платы. Возврат в обычный режим по команде View\2D Layout Mode (2).



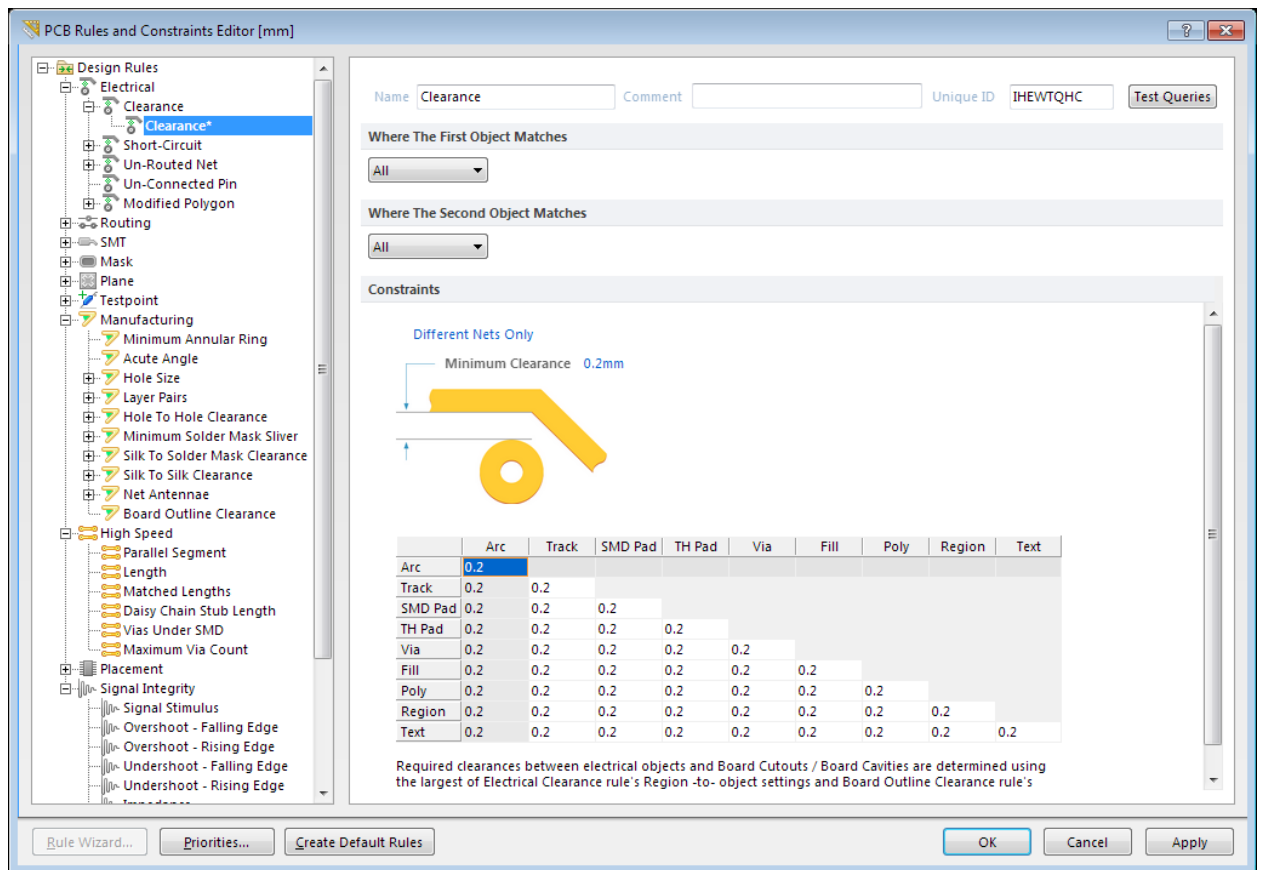


Для различия правил разводки создадим класс компонентов RF, в который внесем компоненты лежащие в ВЧ-цепи. По команде Design\Classes откроется окно Object Class Explorer. В разделе Component Classes ПКМ\Add Class. Заходим в него и добавляем компоненты, относящиеся к ВЧ-цепи.

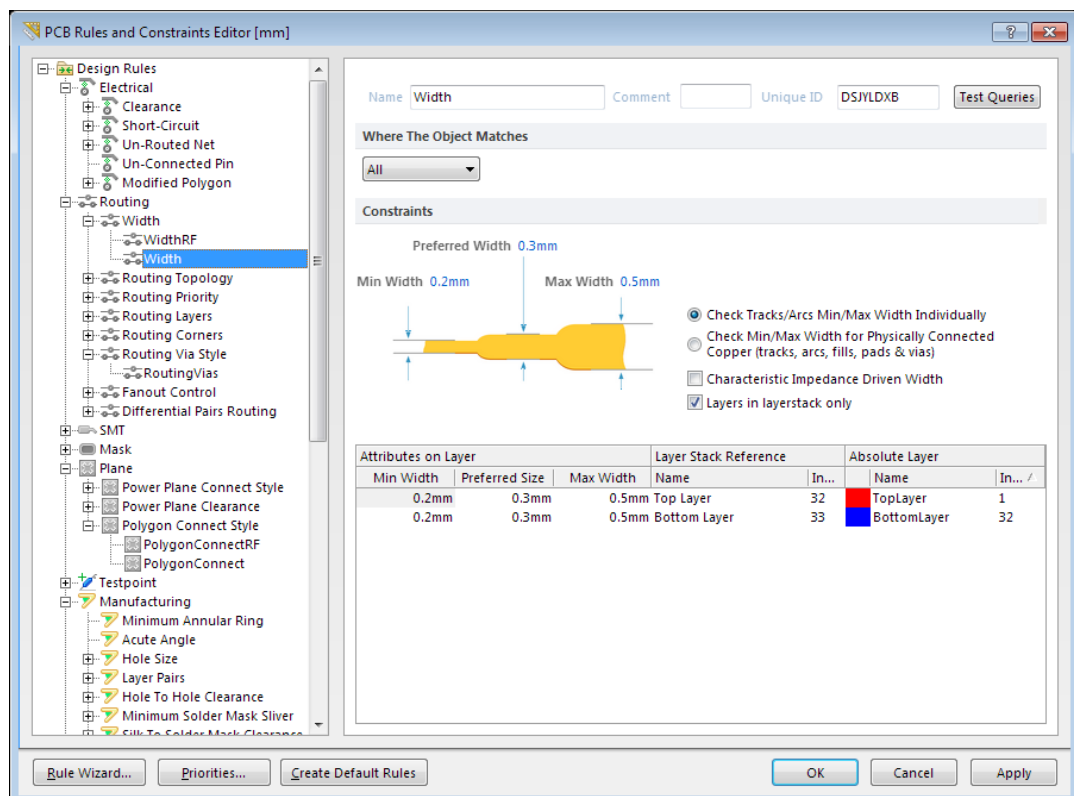


Теперь определим правила проекта. По команде Design\Rules переходим к окну правил проекта. Указывать будем те правила, которые отличаются от правил по умолчанию.

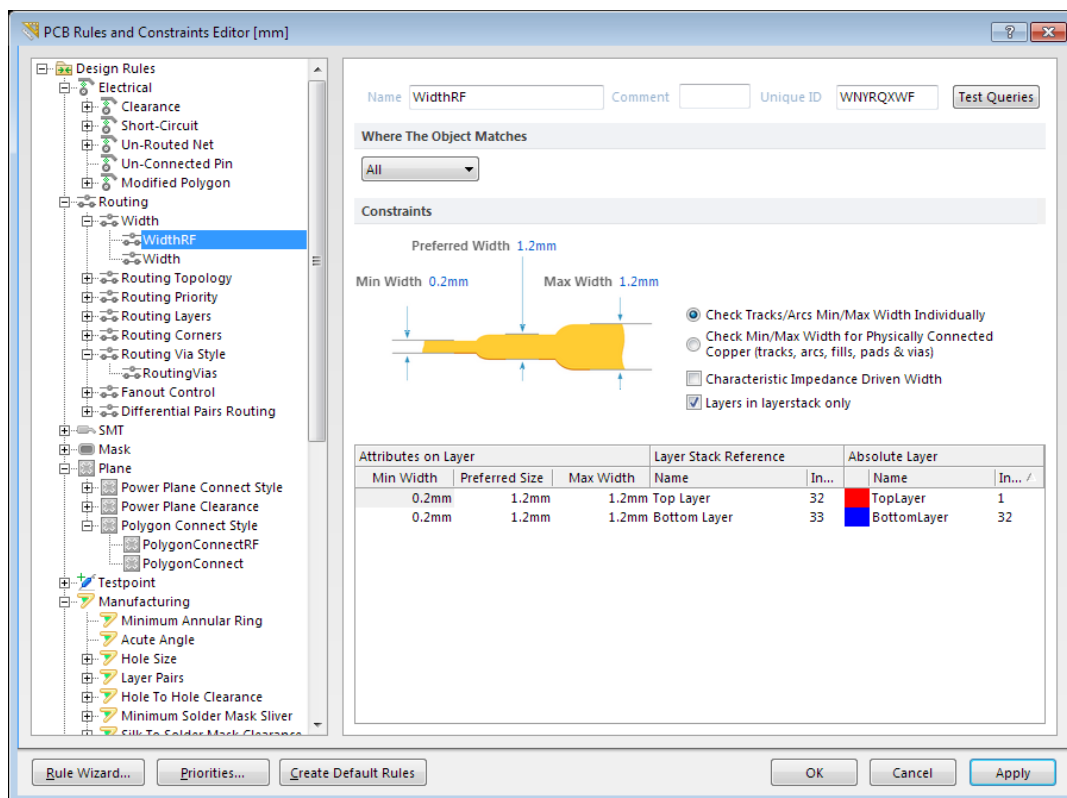
1. Electrical\Clearance. Зазор между частями проводящего рисунка зададим 0,2мм.



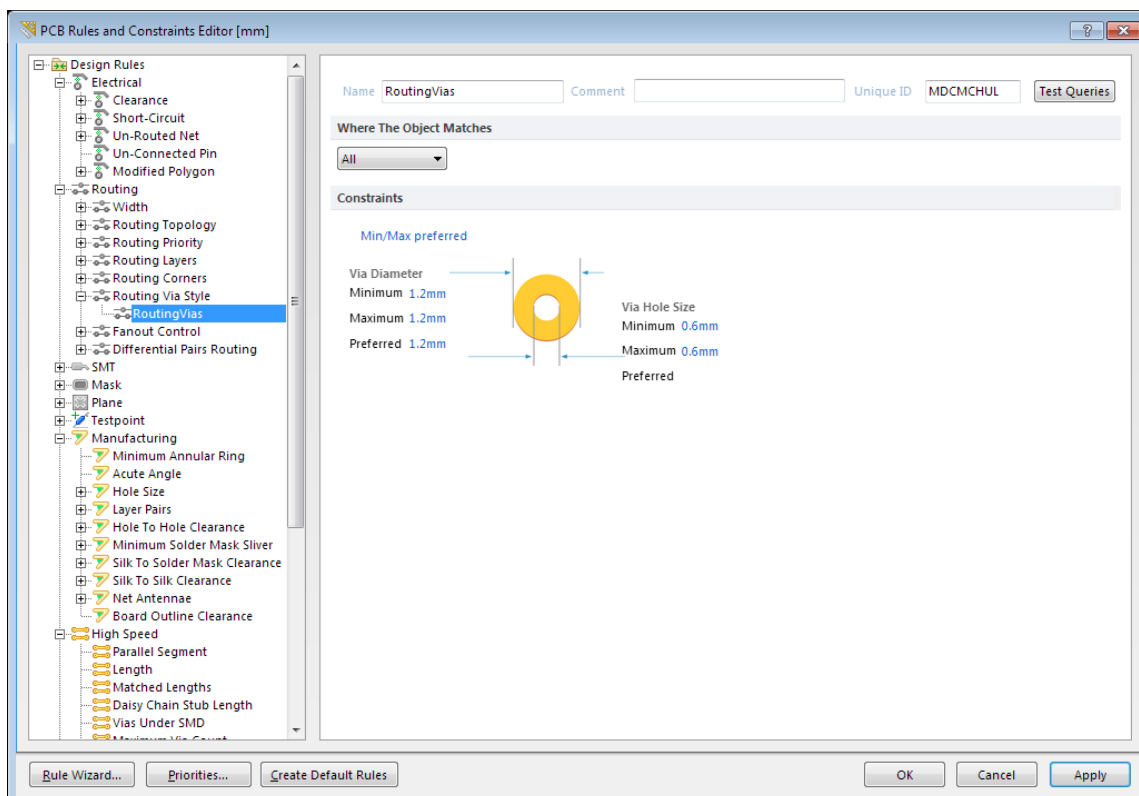
2. Electrical\Routing\Width. Два правила, для обычной разводки с допустимыми ширинами дорожки 0,2мм-0,3мм-0,5мм.



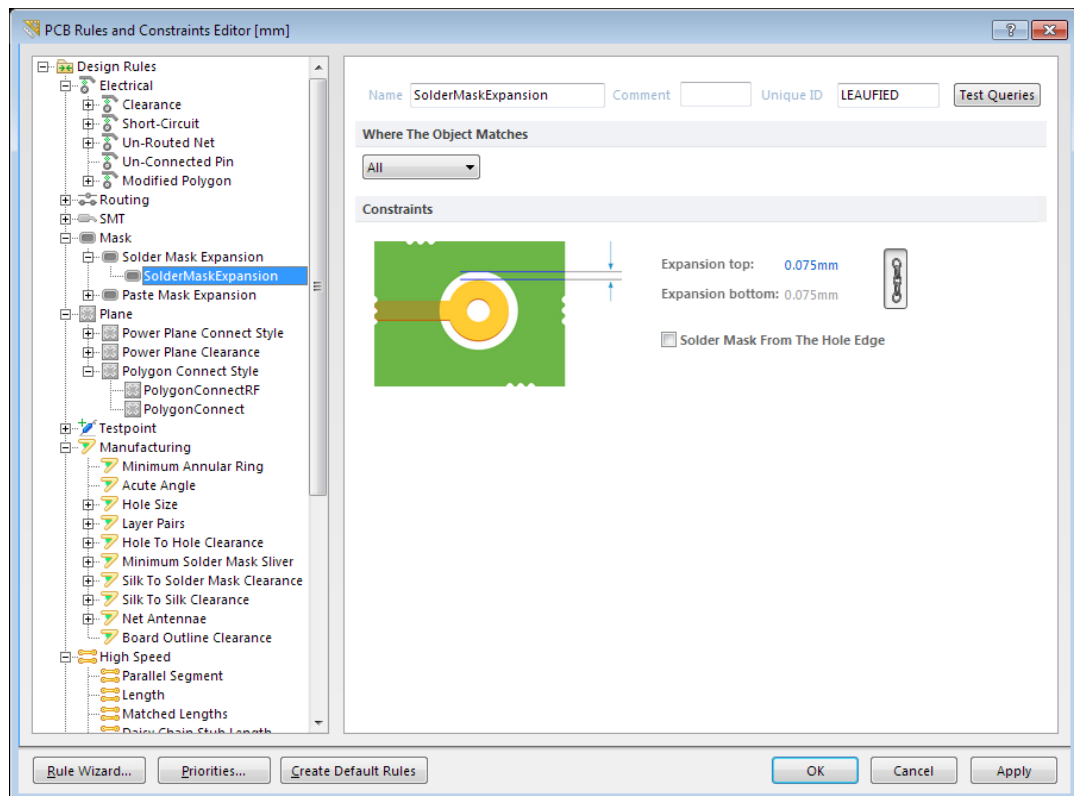
И второе правило для ВЧ-разводки, с ширинами 0,2мм-1,2мм-1,2мм, расположенное над базовым правилом в списке.



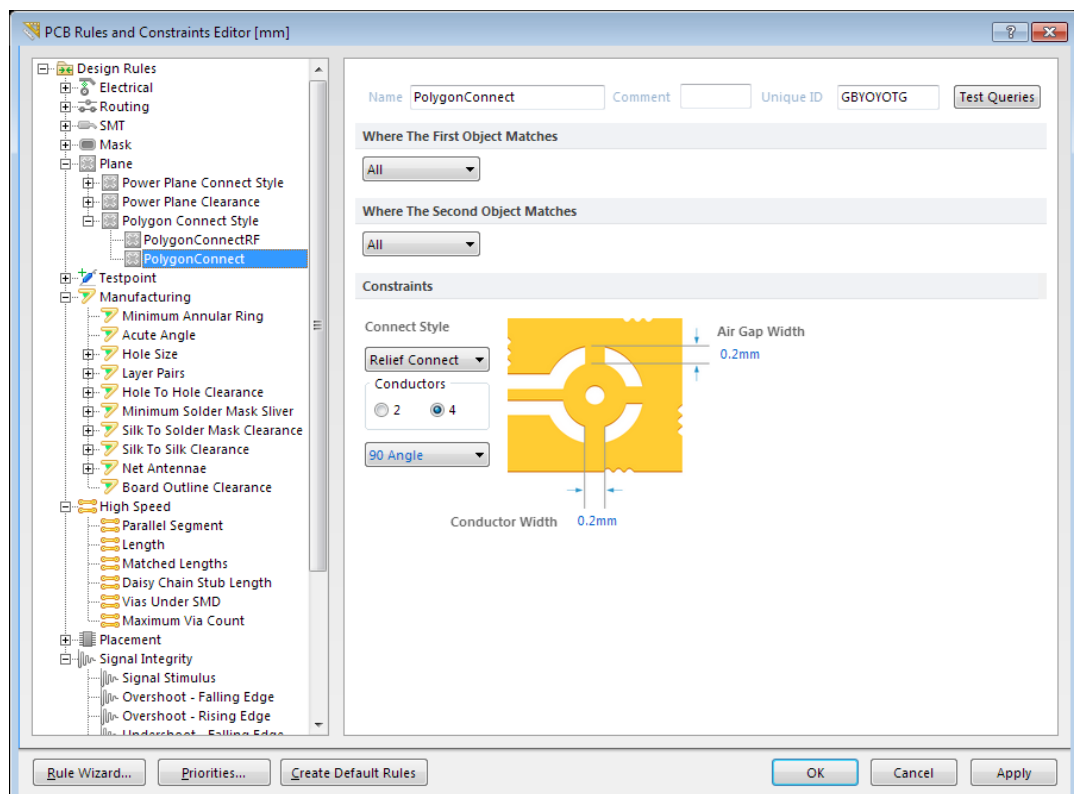
3. Routing\Routing Via Style. Размеры переходных отверстий металлизация пояска/диаметр отверстия 1,2мм/0,6мм.



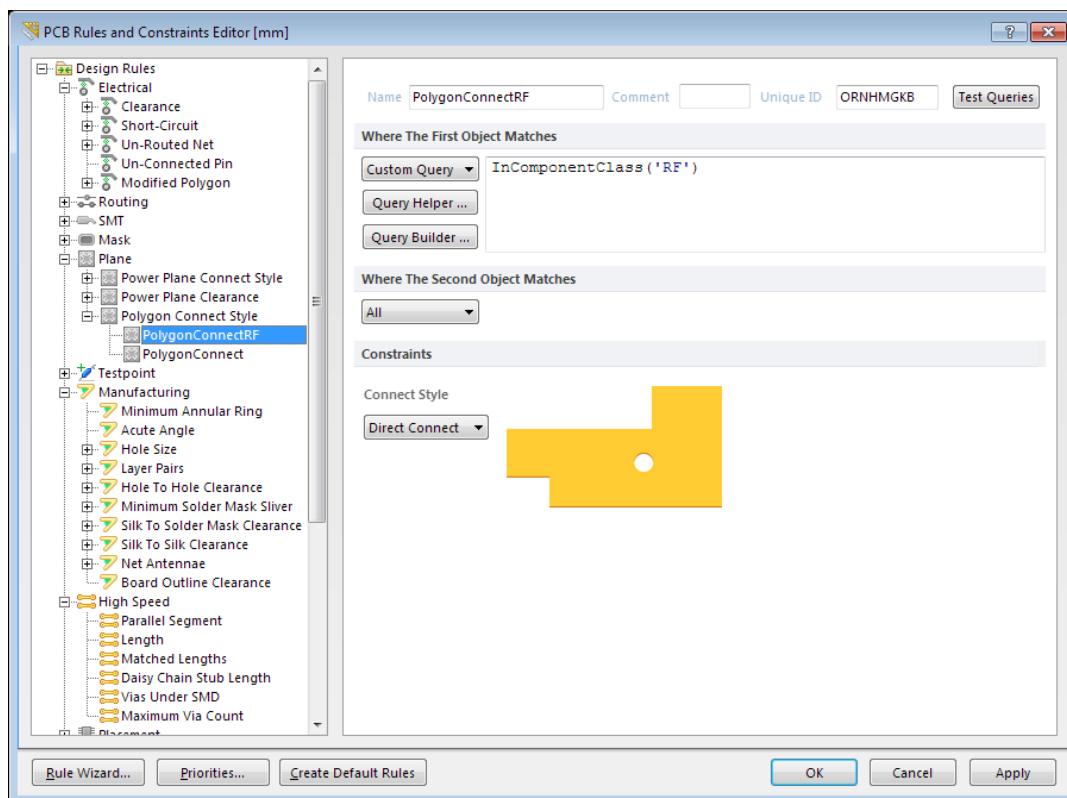
4. Mask\Solder Mask Expansion. Зазор от металлизации до выреза паяльной маски 0,075мм.



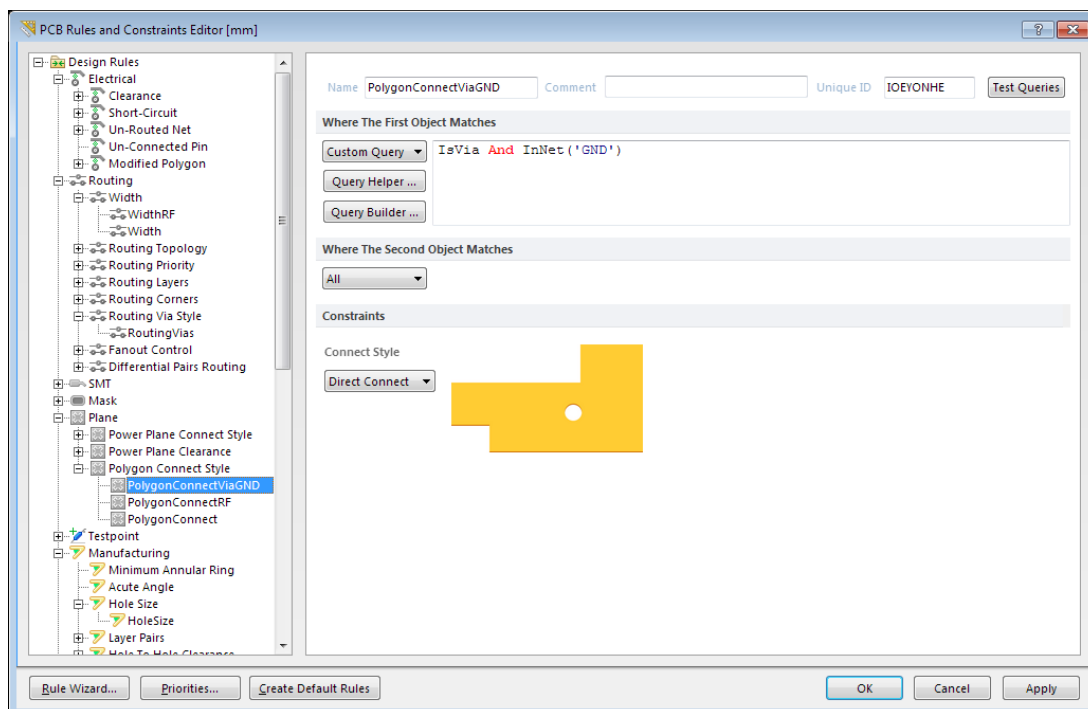
5. Plane\Polygon Connect Style. Три правила. Базовое для обычной разводки через термобарьер зазором 0,2мм, шириной мостиков 0,2мм и 4-мя связями.



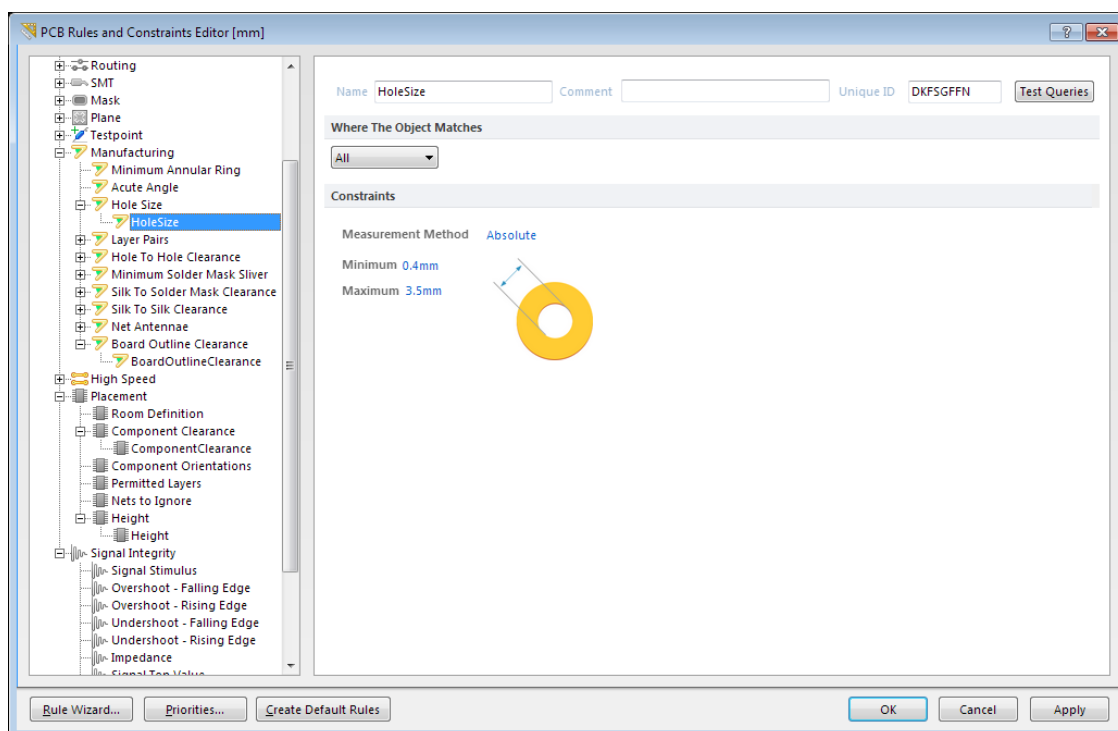
Правило для ВЧ-разводки, работающее только в компонентах из класса RF, прямое соединение без термобарьеров.



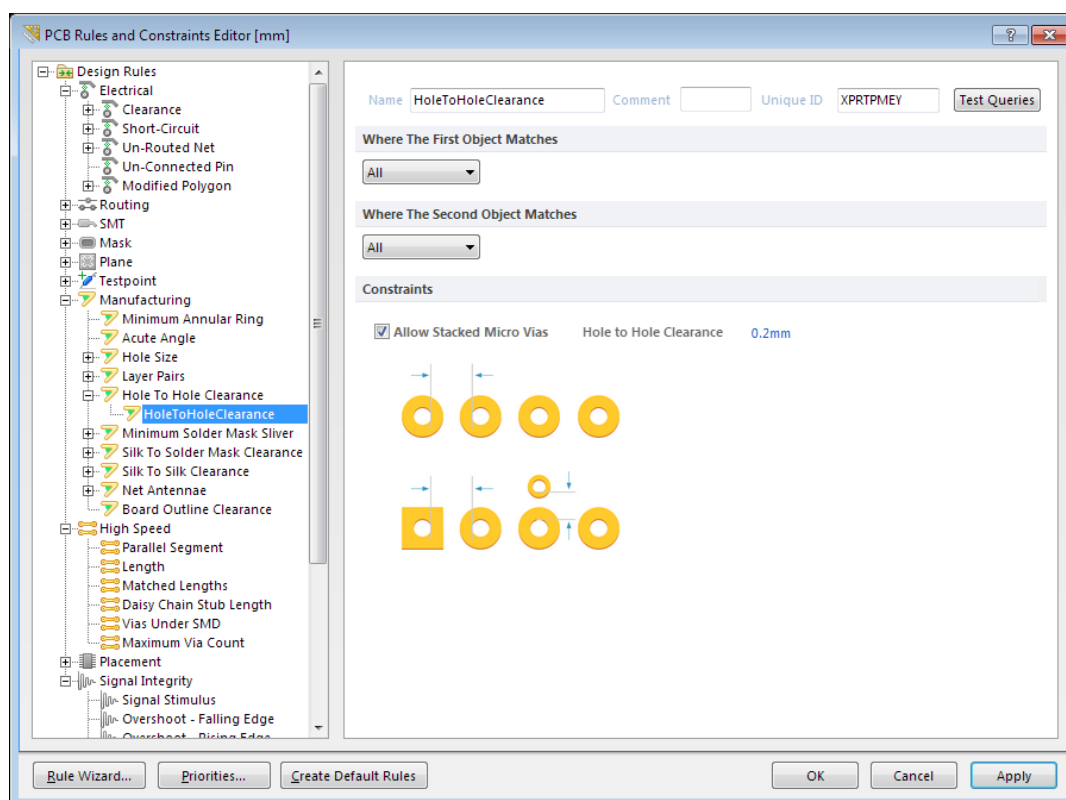
Третье правило, чтобы все отверстия в заливках GND были без термобарьеров.



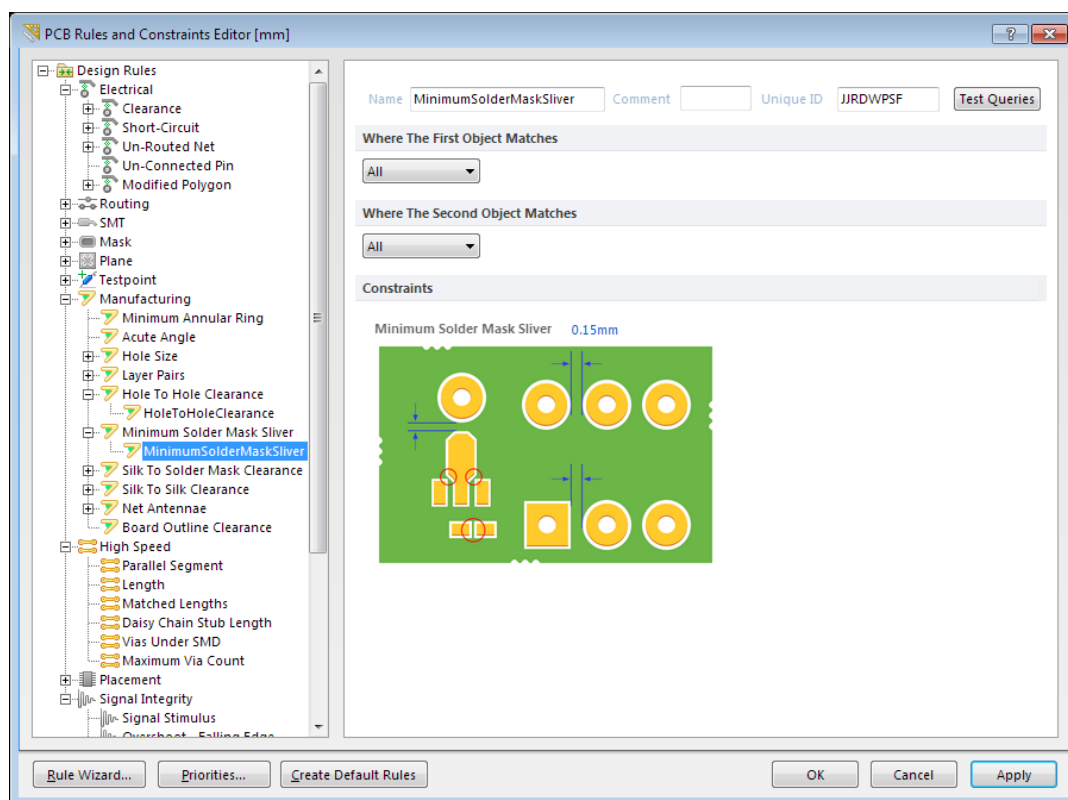
6. Manufacturing\Hole Size. Допустимые размеры отверстий от 0,4мм до 3,5мм.



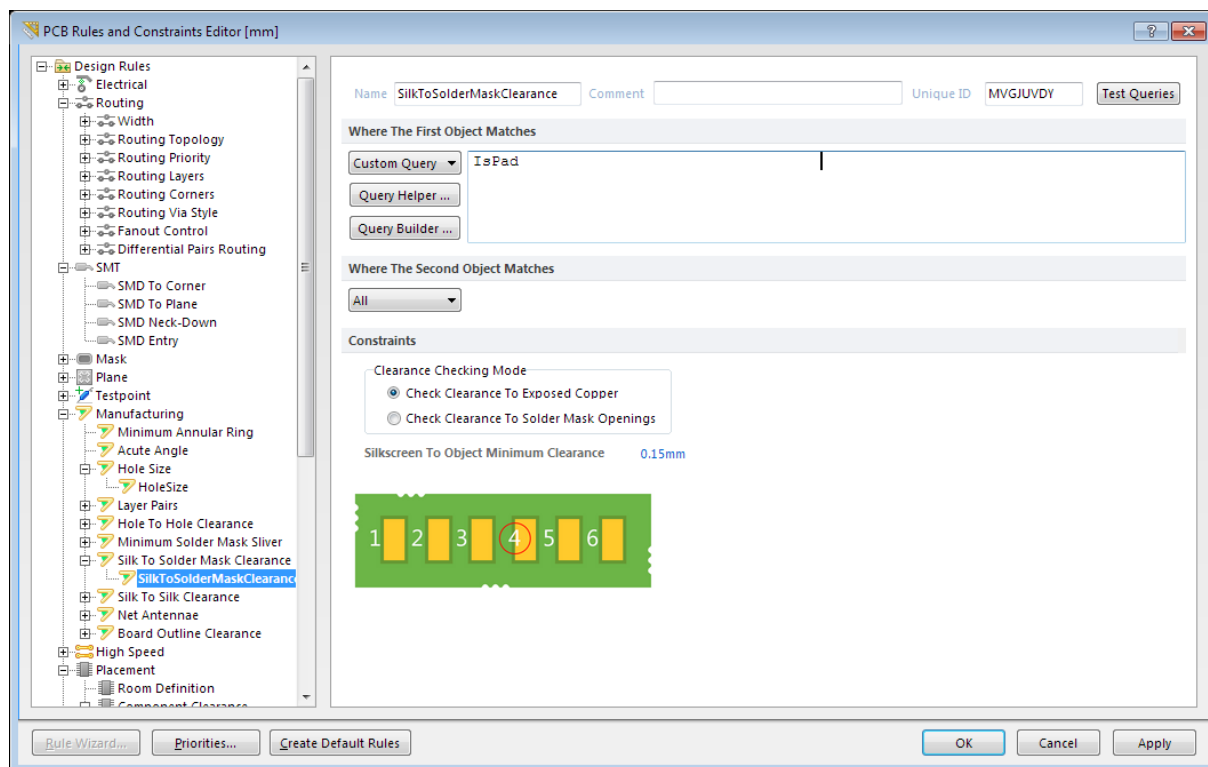
7. Manufacturing\Hole to Hole Clearance. Минимальное расстояние между отверстиями 0,2мм.



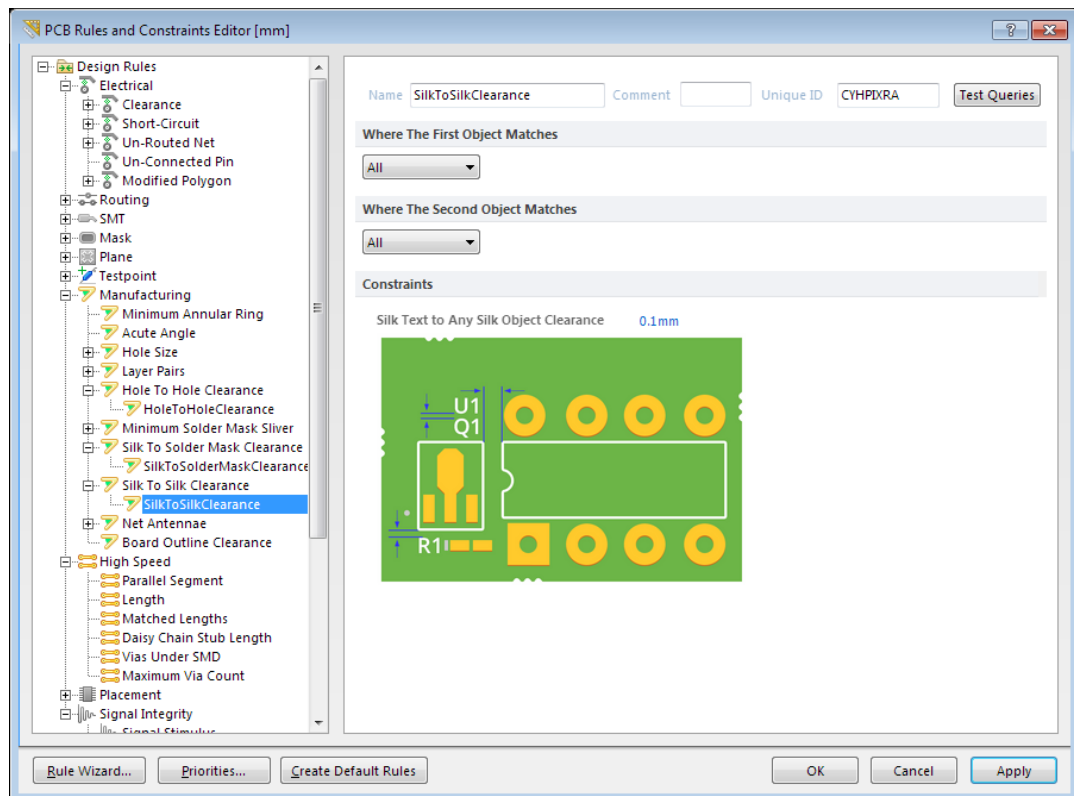
8. Manufacturing\Minimum Solder Mask Sliver. Минимальный мостик паяльной маски 0,15 мм.



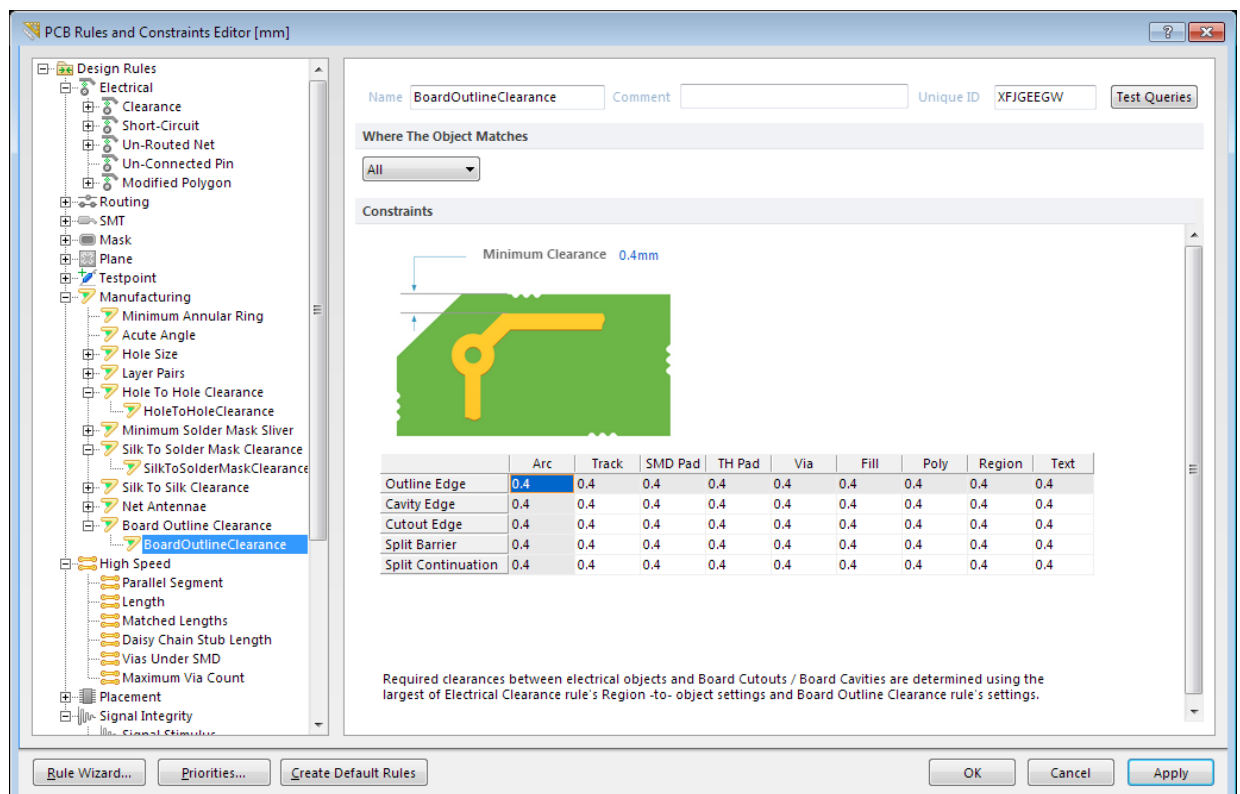
9. Manufacturing\Silk to Solder Mask Clearance. Зазор от вскрытого металла на падах посадочных мест до шелкографии 0,15мм.



10. Manufacturing\Silk to Silk Clearance. Зазор между элементами шелкографии 0,1мм.

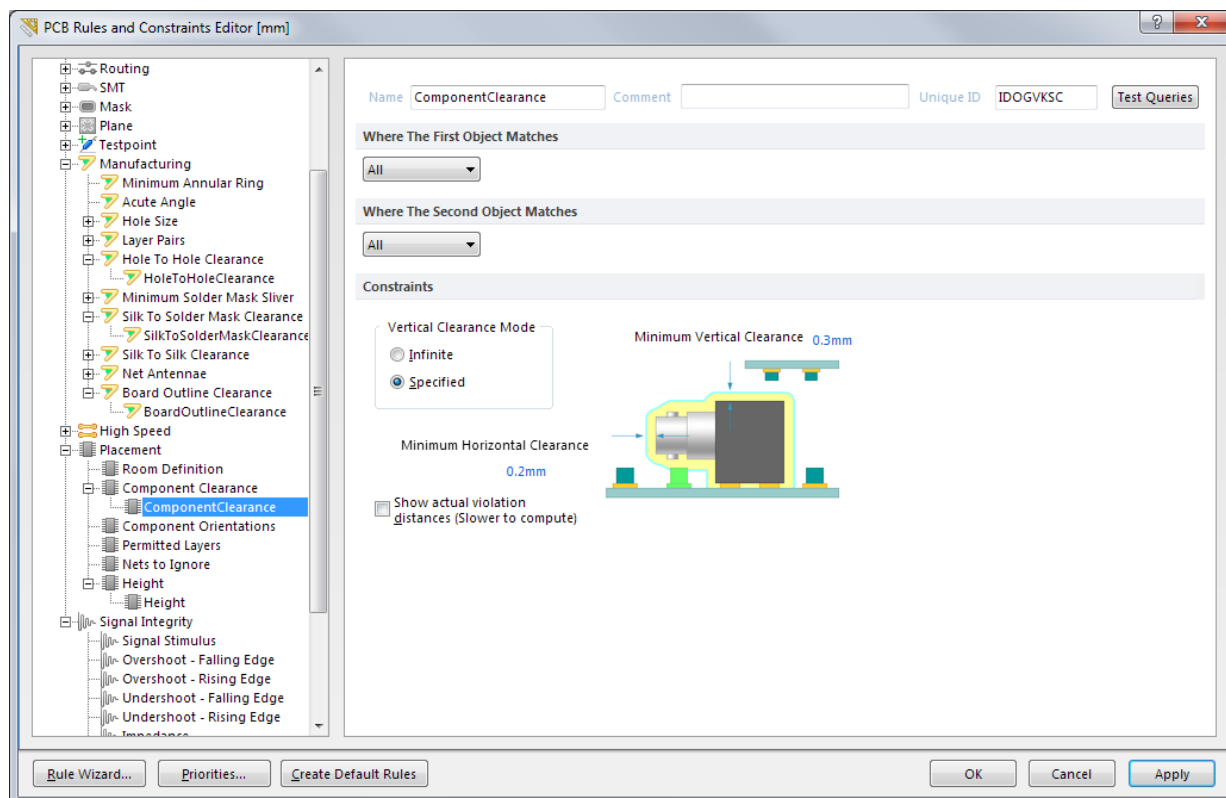


11. Manufacturing\Board Outline Clearance. Минимальное расстояние от края платы до проводящего рисунка 0,4мм.





12. Placement\Component Clearance. Минимальный зазор между компонентами установим 0,2мм по горизонтали и 0,3мм по вертикали.



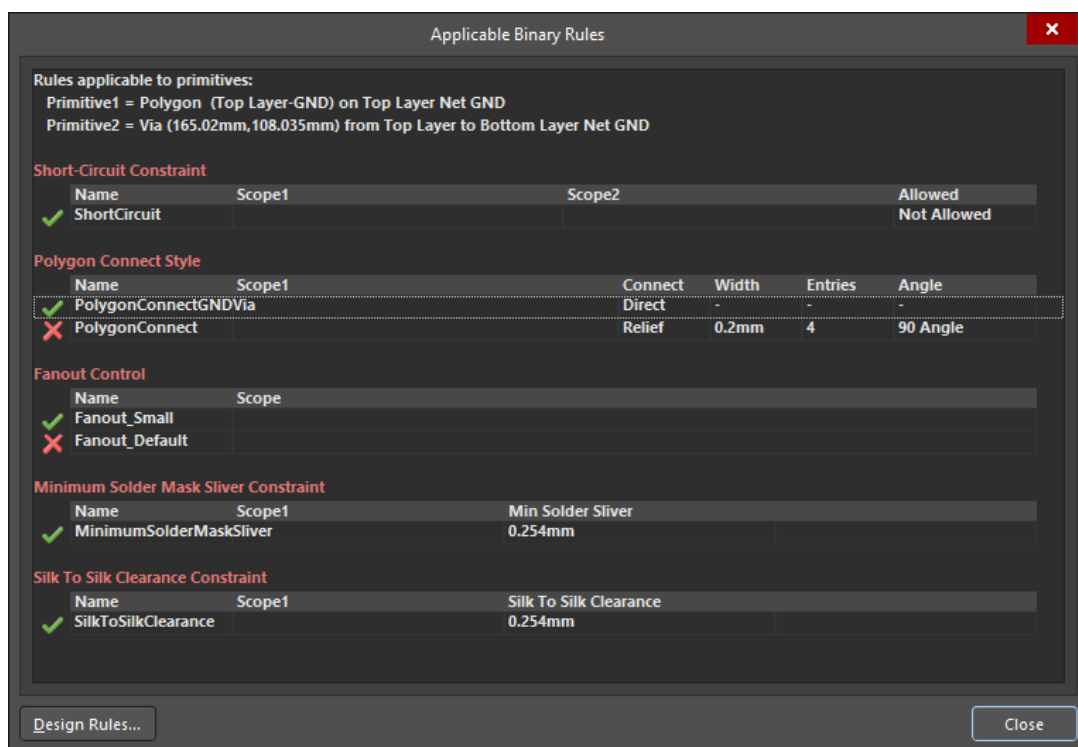
Минимальный набор правил установлен.

Проверка иерархии правил

В достаточно сложных платах быстро набирается большое число правил, и с определенного момента может оказаться непонятно, какое из введенных правил применяется на данный объект. Для определения иерархии правил в некоторой части платы можно воспользоваться инструментом Applicable Unary (Binary) Rules. Unary выведет список всех правил, применяемых к одному объекту (предельный размер отверстия, разрешенные слои разводки и т.д.). Также, если на данный объект может применяться много правил, то отметится иерархия и какое из правил действует. Binary работает аналогично к паре объектов (зазоры, стили соединения с полигонами и т.д.). Вызов этих проверок происходит по ПКМ - Applicable Unary Rules (предварительно или после выбрать один объект) или ПКМ - Applicable Binary Rules (предварительно или после выбрать два объекта).

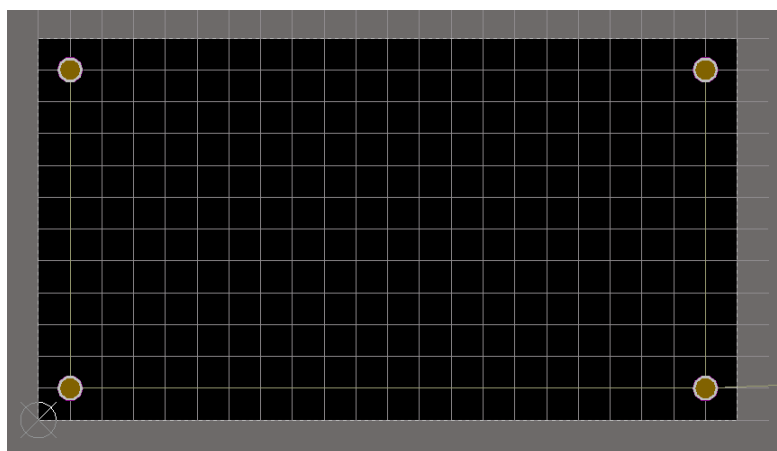
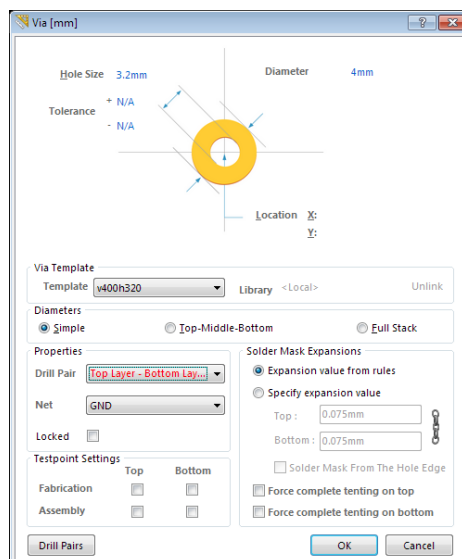
Для примера, на рисунке видно, что выбранные пары объектов (полигон Top-GND и одно из отверстий в цепи GND) могут попадать под два правила типа

Polygon Connect Style; но правило PolygonConnectGNDVia (отмечено зеленой галочкой) выше базового правила PolygonConnect (отмечено красным крестиком), и поэтому отверстие имеет прямое соединение полигоном.



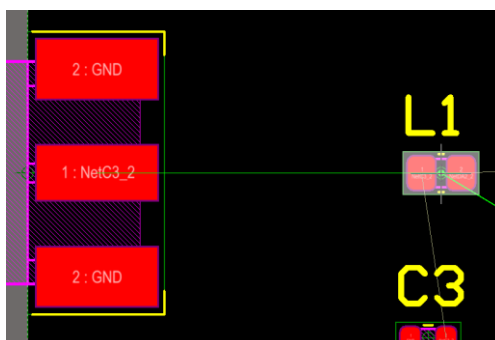
Приемы разводки и особенности.

Установим монтажные отверстия. Их будет 4, под винт М3 (поясок 4,0мм/отверстие 3,2мм), по углам платы на расстоянии 5мм от краев, в цепи GND, маска определяется проектом.



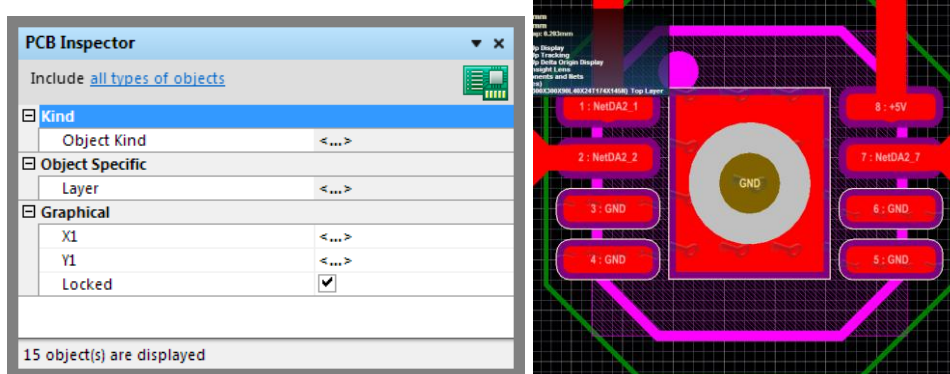
Приемы расстановки компонентов.

Далее расположим компоненты. При перетаскивании поворот на  $90^\circ$  осуществляется по пробелу. Также при расстановке есть удобный режим, просвечивающий ближайшие центры падов (зажатый Shift) или характерные точки компонентов (зажатый Ctrl). Эти режимы позволяют позиционировать компоненты относительно друг от друга.

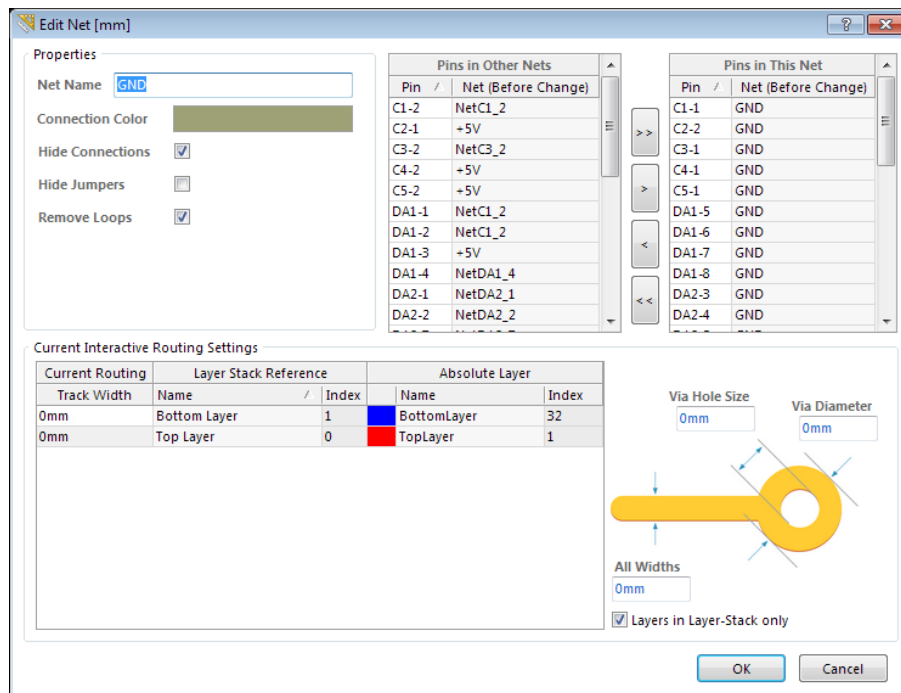


Для компонентов, ставящихся к краю платы (или выреза), обычно обозначают его позицию (мы это делали дополнительной линией в слое Mechanical 15).

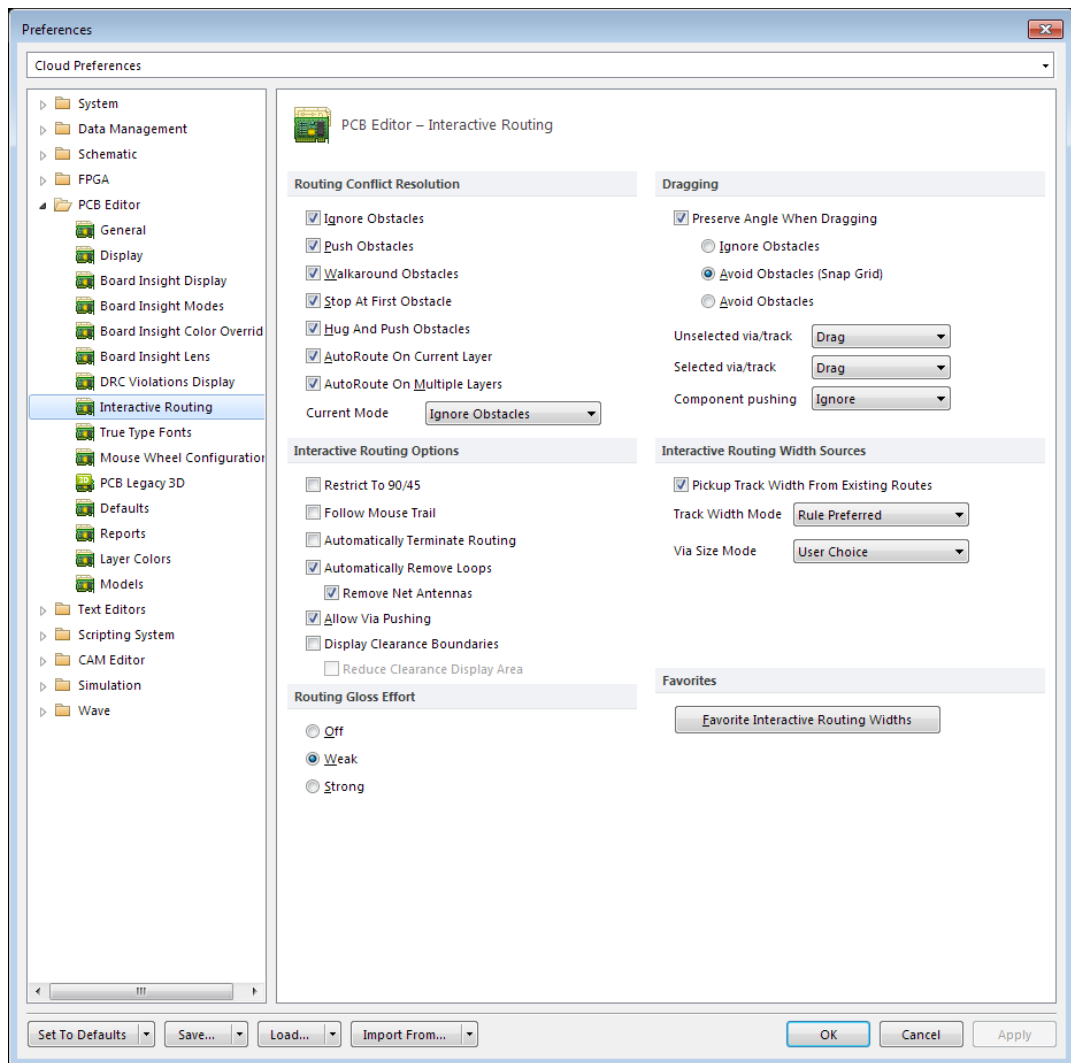
После выбранного расположения, компоненты можно зафиксировать, так чтобы случайно не сдвинуть их. Делается это через свойство Locked. Если выбрано несколько компонентов (а также часть разводки), то это свойство можно установить через PCB Inspector (F11). Поверх объектов появятся символы ключиков.



У нас в проекте есть цепь GND, линии показывающие есть по всей плате. Реализовывать большую ее часть мы будем с помощью заливки. Чтобы эти линии не отвлекали, их можно скрыть. Для этого по команде View\Workspace Panels\PCB\PCB запускаем окно PCB. В нем перечислены все составляющие проекта платы. Выбираем фильтр Nets, класс <All Nets>, в списке ищем GND и по ПКМ\Connections\Hide прячем. В этом же окне можно для какой-либо цепи переопределить цвет (по умолчанию цвета соответствуют слою).



Чтобы ширина линии бралась из правил, необходимо установить по Tools\Preferences\PCB Editor\Interactive Routing в группе Interactive Routing Width Sources в списке Track Width Mode выбрать Rule Preferred.



Также в этом окне настроек есть список предпочитаемых ширин Favorite Interactive Routing Widths. Эти ширины можно быстро вызывать по Shift+W, если необходимо переопределить ширину на каком-то участке, а правило для него избыточно.

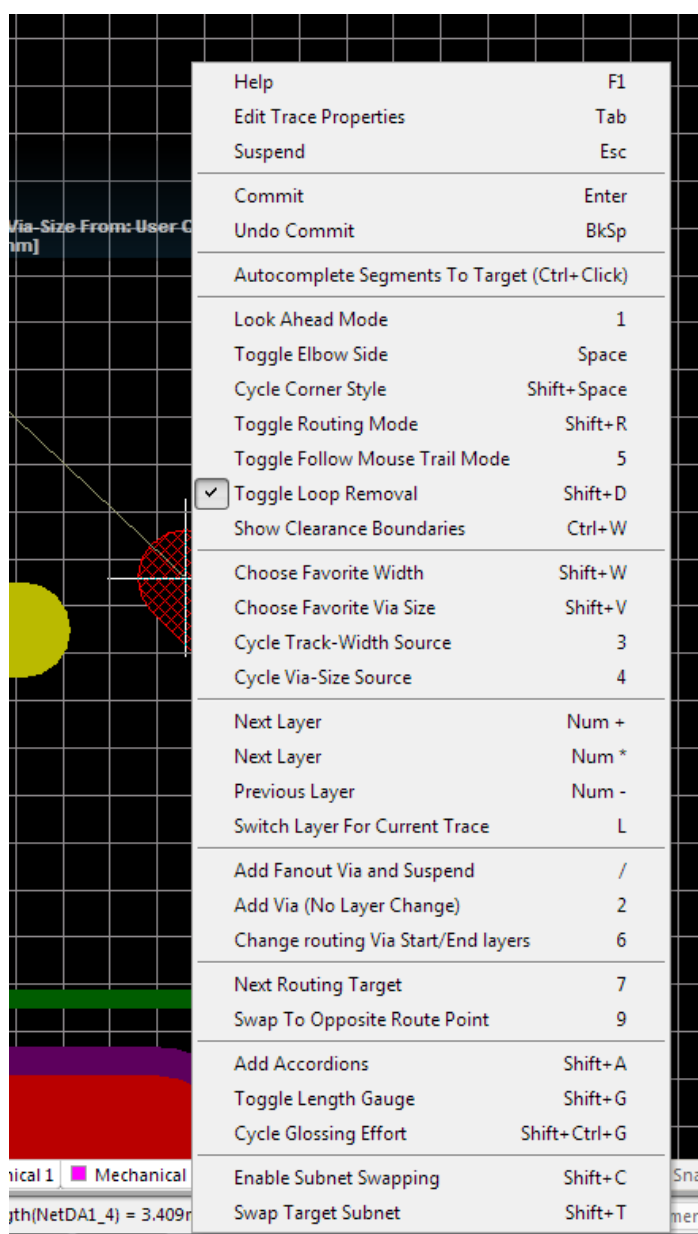
Imperial		Metric		System Units	
Width	Units	Width	Units	Units	
3.937	mil	0.1	mm	Metric	
7.874	mil	0.2	mm	Metric	
9.842	mil	0.25	mm	Metric	
11.811	mil	0.3	mm	Metric	
19.685	mil	0.5	mm	Metric	
29.528	mil	0.75	mm	Metric	
39.37	mil	1	mm	Metric	
47.244	mil	1.2	mm	Metric	

Buttons: Add... Delete Edit... OK Cancel

Разводка обычных цепей проводится с помощью инструмента Place\Interactive Routing (P, T). При разводке, как и при проложении линий, можно через Shift+Space выбирать режим (прямые 45/90, прямые 90/90, прямые с дугой 45/90, прямые с дугой 90/90, прямые под произвольным углом). В режимах с дугой можно изменять радиус дуги по Shift+(<), и Shift+(>). По нажатию на пробел меняется местами положение угла или направление дуги.

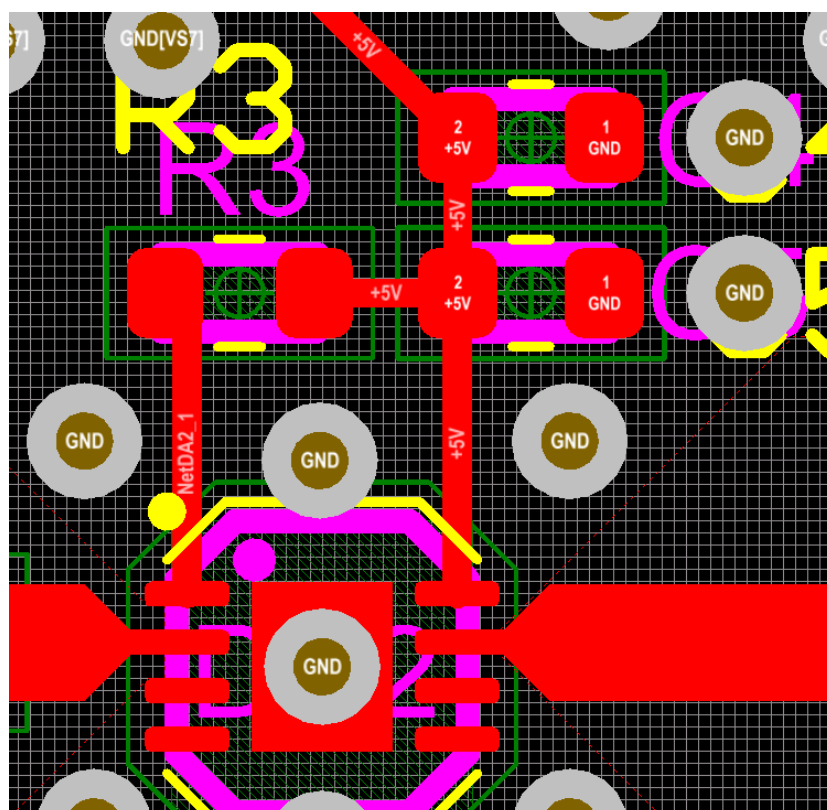
Также важными являются переход на другой слой и добавление отверстия (Num + и Num – или циклически по L).

Вообще, можно вызвать меню, в котором перечислены все возможные команды управления, по нажатию на ` (тильда).



## Оптимальное расположение фильтрующих конденсаторов.

Фильтрующие конденсаторы по питанию должны быть расположены ближе к потребителю (ножка микросхемы), причем меньший номинал ставится ближе к ножке. Располагать их стоит рядом, а не в разнобой. Также при расположении таких компонентов, у которых один пад должен присоединяться к земле, стоит сразу ставить земляные отверстия рядом с этим падом. В зависимости от технологии, может быть как разрешено ставить переходные отверстия в пады, так и должно быть некоторое расстояние от пада до отверстия. При этом в термопадах микросхем ставятся отверстия внутрь.





## Пересечение ВЧ-линий.

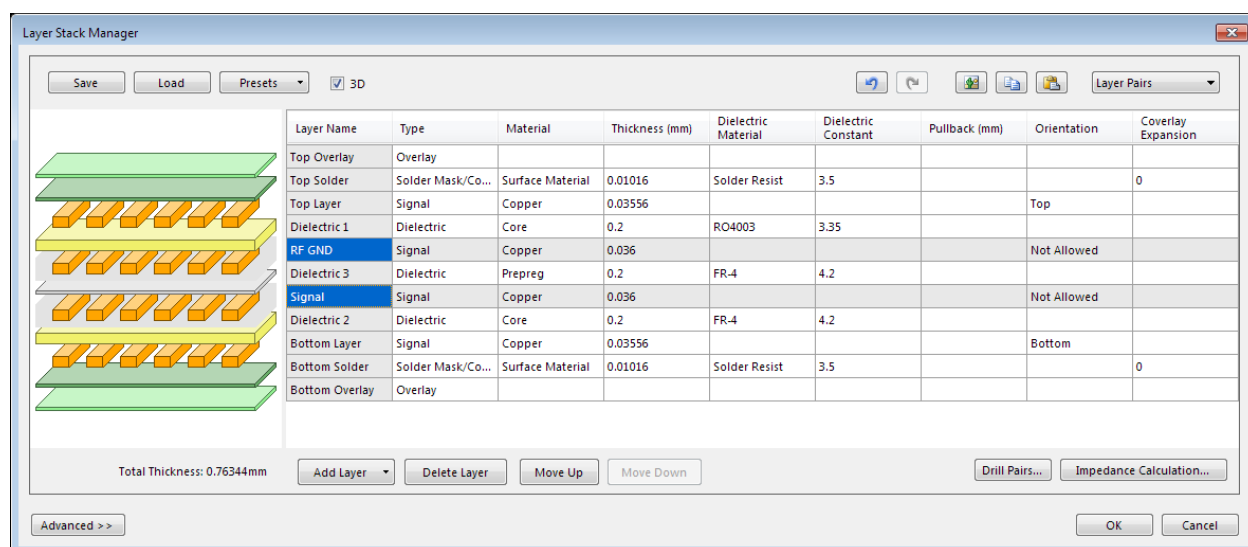
Может возникнуть ситуация при разводке на двухслойке, что линией питания или управления необходимо пересечь ВЧ-линию. Разрывать землю под ВЧ-линиями нельзя, в этом случае необходимо воспользоваться одним из трех путей:

1. Изменить схему так, чтобы не было необходимости пересекать ВЧ-линию.
2. Изменить стек на многослойку.
3. Использовать для пересечения блокировочные конденсаторы в разрыве ВЧ-линии.

Путь 1 очевиден, но не всегда возможен. Покажем пути 2 и 3.

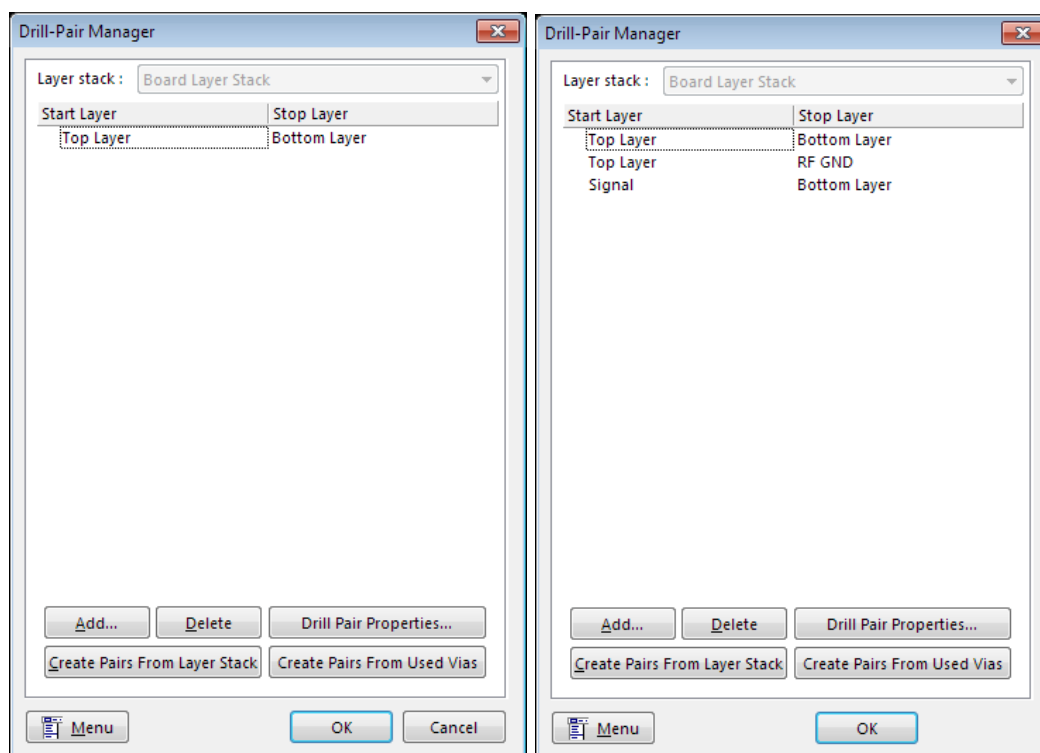
### 2. Изменение стека на многослойку.

Пусть мы сделали часть разводки на двух слоях (Top и Bottom), и стало понятно, то надо перейти на четырехслойку. Для ВЧ-плат стек четырехслоек должен выглядеть как Top - ВЧ-диэлектрик – GND – FR-4 – Signal&Power – FR-4 – GND. Переопределение стека проходит по Design\Layer Stack Manager. По команде Add Layer\Add Layer добавляем два слоя. Для удобства настроим диэлектрики, толщины (это нужно для контроля импеданса при цифровой разводке) и присвоим имена RF GND и Signal.

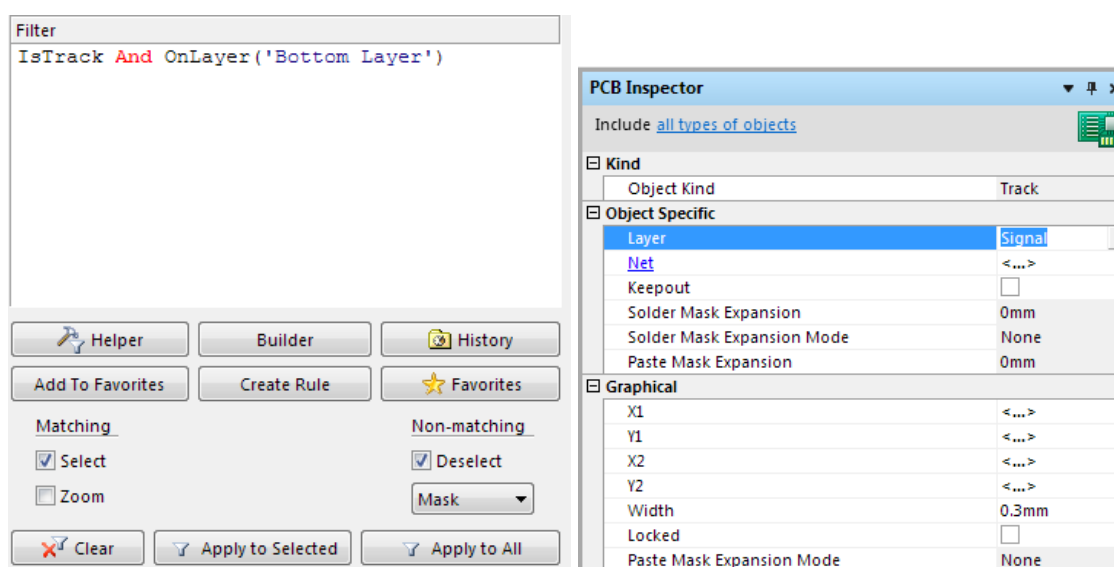


Также здесь настраиваются диапазоны отверстий (по команде Drill Pairs). Если плата несложная, то лучше обойтись только сквозными отверстиями (1 - 4).

Если вариантов никак, то можно добавить (1 - 2) и (3 - 4); основной подход, что не должно быть пересекающихся диапазонов.



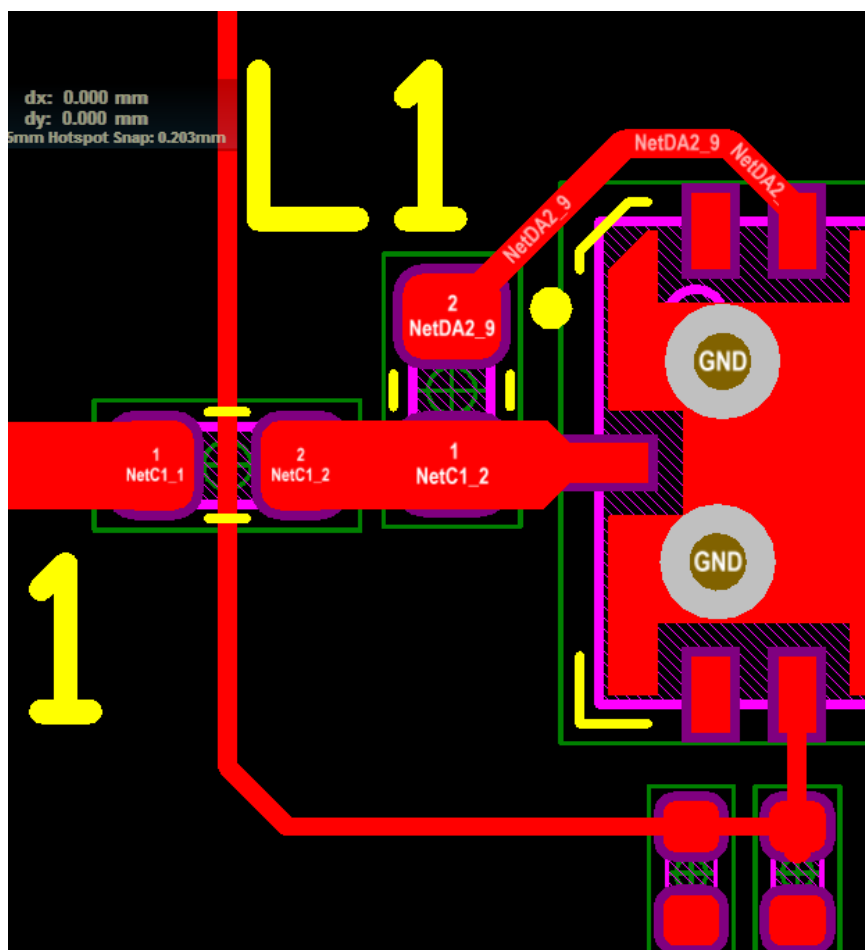
После изменения числа слоев, надо перенести уже существующую разводку с Bottom на Signal. Чтобы не перебирать все линии руками, можно выбрать все линии на нижнем слое с помощью PCB Filter. В поле Filter пишем условие IsTrack And OnLayer('Bottom Layer'), ставим галочку Select и нажимаем Apply to All. Затем в окне PCB Inspector меняем им слой на Signal.



Снять выделение, сформированное PCB Filter можно по команде Shift+C.

2. Использование для пересечения блокировочных конденсаторов в разрыве ВЧ-линии.

Можно провести ограниченное количество линий между падами блокировочных конденсаторов в разрывах ВЧ-линий. Этот способ позволяет не делать многослойки, но требует, чтобы блокировочные конденсаторы были типоразмеров как минимум 160x80 (дюйм 0603) – чтобы было место между падами, и часто этим способом пользоваться нельзя. При этом не рекомендуется, чтобы линии питания шли параллельно ВЧ-линиям без защиты земли.



Остальные особенности ВЧ-разводки описаны в методичке «Работа с ВЧ-объектами в Altium Designer»

## Литература

1. R.J.P. Douville and D.S. James, Experimental Characterization of Microstrip Bends and Their Frequency Dependent Behavior, 1973 IEEE Conference Digest, October 1973, pp. 24-25.

2. R.J.P. Douville and D.S. James, Experimental Study of Symmetric Microstrip Bends and Their Compensation, IEEE Transactions on Microwave Theory and Techniques, Vol. MTT-26, March 1978, pp. 175-181.

3. Лопаткин, А. Проектирование печатных плат в Altium Designer. [Электронный ресурс] — Электрон. дан. — М. : ДМК Пресс, 2016. — 400 с. — Режим доступа: <http://e.lanbook.com/book/93565>

4. Суходольский В.Ю. Altium Designer: сквозное проектирование функциональных узлов РЭС на печатных платах: учеб. Пособие. - 2-е изд., перераб. и доп. – СПб.: БХВ-Петербург, 2014. – 560 с.

### ***Перечень ресурсов сети «Интернет»***

5. Тематический форум раздел «Разрабатываем ПП в САПР - PCB development», <https://electronix.ru/forum/index.php?showforum=17>, доступно после свободной регистрации

6. Сайт Eurointech, раздел «Учебные материалы» <http://www.eurointech.ru/education/selftraining/>

7. Классификатор ЕСКД <http://classinform.ru/ok-eskd/kod>

8. ГОСТ 2.701-2008 Схемы. Виды и типы. Общие требования к выполнению <http://docs.cntd.ru/document/1200069439>

9. ГОСТ 2.123-93 Единая система конструкторской документации (ЕСКД). Комплектность конструкторских документов на печатные платы при автоматизированном проектировании <http://docs.cntd.ru/document/1200001997>

10. ГОСТ 2.201-80 Единая система конструкторской документации (ЕСКД). Обозначение изделий и конструкторских документов (с Поправками) <http://docs.cntd.ru/document/1200008241>

11. Блог «Сообщество Easyelectronics.ru», пост «Рамки по ГОСТ для Altium Designer» <http://we.easyelectronics.ru/CADSoft/ramki-po-gost-dlya-altium-designer.html>

### ***Каналы Youtube с видеоуроками по Altium Designer***

12. <https://www.youtube.com/user/SabuninAlexey>

13. <https://www.youtube.com/playlist?list=PLgUwXvgNkHqJ3G5UoLGMfHJM2c-m4Afdx>

**Разработчик:**

Ст. преподаватель каф. МРТУС Приходько Д.В.