



第8章 输入输出系统

山东科技大学杨晓东

sdustyxd@163.com

QQ: 124998396

Phone: 18660860091



1.设备与CPU交换过程

(1) 输入过程:

- ① **CPU**将地址送到**BUS**，选择设备（寻址过程）；
- ② **CPU**等待输入设备数据有效（等待设备）；
- ③ **CPU**读数据，放入相应**REG**（读入）；

(2) 输出过程:

- ① **CPU**将地址送到**BUS**，选择设备（寻址过程）；
- ② **CPU**把数据送至**BUS**；
- ③ 输出设备确认数据有效，取走数据（写）；



2. 外围设备的速度分级

(1) 速度极慢或简单的外设

CPU只需要接受或者发送数据即可

(2) 慢速或者中速的设备

可以采用异步定时的方式

(3) 高速外设

采用同步定时方式

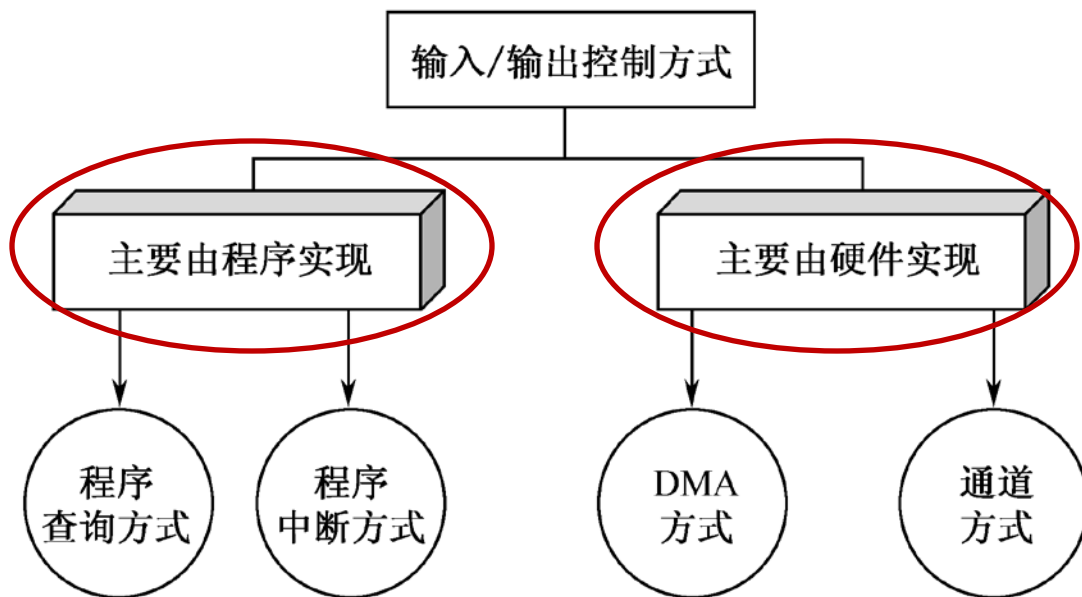
3. 信息交换方式

CPU与设备间信息交换方式主要有：

程序查询方式、程序中断方式、**DMA**方式、通道方式



3. 信息交换方式



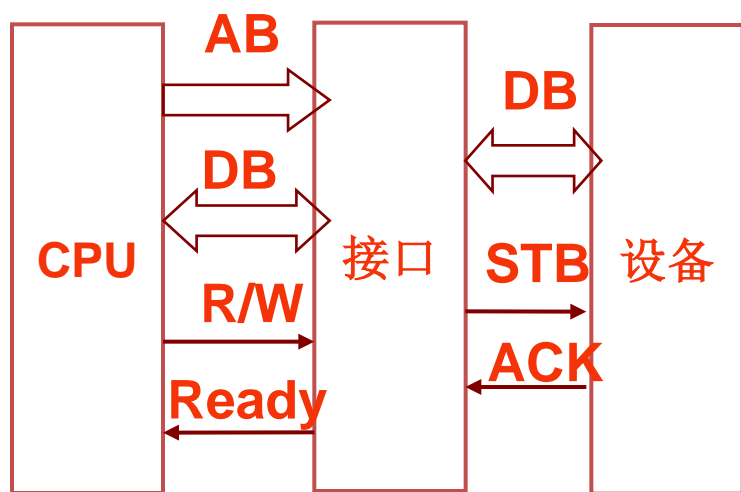


1. 设备编址（预备知识）

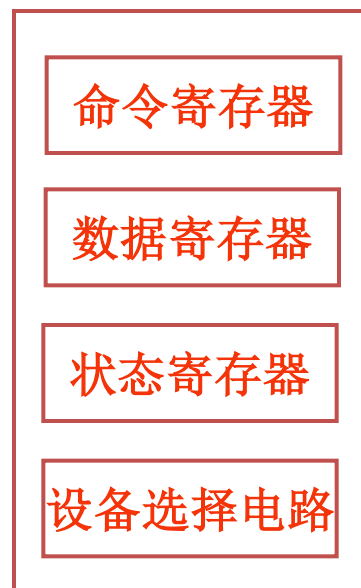
CPU与设备之间不能直接相连接：速度不匹配

需要CPU与设备之间增加：接口电路

接口电路（**InterFace**）的结构与功能



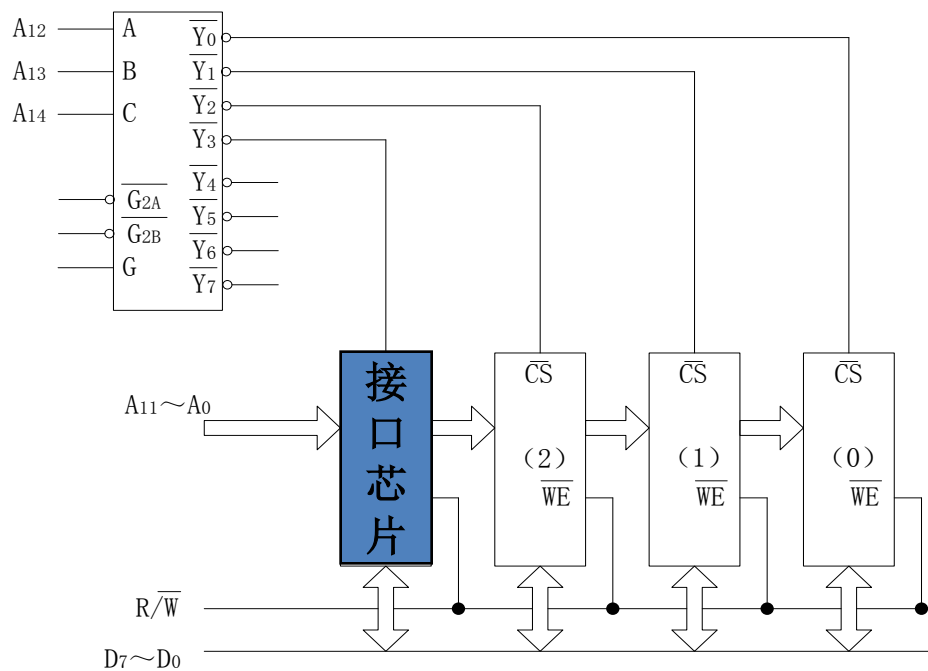
结构电路基本结构





1. 设备编址（预备知识）

接口电路需编址



接口1

接口2

寄存器地址

命令寄存器

000000

数据寄存器

000001

状态寄存器

000010

设备选择电路

命令寄存器

000011

数据寄存器

000100

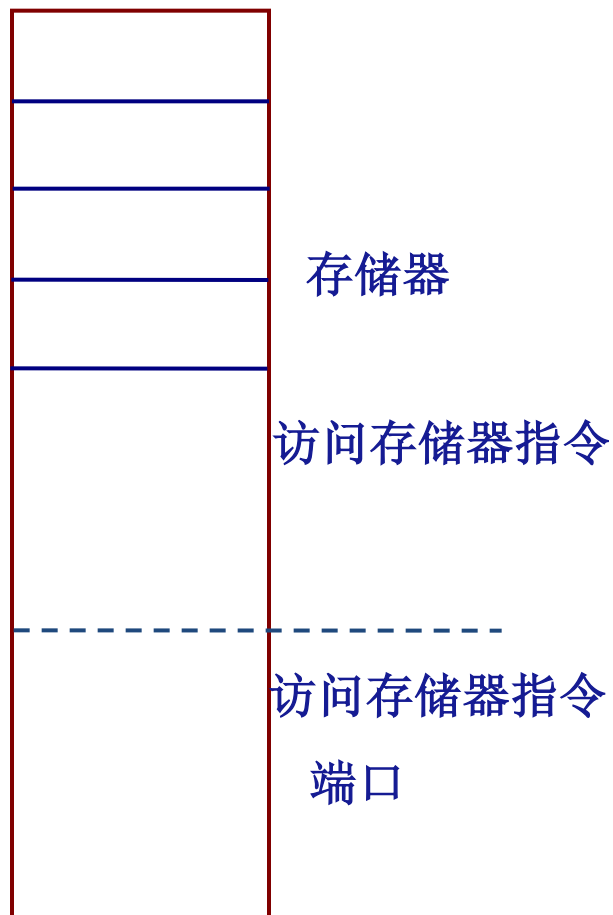
状态寄存器

000101

设备选择电路

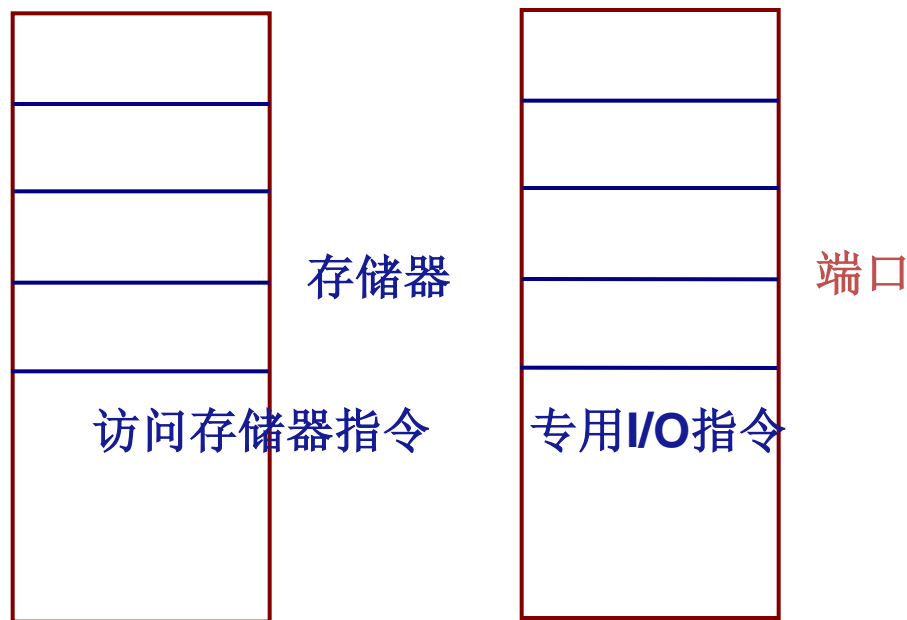


统一编址



接口电路中寄存器的地址：**端口 (Port)**

不统一编址 (**独立编址**)



在系统中存储器和接口电路分别使用独立的译码电路，其地址空间分配没有关联

独立编址的系统对设备的访问需要专用的 **IN、OUT** 指令



2.IN/OUT指令格式

IN ACC, PORT

数据从端口到累加器

OUT PORT, ACC

数据从累加器到端口

AND/TEST指令格式

AND ACC, 源操作数

数据进行与操作，结果送ACC

TEST ACC, 源操作数

数据进行与操作，结果不送ACC

BE/BNE指令格式

BE 标号

结果为0转移到标号处执行

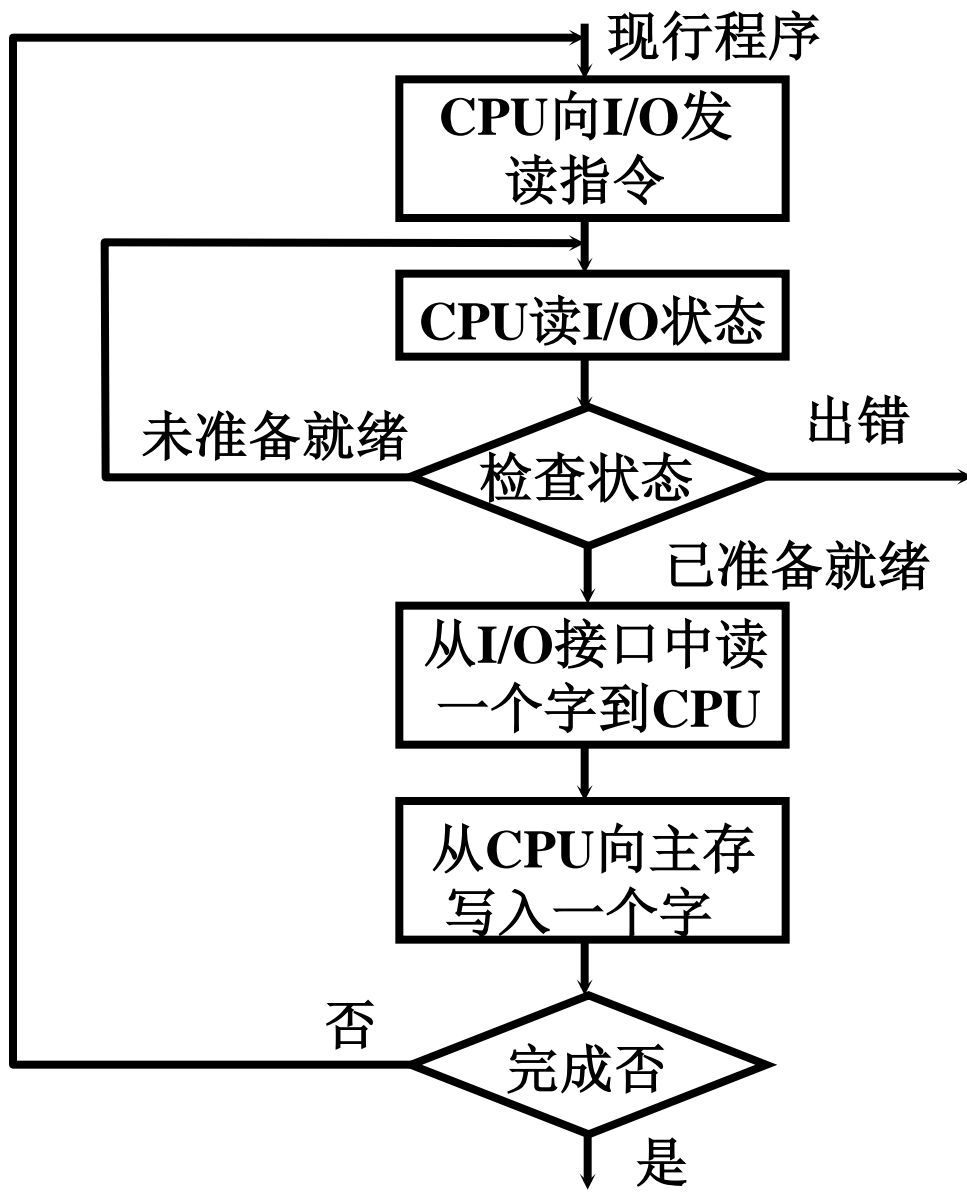
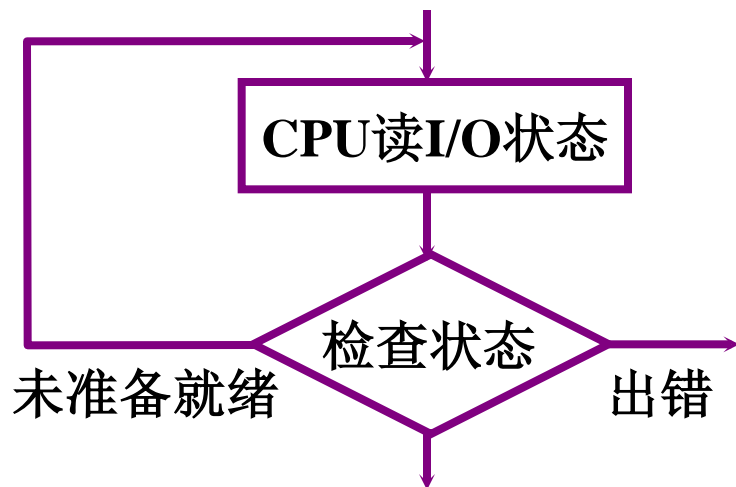
BNE 标号

结果不为0转移到标号处执行



3. 程序查询方式

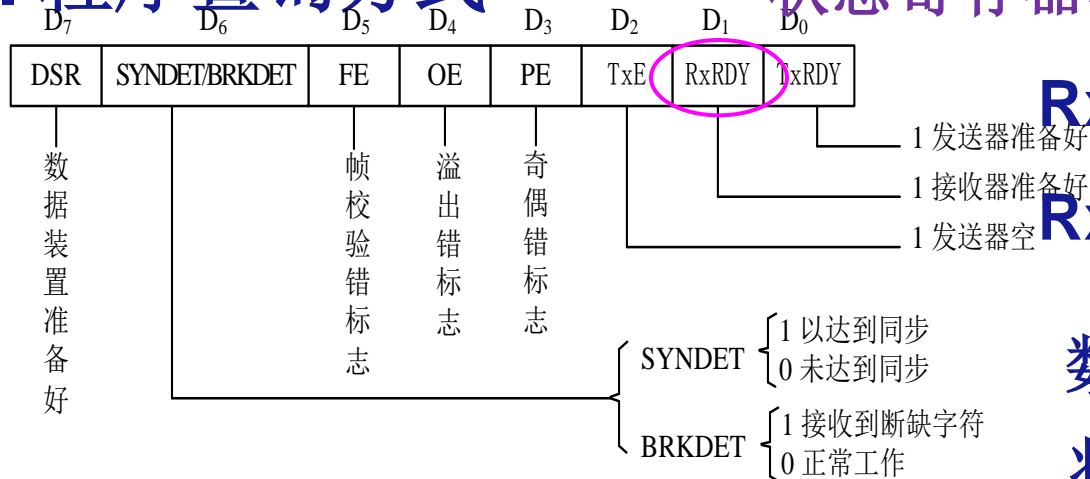
CPU 和 I/O 串行工作 踏步等待





3. 程序查询方式

状态寄存器格式:

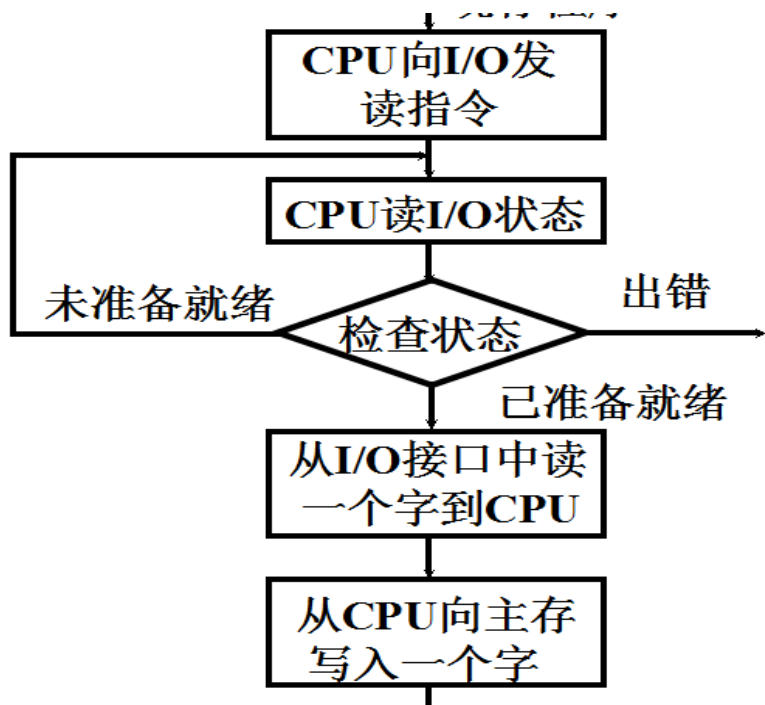


RxRDY=1表示设备准备好

RxRDY=0表示设备忙

数据REG地址000001B

状态REG地址000010B



L1: IN ACC, 000010B

TEST ACC, 00000010B

BE L1 ; L1为标号

IN ACC, 000001B

STA MEM (存储器单元地址)

CPU
查询

执行
输入



3. 程序查询方式

总结：程序查询方式步骤

(1) 先向I/O设备发出命令字，请求进行数据传送；

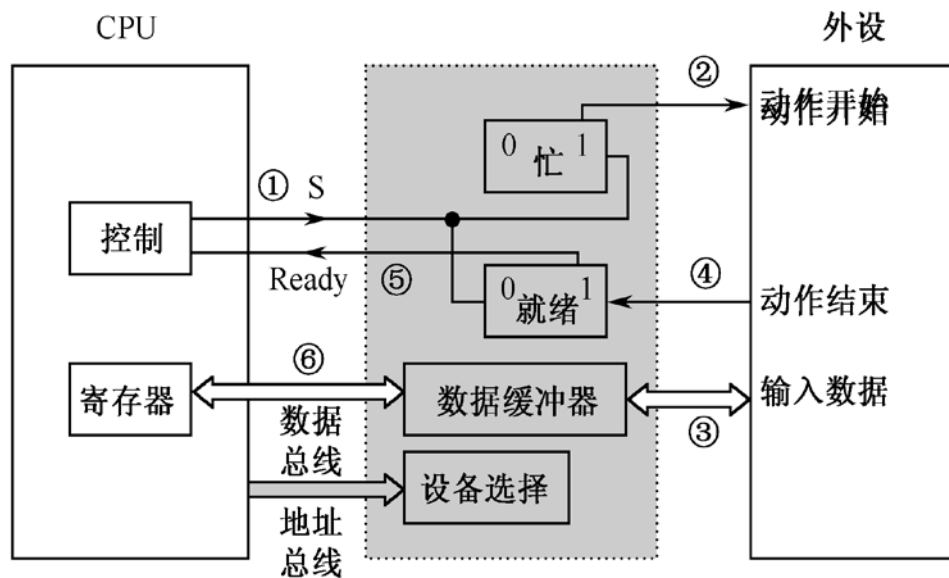
(2) 从I/O接口读入状态字；

(3) 检查状态字中的标志，看看数据交换是否可以进行；

(4) 假如这个设备没有准备就绪，则第(2)、第(3)步重复进行，一直到这个设备准备好交换数据，发出准备就绪信号“Ready”为止；

(5) CPU从I/O接口的数据缓冲寄存器输入数据，或者将数据从CPU输出至接口的数据缓冲寄存器。与此同时，CPU将接口中的状态标志复位。

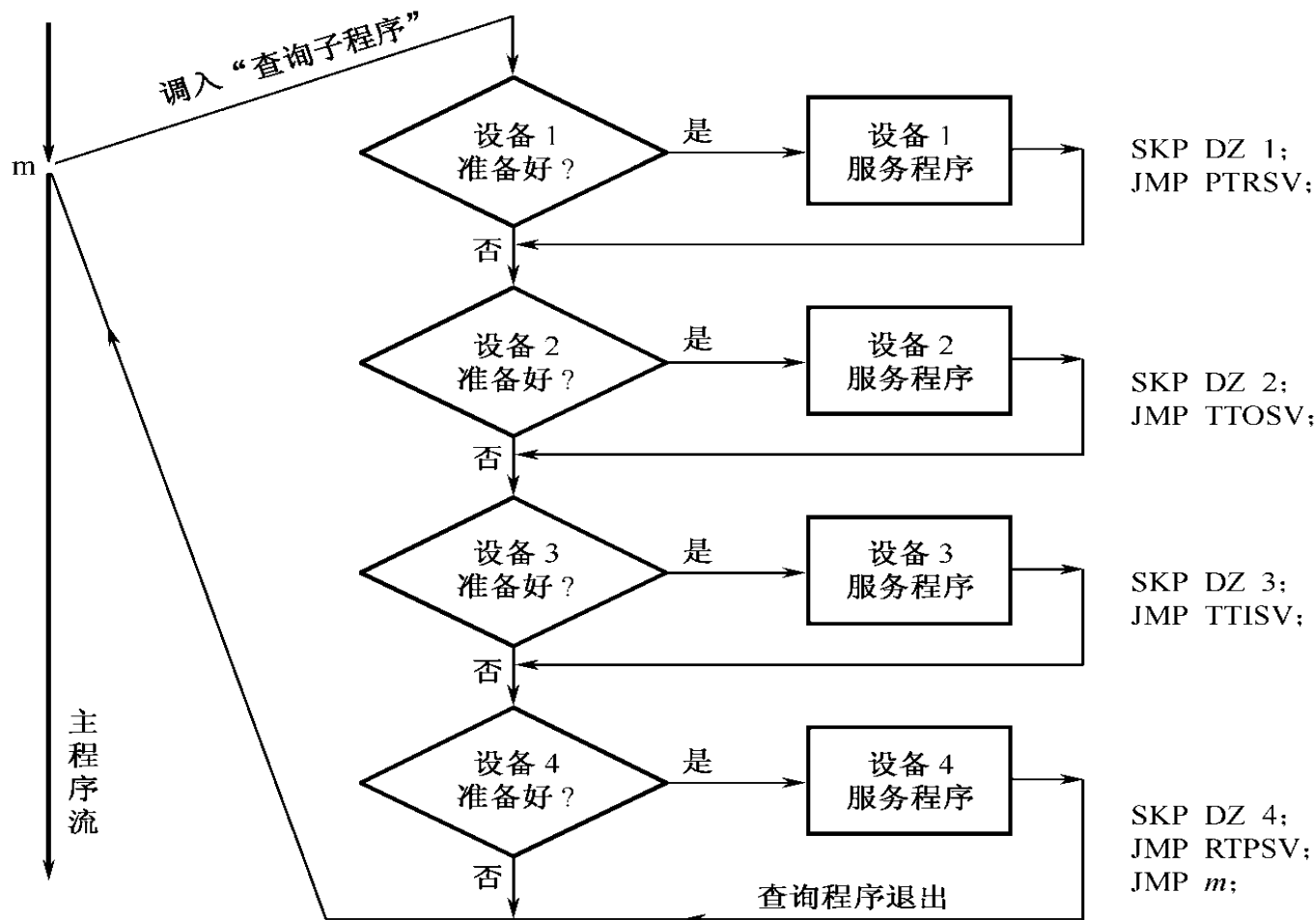
(6) 数据传送





3. 程序查询方式

程序查询方式优先级



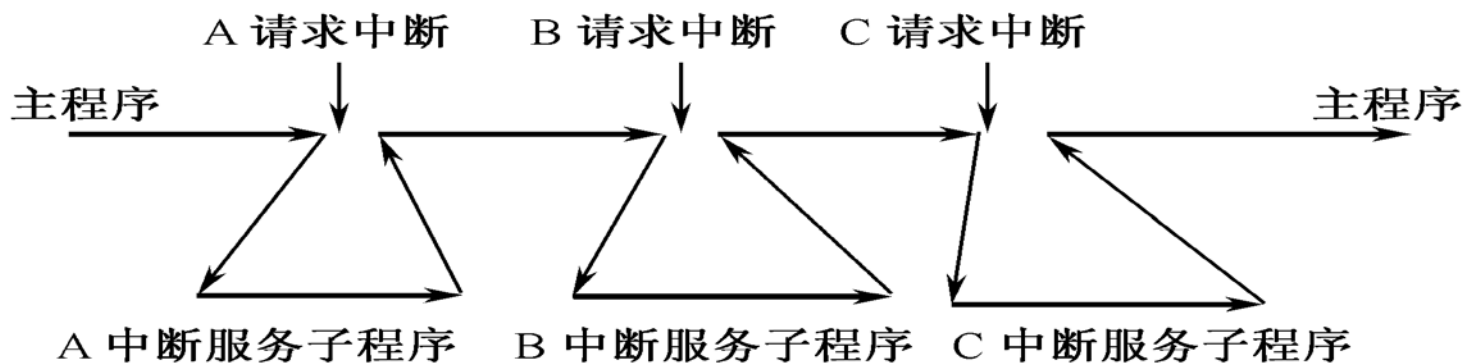


1. 中断的基本概念

■ **中断 (Interrupt)** :是指**CPU**中止现行程序，转去处理随机发生的紧急事件，处理完后自动返回原程序的功能和技术。

■ **中断系统**:是计算机实现中断功能的软硬件总称。

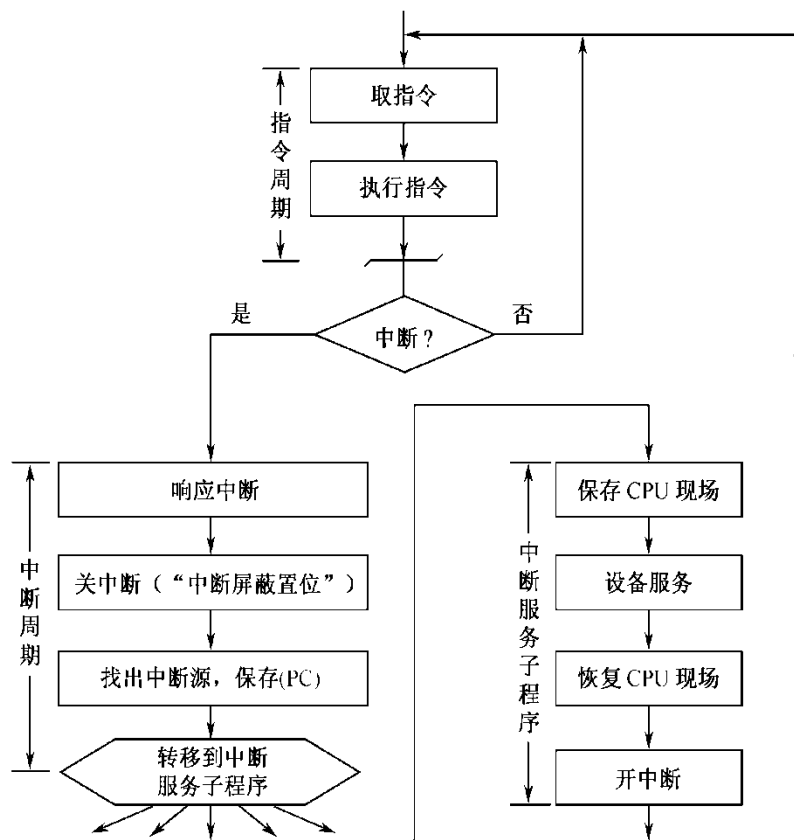
■ 一般在**CPU**中设置**中断机构**，在外设接口中设置**中断控制器**，在软件上设置相应的中断服务程序。





2. 中断处理过程几个问题

- **响应中断时机**：外界中断请求时随机的，但**CPU**只有在当前指令执行完毕后，才转至**公操作**
- **断点保护问题**（**PC**，寄存器内容和状态的保存）
- **原子操作**：开中断和关中断问题。
- 中断是由软硬件结合来实现的
- 中断分为内中断和外中断





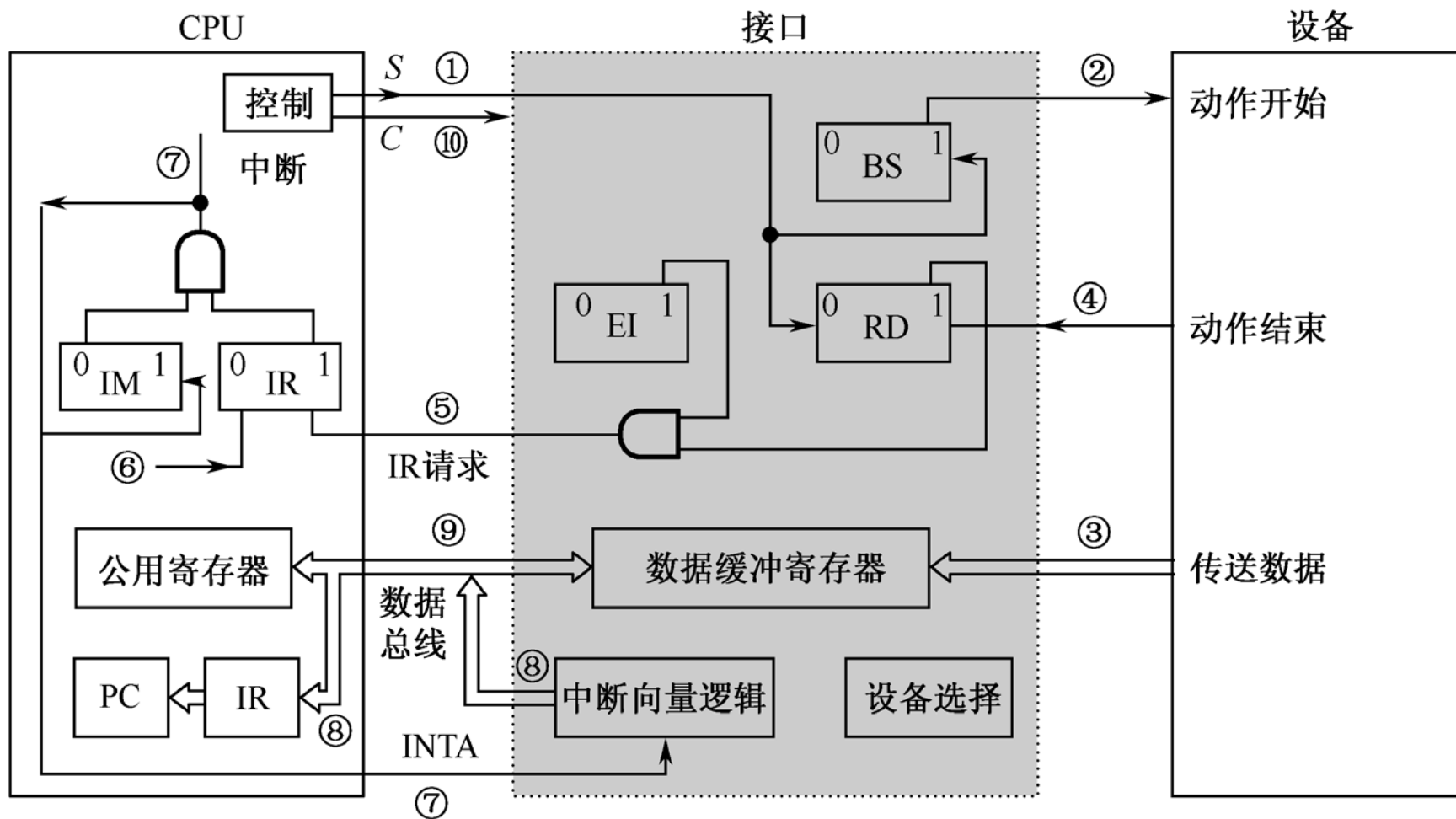
3. 中断方式接口基本功能

(1) 中断接口就是一个能够管理中断优先级的中断管理芯片

- **设备选择器**：设备地址的译码比较电路。
- **BS**：外设接口忙 (**Busy**) 标志
- **RD**：外设准备就绪 (**Ready**) 标志
- **EI**：Enable Interrupt 中断允许触发器
- **IR**：Interrupt Request 中断请求触发器
- **IM**：Interrupt Mask 中断屏蔽触发器



3. 中断方式接口基本功能





4. 中断处理过程

- ①由程序启动外设，将该接口“忙”标志**BS**置“1”，“就绪”标志**RD**清“0”；
- ②接口向外设发出启动信号；
- ③数据由外设传送到接口缓冲寄存器；
- ④当缓冲寄存器数据填满时，设备向接口送出控制信号，将数据“准备就绪”标志**RD**置“1”；
- ⑤当**EI**为“1”时，接口向**CPU**发出中断请求信号；



4. 中断处理过程

- ⑥在指令执行结束时**CPU**检查**IR**，有请求则标志**IR**置位；
- ⑦如标志**IM**为“0”，表示**CPU**受理外设中断请求，向外设发出响应中断信号并关闭中断；
- ⑧转向该设备的中断服务程序入口；
- ⑨通过输入指令把数据缓冲寄存器的数据读至**CPU**寄存器；
- ⑩**CPU**发出控制信号**C**将接口中的**BS**和**RD**标志复位。



5.单级中断管理

单级中断：所有中断源同级，离CPU越近，优先级越高。

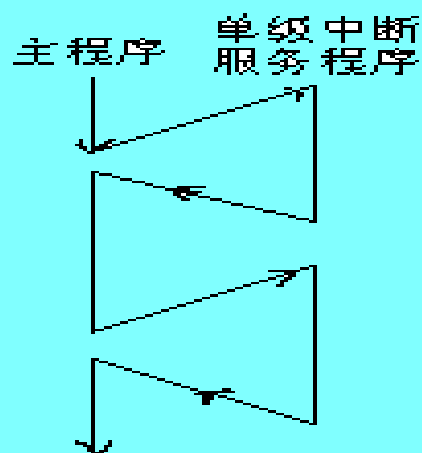
中断源识别：串行排队链法

IR1, IR2, IR3为中断请求信号

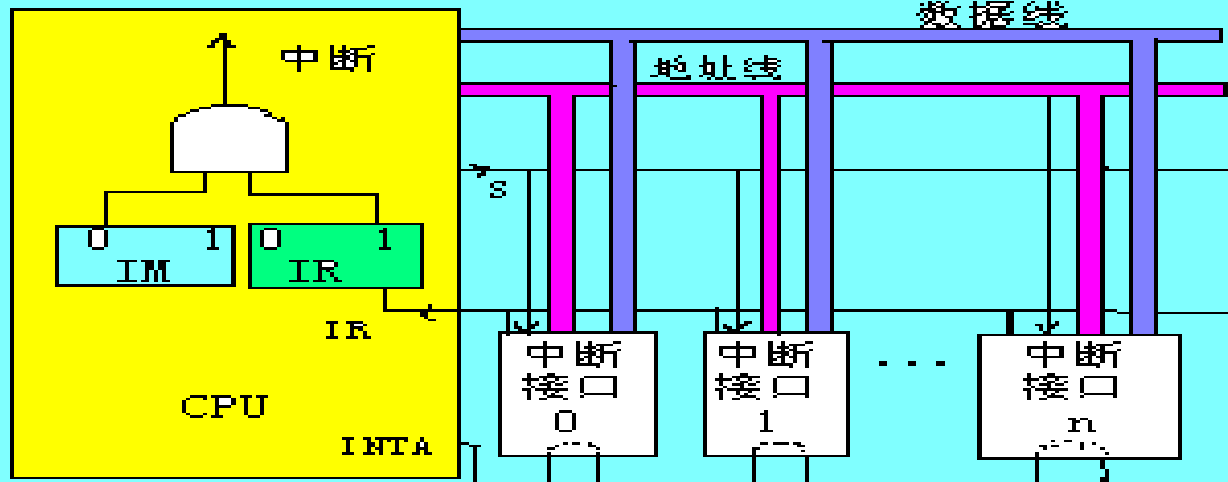
IS1, IS2, IS3为中断选中信号

INTI: 中断排队输入

INTO: 中断排队输出



(a) 单级中断示意图

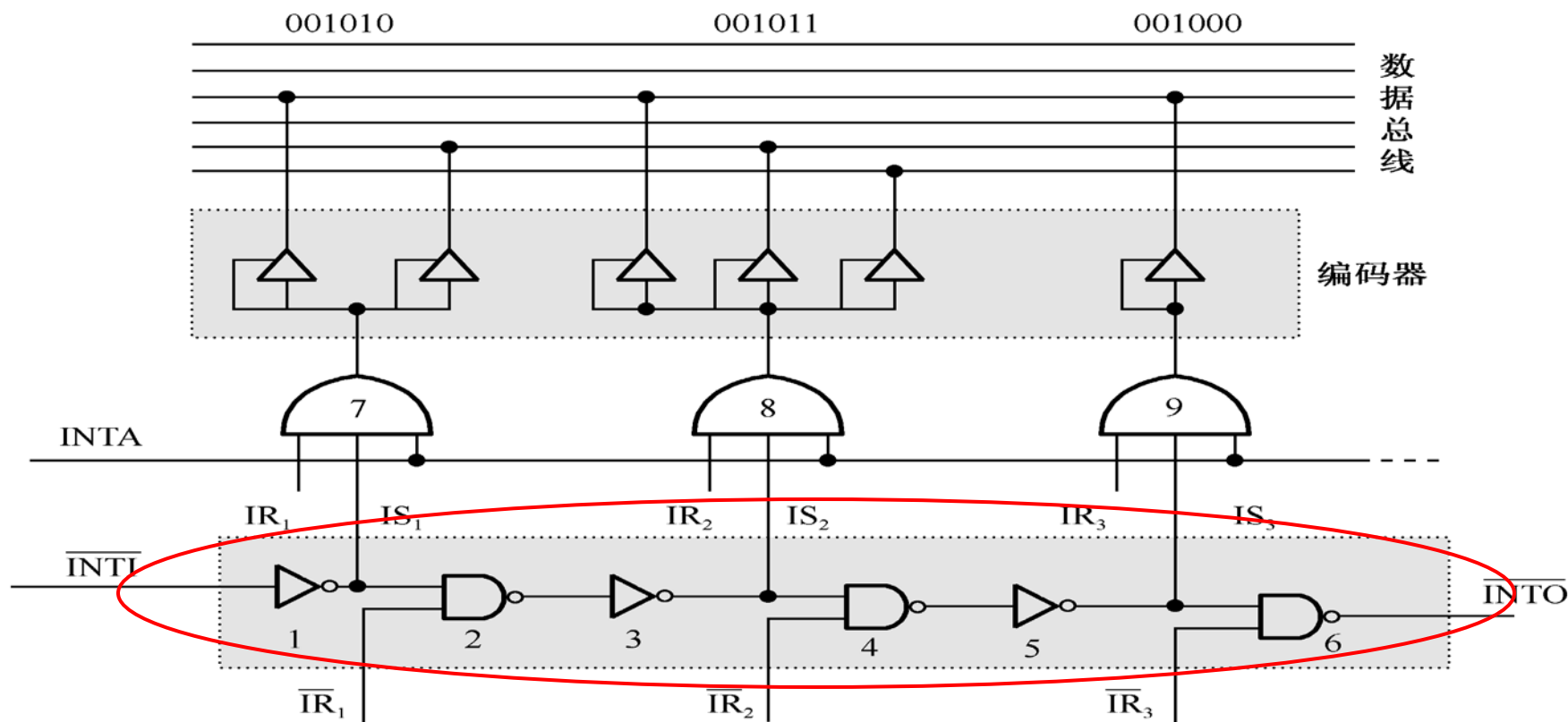


(b) 单级中断结构图



5.单级中断管理

中断向量



中断优先级排队链

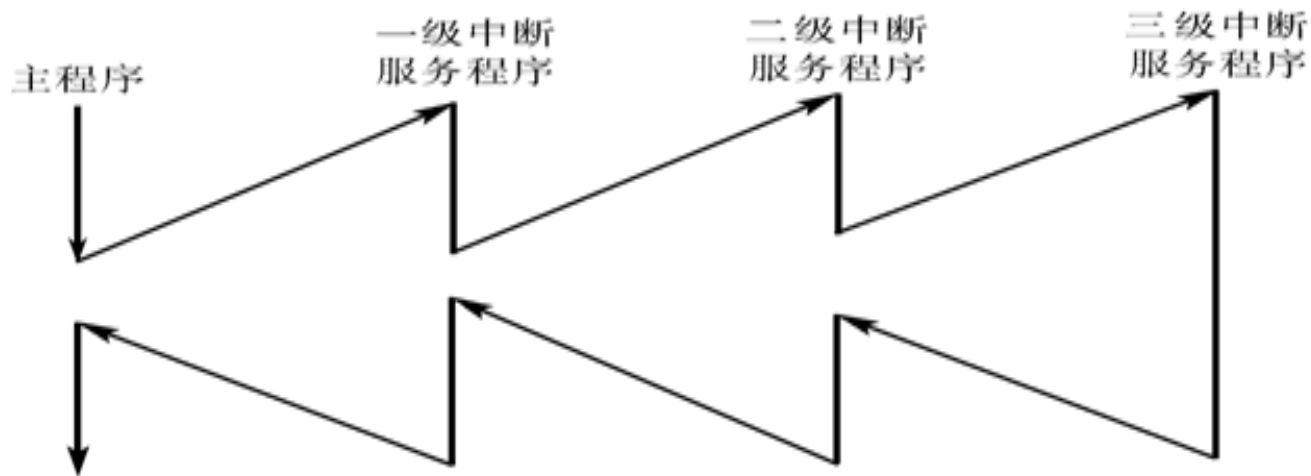
中断向量:

CPU响应中断时，由硬件直接产生一个固定的地址(即向量地址)



6. 多级中断管理

系统中多个中断源根据事件紧急程度分成若干级别；
优先级高的可以中断优先级低的服务程序，以嵌套方式进行中断服务。

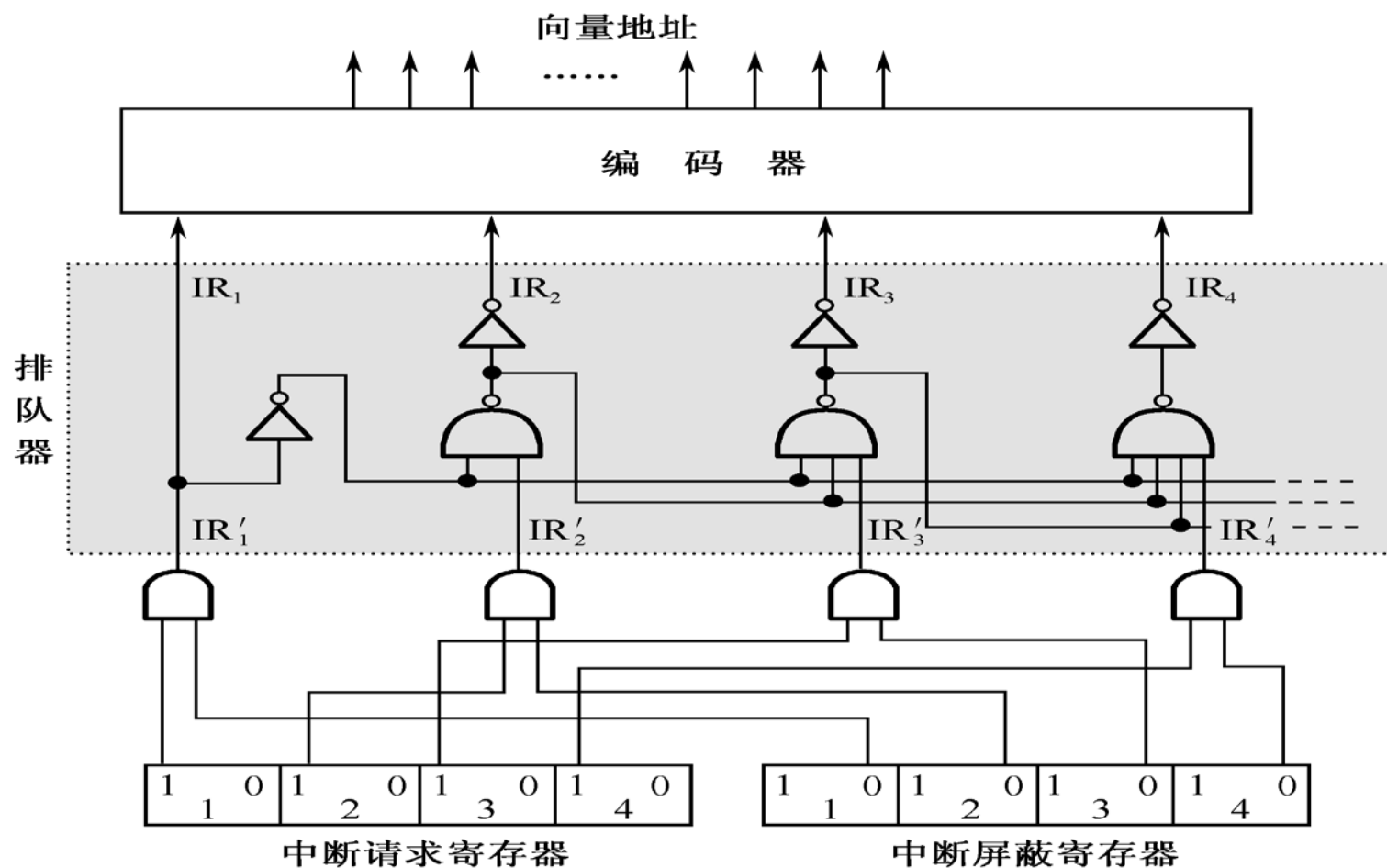


(a) 多级中断示意图



6. 多级中断管理

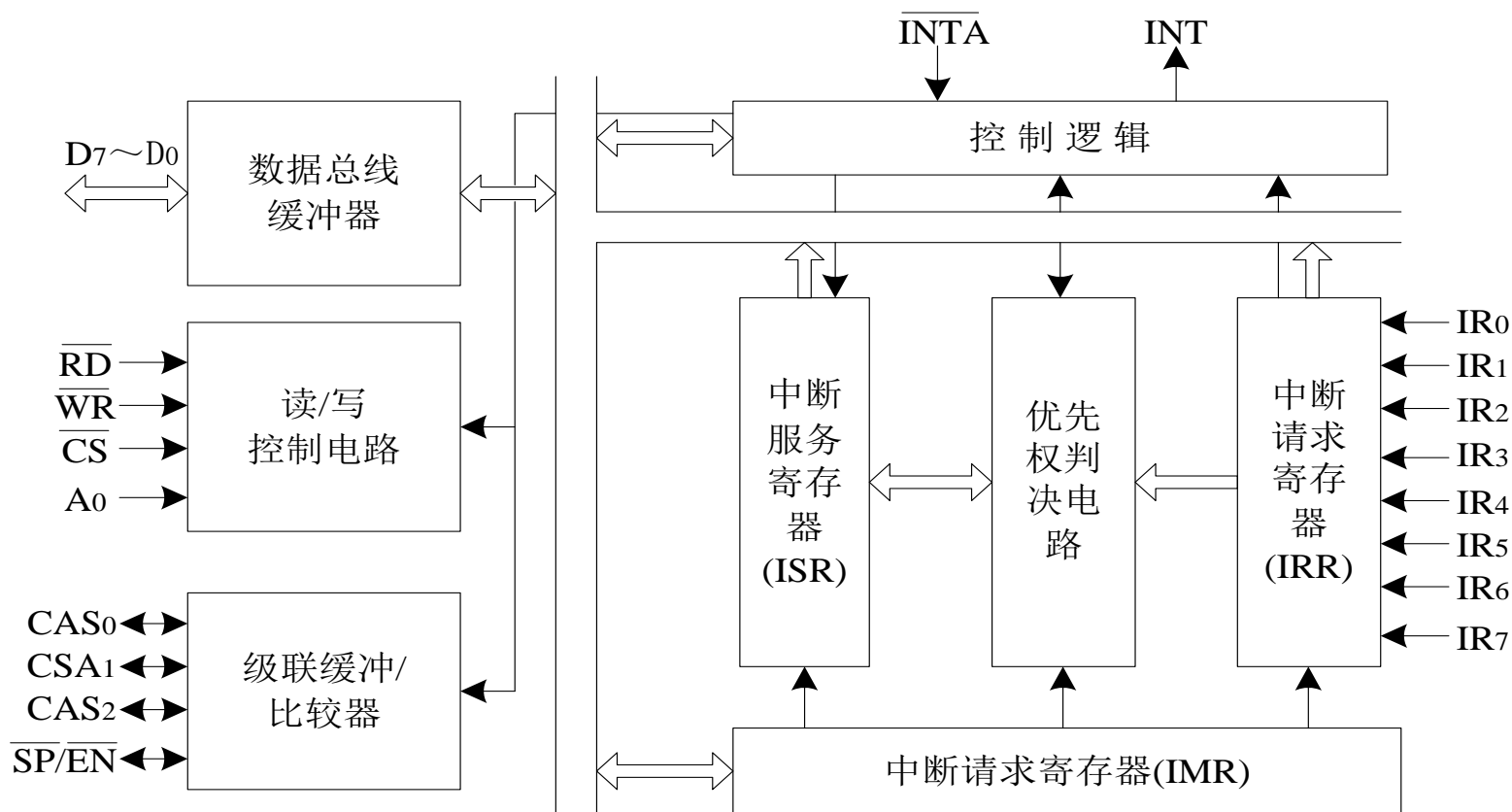
多级中断源的识别：优先级排队逻辑





7. 中断控制器

8259中断控制器将中断接口与优先级判断等功能汇集于一身，常用于微型机系统。其结构如图所示





7. 中断控制器

- **中断请求寄存器 (IRR)**：接受外部设备送来的中断请求；
- **中断屏蔽寄存器 (IMR)**：决定中断请求是否有效；
- **中断服务寄存器 (ISR)**：当前正在执行的中断；
- **控制逻辑**：与CPU间信号INTR、INTA交互；
- **数据缓冲器**：CPU与中断控制器间传送的数据。
- **读/写逻辑**：决定数据传送的方向，其中IOR/IOW为读写控制，CS为设备选择，A₀地址线

多个8259进行级联以处理多达64个中断请求。一个主中断控制器和多个从中断控制器，称为主从系统



7. 中断控制器

优先级选择方式有四种：

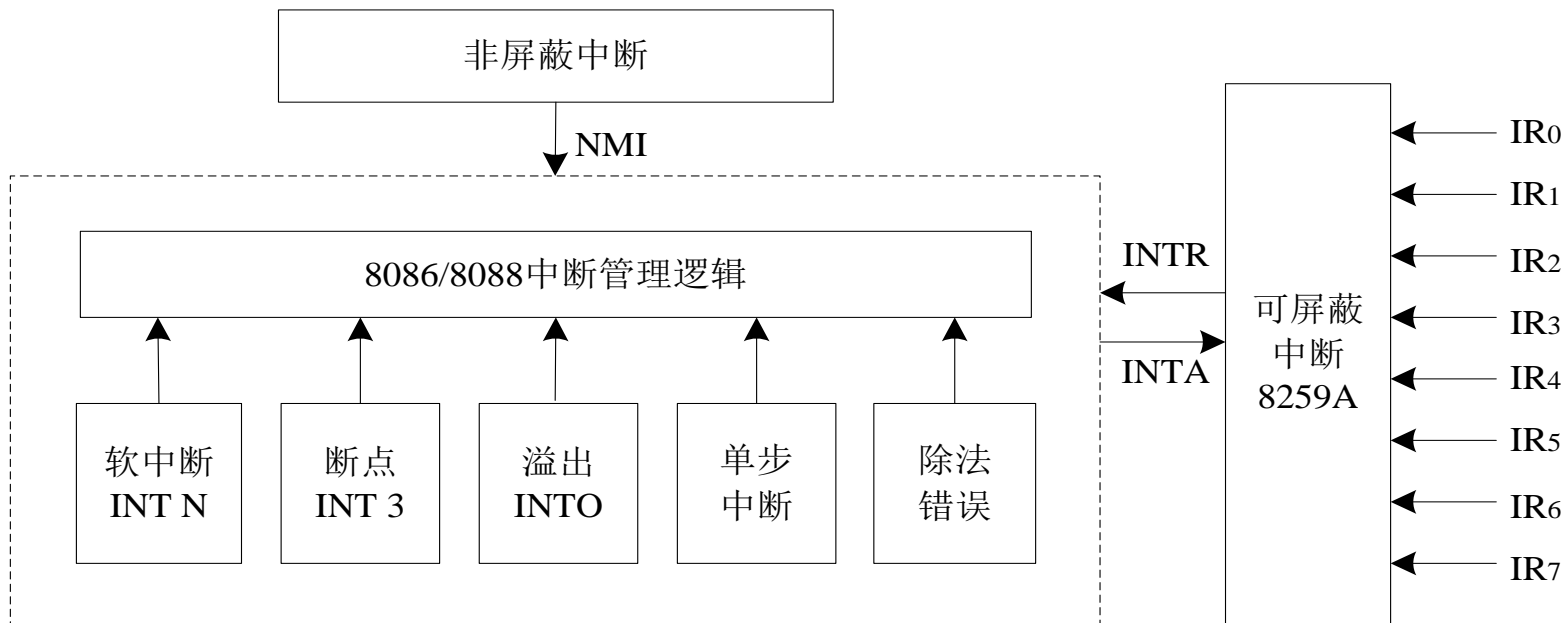
- ①**完全嵌套方式**：是一种固定优先级方式，连至 IR_0 的设备优先级最高， IR_7 的优先级最低。
- ②**循环优先级方式**：正在处理的中断优先级最高，完成后把它放到最低级别的位置上去。
- ③**指定最低优先级方式**：指定 IR_i 最高优先级，然后顺序地规定其他 IR 线上的优先级。
- ④**查询方式**：由CPU访问8259的中断状态寄存器，一个状态字能表示出正在请求中断的最高优先级 IR_i



8.Pentium中断机制

(1) PC/XT(8088/8086CPU)的中断系统（补充）

PC/XT采用向量型中断结构，有**256**个不同类型的中断请求。中断源有两类：**内部中断和外部中断**。外部中断又分为非屏蔽中断**NMI**和可屏蔽中断**INTR**。其中断结构如图所示。





8.Pentium中断机制

(2) PC/XT机的中断向量表（补充）

每一个中断服务程序都有一个确定的入口地址（中断服务程序的段基址和偏移量），该地址称为中断向量。把系统中所有中断向量集中起来，按中断类型号从小到大的顺序存放到存储器的某一区域内，这个存放中断向量的存储区叫做中断向量表，亦即中断入口地址表。

每个中断向量占用4个单元，前2个单元存放偏移量（IP的内容，16位地址）；后2个单元存放段基址（CS的内容，16位地址）

中断向量地址（首地址）= 中断类型号 \times 4



8.Pentium中断机制

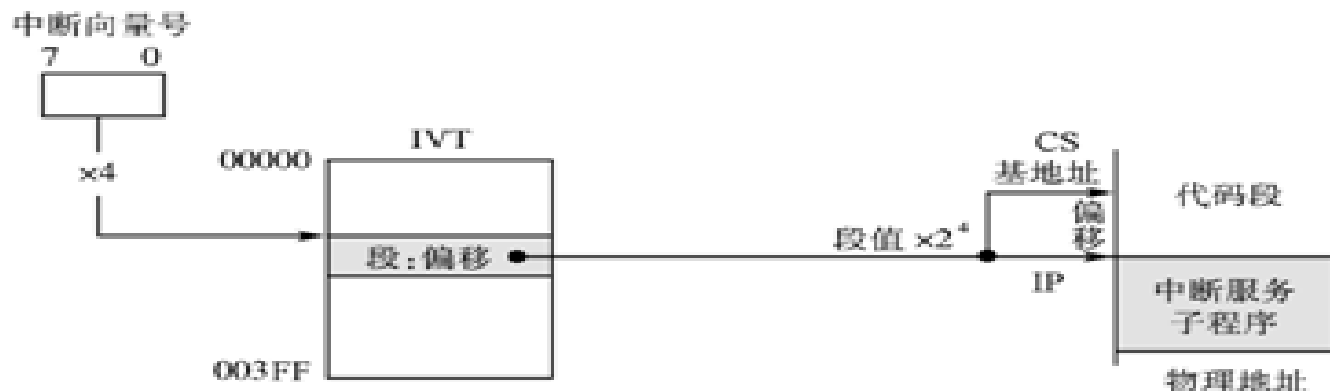
(3) 8086CPU中断向量表（补充）

存储器地址(中断向量地址)	存储器内容(中断向量)	对应中断类型号
00000H	中断服务程序入口偏移地址低8位	0
00001H	中断服务程序入口偏移地址高8位	
00002H	中断服务程序入口段基址低8位	
00003H	中断服务程序入口段基址高8位	
00004H	中断服务程序入口偏移地址低8位	1
00005H	中断服务程序入口偏移地址高8位	
00006H	中断服务程序入口段基址低8位	
00007H	中断服务程序入口段基址高8位	
.	.	.
.	.	.
.	.	.
003F8H	中断服务程序入口偏移地址低8位	254
003F9H	中断服务程序入口偏移地址高8位	
003FAH	中断服务程序入口段基址低8位	
003FBH	中断服务程序入口段基址高8位	
003FCH	中断服务程序入口偏移地址低8位	255
003FDH	中断服务程序入口偏移地址高8位	
003FEH	中断服务程序入口段基址低8位	
003FFH	中断服务程序入口段基址高8位	



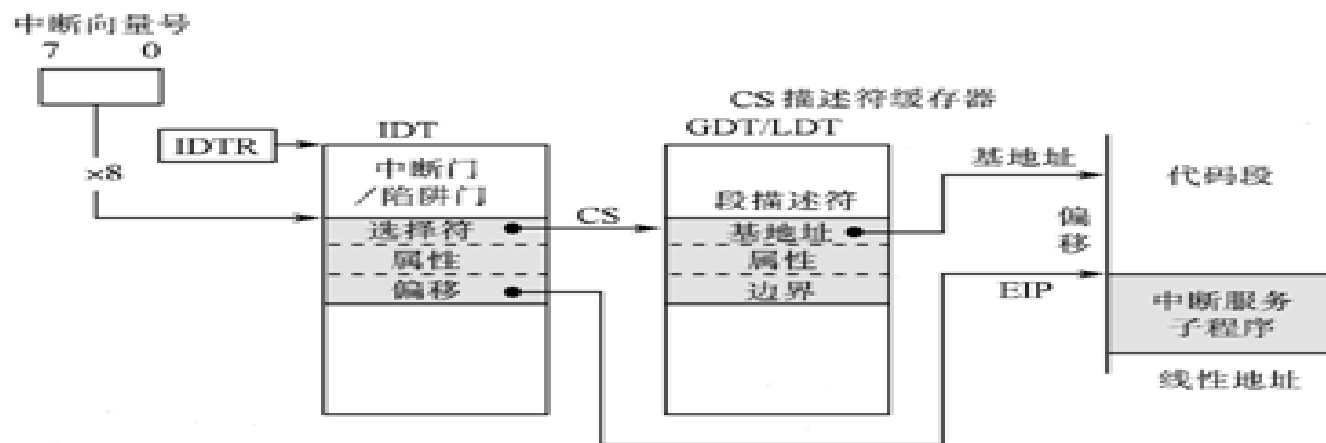
8.Pentium中断机制

(4) 实模式下使用中断向量表



Interrupt Vector Table, 中断向量表

(5) 保护模式下使用中断向量表



Interrupt Descriptor Table, 中断描述符表



8.Pentium中断机制

(6) 中断处理过程

- (1) 中断转移时，**SS**和**ESP**压栈；
- (2) **EFLAGS (PSW)** 压栈；
- (3) 清除标志触发器**TF**和**IF**；
- (4) **CS**和**EIP**压栈；
- (5) 有错误码也需要压栈；
- (6) 入口地址分别装入**CS**、**EIP**进行服务处理；
- (7) 服务结束执行**IRET**，实现中断返回；



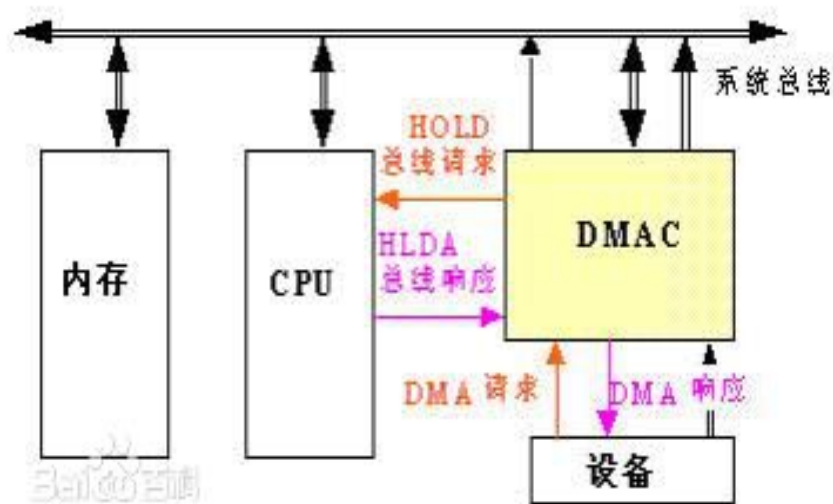
1.DMA的基本概念

DMA: Direct Memory Address（直接存储器访问），在主存储器与I/O设备间高速数据交换而设置的；

基本思想：通过硬件控制实现主存与I/O设备间的直接数据传送，在传送过程中无需CPU的干预；数据传送是在**DMA控制器（8237）**控制下进行的。

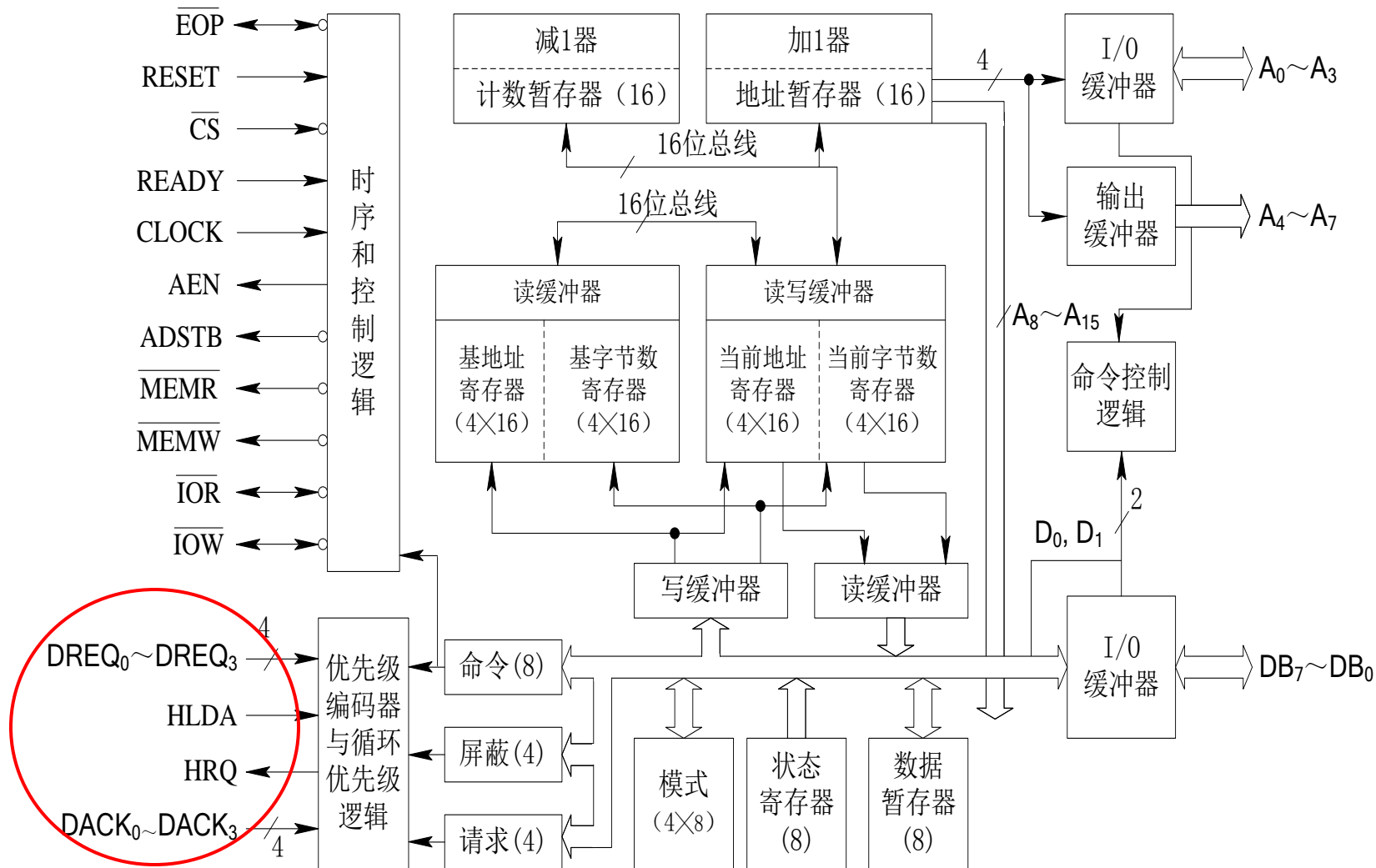
DMA操作主要包含以下基本操作：

- ◆ 外设发**DMA**请求；
- ◆ CPU响应，**DMAC**获得总线使用权；
- ◆ 由**DMAC**寻址进行数据传输；
- ◆ 向CPU报告**DMA**操作结束。



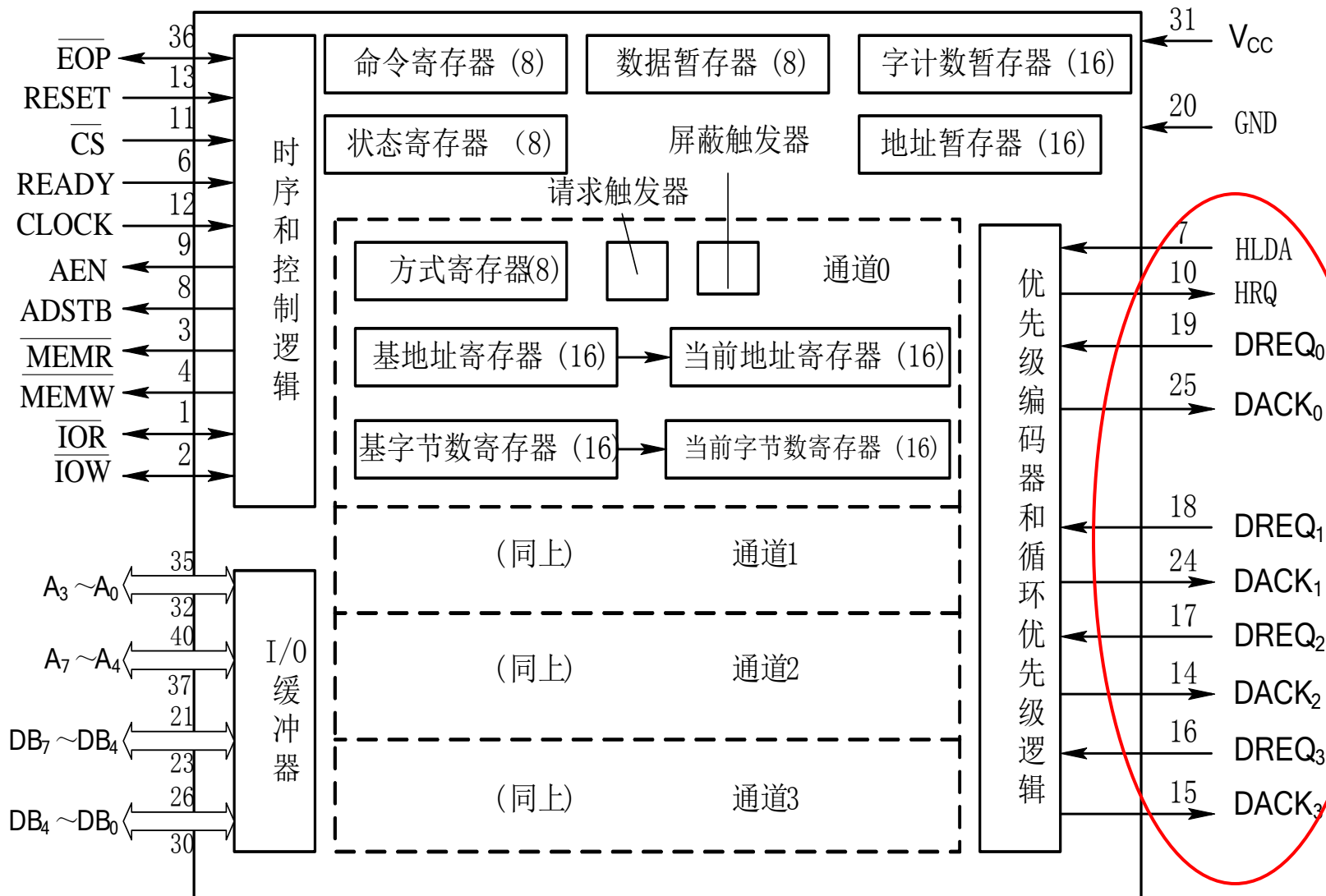


2. 8237结构框图





2. 8237结构框图



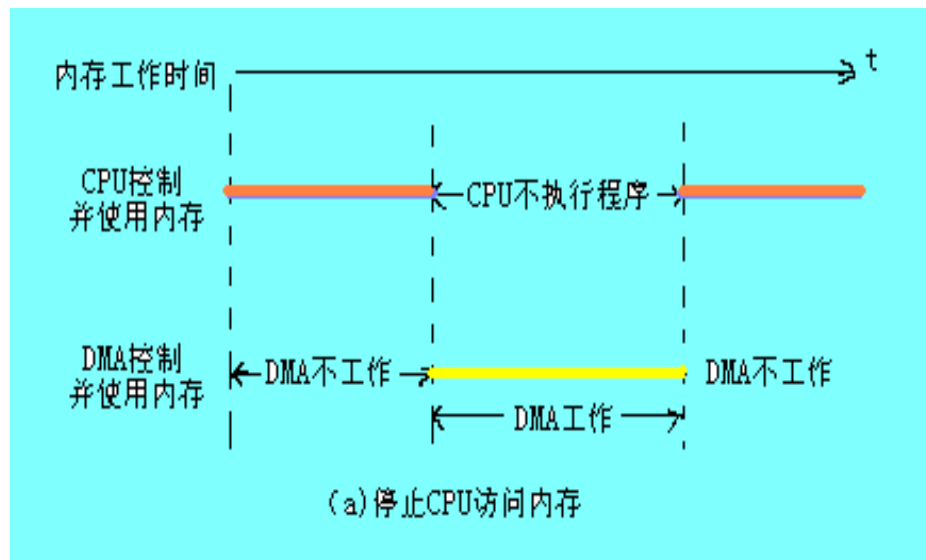


3. DMA传送方式

CPU与DMA控制器竞争方式使用总线 and 内存。在竞争方式下，怎样协调两者之间的关系：停止CPU访问、周期挪用、CPU与DMA控制器交替访问

(1) 停止CPU访问内存

主机响应DMA请求后，让出存储总线，直到一组数据传送完毕后，DMA控制器才把总线控制权交还给CPU。

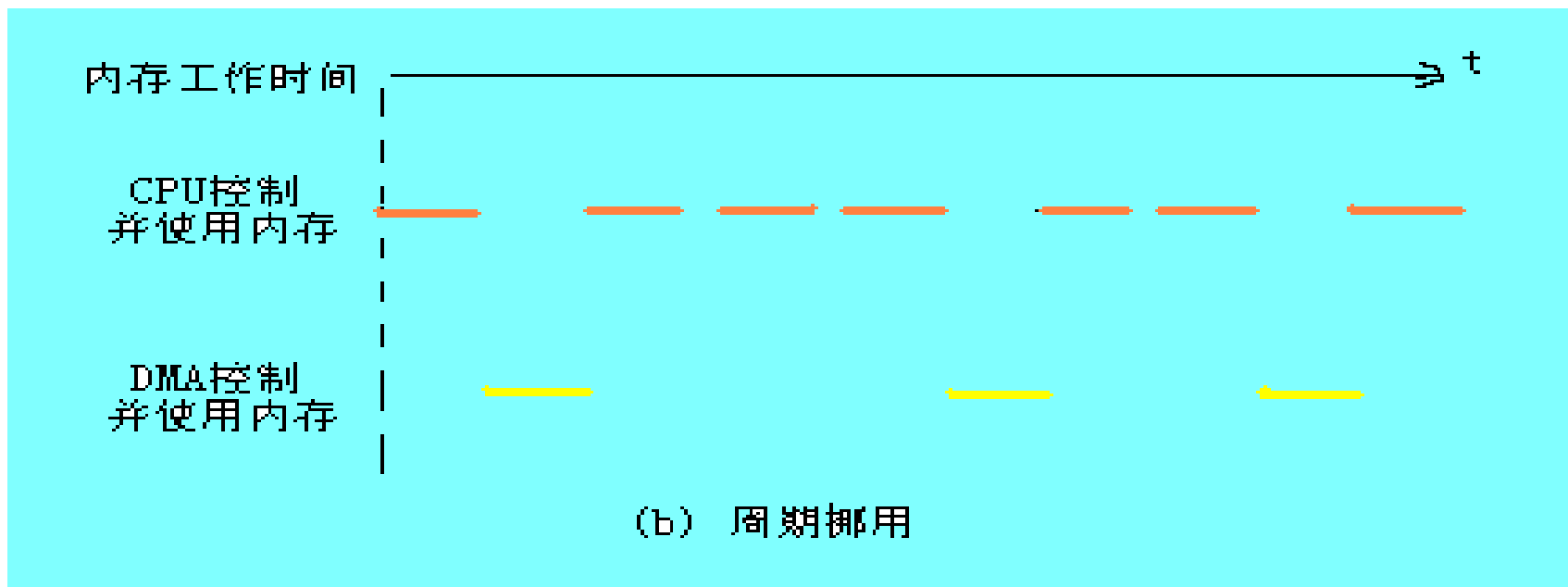




3. DMA传送方式

(2) 周期挪用方式

DMA控制器与主存储器之间传送一个数据，占用（窃取）一个**CPU**周期，即**CPU**暂停工作一个周期，然后继续执行程序。

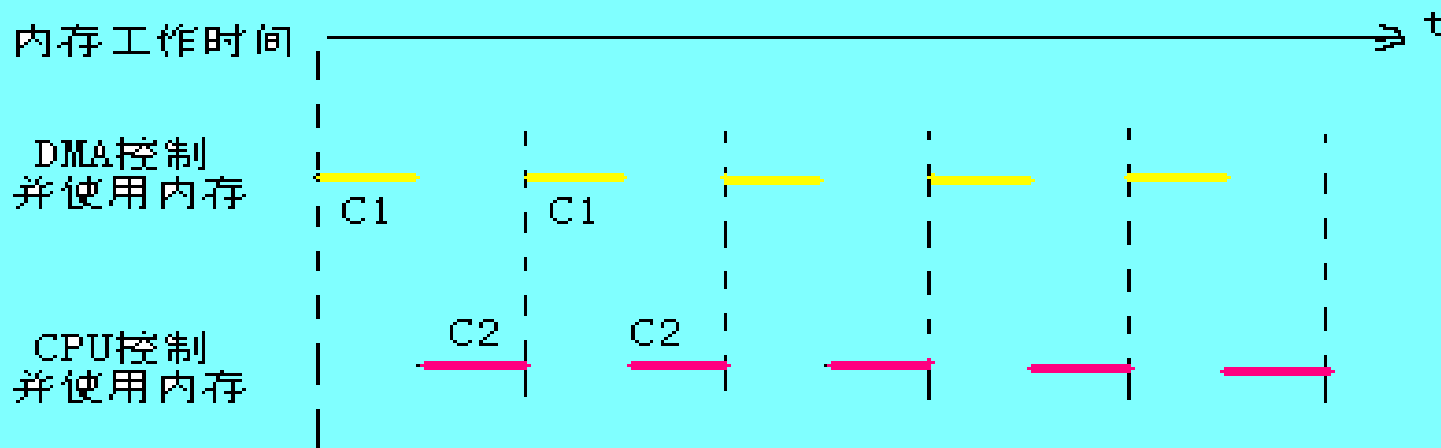




3. DMA传送方式

(3) DMA与CPU交替访内

- ◆CPU工作周期比存取周期长很多，可以采用该方法；
- ◆总线控制权的转移速度快，DMA效率高。

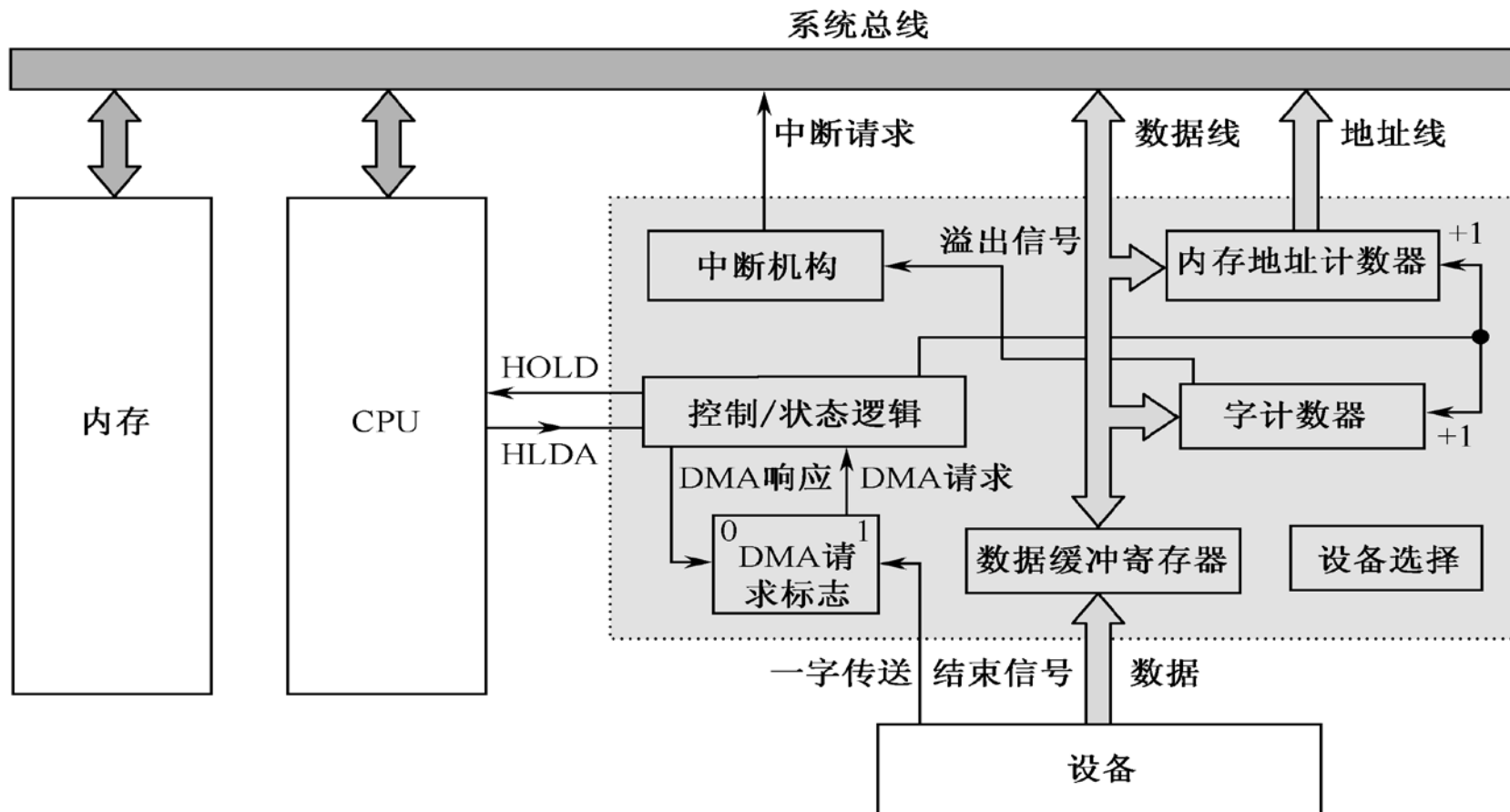


(c) DMA与CPU交替访问



4.基本的DMA原理

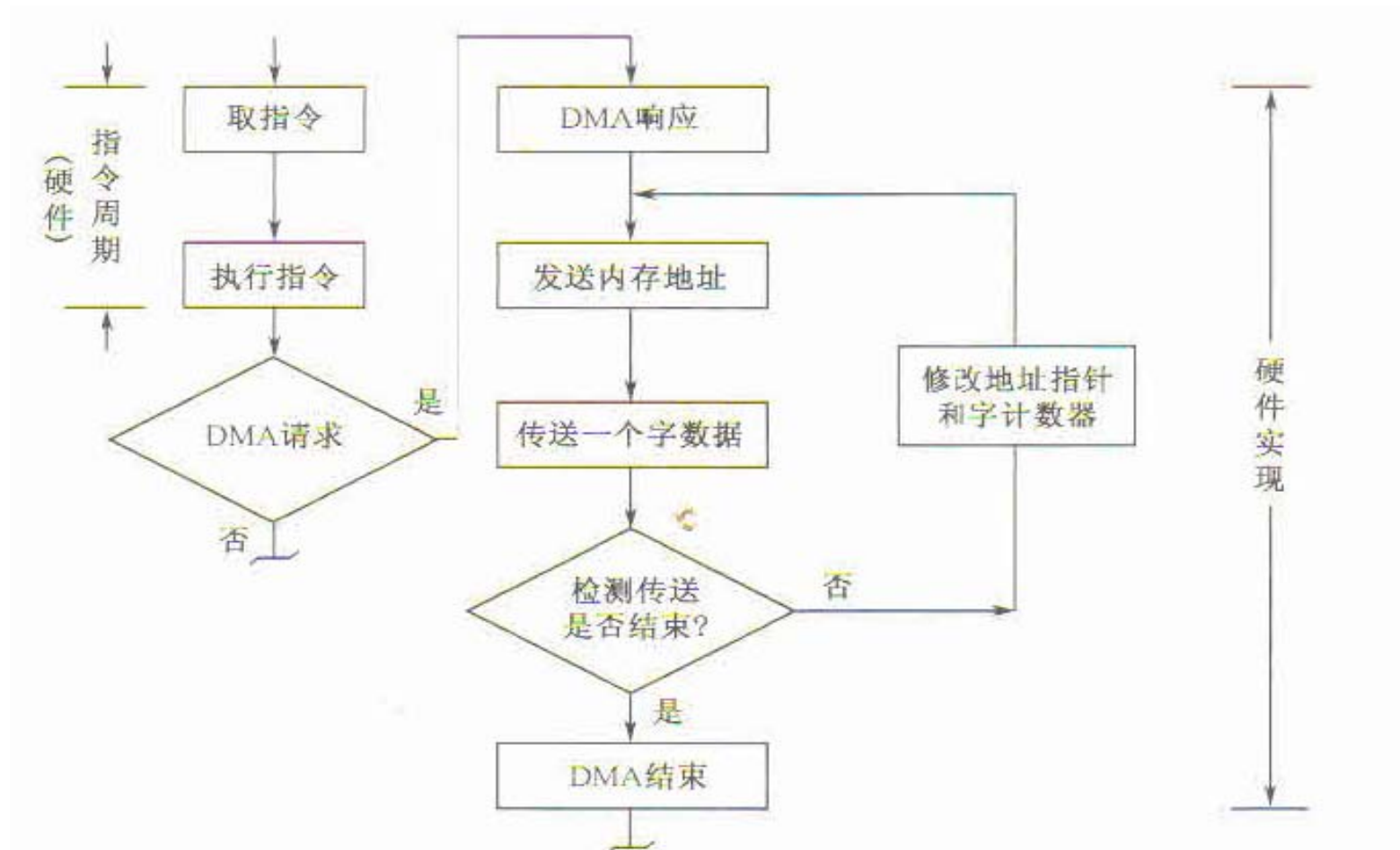
(1) DMA基本构成





4.基本的DMA原理

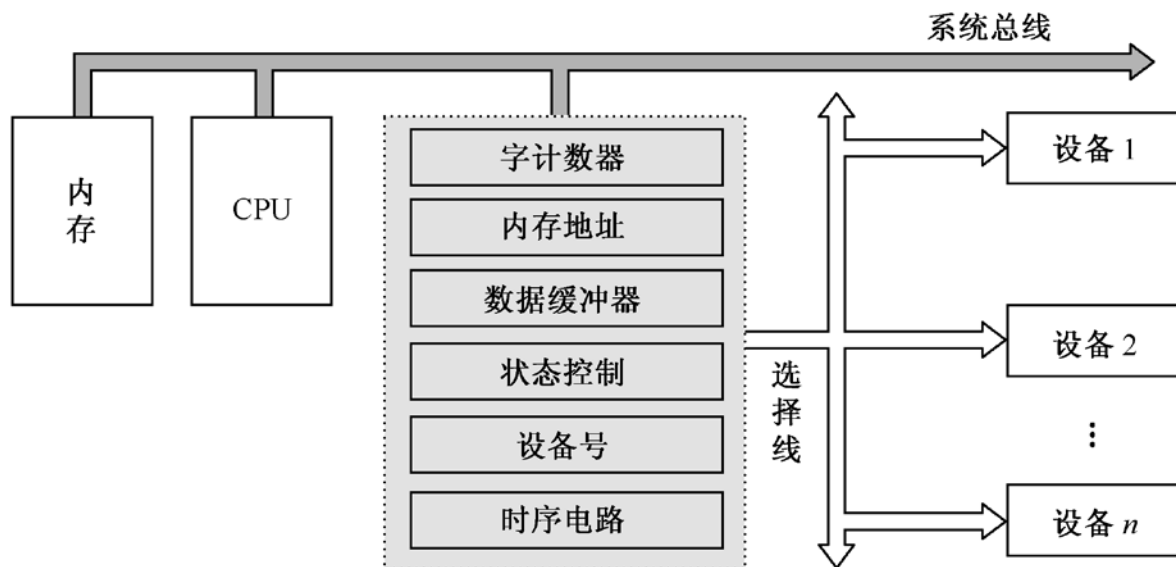
(2) DMA数据传送过程



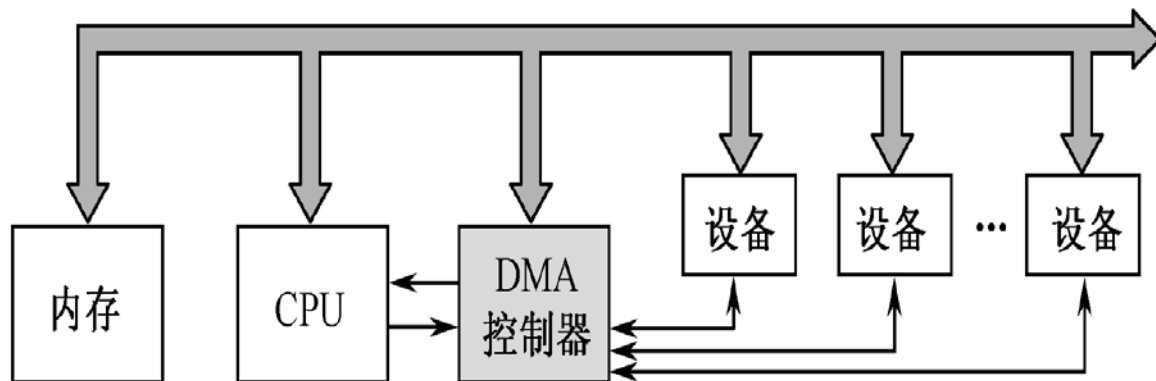


5.选择型和多路型DMA控制器

(1) 选择型



(2) 多路型





1.通道的定义

通道：用来管理I/O设备以及实现主存与I/O设备之间交换数据的部件，可以视为一种具有特殊功能的处理器。具有专用的通道指令，能独立执行通道指令所编写的I/O程序，但不是一个独立的处理器。

外围处理机（Peripheral Processor）：基本独立于主机工作，又可I/O通道要完成的I/O控制，还可以完成码制变换、格式处理、数据块纠错等操作，与CPU的并行程度更高。



2.通道的功能

- (1) 接受CPU的I/O指令，按指令要求与指定设备进行通信
- (2) 从内存选取属于该通道程序的通道指令（取指令），经译码后向设备控制器和设备发送各种命令
- (3) 组织设备和内存之间进行数据传送，并根据需要提供数据缓存空间，提供数据存入内存地址和传送数据量
- (4) 获取设备状态，形成并保存通道本身状态信息，根据要求将这些状态信息送到内存的指定单元，供CPU使用
- (5) 将设备中断请求和通道本身中断请求，按次序报告CPU



3.CPU对通道的管理

(1) **CPU**执行通道中**I/O**指令或中断，实现对通道的管理

管态：**CPU**运行**OS**管理程序的状态

目态：**CPU**运行应用程序的状态

只有在管态状态下才能运行通道**I/O**指令

(2) 通道通过通道指令来控制**I/O**模块，由通道状态字反应设备的状态。 **I/O**模块有以下功能：

接受通道指令

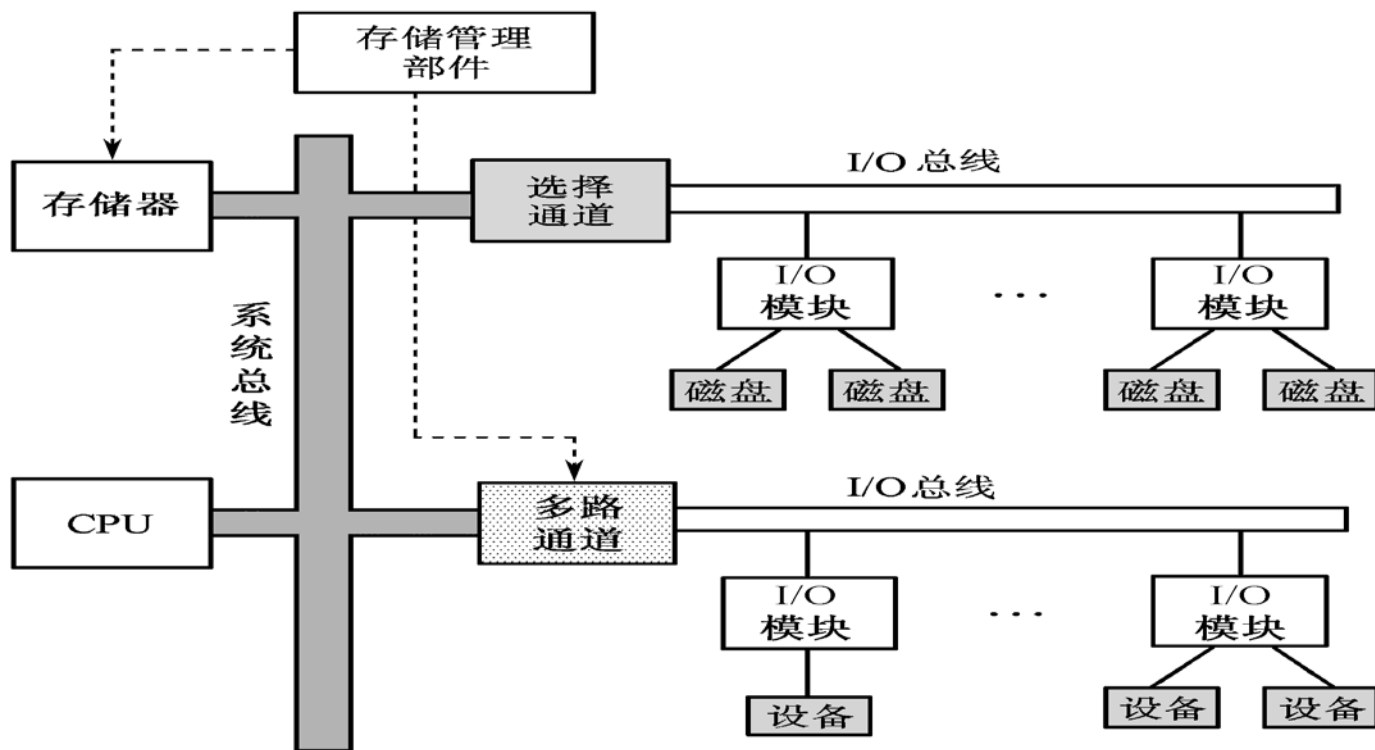
反应设备状态

进行信号转换



3.通道结构

CPU执行用户程序和管理程序，通道处理机执行通道程序的时间关系如图所示。





4.通道的类型

根据通道的工作方式，通道分为**选择型通道**和**多路通道**

选择型通道也叫高速通道：

- 连接在选择通道上有若干设备，选择通道每次只能从所连接的设备中选择**一台I/O设备**的通道程序。
- 数据传送以**成组（数据块）**方式进行，每次传送一个数据块，传送速率很高。选择通道多适合于快速设备（磁盘），这些设备相邻字之间的传送空闲时间极短。



4.通道的类型

多路通道又分为**数组多路通道**和**字节多路通道**

字节多路通道（Byte Multiplexor Channel）

- 是一种简单的共享通道，在时间分割的基础上，服务于多台低速和中速面向字符的外围设备
- 字节多路通道包括多个子通道，每个子通道服务于一个设备控制器，可以独立地执行通道指令。每个子通道都需要有字符缓冲寄存器、I/O请求标志、控制寄存器、主存地址寄存器和字节计数寄存器。
- 字节多路通道要求每种设备分时占用一个很短的时间片，不同的设备在各自分得的时间片内与通道建立传输连接，实现数据的传送。



4.通道的类型

数组多路通道（Block Multiplexor Channel）

数组多路通道把字节多路通道和选择通道的特点结合起来。它有多个子通道，既可以执行多路通道程序，象字节多路通道那样，所有子通道分时共享总通道；又可以用选择通道那样的方式传送数据



并行（**Parallel**）接口标准：

SCSI（**Small Computer System Interface**）接口标准

只是并行接口的标准之一

串行（**Serial**）接口标准：

IEEE1394是通用串行接口之一。现在流行的通用串行接口为**USB**（**Universal Serial Bus**）标准



1.并行接口标准

并行接口：指采用并行传输方式来传输数据的接口标准。从最简单的一个**并行数据寄存器**或**专用接口集成电路芯片**如**8255**、**6820**等，一直至较复杂的**SCSI**或**IDE**并行接口，种类有数十种。一个并行接口的接口特性可以从两个方面加以描述：

1. 以并行方式传输的数据通道的宽度，也称接口传输的位数；
 2. 用于协调并行数据传输额外接口控制线或称交互信号的特性。
- 数据的宽度可以从**1~128**位或者更宽，**最常用的是8位**，可通过接口一次传送**8**个数据位。在计算机领域最常用的并行接口是通常所说的**LPT**接口。



2.SCSI接口标准

(1) SCSI总线特点

■在SCSI母线上可以连接主机适配器和八个SCSI外设控制器，外设可以包括磁盘、磁带、CD-ROM、可擦写光盘驱动器、打印机、扫描仪和通讯设备等。

■SCSI是个多任务接口，设有母线仲裁功能。挂在一个SCSI母线上的多个外设可以同时工作。SCSI上的设备平等占有总线。

■SCSI接口可以同步或异步传输数据，同步传输速率可以达到10MB/s，异步传输速率可以达到1.5MB/s。



2.SCSI接口标准

(1) SCSI总线发展

SCSI有SCSI-1、SCSI-2、SCSI-3三种类型

SCSI-3型号

- Ultra wide : 传输频率20MHz, 数据频宽16位, 传输率40MBps
- Ultra 2 : 传输频率80MHz, 数据频宽16位, 传输率80MBps
- Ultra 160 : 传输频率80MHz, 数据频宽16位, 传输率160MBps
- Ultra 320 : 传输频率80MHz, 数据频宽16位, 传输率320MBps
- Ultra 640 : 传输频率160MHz, 数据频宽16位, 传输率640MBps



3.串行接口标准

串行接口标准是**PC**机与通信工业中应用最广泛的一种串行接口。串行通信接口往往用于连接多个系统，可以可靠地连接计算机和远距离的计算机子系统。

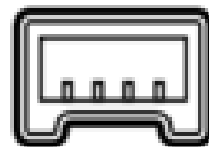
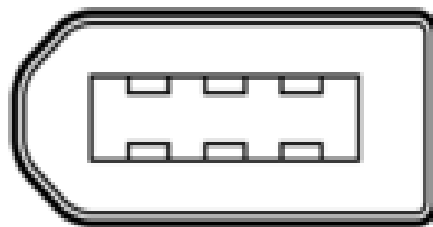
1969年由美国电气工业协会(**EIA**)推荐**RS-232**标准。由于接口和通信协议比较简单,在串行通信领域得到了广泛的应用,开发出了大量的以**RS-232**为接口的各类产品。在许多分布式控制系统和工业局部网络中,常常会遇到传输距离受限,导致**RS-232**不适宜使用。

1977年**EIA**制定了新标准**RS-499**,该标准可以支持较高的数据传送速率和较远的传输距离, **RS-422**是**RS-499**的标准子集。后来为了实现联网功能,出现了**RS-485**。



4.IEEE1394与USB关系

IEEE1394接口是苹果公司开发的串行标准，又称火线接口（**firewire**）。**IEEE1394**支持外设热插拔，可为外设提供电源，省去了外设自带的电源，能连接多个不同设备，支持同步数据传输





4.IEEE1394与USB关系

通用串行总线（**Universal Serial Bus**）是一种串口总线标准，也是一种输入输出接口的技术规范，被广泛地应用于个人电脑和移动设备等信息通讯产品，并扩展至摄影器材、数字电视（机顶盒）、游戏机等其它相关领域。最新一代是**USB 3.1**，传输速度为**10Gbit/s**，三段式电压**5V/12V/20V**，最大供电**100W**，新型**Type C**插型不再分正反。



迷你USB(mini-USB)接口



微型USB(Micro USB)接口





4.IEEE1394与USB关系

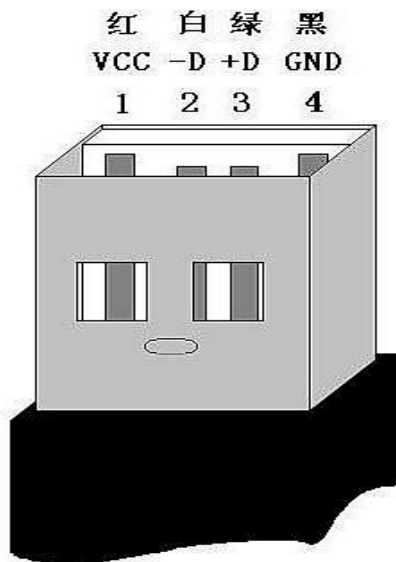
1394相比于**USB**接口，早期在**USB1.1**时代，**1394**接口在速度上占据了很大的优势，在**USB2.0**推出后，**1394**接口在速度上的优势不再那么明显。同时绝对多数主流的计算机并没有配置**1394**接口。

1394具有三层协议层：事务层、物理层、链路数据层。事务层只支持异步传输，同步传输是由链路层提供。



4.IEEE1394与USB关系

USB是一种常用的**PC**接口，它只有**4**根线，两根电源两根信号，信号是串行传输的，**USB**接口也称为串行口。



USB接口定义

红色—USB电源： 标有—VCC、Power、5V、5VSB字样。

白色—USB数据线：（负）—DATA-、USBD-、PD-、USBDT-。

绿色—USB数据线：（正）—DATA+、USBD+、PD+、USBDT+。

黑色—地线： GND、Ground。