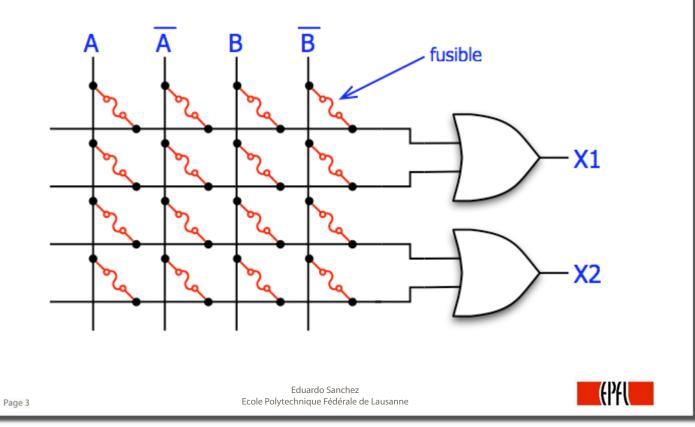


Circuits logiques programmables

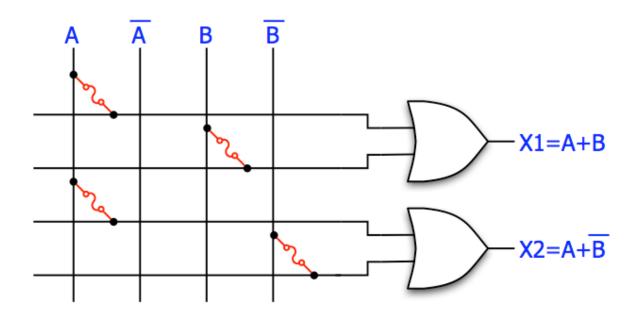
- Un circuit logique programmable (en anglais Programmable Logic Device ou PLD) est un dispositif qui peut être configuré par l'utilisateur pour réaliser une fonction logique quelconque
- Le circuit logique programmable est réalisé comme un assemblage de matrices programmables de portes AND et OR
- Une matrice OR programmable est un ensemble de portes OR dont les entrées sont connectées aux variables du système, vraies et inversées, par le biais d'un réseau de fusibles
- ◆ Lorsqu'un fusible est brûlé, la connexion respective entre la variable et la porte OR disparaît. La programmation du système se fait en choisissant les fusibles que l'on laisse ou que l'on brûle



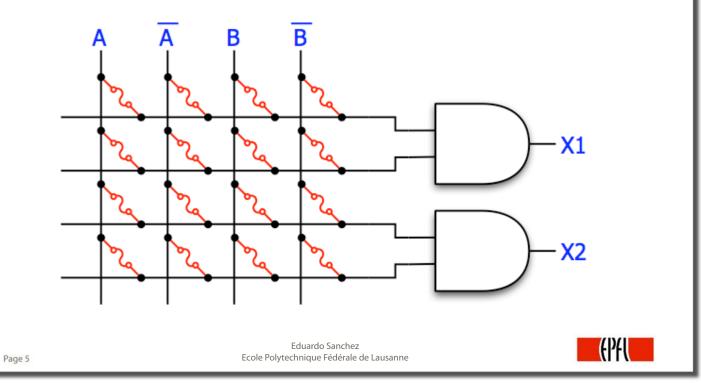
◆ Exemple de matrice OR non programmée:



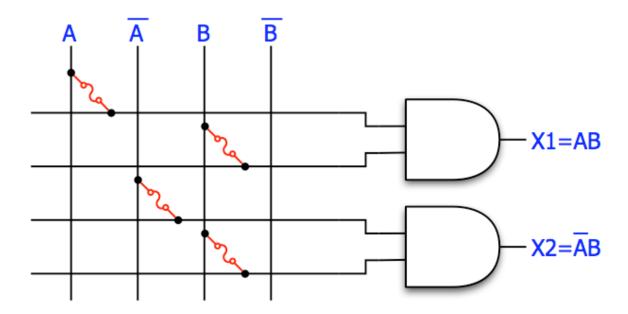
◆ Exemple de matrice OR programmée:



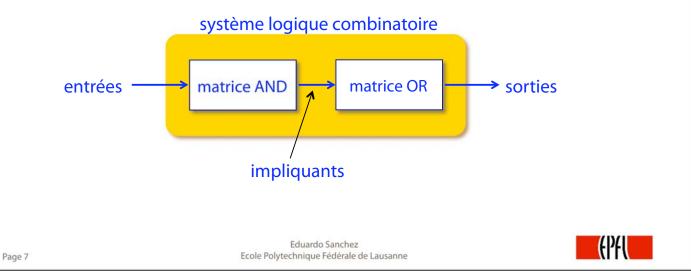
- ◆ Les matrices AND sont, bien entendu, similaires
- ◆ Exemple de matrice AND non programmée:



♦ Exemple de matrice AND programmée:



◆ Etant donné que toute fonction logique peut être exprimée comme une somme logique d'impliquants, les circuits logiques programmables les plus communs sont formés par une matrice AND suivie d'une matrice OR. L'une des deux matrices, ou les deux, est programmable



- Selon le caractère programmable des matrices AND et OR, il existe trois types de circuits logiques programmables:
 - PROM (*Programmable Read-Only Memory*): la matrice AND est fixe et la matrice OR est programmable. C'est une mémoire: la matrice AND sert de décodeur d'adresse; pour chaque valeur d'adresse, la PROM produit une valeur qui lui a été programmée
 - PAL (*Programmable Array Logic*): matrice AND programmable suivie d'une matrice OR fixe
 - PLA (*Programmable Logic Array*): les deux matrices sont programmables

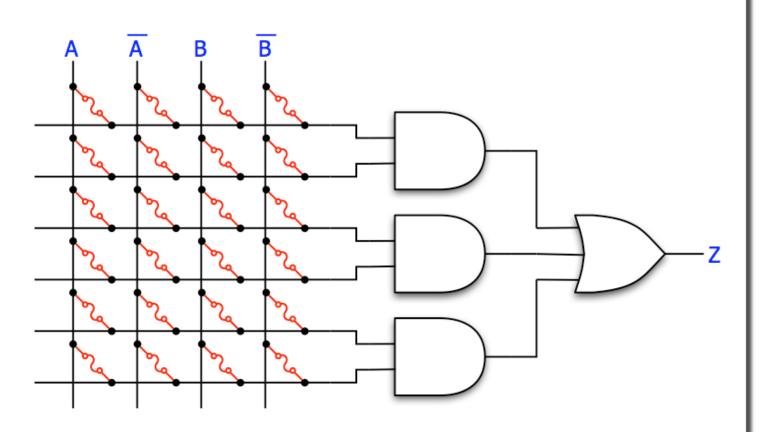


Les circuits PAL

- ◆ Les circuits PALs sont les PLDs les plus courants: les PROMs sont utilisées en tant que mémoires et les PLAs sont très peu utilisées à cause de leur nombre élevé de fusibles, ce qui amène une grande consommation de puissance et de longs délais
- ◆ La figure suivante est un exemple d'une PAL à 3 variables d'entrée et 3 portes AND. A l'aide de cette PAL, il est possible d'implémenter toute fonction logique à trois variables représentable par une somme d'au maximum trois produits
- → Il est possible de choisir parmi différents types de PAL commerciales, différenciées par le nombre de sorties, de portes AND, longueur du délai, consommation, etc

Eduardo Sanchez Ecole Polytechnique Fédérale de Lausanne







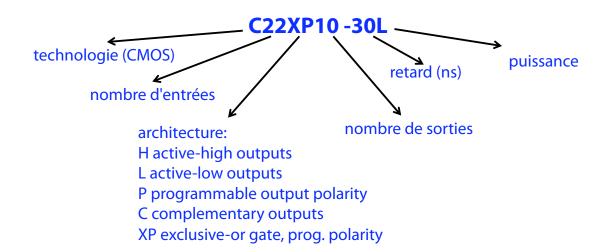
- Un circuit logique programmable est caractérisé par:
 - le nombre d'entrées
 - le nombre de sorties
 - le nombre de termes produits par sortie
 - le retard de propagation (vitesse)
 - la consommation de puissance
 - la technologie

Eduardo Sanchez Ecole Polytechnique Fédérale de Lausanne



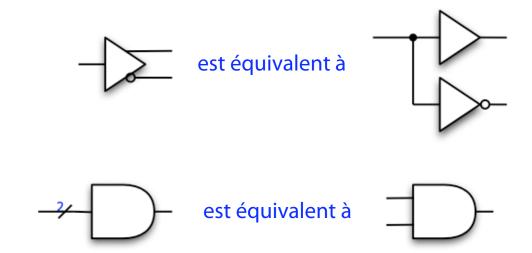
Page 11

◆ La plupart de ces paramètres apparaissent dans le nom du circuit. Par exemple:



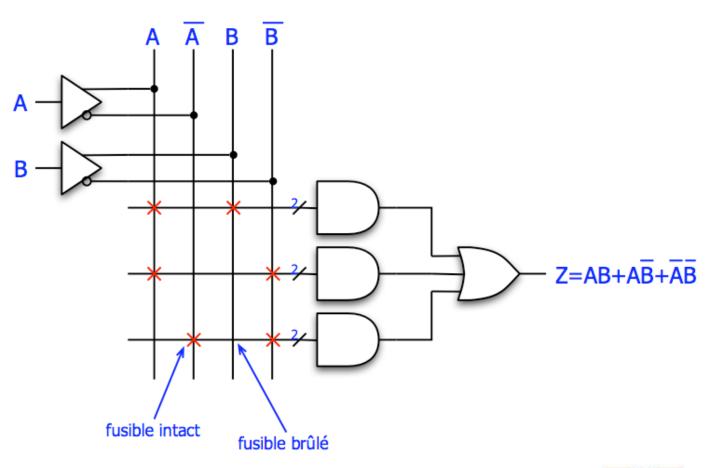


Il est courant de dessiner les PALs en simplifiant les connexions, comme illustré par l'exemple suivant, où on emploie les conventions suivantes:



Eduardo Sanchez Ecole Polytechnique Fédérale de Lausanne

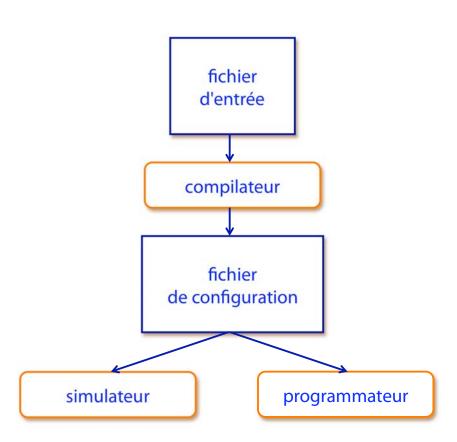




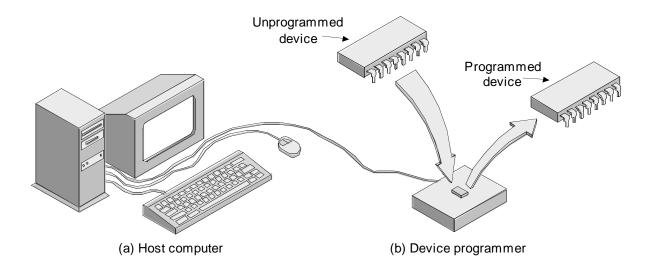
- Une fois brûlé, un fusible ne peut plus être utilisé. Les PLDs à fusibles ne sont donc pas reprogrammables (ou effaçables)
- Aujourd'hui, d'autres solutions technologiques remplacent les fusibles, permettant l'effacement (électriquement ou par UV) et la reprogrammation des PLDs
- Il peut y avoir un feedback des sorties: la sortie peut être utilisée dans ces cas comme une entrée supplémentaire.
 En général, les sorties sont tri-state et cette propriété est programmable
- ◆ La programmation d'un PLD est très complexe, à cause du nombre et de l'emplacement des fusibles, ainsi que des tensions de programmation: un logiciel et un programmateur sont nécessaires

Eduardo Sanchez Ecole Polytechnique Fédérale de Lausanne







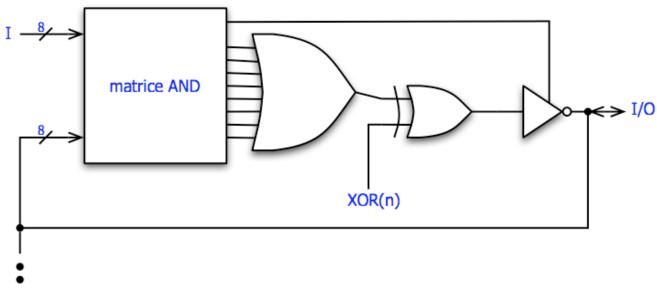


Eduardo Sanchez Ecole Polytechnique Fédérale de Lausanne



Page 17

Exemple de PAL commerciale: GAL16V8 Le circuit GAL (Generic Array Logic) 16V8 est une PAL à 16 entrées et 8 sorties. Chacune de ses 8 fonctions de sortie présente la structure suivante:

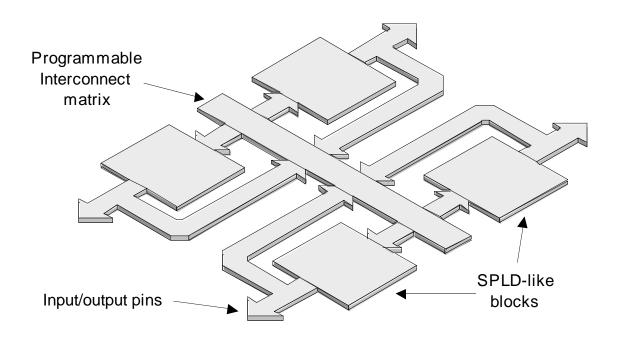


Les circuits CPLD

- Les circuits PLD étudiés jusqu'à maintenant sont connus comme SPLD (Simple Programmable Logic Devices), pour les différencier des circuits plus complexes: les CPLD ou Complex Programmable Logic Devices
- Les CPLD sont composés d'un certain nombre de SPLD qui partagent une matrice d'interconnexion programmable commune
- En plus de la configuration des différents SPLD, il est donc également possible de configurer les interconnexions entre les blocs

Eduardo Sanchez Ecole Polytechnique Fédérale de Lausanne







A lire dans Wakerly

- ♦ Chapitre 5
 - 5.3: PLDs combinatoires



Eduardo Sanchez Ecole Polytechnique Fédérale de Lausanne