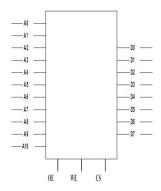
Etablissement : ISET-Charguia	<b>Département :</b> Technologies de l'Informatique				
Matière: Architecture des ordinateurs	Année Universitaire : 2012- 2013 (Semestre2)				

# Corrigé TD n° 1: Les mémoires

## Exercice 1:

Soit la mémoire représentée par le schéma suivant :



1) La mémoire comporte 11 broches d'adresses :

A0	A1	A2	A3	A4	A5	A6	A7	A8	A9	A10
0/1	0/1	0/1	0/1	0/1	0/1	0/1	0/1	0/1	0/1	0/1

Un bit a 2 états 0 ou 1. On peut distinguer  $2^{11}$  adresses. On peut donc adresser  $2^{11}$ = 2048 mots mémoire.

- 2) La taille du mot mémoire correspond au nombre de fils de données, ici 8 fils. Il s'agit de mots de 8 bits.
- 3) Capacité de cette mémoire :

On désigne par NbMM : Nombre de mots mémoire

TMM: Taille du mot mémoire

NbMM \* TMM = 
$$2^{11}$$
 \*  $2^3$  =  $2^{14}$  bits = 16 Kbits = 2 Ko

4) De quel type de mémoire s'agit-il? Justifiez.

La présence des broches d'adresse indique que c'est une mémoire à accès directe.

La broche WE indique qu'il est possible d'écrire en mémoire.

Il s'agit donc d'une RAM

#### Exercice 2:

Taille de la MC TMC = 64Kbytes. Taille du bus de données TBD = 8 bits.

1) Taille d'un mot mémoire :

$$TMM = TBD = 8 bits$$

2) Nombre de mots adressables

NbM = TMC / TMM = 
$$(2^6*2^{10}*2^3) / 2^3 = 2^{16}$$
 mots

3) Ta taille minimale d'un bus d'adresses

NbM  $\leq 2^{TBA}$  or NbM =  $2^{16} \rightarrow TBA$  minimal = 16 bits.

4) Plus grand nombre décimal pouvant être sauvegardé dans un mot mémoire

Un mot mémoire a une taille de 8 bits  $\rightarrow$  le plus grand nombre pouvant être sauvegardé est  $(111111111)_2 = 255$ 

## Exercice 3:

Soit une mémoire ayant les caractéristiques suivantes :

- Le plus grand nombre hexadécimal pouvant être placé dans un mot mémoire est « FFFF »
- La capacité mémoire est de 256 Méga bits
- 1) Nombre d'entrées de données de cette mémoire

Le plus grand nombre hexadécimal pouvant être placé est FFFF = (1111 1111 1111 1111)<sub>2</sub> écrit sur 16 bits, donc, cette mémoire possède 16 entrées.

2) Nombre de bits réservés à l'adressage

NbMM = taille mémoire / taille mot mémoire =  $(2^8 * 2^{20})/2^4 = 2^{24}$ .

NbM  $\leq 2^{\text{bits adressage}} = 2^{24} \rightarrow 24 \text{ bits d'adressage}$ 

Adresse du dernier mot mémoire : 2<sup>24</sup> -1 ou (FFFFFF)<sub>16</sub>

- 3) La mémoire est extensible jusqu'à 1 Giga bits.
  - a. Nombre total des mots mémoire après l'extension de cette dernière.

NbMM = Taille mémoire après extension / taille mot mémoire

$$=2^{30}/2^4=2^{26}$$

**b.** Nombre de bits réservés à l'adressage (après extension)

NbM  $\leq 2^{\text{bits adressage}} = 2^{26} \rightarrow 26 \text{ bits d'adressage}$ 

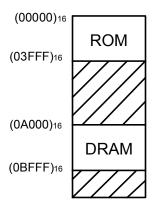
**c.** Plage d'adresses de cette mémoire après extension :

Plage d'adresses de toute la mémoire :  $0 \rightarrow 2^{26}$  -1 :  $0 \rightarrow 3FFFFFF$ 

Plage d'adresses de la mémoire ajoutée :  $2^{24} \rightarrow 2^{26}$  -1:  $(1000000)_{16} \rightarrow (3FFFFFF)_{16}$ 

# Exercice 4:

Un microprocesseur a un bus d'adresse de 20 bits et un bus de données de 8 bits.



1) Espace adressable du processeur.

20 bits d'adresse  $\Rightarrow$  2<sup>20</sup> adresses possibles  $\Rightarrow$  espace adressable : 2<sup>20</sup> mots

La figure suivante illustre la mémoire d'un système formée par une ROM et une DRAM.

La ROM est située entre les adresses 0x00000 et 0x03FFF

La DRAM est située entre les adresses 0xA0000 et 0x0BFFF.

2) Nombre de bits permettant d'adresser la ROM :

Plage d'adresses : 
$$0x000000$$
 à  $0x03FFF \rightarrow (03FFF)_{16} - (00000)_{16} = (3FFF)_{16}$   
=  $(11\ 1111\ 1111\ 1111)_2$   
=  $2^{14}$  -1

14 bits permettent d'adresser la mémoire.

3) Capacité de la ROM

Comme les adresses des mots mémoire de la ROM varient de 0 à 2<sup>14</sup> -1, la ROM comprend 2<sup>14</sup> mots mémoire

Capacité ROM = Nombre de mots mémoire \* taille mot mémoire

$$= 2^{14} * 8 = 2^{17}$$
 bits  $= 128$  Kbits  $= 16$  Ko.

4) Quelle est la capacité de la RAM

Nombre de mots mémoire de la RAM:

$$(0BFFF)_{16} - (0A000)_{16} + 1 = (1FFF)_{16} + 1 = (1 1111 1111 1111)_2 + 1 = 2^{13}$$

Taille RAM = Nombre mots mémoire \* taille mot mémoire

$$= 2^{13} * 8 = 2^{16}$$
 bits = 64 Kbits= 8 Ko

5) Le cycle mémoire de la DRAM est de 320 ns. Débit de cette DRAM.

Débit = Taille mot mémoire / cycle mémoire =  $8/(320*10^{-9}) = 25*10^6$  bit /s

= 25 MégaBits /s