

La logique séquentielle

Logseq

1) Différence entre systèmes combinatoires et systèmes séquentiels.

- ☐ Un système combinatoire est tel que l'état de ses sorties ne dépende que de l'état des entrées. Il peut donc être représenté par une table de vérité ou un tableau de Karnaugh, pour chaque sortie. Il est donc possible d'écrire l'équation logique de chaque sortie, en fonction seulement des entrées.
- ☐ Un système séquentiel dépend non seulement des entrées, mais aussi des états précédents du système (notion de séquence et d'étapes). On retrouvera les mêmes états des entrées à plusieurs étapes, alors que les sorties seront différentes. Il est donc impossible de représenter un tableau de Karnaugh (car il y aurait plusieurs états possibles dans une même case (fonction mémoire)).

2) Sommaire des fonctions principales en logique séquentielle.

Les opérateurs de base sont les bascules, et donnent naissance à de nombreux dispositifs composés par association des bascules de base (ex: registres à décalage, compteurs...).

Les bascules (Chapitre 3):

- ☐ Les bascules RS (à 0 ou à 1 prioritaire) et la bascule $\bar{R} \bar{S}$.
- ☐ Les bascules D (le verrou ou **D latch**, et la bascule D déclenchée sur front **edge triggered**).
- ☐ Les bascules JK (JK positive edge triggered, JK negative edge triggered, JK maître esclave, et JK data lock-out).

Les fonctions complexes réalisées par association de bascules (Chapitre 4).

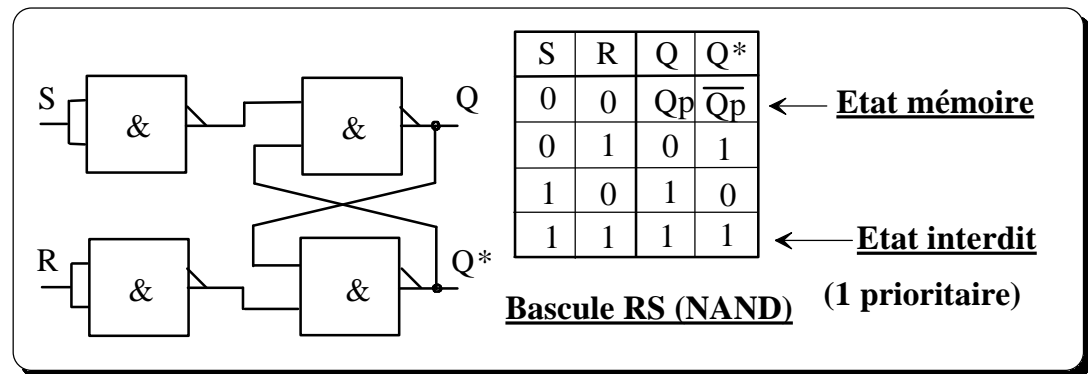
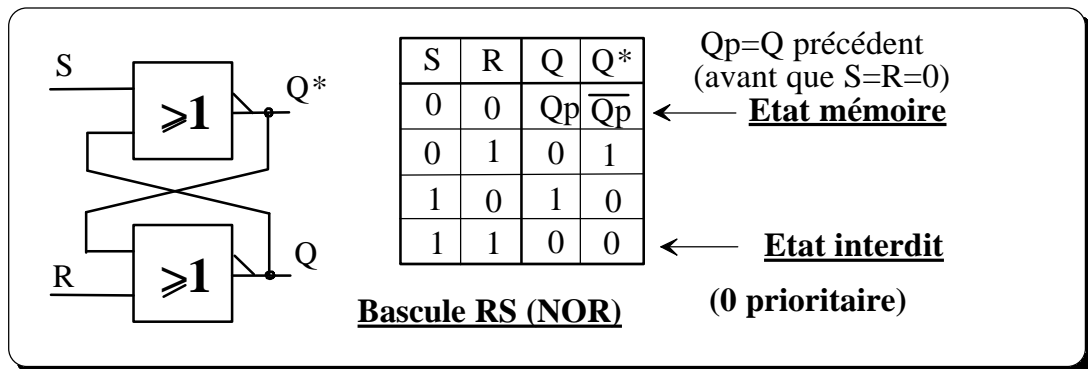
- ☐ Les compteurs, décompteurs et diviseurs (synchrones ou asynchrones) **modulo $N=2^n$** . (comportant N étapes. Compteurs binaires à n bits, ex: compteur binaire 8 bits= compteur modulo 256, soit 256 étapes de 0 à 255).
- ☐ Les compteurs, décompteurs et diviseurs (synchrones ou asynchrones) **modulo M** (M ne correspondant pas à une puissance de 2). (C'est le cas des compteurs BCD = décimal codé en binaire ou M=10, soit 10 étapes de 0 à 9).
- ☐ Les registres à décalage.
- ☐ Les compteurs particuliers construits à partir des registres à décalage (ex: compteurs en anneau, compteurs Johnson, générateurs de séquence pseudo-aléatoire...).

3) Les bascules.

Les bascules sont des éléments séquentiels simples qui réalisent une fonction de mémorisation. Leur intérêt réside principalement dans leur utilisation pour réaliser des systèmes complexes.

3-1) La bascule RS asynchrone appelée verrou de type RS.

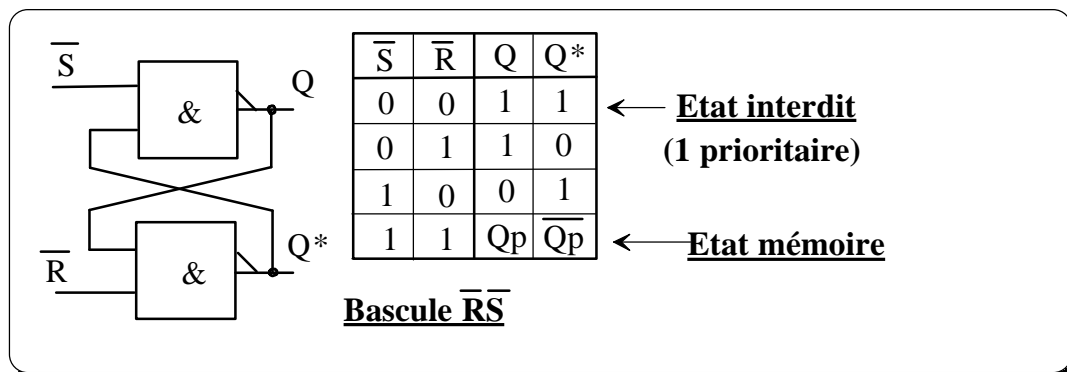
C'est la bascule de base qui sert à fabriquer les autres. S vient de l'anglais "to Set" (mettre à 1), et R= "to Reset" (mettre à 0).



Le fonctionnement est identique sauf pour la combinaison R=S=1 (demande de mise à 1 et de remise à zéro simultanée). Cet état n'est en principe pas utilisé, et est souvent appelé état interdit (ou combinaison interdite). Toutefois dans des cas rares, il faut l'envisager. Ex: automatisme de mise en marche et d'arrêt pour une machine outil. La sécurité des personnes impose d'utiliser des bascules RS à 0 prioritaire (RS NOR, ex circuit CMOS CD4043), ainsi en cas d'accident, l'appui sur les boutons marche et arrêt provoque l'arrêt.

Remarque: Certains dispositifs de sécurité imposent le contraire, c'est le cas de systèmes d'alarme ou de dispositifs anti-explosion ou anti-incendie. Alors l'appui simultané sur marche et arrêt doit entraîner la marche. On utilisera alors un verrou RS de type NAND.

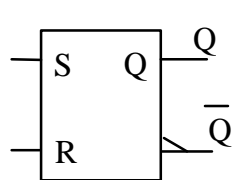
Attention: Le verrou de type NAND est souvent constitué de seulement 2 portes NAND, les entrées sont alors active à l'état bas (parfois appelé bascule $\overline{R} \overline{S}$).



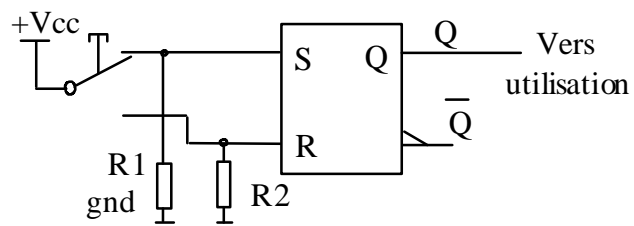
Important: Si l'état appelé interdit n'est pas utilisé, la sortie Q^* correspond à \overline{Q} .

Application: La bascule RS est souvent utilisée associée à des boutons poussoirs, afin d'éviter les problèmes de rebonds (anti-rebonds). Elle permet la mise en marche et l'arrêt d'un dispositif par des actions fugitives, l'état mémoire permet de maintenir la marche ou l'arrêt alors qu'il n'y a plus de boutons actionnés (ou de signaux de commande actifs).

Symbole de la bascule RS

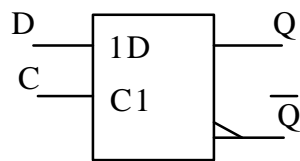


Application (l'anti rebonds)



3-2) Les bascules synchrones déclenchées par niveaux (D latch). Une entrée de commande appelée C (H ou LE = latch enable) permet le fonctionnement de la bascule. A l'état inactif, les sorties de la bascule sont figées (état mémoire). Ce mode de fonctionnement n'est utilisé que dans les bascules D latch (verrous de type D).

Verrous de type D (D latch)

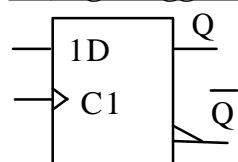


Si C=1 le verrou est dit transparent $Q=D$

Si C=0 le verrou est à l'état de mémoire. $Q=Q_p$

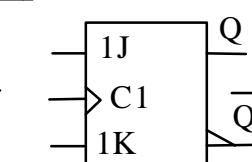
3-3) Les bascules synchrones déclenchées par fronts D ou JK (edge triggered). Les modifications en sortie ne peuvent s'effectuer qu'aux moments des fronts de l'horloge (montants ou descendants). La détection du front se fait au passage à une tension donnée (1,3V en TTL Std). Les fronts doivent être suffisamment raides. Les entrées prises en compte sont celles qui existent au moment du front. Elles doivent alors être stables (voir paramètres dynamiques des bascules, tsu et th).

D (edge triggered)

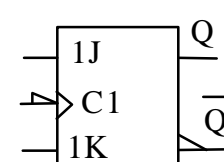


ou
D flip-flops

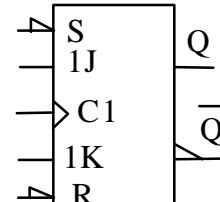
JK



positive
edge triggered



negative
edge triggered



avec Preset
et Clear

Remarque: Pour le fonctionnement, voir le tableau récapitulatif.

3-4) Les bascules maître-esclave (Master-Slave). Elles sont constituées de deux parties appelées maître et esclave. Le fonctionnement se fait en deux temps.

- ☐ 1) Lorsque C=1, la bascule maître est active, la bascule esclave est bloquée (les sorties sont donc figées) mais la bascule maître suit les évolutions des entrées.
- ☐ 2) Lorsque C passe à 0, il y a blocage de la bascule maître (état juste précédent le front descendant de C), la bascule esclave est alors transparente.

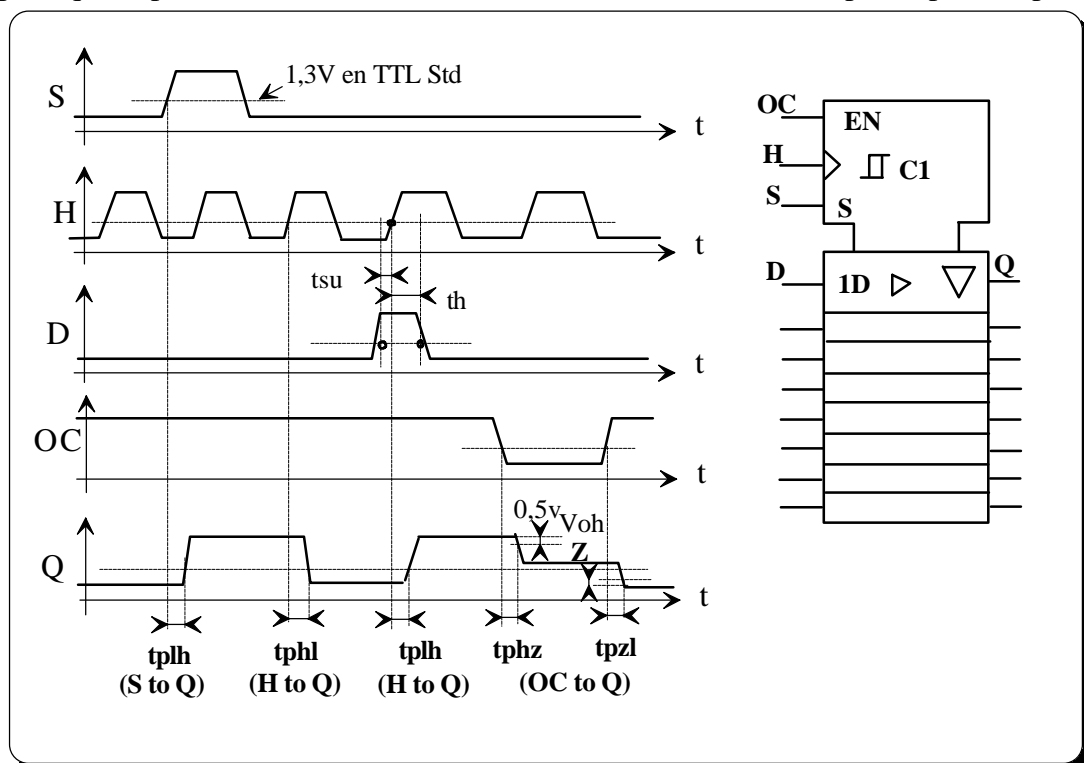
Il existe des bascules maître-esclave avec verrouillage des données (data lock-out). Les entrées sont prises lors d'un front montant de l'entrée d'horloge, les sorties changent sur le front descendant.

3-5) Remarques: Les bascules D et JK possèdent souvent 2 entrées supplémentaires d'initialisation. Une de remise à 0 (Reset = R ou Clear = Clr) et une de mise à 1 (Set = S ou Preset = Pre). Ces entrées sont asynchrones par rapport à l'horloge.

Les verrous de type D sont souvent avec sortie 3 états. Dans ce cas une entrée de commande (Enable = E ou Output control = OC) permet la mise en haute ou basse impédance de la sortie.

3-6) Paramètres dynamiques des bascules. Les temps de propagations sont définis entre la sortie et l'entrée qui a provoqué la transition. Ainsi pour une bascule D edge triggered comportant des entrées d'initialisations (S et R), il faut définir différents temps:

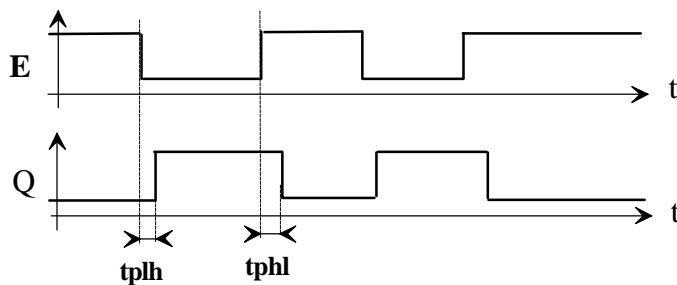
- **Temps de propagation par rapport à l'horloge:** $tp_{HL}(H \text{ to } Q)$ et $tp_{LH}(H \text{ to } Q)$.
- **Temps de propagation par rapport aux entrées d'initialisation:** $tp_{LH}(S \text{ to } Q)$ par rapport à S et $tp_{HL}(R \text{ to } Q)$ avec l'entrée R.
- **Temps d'établissement et temps de maintien:** Il faut de plus que les entrées soit stables pendant la transition active de l'horloge. On appelle temps d'établissement ou temps de prépositionnement (set up time = tsu) la durée minimale pendant laquelle les entrées doivent être stables avant le front actif de l'horloge, pour pouvoir être prises en compte. De même on appelle temps de maintien (hold time = th) la durée minimale pendant laquelle les données doivent être maintenues après le front actif de l'horloge. L'un de ces temps peut être positifs, nuls ou même négatif. Ex: si $tsu = 15nS$ et que $th = -5nS$, il est alors possible de modifier les données juste avant le front actif de l'horloge, sans qu'il y ait d'erreur sur la valeur prise en compte (Rem: les temps tsu et th peuvent être différents pour les niveaux "1" et "0").
- **Temps de propagation pour les sorties 3 états:** Pour les éléments dont la sortie peut être mise en haute impédance, il est important de définir les temps de propagation entre la sortie et l'entrée de commande. Ex: $tp_{LZ}(OC \text{ to } Q)$ indique le temps entre la commande (OC) et la sortie (Q) pour que Q passe de "0" à l'état "Z". On trouvera donc de même: tp_{HZ} , tp_{ZL} et tp_{ZH} .



Important: Afin de simplifier la représentation des chronogrammes, on ne représentera les temps de montée et de descente que dans les cas indispensables. Dans les autres cas, les fronts seront représentés verticaux. Le seuil (1,3V pour les TTL) ne sera donc pas représenté. Les temps de

propagation apparaissent alors comme de simples retards.

Représentation simplifiée des temps de propagation



On ne fait pas apparaître les temps de montée et de descente

3-7) Synthèse des systèmes séquentiels, tables de transition des bascules. Les méthodes de synthèse permettent d'écrire les équations logiques des entrées d'une bascule à partir de sa table de transition.

Tables de transition des bascules RS D et JK

Bascule RS

| | t 00 | t 01 | t 10 | t 11 |
|-----|------|------|------|------|
| S R | 0 -- | 1 0 | 0 1 | -- 0 |

Bascule D

| | t 00 | t 01 | t 10 | t 11 |
|---|------|------|------|------|
| D | 0 | 1 | 0 | 1 |

Bascule JK

| | t 00 | t 01 | t 10 | t 11 |
|----|------|------|------|------|
| JK | 0 -- | 1 -- | -- 1 | -- 0 |

t XY désigne une transition de la sortie de l'état initial X à l'état final Y

ex: t 01 pour la JK correspond à un passage de 0 à 1.

il faut alors J=1
K est indifférent (--)

Les tables de transition permettront de déterminer, à partir d'une transition souhaitée en sortie, quels sont les états logiques devant être présentés sur les entrées (avant le front actif de l'horloge pour les bascules synchrones). L'étude se rapproche alors de celle des systèmes combinatoires (voir: méthode d'Huffman).

Explication des tables:

Dans l'exemple de la JK, si l'on désire obtenir la transition t 00 (Q est à 0 et doit le rester après le front d'horloge), la table donne J=0 et K indifférent.

Vérifions pour les deux valeurs de K:

- Si J=0 et K=0, nous sommes dans le cas mémoire, la sortie restera donc à 0.
- Si J=0 mais K=1, il y a forçage à 0 de la sortie (position Reset de la sortie).

Intérêt de la JK par rapport aux autres bascules: pour la JK toutes les transitions permettent de n'imposer qu'une seule des deux entrées (indétermination = choix possible), Les solutions seront donc souvent plus simples à l'aide de bascules JK.

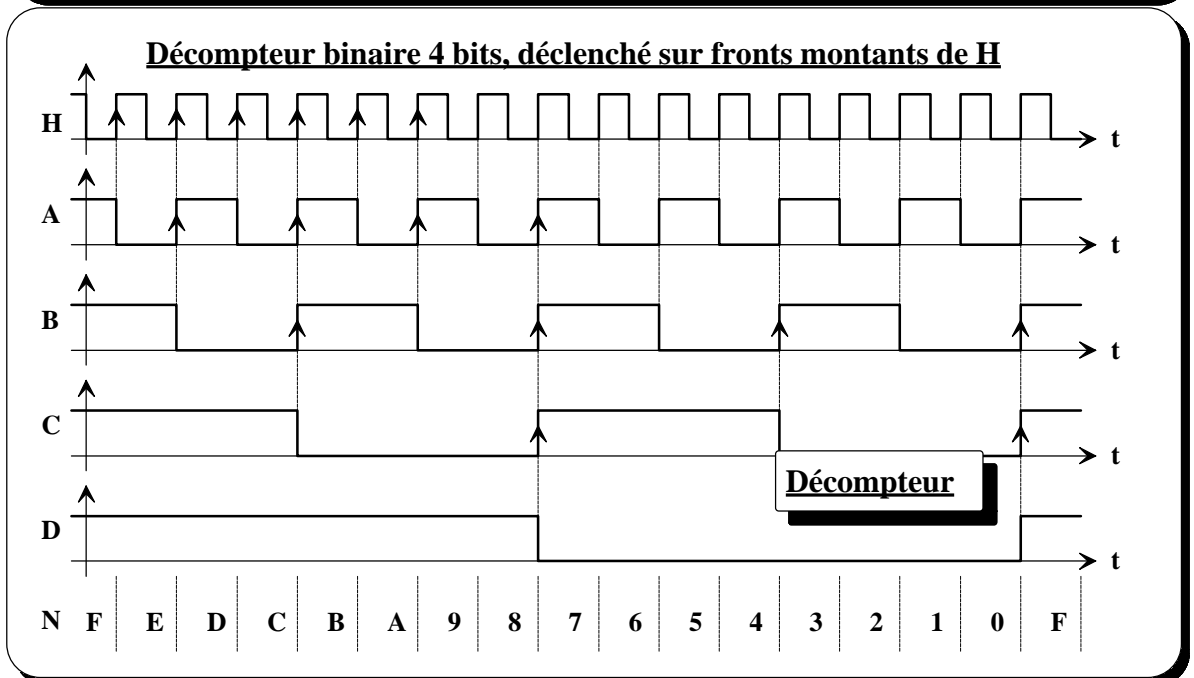
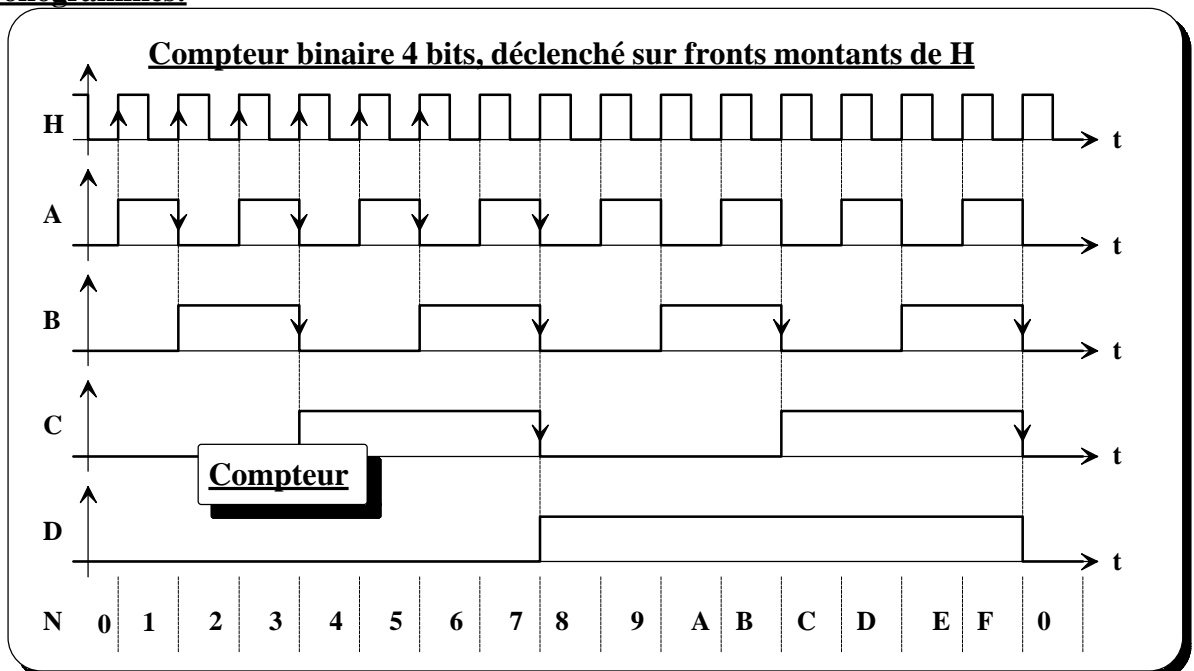
4) Les fonctions complexes réalisées par association de bascules (Chapitre 4).

4-1) Les compteurs, décompteurs et diviseurs (synchrones ou asynchrones) modulo $N=2^n$.
(comportant N étapes. Compteurs binaires à n bits, ex: compteur binaire 8 bits = compteur modulo 256, soit 256 étapes de 0 à 255).

- **On obtient des compteurs** si la sortie de rang n (Q_n) de la $n^{\text{ième}}$ bascule évolue sur les fronts descendants de la sortie précédente (Q_{n-1}).
- **On obtient des décompteurs** si la sortie de rang n (Q_n) de la $n^{\text{ième}}$ bascule évolue sur les fronts montants de la sortie précédente (Q_{n-1}).

Attention: Ne pas confondre avec l'évolution sur fronts montants ou descendants de

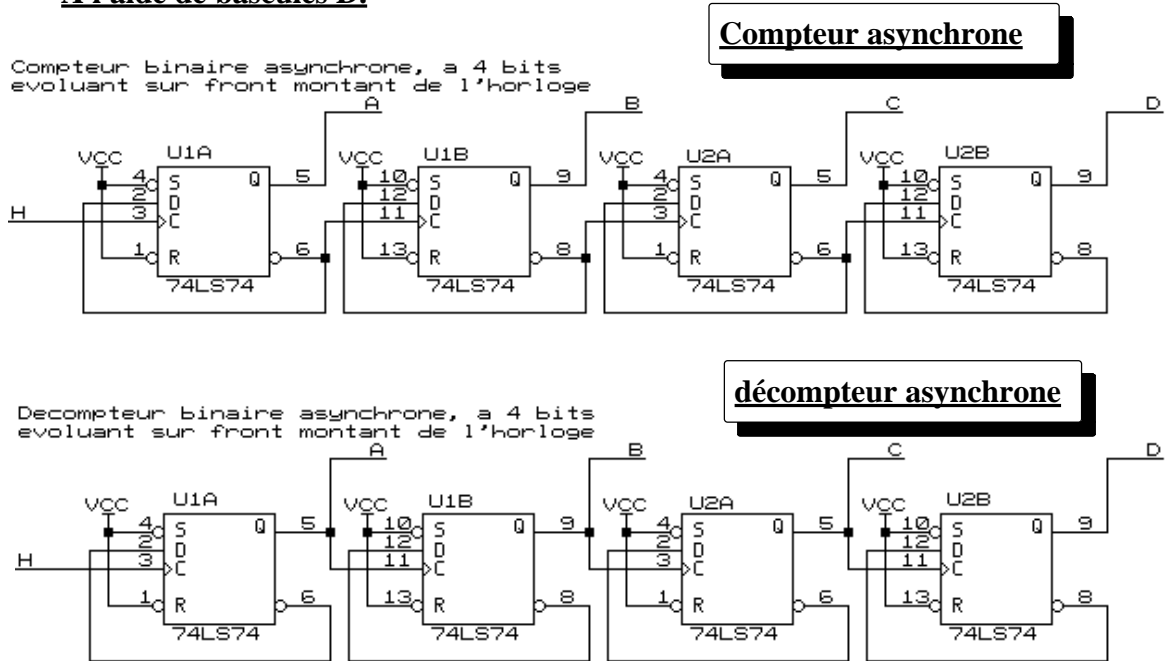
Chronogrammes:



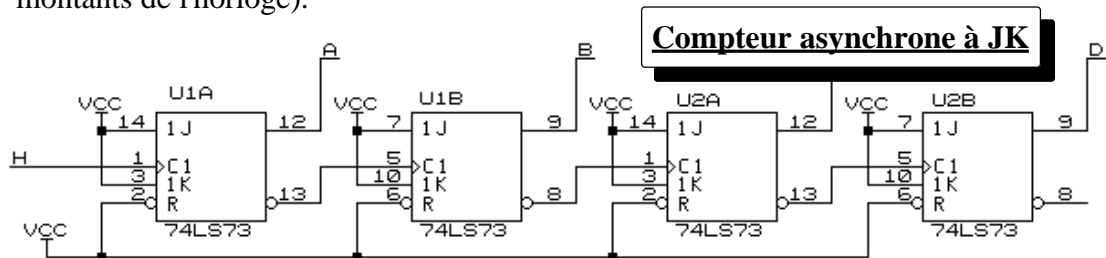
Remarque: On constate sur les chronogrammes des compteurs et des décompteurs qu'il n'y a qu'une inversion (complémentation) de chaque signal de sortie (A, B, C, D).

- **a) Les compteurs et décompteurs asynchrones.** Ils utilisent le principe des diviseurs de fréquence par 2, montés en cascade (à l'aide de bascules D [D relié à \bar{Q}] ou de JK avec J=K=1).

○ **A l'aide de bascules D.**

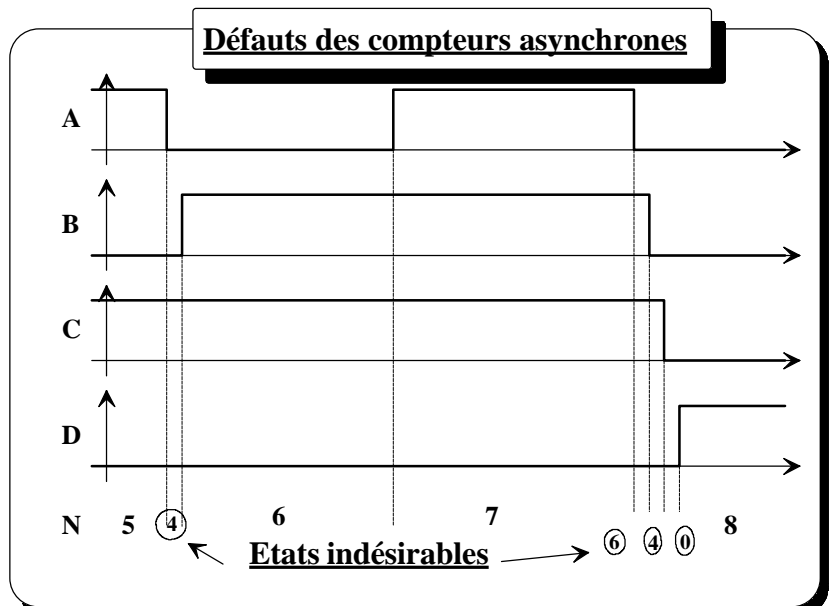


- **A l'aide de bascules JK.** (Ex: compteur asynchrone à 4 bits, déclenché sur les fronts montants de l'horloge).



Inconvénients des (dé)compteurs asynchrones. (Présence d'états indésirables, et lenteur).

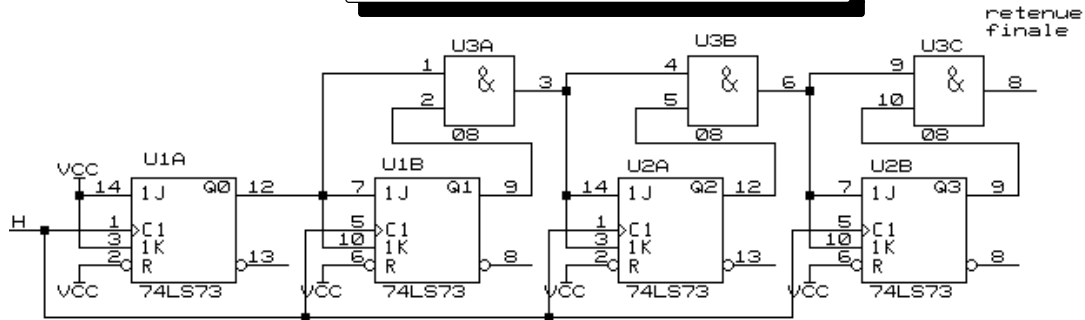
Les inconvénients proviennent de l'asynchronisme. L'horloge n'est appliquée qu'à la 1ère bascule. Ainsi, il ne peut y avoir de transitions simultanées sur l'ensemble des sorties. **Des états indésirables apparaissent** pendant le temps de propagation total de l'information de l'horloge à la dernière sortie. Ce temps de propagation maximal correspond à $n \cdot t_p$ (n étant le nombre de bascules, et t_p étant le temps de propagation [$t_{p_{LH}}$ ou $t_{p_{HL}}$] d'une bascule. **On ne peut donc pas les utiliser à des fréquences élevées.**



- **b) Les compteurs et décompteurs synchrones.** Ils éliminent l'addition des temps de propagation des bascules, en utilisant le même signal d'horloge pour toutes les entrées d'horloge. Ils sont en principe réalisés à l'aide de bascules JK. Les entrées J et K sont alors reliées et appelées report (retenue). Lorsque la retenue est active, la bascule changera d'état au prochain front d'horloge.

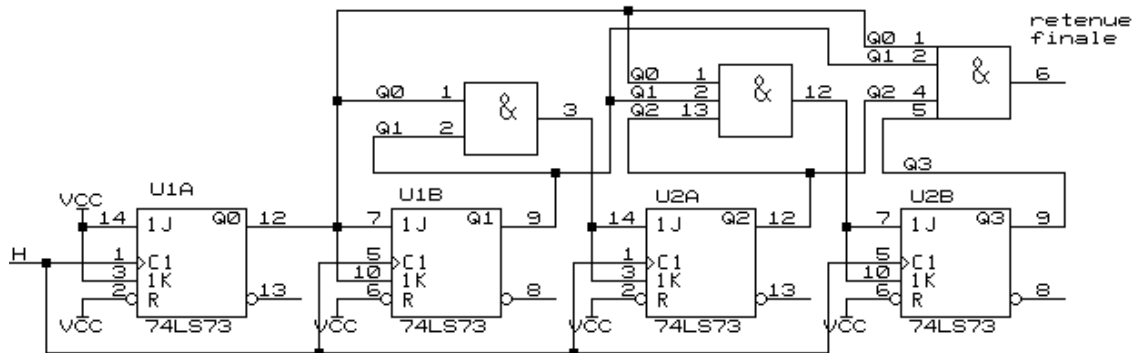
- **Compteur synchrone à report série.** Ce type de compteur est simple à réaliser (Les portes ET pour le report sont toutes à 2 entrées), mais il est limité en fréquence par la propagation de la retenue (Il faut attendre la stabilisation du dernier ET avant le prochain front de l'horloge).

Compteur synchrone à report série



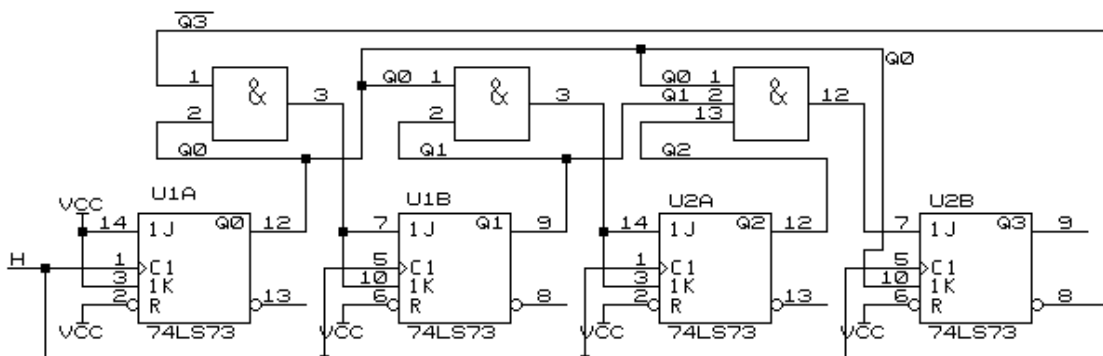
- **Compteur synchrone à report parallèle.** C'est le plus rapide, car il suffit d'attendre la stabilisation d'une porte ET, au lieu de plusieurs en série. Mais il nécessite une porte ET à 2 entrées, 1 à 3 entrées, et ainsi de suite suivant le nombre d'étages du compteur. En pratique on trouve surtout des compteurs à 4 étages. C'est alors à l'utilisateur de cascader plusieurs de ces compteurs en réalisant au besoin un report parallèle d'un compteur à l'autre.

Compteur synchrone à report parallèle



4-2) Les compteurs, décompteurs et diviseurs (synchrones ou asynchrones) modulo M (M ne correspondant pas à une puissance de 2). (C'est le cas des compteurs BCD = décimal codé en binaire ou M=10, soit 10 étapes de 0 à 9).

Compteur BCD synchrone à report parallèle

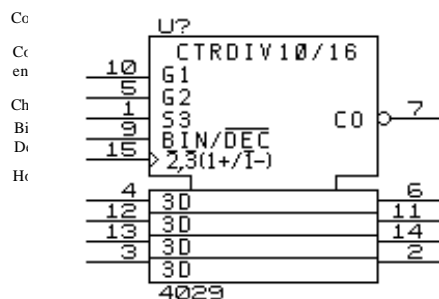


Les compteurs intégrés.

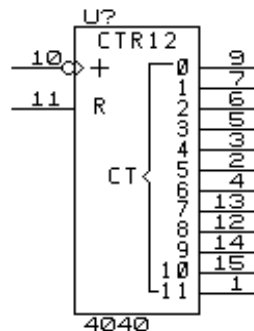
On trouve sous forme de circuits intégrés, des compteurs et décompteurs asynchrones et synchrones. Leur séquence peut être soit binaire soit BCD. Certains offrent même des possibilités de prépositionnement à un nombre quelconque (chargement).

Exemples de compteurs intégrés:

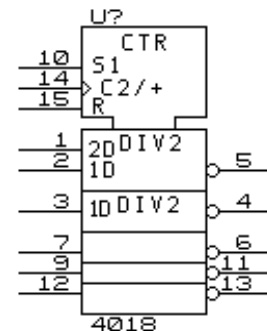
Compteur décompteur synchrone binaire décimal



Compteur binaire asynchrone à 12 étages



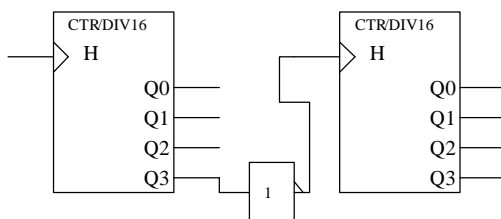
Diviseur par N programmable (N de 2 à 10)



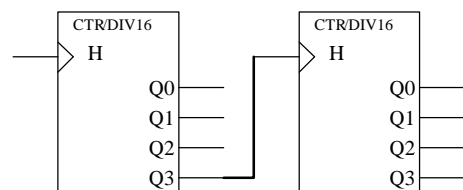
Mise en cascade de compteurs.

- **a) Cascade asynchrone.** Il suffit de remarquer que le compteur de poids supérieur doit être incrémenté sur les fronts descendants du bit de poids fort du compteur précédent. Attention: pour cascader des décompteurs asynchrones il faut prendre les fronts montants.

Cascade de compteurs asynchrones

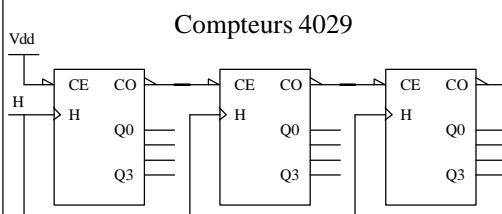


Cascade de décompteurs asynchrones

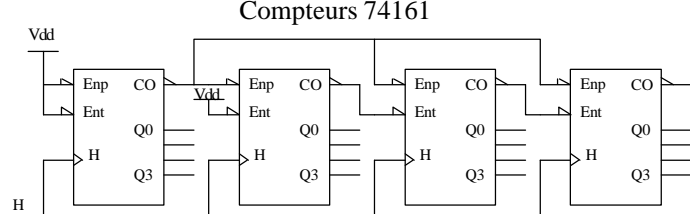


- **b) Cascade synchrone.** La mise en série asynchrone est possible, mais on perd l'avantage des compteurs synchrones. On préfère donc une association synchrone (même horloge pour tous les compteurs). On retrouve les deux type de report (retenue). Le report série, et le report parallèle (voir principe, avantages et inconvénients dans le chapitre sur les compteurs synchrones).

Association synchrone, report série



Association synchrone, report parallèle



Les compteurs 74161 disposent de 2 entrées de validation de comptage

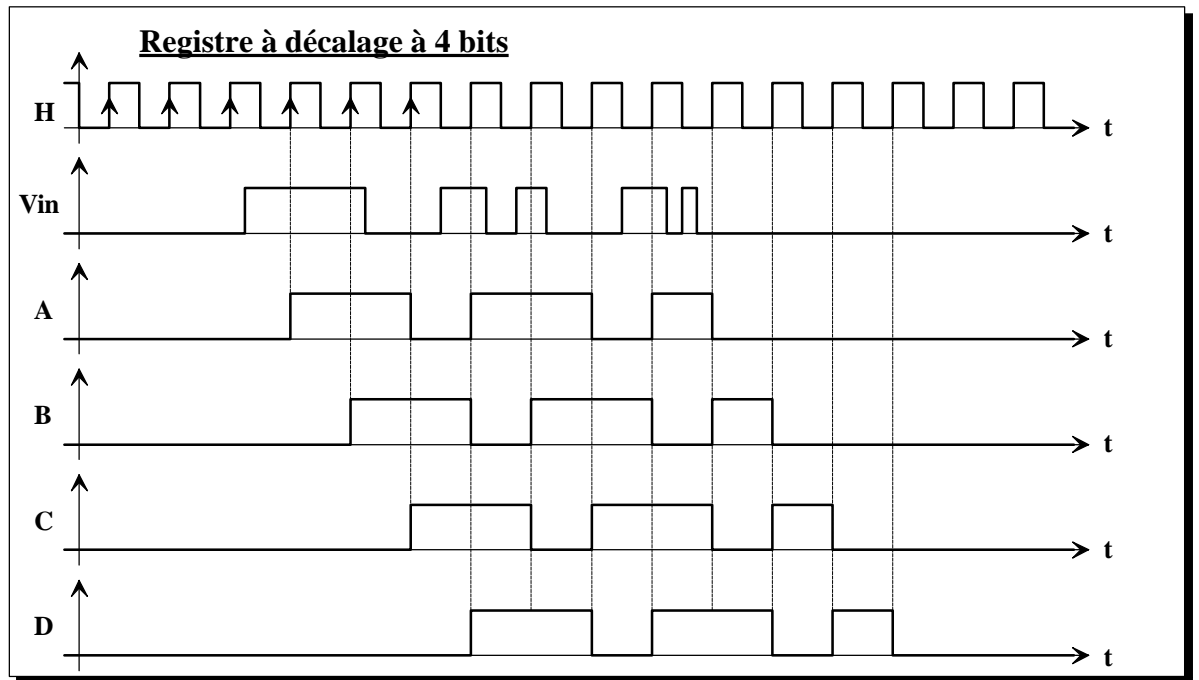
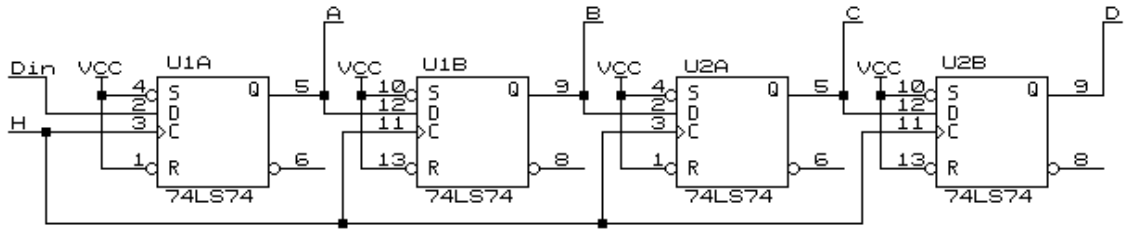
Enp et Ent permettent d'autoriser ou d'inhiber le comptage

Ent permet d'inhiber la sortie retenue en même temps que le compteur.

Rem: Certains compteurs comportent plusieurs entrées d'inhibition de comptage Enp et Ent, permettant l'association synchrone avec report parallèle.

4-3) Les registres à décalage.

Registre à décalage à 4 bits

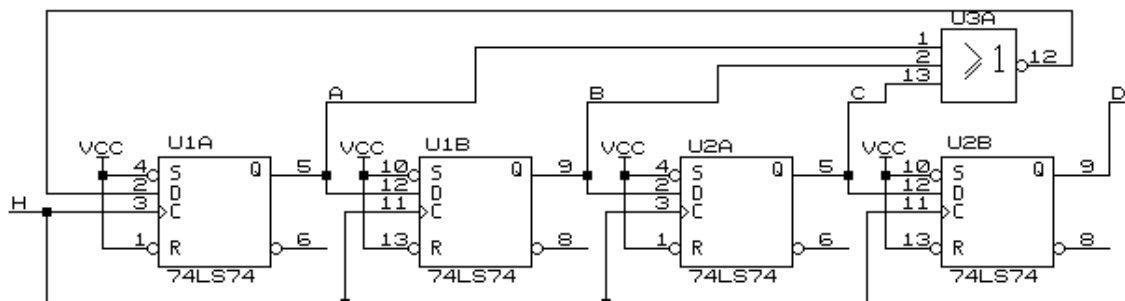


Applications principales des registres à décalages: Conversions série-parallèle et parallèle-série, calcul arithmétique dans les unités arithmétiques et logiques (division ou multiplication par 2), lignes à retard numériques, mémoires circulantes à accès séquentiel...

4-4) Les compteurs particuliers construits à partir des registres à décalage (ex: compteurs en anneau, compteurs Johnson, générateurs de séquence pseudo-aléatoire...).

☐ a) Les compteurs en anneau.

Compteur en anneau à 4 bits



Applications des compteurs en anneau: (ex: 4017). Ils sont souvent utilisés comme séquenceur élémentaire en rapport avec les signaux qu'ils délivrent (Voir chronogrammes page suivante). Utilisés dans les jeux de lumière appelés chenillards.

