

Parte b) * en línea 2a. del caché se almacena la línea de memoria que tiene como etiqueta 92a (i.e., línea que va de la dirección 92a0 a la dirección 92a4)

* c450, 92ac, 5e24, 5e20, 92a8, 2450, 4e20, 92a4

→ indicar: - qué accesos a la memoria son aciertos

- wals son desaciertos

- rehacer figura mostrando el eº final del cache.

Inicio:

línea cache	etiqueta	contenido
e2	4e2	
45	c45	
2a	92a	

* Para hallar etiqueta: $D/16 (26 = 0xL) = L$
dirección $\rightarrow D/0xL = L$

* En desacuerdo \Rightarrow calcular línea: $L \times C$
etiqueta $\rightarrow L \times 0x100$

1) c450: c450 \rightarrow c45, la wai está en la línea 45 del cache \Rightarrow es un acierto

Este se confirma en el enunciado. \Rightarrow etiqueta = dirección sin el dígito menos significativo

2) 92ac: repetimos lógica \rightarrow dígito menos significativo es c \Rightarrow etiqueta = 92a

esta se encuentra en línea 2a del cache \Rightarrow Acierto

3) 5e24:

etiqueta 5e2 no está en las etiquetas \Rightarrow Desacuerdo

\Rightarrow calculamos línea en donde iría \rightarrow línea = etiqueta sin el dígito más significativo

\Rightarrow en 5e2 el más significativo es e \Rightarrow línea cache = e2. Reemplazamos:

línea cache	etiqueta	contenido
e2	5e2	
45	c45	
2a	92a	

4) 5e20:

etiqueta: 5e2 \rightarrow está en línea e2 \Rightarrow Acierto

5) 92a8:

etiqueta: 92a \rightarrow está en línea 2a \Rightarrow Acierto

6) 2450:

etiqueta: 245 \rightarrow no está en etiquetas \Rightarrow Desacuerdo

\Rightarrow línea 45, Reemplazamos:

línea cache	etiqueta	contenido
e2	5e2	
45	245	
2a	92a	

2) 4 e 2:

etiqueta: 4 e 2 → no está en etiqueta \Rightarrow Desacuerdo

linea: e2 → Reemplazamiento

línea cache	etiqueta	contenido
e2	4 e 2	
45	245	
2a	92a	

3) 92a 4:

etiqueta: 92a → está en etiqueta \Rightarrow Acuerdo.

Tabla final:

línea cache	etiqueta	contenido
e2	4 e 2	
45	245	
2a	92a	

} Estado final del cache

Parte C

I)	CICLO	Fetch	Decode	Execute
1		A		
2		B	A	
3		C	B	A
4		D	C	B
5		E	D	C
6		F	E	D
7		G	F	E
8		H	G	F
9		R		
10		S	R	
11			S	R
12				S

en el ciclo 7 se ejecuta F y
en el ciclo 8 se realiza el salto
de F a R \rightarrow se anula trabajo de fetch y decode.

} Salto

II)	CICLO	Fetch	Decode	Execute
1		A B		
2		C D	A B	
3		E F	C D	A B
4			D	C
5		G H	E F	D
6		I J	G H	E F
7		R S		
8			R S	
9			S	R
10				S

\rightarrow D depende del resultado de C (a3)

\rightarrow Salto

\rightarrow S depende de R