

Implementarea cu porți logice și studiul CBB de tip SR, respectiv D

Deliu Georgiana

Grupa 262, Grupul 1

Introducere:

În cadrul acestei lucrări de laborator ne propunem aprofundarea funcționării circuitelor bistabile (CBB) de tip SR și D, elemente fundamentale în proiectarea sistemelor digitale secvențiale. Studiul are ca scop înțelegerea principiului de operare al acestor circuite și modul în care pot fi implementate utilizând porți logice de bază (AND, OR, NOT, NAND, NOR). Implementarea practică a CBB-urilor va fi realizată conform schemelor logice propuse, urmărindu-se atât comportamentul teoretic, cât și cel experimental al circuitelor SR și D, în vederea consolidării noțiunilor teoretice și dezvoltării abilităților de analiză și construcție a circuitelor digitale.

Grupul 1:

→ Tensiunea de alimentare $VCC = 5\text{ V}$;

→ $R = 2.8\text{V} / 15 \cdot 10^{-3}\text{A} = 187\ \Omega$;

→ Frecvență clock 1-10 kHz.

Pentru a efectua lucrarea de laborator, am folosit 2 rezistențe de $220\ \Omega$, corespunzătoare celor 2 LED-uri, pentru a limita curentul să ajungă la valoarea necesară.

Pentru realizarea acestui circuit, am folosit componentele următoare:

→ Un modul de alimentare

→ Un breadboard Arduino

→ Două Led-uri (Am folosit 2 Led-uri de culoare albastră)

→ 2 rezistențe

→ Fire de conexiune

→ Circuit integrat NE555P, NOR, NAND.

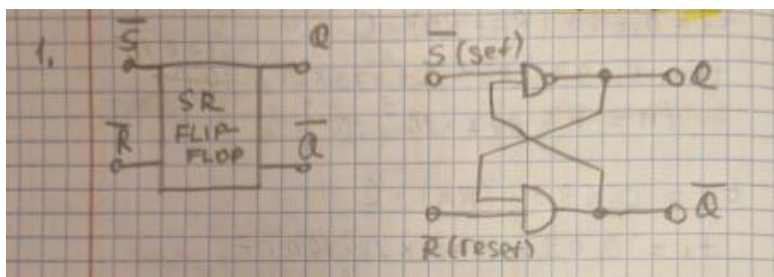


Figura 1. Desenul primului circuit logic.

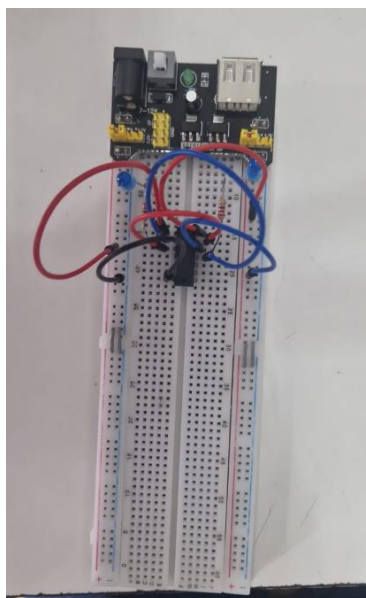


Figura 2. Implementarea primului circuit logic.

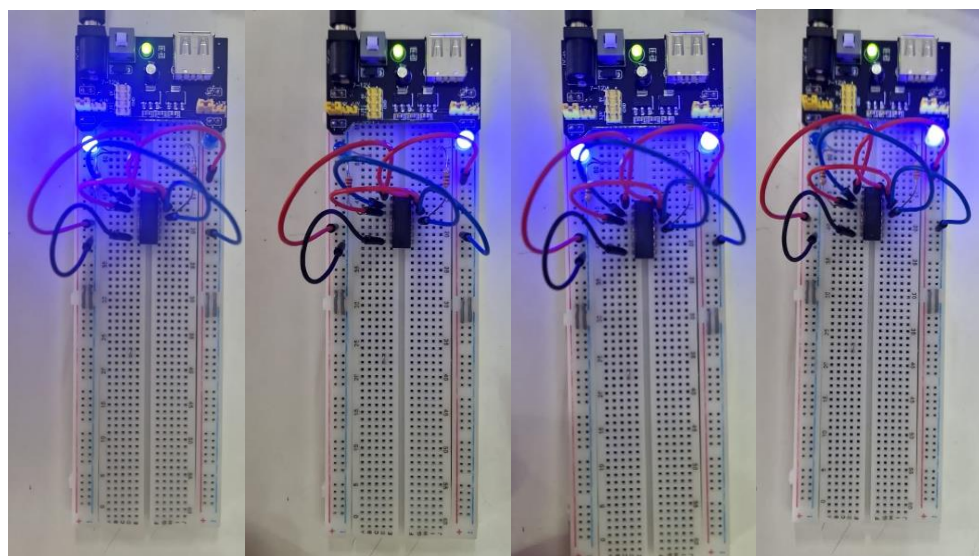


Figura 3. Verificarea funcționalității circuitului. (Stările 01,11,10).

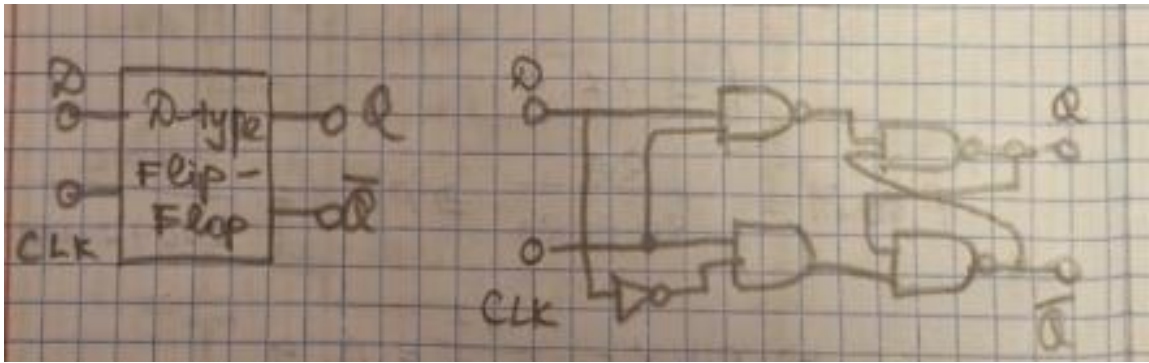


Figura 4. Desenul celui de-al doilea circuit logic (3. CBB de tip D).

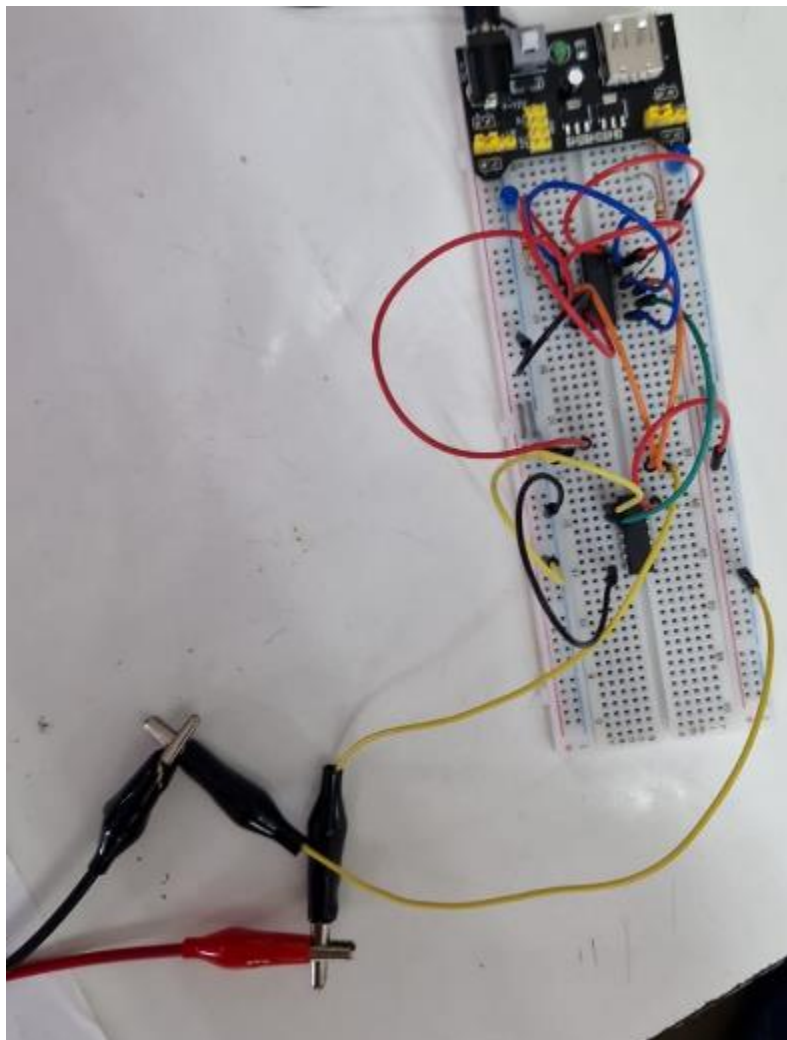


Figura 5. Implementarea celui de-al doilea circuit.

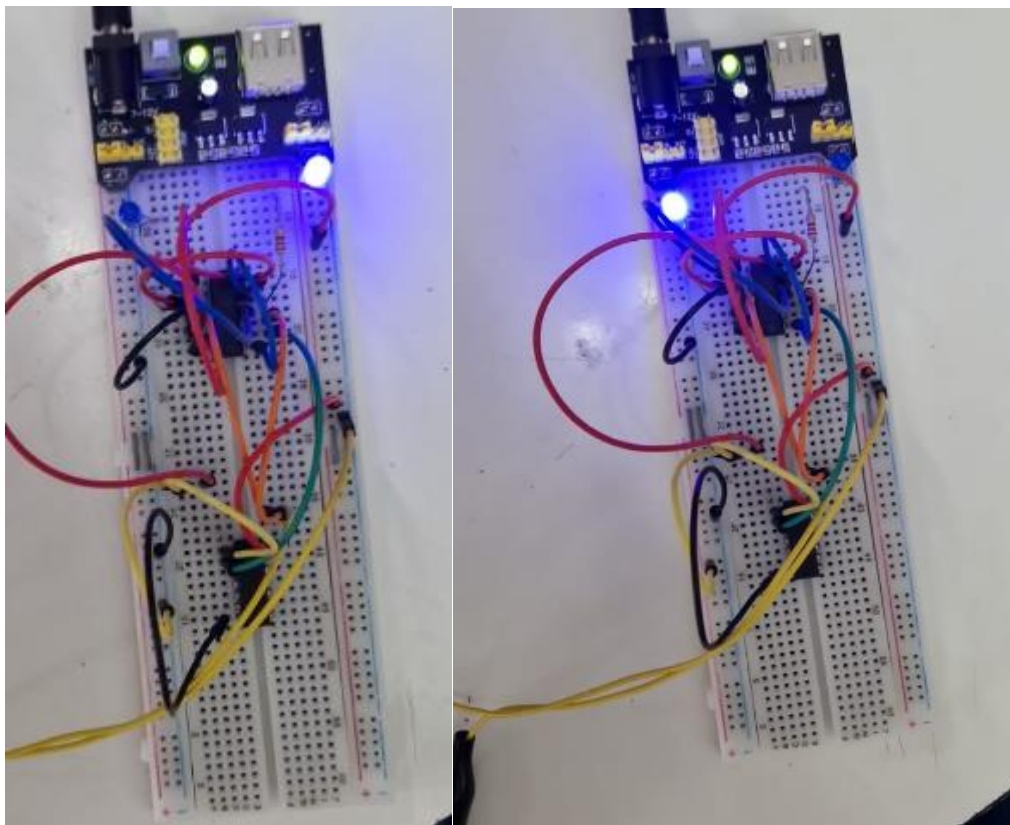


Figura 6. Verificarea funcționalității circuitului. (D0, D1).

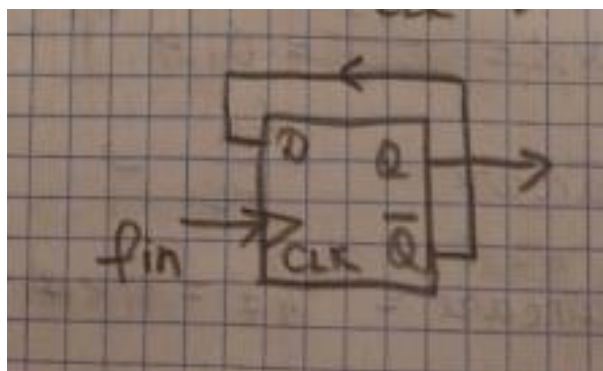


Figura 7. Desenul celui de-al 3-lea circuit logic.



Figura 8. Implementarea circuitului 3. (4. CBB de tip D de divisor 2 a semnalului de clock).

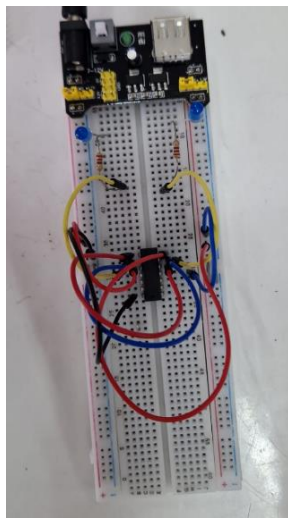


Figura 9. Implementarea circuitului 4. (CBB de tip SR implementat cu porți NAND).

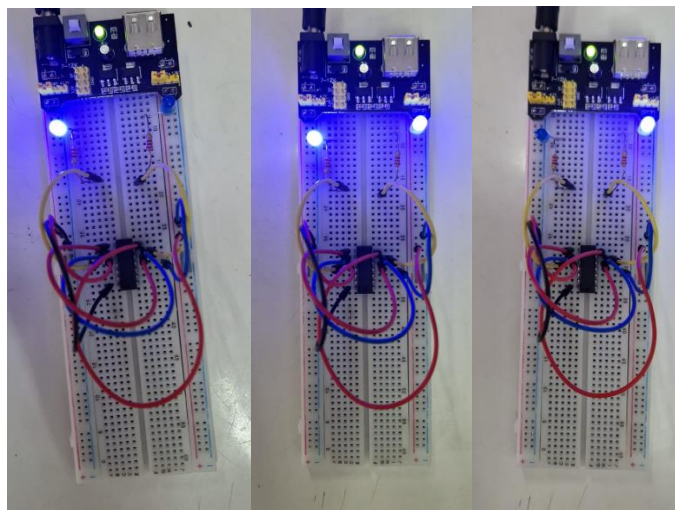


Figura 10. Verificarea funcționalității circuitului.

Concluzii: În urma realizării acestei lucrări de laborator, s-a demonstrat atât din punct de vedere teoretic, cât și practic modul de funcționare al circuitelor bistabile de tip SR și D. Utilizând porți logice de bază, am implementat și analizat comportamentul acestor circuite în diferite situații, observând stările stabile și reacțiile la variația semnalelor de intrare. S-a evidențiat importanța semnalelor de control în determinarea stării finale a bistabilului, precum și sensibilitatea circuitelor la anumite condiții.