

A	Y	S	H	e	A	Y	S	H	e
0	m0	1	0	0	21	m20	22	0	0
1	<b>m01</b>	1	1	1	22	<b>m021</b>	22	1	1
2	<b>m02</b>	2	2	0	23	m21	38	9	1
3	<b>m03</b>	20	1	1	24	<b>m022</b>	39	10	0
4	m1	5	0	0	25	<b>m023</b>	40	11	0
5	<b>m04</b>	5	1	1	26	<b>m024</b>	28	12	1
6	m2	7	0	0	27	m22	28	0	0
7	m3	19	3	0	28	m23	32	13	0
8	<b>m05</b>	12	4	0	29	<b>m025</b>	41	14	0
9	m4	11	5	1	30	m24	31	0	0
10	m5	8	0	0	31	m25	31	13	1
11	m6	8	0	0	32	m26	34	15	1
12	<b>m06</b>	17	6	0	33	m27	36	16	0
13	<b>m07</b>	15	7	0	34	<b>m026</b>	37	9	0
14	m7	0	0	0	35	m28	34	17	1
15	<b>m09</b>	0	8	0	36	m30	0	0	0
16	m8	0	0	0	37	m29	0	0	0
17	<b>m08</b>	0	7	0	38	m31	0	0	0
18	m9	0	0	0	39	m32	0	0	0
19	m10	0	0	0	40	m33	0	0	0
20	<b>m020</b>	20	1	1	41	m34	0	0	0

Таблица 15: Заполнение ПЗУ

Приведем таблицу переходов для управляющего автомата выполненного по схеме с регулярной адресацией. См. таблицу 16 в **Приложении А**.