



МИНОБРНАУКИ РОССИИ
Федеральное государственное бюджетное образовательное учреждение
высшего образования
«МИРЭА – Российский технологический университет»
РТУ МИРЭА

Институт информационных технологий
Кафедра вычислительной техники

Отчет по практической работе №2
по дисциплине
«Архитектура процессоров и микропроцессоров»

Выполнил: студент группы ИВБО-02-19

К. Ю. Денисов

Принял: старший преподаватель ка-
федры ВТ

Ю. М.Скрябин

Москва 2021

Содержание

Отчет по практической работе №2

Содержание	1
1 Цель работы	1
2 Индивидуальный вариант №9	1
3 Порядок выполнения работы	2
3.1 Перечень сокращений	2
3.2 ФСА цикла исполнения команд	2
3.3 Структурная электрическая схема	3
4 Вывод	4

1 Цель работы

Разработать для указанных в заданиях команд функциональные схемы алгоритмов (ФСА) циклов исполнения команд и структурные электрические схемы операционной части блока обработки команд.

2 Индивидуальный вариант №9

В ходе данной лабораторной работы нам было предложено разработать функциональные схемы алгоритмов (ФСА) циклов исполнения команд и структурные электрические схемы операционной части блока обработки команд для следующей команды

Зп2	R1	ПА2	A2
-----	----	-----	----

Первое поле в формате команды — поле кода операции (Зп2).

Зп2 — запись второго типа;

R1 – адрес регистра;

ПА2 – признак адресации

A2 – адрес в ОЗУ

3 Порядок выполнения работы

3.1 Перечень сокращений

Приведем также перечень сокращений, используемых в ходе данной работы:

АЛУ — арифметико-логическое устройство

УУ — устройство управления

ША — шина адреса

ШД — шина данных

ШУ — шина управления

СЧАК — счетчик адреса команд

ОЗУ — оперативное запоминающее устройство

РА_{ОЗУ} — регистр адреса оперативного запоминающего устройства

РД_{ОЗУ} — регистр данных оперативного запоминающего устройства

ШД_{ОЗУ} — шина адреса оперативного запоминающего устройства

РК — регистр команд

ДС — дешифратор

КОП — код операции

Р1, Р2 — входные регистры АЛУ

РР_{АЛУ} — регистр результата АЛУ

РОН — регистр общего назначения

РД_{РОН} — регистр данных регистров общего назначения

РА_{РОН} — регистр адреса регистров общего назначения

3.2 ФСА цикла исполнения команд

Для начала составим функциональную схему алгоритма цикла исполнения команд (см. рис. 1).

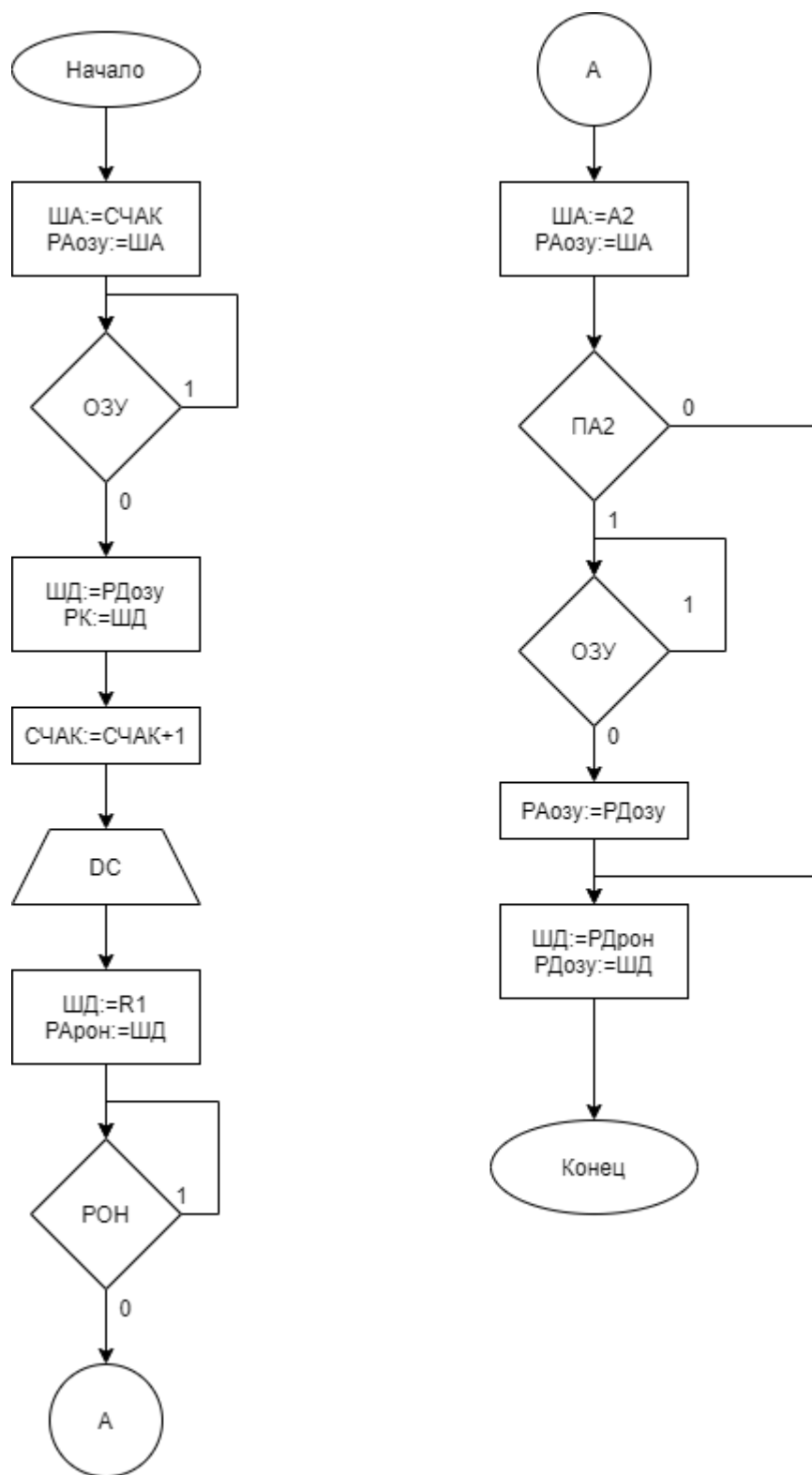


Рис. 1: Алгоритм цикла исполнения команд

3.3 Структурная электрическая схема

Теперь приведем структурную электрическую схему операционной части блока обработки команд (см. рис. 2).

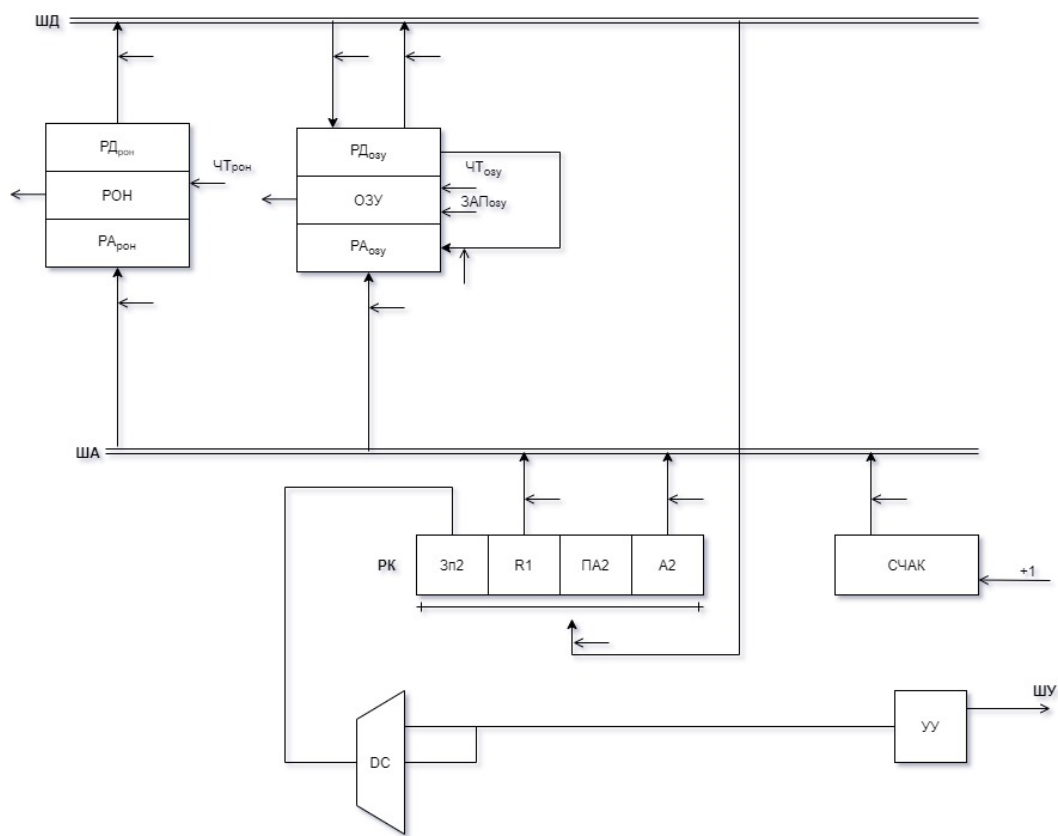


Рис. 2: Структурная схема

4 Вывод

В ходе данной практической работы мы ознакомились со структурной схемой ядра ЭВМ, изучили с процесс выполнения ЭВМ арифметических операций, научились строить функциональную схему алгоритма цикла исполнения команд. Полученные знания применили на практике.