

## 20 Основные таймеры (TIM6 and TIM7)

Этот раздел применим ко всему семейству STM32F4xx, если не указано иное.

## 20.1 Введение по TIM6 и TIM7

Базовые таймеры TIM6 и TIM7 состоят из 16-разрядного счетчика с автозагрузкой, управляемого программируемым прескалером.

Они могут использоваться как универсальные таймеры для временной генерации, но они также используются для управления цифро-аналоговым преобразователем (ЦАП). Фактически, таймеры внутренне связаны с ЦАП и могут управлять им через свои триггерные выходы.

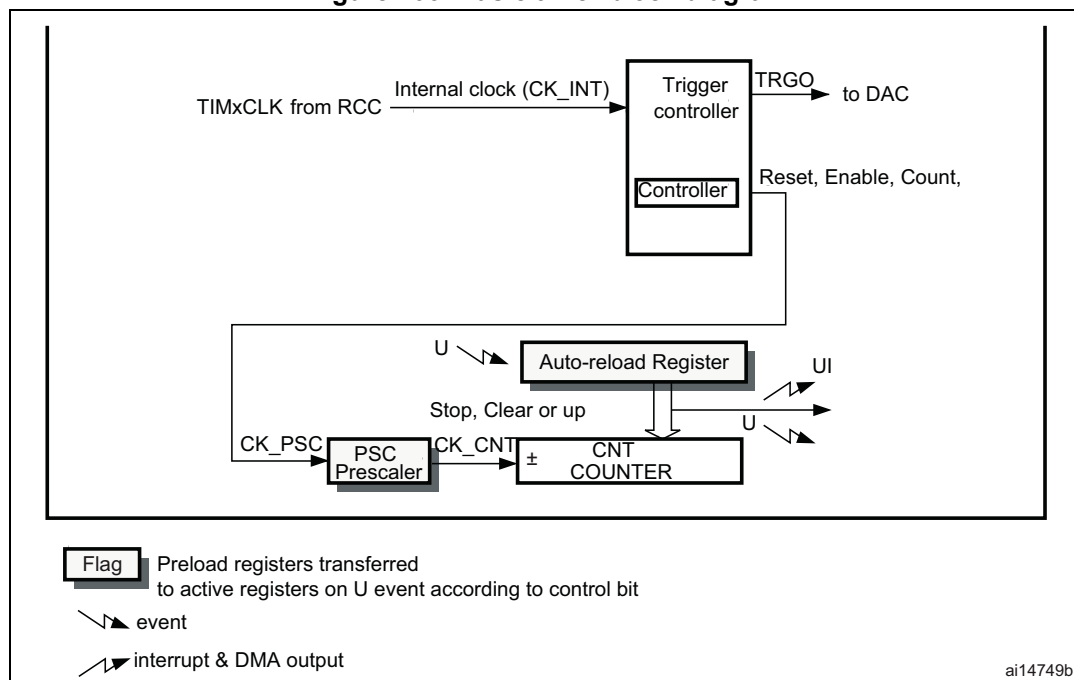
Таймеры полностью независимы и не имеют общих ресурсов.

## 20.2

## TIM6 и TIM7 основные свойства

- 16-разрядный счетчик с автоматической перезагрузкой
  - 16-разрядный программируемый прескалер, используемый для деления (в том числе "на лету") тактовой частоты счетчика на любой коэффициент от 1 до 65536
  - Схема синхронизации для запуска ЦАП
  - Генерация прерывания/DMA по событию обновления: переполнение счетчика
- Figure 203. Basic timer block diagram**

### Figure 203. Basic timer block diagram



## 20.3 TIM6 и TIM7 описание функций

### 20.3.1 Базовый блок времени

Основным блоком программируемого таймера является 16-разрядный повышающий счетчик со связанным регистром автоперезагрузки. Тактовая частота счетчика может быть разделена прескалером.

Счетчик, регистр автоперезагрузки и регистр прескалера могут быть записаны или прочитаны программно. Даже для работающего счетчика.

В состав блока времени входят:

- Регистр счетчика (TIMx\_CNT)
- Регистр прескалера (TIMx\_PSC)
- Регистр автоматической перезагрузки (TIMx\_ARR)

Регистр автоперезагрузки является предварительно загруженным. Доступ к регистру предварительной загрузки осуществляется при каждой попытке записи или чтения регистра автозагрузки. Содержимое регистра предварительной загрузки переносится в теневой регистр постоянно или при каждом событии обновления UEV, в зависимости от бита разрешения предварительной загрузки автозагрузки (ARPE) в регистре TIMx\_CR1. Событие обновления посылается, когда счетчик достигает значения переполнения и если бит UDIS в регистре TIMx\_CR1 равен 0. Оно также может быть сгенерировано программно. Формирование события обновления подробно описано для каждой конфигурации.

Счетчик тактируется выходом прескалера CK\_CNT, который активизируется только при установленном бите разрешения счетчика (CEN) в регистре TIMx\_CR1.

Отметим, что реальный сигнал разрешения счетчика CNT\_EN устанавливается через 1 такт после CEN.

#### Описание прескалера

Прескалер может делить тактовую частоту счетчика на любой коэффициент от 1 до 65536. Он основан на 16-разрядном счетчике, управляемом через 16-разрядный регистр (в регистре TIMx\_PSC). Он может быть изменен "на лету", так как управляющий регистр TIMx\_PSC буферизируется. Новое соотношение прескалера учитывается при следующем событии обновления.

На рис. 204 и рис. 205 приведены примеры поведения счетчика при изменении коэффициента прескалера "на лету".