

НАЦИОНАЛЬНЫЙ ИССЛЕДОВАТЕЛЬСКИЙ УНИВЕРСИТЕТ ИТМО
Факультет систем управления и робототехники

Электроника и схемотехника

Лабораторная работа №7
Триггеры на логических элементах

Вариант 2

Выполнили студенты:
Кирбаба Д.Д. R3338
Курчавый В.В. R3338

Преподаватель:
Николаев Н.А.

г. Санкт-Петербург
2023

Цель работы

Моделирование и исследование работы JK –, RS – и D –триггеров в LtSpice.

Ход работы

Вариант 2.
Тип триггера: синхронный RS -триггер на ИЛИ-НЕ.

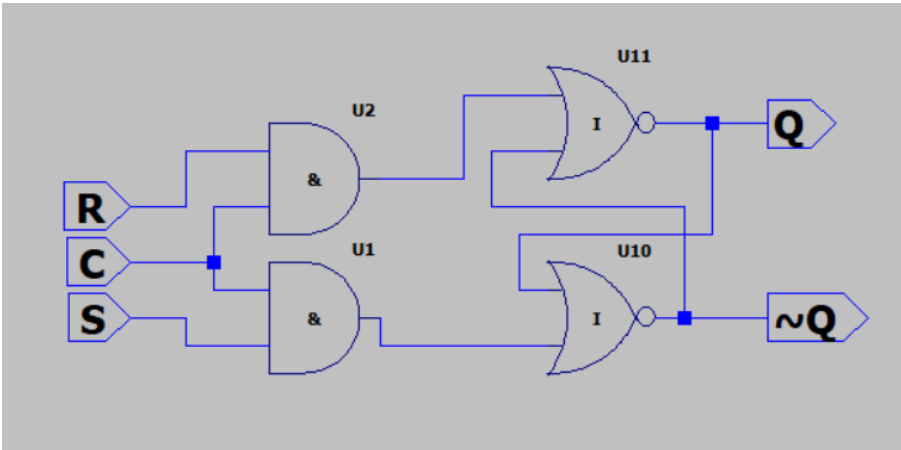


Рис. 1: Блок-схема синхронного RS -триггера на ИЛИ-НЕ.

C	R	S	Qn	Qn+1	Mode
0	0/1	0/1	0	0	Storing
0	0/1	0/1	1	1	
1	0	0	0	0	
1	0	0	1	1	
1	0	1	0	1	Setting 1
1	0	1	1	1	
1	1	0	0	0	Setting 0
1	1	0	1	0	
1	1	1	0	x	Error
1	1	1	1	x	

Рис. 2: Таблица состояний синхронного RS -триггера.

Приведем временные диаграммы для каждого из состояний:

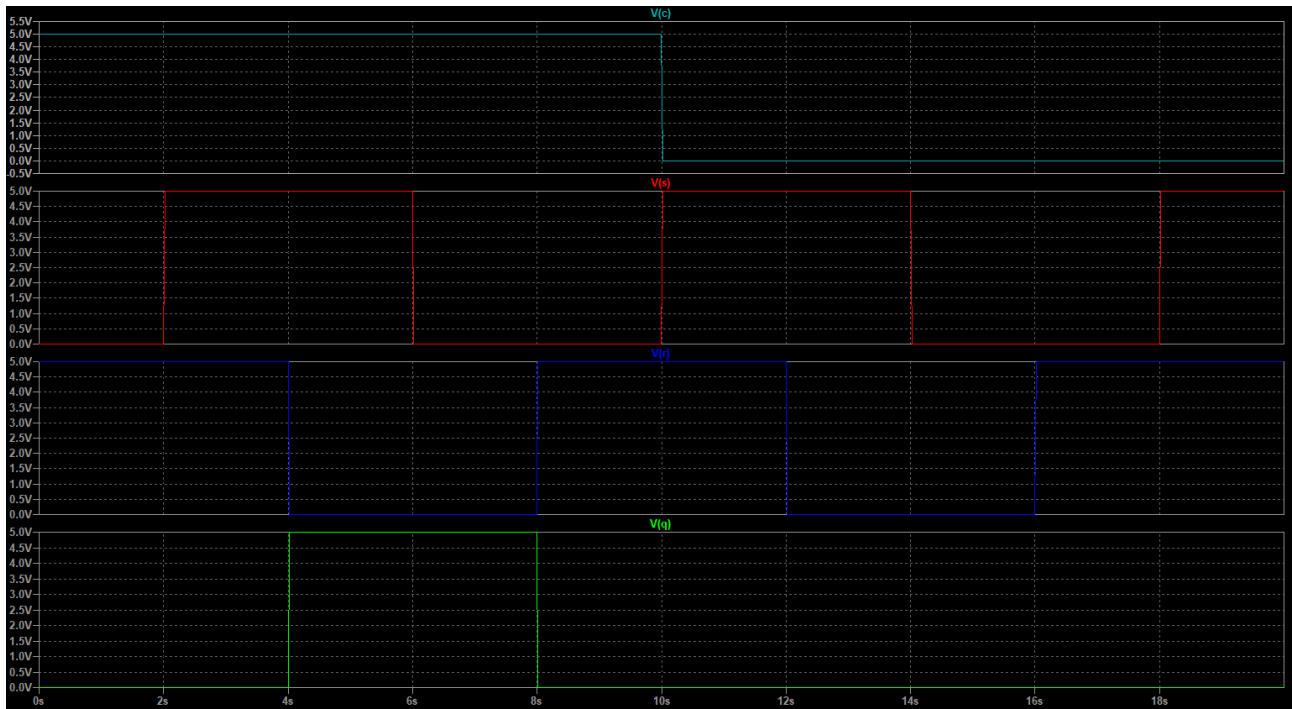


Рис. 3: Временная диаграмма с сохранением сигнала 0.

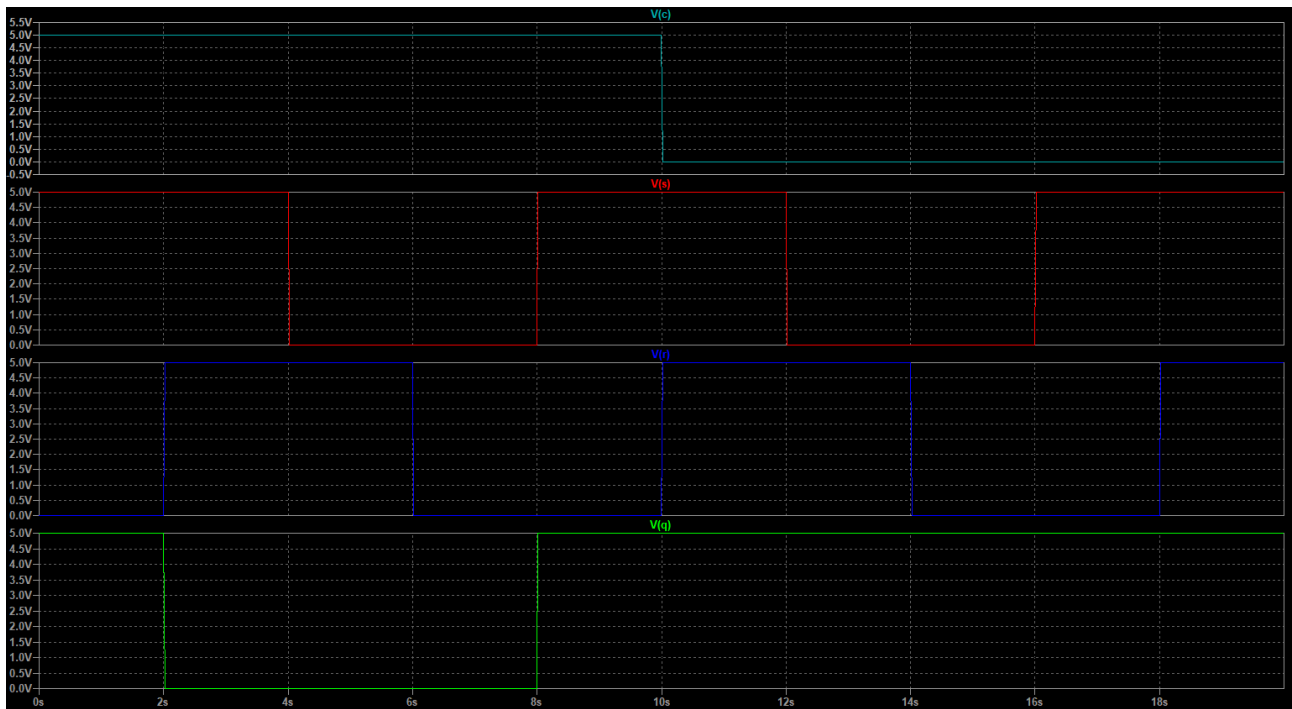


Рис. 4: Временная диаграмма с сохранением сигнала 1.

На приведенных графиках выше можем наблюдать все состояния триггера:

- установка значений 0 и 1 (левая половина на обоих графиках);
- хранение значений 0 и 1 при единичном сигнале C (левая половина на обоих графиках);

- неопределенное значение (в данном случае равно всегда 1, также наблюдается на левой половине на обоих графиках);
- хранение значения 0 при нулевом сигнале C (правая половина на первом графике);
- хранение значения 1 при нулевом сигнале C (правая половина на втором графике).

Выводы

В данной работе изучались триггеры - электронные устройства, имеющие свойство долго находиться в одном из двух устойчивых состояний и чередовать их под воздействием внешних сигналов. Триггер имеет два состояния, которые можно обозначить 0 и 1, таким образом появляется возможность хранить один разряд двоичного числа.

По заданному варианту, исследовалась работа синхронного RS -триггера. Синхронизирующий сигнал необходим для избежания проблемы когда на вход триггера сигналы SET , $RESET$ пришли в неправильном порядке. При добавлении синхронизации триггер будет как-либо реагировать на входные сигналы только в том случае, когда на вход C подана единица. В остальных случаях триггер будет находиться в режиме хранения состояния.

При выполнении работы была построена блок-схема RS -триггера на логических элементах в базисе ИЛИ-НЕ, синхронизирующая часть была построена в базисе И-НЕ (однако при желании можно перевести в базис ИЛИ-НЕ используя теорему двойственности).

Затем были выбраны такие параметры сигналов, чтобы можно было пронаблюдать каждое состояние триггера.

В результате, поведение выходного сигнала триггера совпало с ожидаемым, а значит работа проделана верно.