

TD1

RV32I architecture pipeline

Michel Agoyan

Novembre 2025

Il vous est demandé par binôme de rédiger un compte rendu pour ce TD dans lequel vous ferez figurer toutes les remarques pertinentes qui vous semblent nécessaires à la bonne compréhension du problème posé et de la solution apportée. Nous vous rappelons qu'il est important pour une bonne compréhension et une bonne assimilation de ce cours de réaliser un travail personnel.

1 Introduction

Pour ce cours et l'ensemble des TDs qui suivront, nous allons utiliser le logiciel de simulation numérique **modelsim**.

modelsim est installé sur le serveur **tallinn.emse.fr** ; ci-après, vous trouverez les lignes de commandes pour l'activer :

```
source /etc/profile.d/modules.sh
module load mentor/modelsim/2020.4
```

Nous utiliserons également la chaîne de compilation `gnu gcc` pour `risc-v` :

risc-v gcc est installé sur le serveur **tallinn.emse.fr** ; ci-après, vous trouverez les lignes de commandes pour l'activer :

```
source /etc/profile.d/modules.sh
module load riscv32/14.2
```

Les fichiers sources pour le TD de cette première séance sont à récupérer depuis un tarball placé sur `ecampus` :

ISMIN/2A Semestre 7/GP - Conception de Systèmes Electroniques 2/Architecture des processeurs 2/AP/Architecture des processeurs (séance 1)

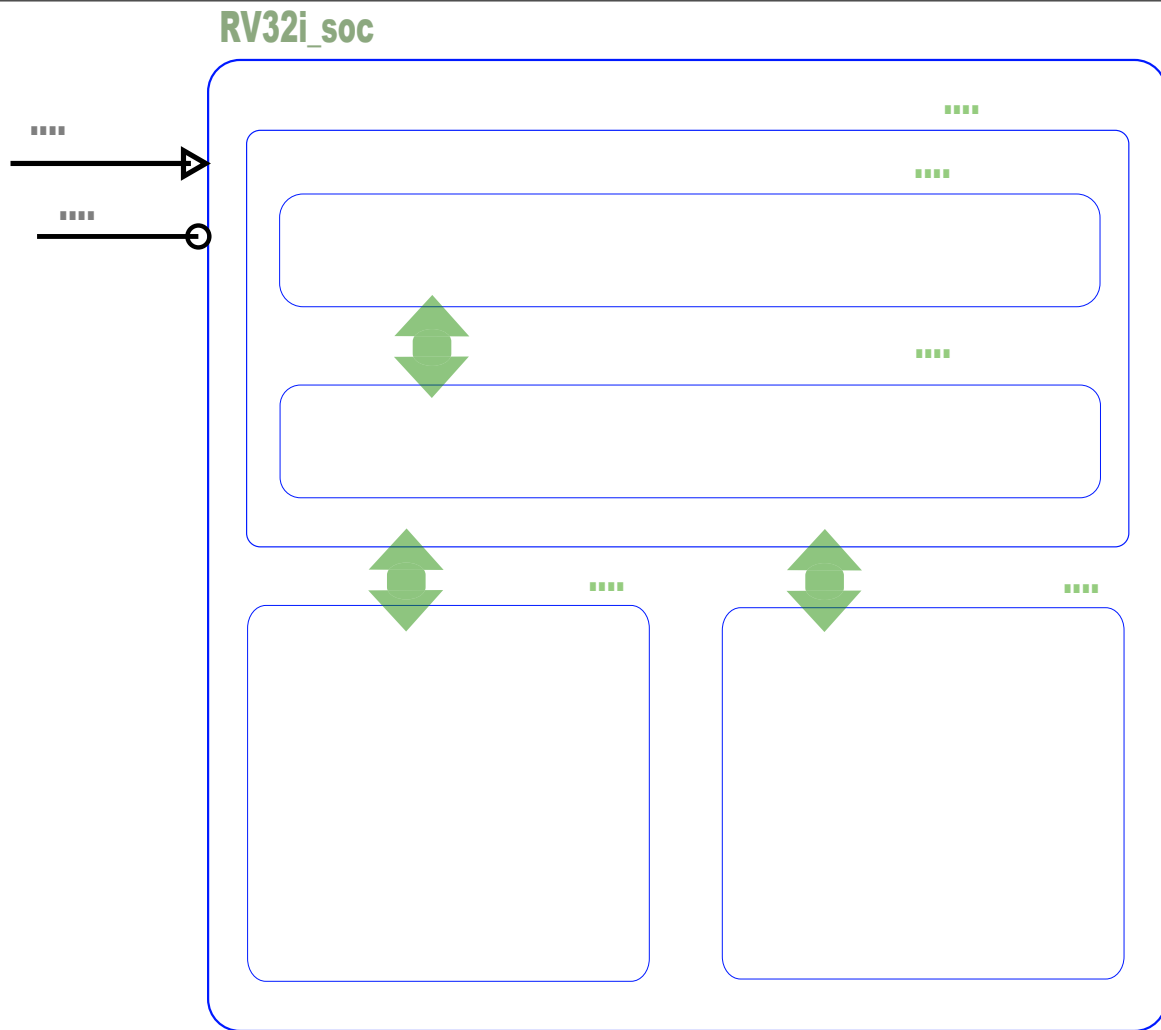


FIGURE 1 – Hierarchie des composants du RISC-V pipeline

2 Étude du processeur RISC-V pipeline

Q1

Identifier le circuit **top-level** et donner la liste des sous-circuits instanciés dans le top-level ?

Q2

Quel est le rôle de chacun de ces sous-circuits ?

Q3

De quels circuits est composé le RV32I_top ? Remplissez le schéma de la figure 1.

2.1 Examinez le sous circuit data_path

Q4

De combien d'étages est composé le coeur RISC-V ? Nommez les et donnez leur rôle !

Q5

Quels sont les signaux à destination du controlpath ?

Q6

Quels sont les signaux à destination de la mémoire d'instructions ?

Q7

Quels sont les signaux à destination de la mémoire de données ?

2.2 Examinez le sous circuit control_path**Q8**

Que représente les signaux :

- inst_dec_w
- inst_exec_r
- inst_mem_r
- inst_wb_r

Q9

Suivez le chemin de l'index du registre de destination depuis l'étage de décode jusqu'au banc de registre. Commentez.

Q10

Comment est actuellement généré le signal **stall_o** ?

Q11

Que se passe-t-il quand le signal **stall_o** est actif dans le **control_path** ?

2.3 Examinez l'instance dmem du composant wsync_mem**Q12**

Quelle taille a la mémoire de données ?

Q13

Quelle est son adresse de base ?

2.4 Examinez l'instance imem du composant wsync_mem**Q14**

Quelle taille a la mémoire de données ?

Q15

Quelle est son adresse de base ?

3 Exécution et simulation d'un programme

Compilez et simulez le programme exemple **exo1.s** dans le répertoire **firmware**.
Pour se faire exécuter les commandes qui suivent à partir du répertoire racine **exo1** :

```
cd firmware
./build.sh
cd ../sim
./build.sh
```

Ajoutez aux "waveforms" les ports d'entrée et de sortie du RV32i_core , ainsi que le banc de registres.
Lancez la simulation : **run -all**.

Q16

En examinant le programme exo1.S et le contenu des registres en fin de simulation, le programme s'est il déroulé correctement ?

Q17

Comment s'effectue l'arrêt de la simulation ?

Q18

Ecrire le fichier *main.S* qui effectue les opérations élémentaires décrit dans l'algorithme 1.

Algorithm 1 Fonctions élémentaires à assembler

- 1: $t0 = 0x3$
 - 2: $t1 = 0x8$
 - 3: $t2 = t1 + t0$
 - 4: $t3 = 0x10$
 - 5: $t4 = 0x11$
 - 6: $t5 = t3 - t4$
-

RAPPEL : RISC-V ABI — Utilisation des registres

N° de registre	Nom	Description
0	zero	Registre câblé à 0
1	ra	Adresse de retour
2	sp	Pointeur de pile
3	gp	Pointeur global
4	tp	Pointeur de "Thread"
5...7	t0...t2	Registres temporaires
8	s0/fp	Registre à sauvegarder N°0, pointeur de "Frame"
9	s1	Registre à sauvegarder N°1
10...11	a0...a1	2 premiers paramètres, valeurs de retour
12...17	a2...a7	Paramètres
18...27	s2...s7	Registres à sauvegarder
28...31	t3...t6	Registres temporaires

Q19

Lancez la simulation selon la procédure décrite précédemment.
Quel est le résultat obtenu ? Pourquoi ?