	Instruction	OpCode	FuncCode	RegDest	RegWrite	MemRead	MemWrite	MemToReg	ALUsrc	ALUop	SignExt	Branch	Jump	jal	jr	bne	Halt
R-Type	add	000000	100000	1	1	х	0	0	0	0000	х	0	0	0	0	х	0
	addu	000000	100001	1	1	х	0	0	0	0000	х	0	0	0	0	х	0
	sub	000000	100010	1	1	х	0	0	0	0001	х	0	0	0	0	х	0
	subu	000000	100011	1	1	х	0	0	0	0001	Х	0	0	0	0	х	0
	and	000000	100100	1	1	х	0	0	0	0010	Х	0	0	0	0	х	0
	or	000000	100101	1	1	Х	0	0	0	0011	х	0	0	0	0	X	0
	xor	000000	100110	1	1	х	0	0	0	0101	х	0	0	0	0	X	0
	nor	000000	100111	1	1	Х	0	0	0	0100	х	0	0	0	0	Х	0
	slt	000000	101010	1	1	Х	0	0	0	1111	х	0	0	0	0	X	0
	sltu	000000	101011	1	1	Х	0	0	0	0111	х	0	0	0	0	X	0
	jr	000000	001000	х	0	х	0	Х	х	х	Х	х	х	Х	1	х	0
l-Type	addi	001000		0	1	Х	0	0	1	0000	1	0	0	0	0	0	0
	addiu	001001		0	1	х	0	0	1	0000	1	0	0	0	0	0	0
	slti	001010		0	1	Х	0	0	1	1111	1	0	0	0	0	0	0
	sltiu	001011		0	1	х	0	0	1	0111	1	0	0	0	0	0	0
	andi	001100		0	1	х	0	0	1	0010	0	0	0	0	0	X	0
	ori	001101		0	1	х	0	0	1	0011	0	0	0	0	0	х	0
	xori	001110		0	1	Х	0	0	1	0101	0	0	0	0	0	х	0
	lui	001111		0	1	Х	0	0	1	0110	1	0	0	0	0	Х	0
	beq	000100		х	0	х	0	х	0	0001	1	1	0	X	0	0	0
	bne	000101		х	0	Х	0	х	0	0001	1	1	0	Х	0	1	0
LW/SW	lw	100011		0	1	1	0	1	1	0000	1	0	0	0	0	х	0
	sw	101011		х	0	х	1	x	1	0000	1	0	0	Х	0	х	0
J-Type	j	000010		х	0	х	0	х	х	х	1	х	1	х	0	х	0
	jal	000011		х	1	х	0	х	Х	х	1	х	1	1	0	х	0
Halt	halt	100000		х	0	х	0	х	х	х	х	х	х	х	х	х	1