

Средства симуляции ЦП и ОС и изучение поведения программ

Лекция №2



Державин Андрей Шурыгин Антон

➤ Квиз

- Домашнее задание №1
- Введение в интерпретаторы
- Оптимизации
- Домашнее задание №2

- Квиз
- Домашнее задание №1
 - Введение в интерпретаторы
 - Оптимизации
 - Домашнее задание №2

- Квиз
- Домашнее задание №1
- > Введение в интерпретаторы
- Оптимизации
- Домашнее задание №2

> Что такое интерпретатор?

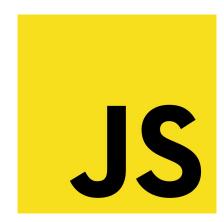
> Что такое интерпретатор?



- Интерпретатор один из видов трансляторов
- Какие существуют интерпретаторы?

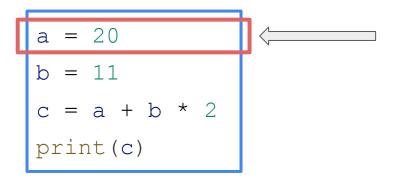
- Интерпретатор один из видов трансляторов
- Какие существуют интерпретаторы?

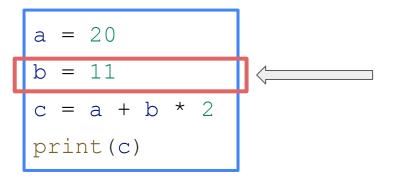






```
a = 20
b = 11
c = a + b * 2
print(c)
```

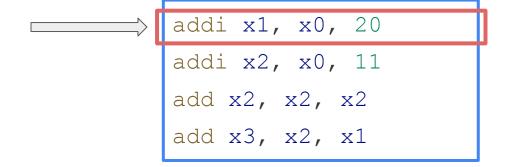


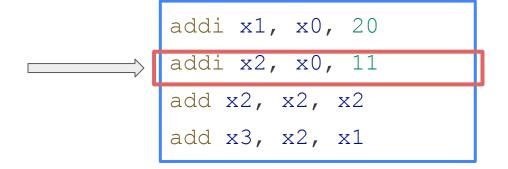


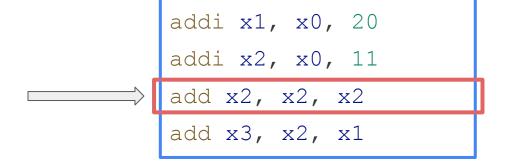
```
a = 20
b = 11
c = a + b * 2
print(c)
```

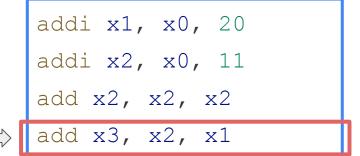
```
a = 20
b = 11
c = a + b * 2
print(c)
```

```
addi x1, x0, 20
addi x2, x0, 11
add x2, x2, x2
add x3, x2, x1
```









Какой главный модуль в нашей модели?

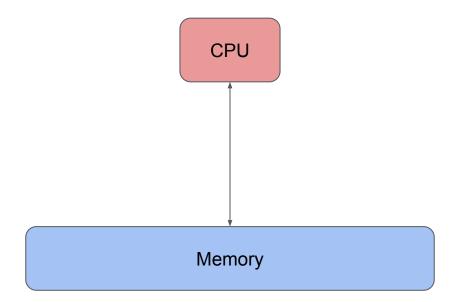
• Ядро исполняет инструкции

CPU

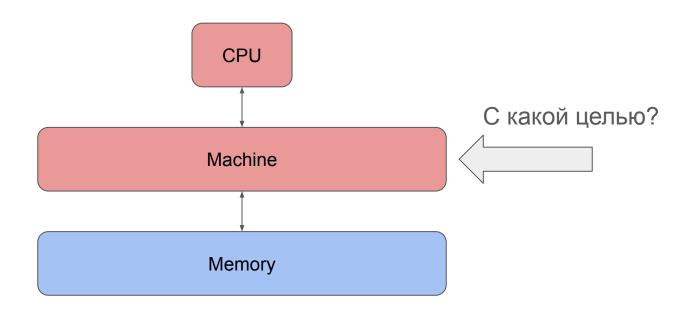
- Ядро исполняет инструкции
- > Что ещё необходимо?

CPU

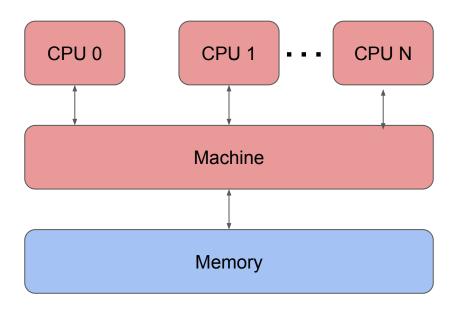
- Ядро исполняет инструкции
- Память хранит код и данные



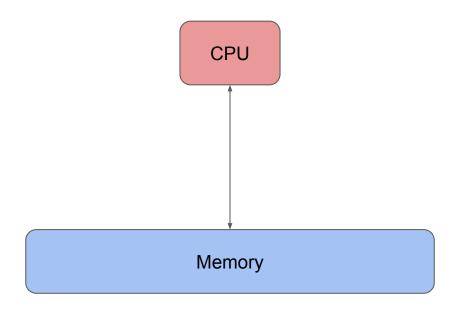
- Ядро исполняет инструкции
- Память хранит код и данные



- Ядро исполняет инструкции
- Память хранит код и данные



Как бы вы реализовали простую модель?



• Простейшая модель на С

```
typedef uint32 t Register;
const size t kNumRegs = 32;
struct CpuState {
  Register gpr regs[kNumRegs];
  Memory *memory;
};
struct Memory {
 uint8 t *data;
};
```

Стадии интерпретатора

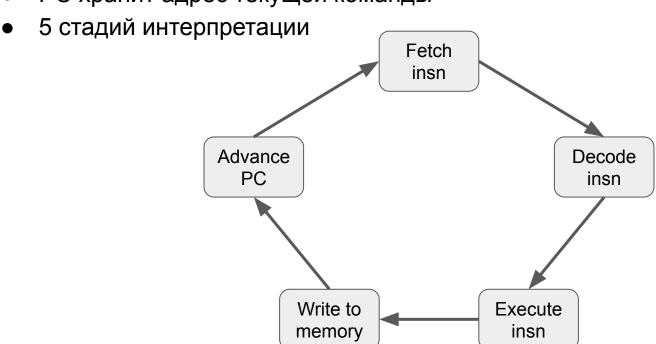
> Откуда процессор берет следующую инструкцию?

Стадии интерпретатора

- РС хранит адрес текущей команды
- Какие есть стадии работы процессора?

Стадии интерпретатора

• РС хранит адрес текущей команды



Можификация модели

```
typedef uint32 t Register;
const size t kNumRegs = 32;
struct CpuState
  Register pc;
  Register gpr regs[kNumRegs];
  Memory *memory;
struct Memory {
  uint8 t *data;
```

Стадии интерпретатора. Fetch

Стадии интерпретатора. Fetch

```
Register fetch(CpuState *cpu) {
   Register bytes = cpu->memory->load(cpu->pc);
   return bytes;
}
```

Стадии интерпретатора. Decode

Стадии интерпретатора. Decode

```
Instruction decode (Register bytes) {
  Instruction insn{.opcode=get opcode(bytes)};
  switch (insn.opc) {
    case Opcode::kAdd:
      insn.src1 = get src1(bytes);
      insn.src2 = get src2(bytes);
      insn.dst = get dst(bytes);
      break;
  return insn;
```

Стадии интерпретатора. Execute

Стадии интерпретатора. Execute

```
void execute (CpuState *cpu, Insruction insn) {
  switch (insn.opc) {
    case Opcode::kAdd: {
      auto res=cpu->getReg(insn.src1) + cpu->getReg(insn.src2);
      cpu->setReg(insn.dst, res);
      break;
```

Стадии интерпретатора. Write back & PC advance

Стадии интерпретатора. Write back & PC advance

```
case Opcode::kLoad: {
  auto data = cpu->memory->load(cpu->getReg(insn.src1));
 cpu->setReg(insn.dst, data);
 break;
case Opcode::kJump:
 cpu->pc = cpu->getReg(insn.src1);
 break;
```

Стадии интерпретатора. Write back

Какие особенности может иметь доступ в память?

Стадии интерпретатора. Write back

- Режимы адресации (addr = base + offset * scale)
- Неявные операнды (push в x86)
- Различные требования по выравниванию (alignment)

- Квиз
- Домашнее задание №1
- Введение в интерпретаторы

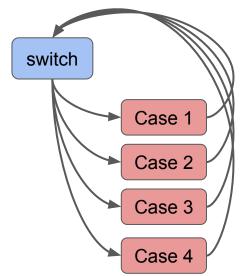
Оптимизации

• Домашнее задание №2

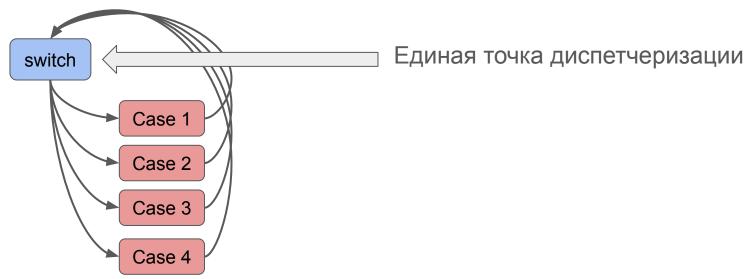
Какие узкие места можно выделить в представленной модели?

- Шитый код (threaded code)
- ➤ Чем плох один большой switch?

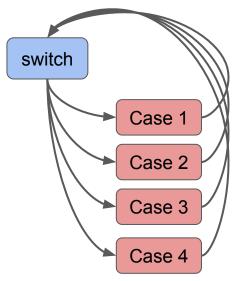
- Шитый код (threaded code)
- Чем плох один большой switch?

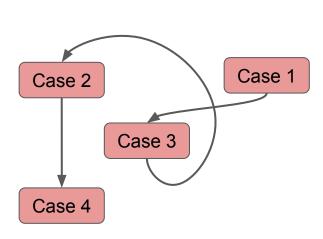


- Шитый код (threaded code)
- Чем плох один большой switch?



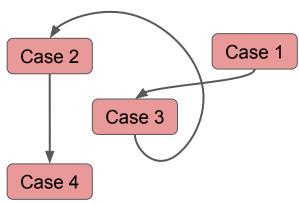
- Шитый код (threaded code)
- Введение нескольких точек диспетчеризации





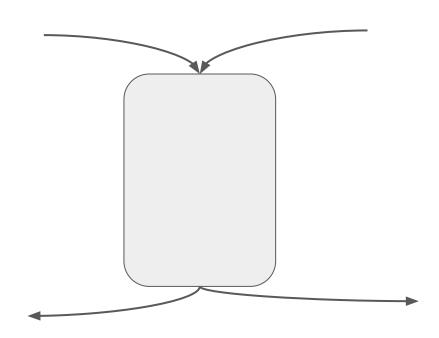
- Шитый код (threaded code)
- Введение нескольких точек диспетчеризации
- Пример реализации через GNU extension (лучше не использовать в таком виде)

```
DO_ADD:
   ADD_handler(cpu, insn);
   cpu->pc += insn.size;
   goto label[pc];
```



> Что такое линейный участок кода?

 Линейный участок кода (Basic Block) - последовательность инструкций, имеющая одну точку входа и одну точку выхода



- *Линейный участок кода* (Basic Block) последовательность инструкций, имеющая **одну** точку входа и **одну** точку выхода
- Какое свойство следуют из определения?

- Линейный участок кода (Basic Block) последовательность инструкций, имеющая одну точку входа и одну точку выхода
- Инструкция из Базового блока исполняется ⇔ исполняется первая инструкция Базового блока

- Линейный участок кода (Basic Block) последовательность инструкций, имеющая одну точку входа и одну точку выхода
- Инструкция из Базового блока исполняется ⇔ исполняется первая инструкция Базового блока
- Идея: сохранять декодированные базовые блоки для повторного исполнения