

# Средства симуляции ЦП и ОС и изучение поведения программ

Вводная лекция



# Преподаватели



Державин Андрей, 6 курс ФРКТ

- Функциональная симуляция
- Микроархитектура CPU



#### Шурыгин Антон, 6 курс ФРКТ

- Бинарная инструментация
- Дизайн архитектуры, симуляция

#### План

- Стек компьютерных технологий
- Компиляторы
- Архитектура набора команд
- Симуляторы и бинарные трансляторы

# Уровни абстракций



# Уровни абстракций



#### Золотое правило computer science

• Производительность

$$Perf = \frac{1}{Time} = \frac{1}{N_{instr} \cdot CPI \cdot T_{cycle}} = \frac{1}{N_{instr}} \cdot IPC \cdot f$$

• Время исполнения

$$Time = T_{cycle} \cdot Cycles Num = N_{instr} \cdot CPI \cdot T_{cycle}$$

Как улучшить производительность?

$$Perf = \frac{1}{N_{instr}} \cdot IPC \cdot f$$

- 1. **IPC** среднее количество инструкций, выполняемых за каждый такт
- 2. **CPI** величина, обратная IPC.
- 3. **f** тактовая частота

## Золотое правило computer science

• Производительность

$$Perf = \frac{1}{Time} = \frac{1}{N_{instr} \cdot CPI \cdot T_{cycle}} = \frac{1}{N_{instr}} \cdot IPC \cdot f$$

• Время исполнения

$$Time = T_{cycle} \cdot Cycles Num = N_{instr} \cdot CPI \cdot T_{cycle}$$

- IPC среднее количество инструкций, выполняемых за каждый такт
- 2. **CPI** величина, обратная IPC.
- f тактовая частота

Как улучшить производительность?

 $Perf = \frac{1}{\widehat{N}_{instr}} \cdot \widehat{IPC} \cdot \widehat{f}$ 

IBNOCTB:

уровень набора команд, алгоритмов

уровень цифровой логики

микроархитектурный уровень

## Применение «золотой формулы»

- 1. **IPC** среднее количество инструкций, выполняемых за каждый такт
- 2. ІС количество инструкций.
- f тактовая частота.

программный уровень



аппаратный уровень

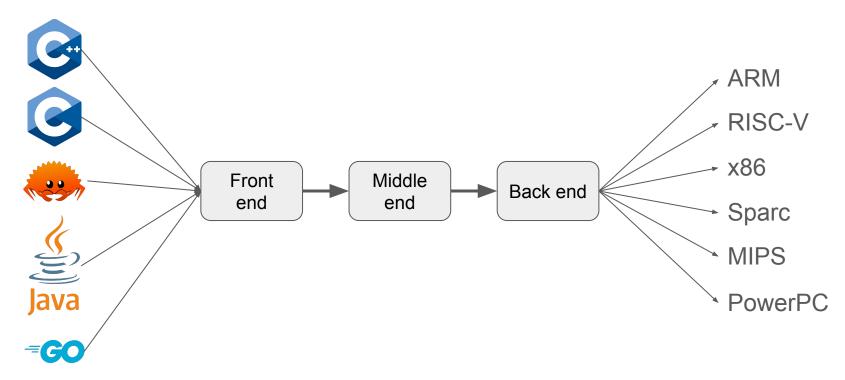
Приложения Алгоритмы Язык программирования Операционная система Набор команд Микроархитектура Интегральные схемы Цифровая логика Физический уровень

N <sub>instr</sub>	IPC	f
+	-	-
+	±	-
+	±	-
+	±	-
+	+	-
-	+	+
-	±	+
-	±	+
-	±	+

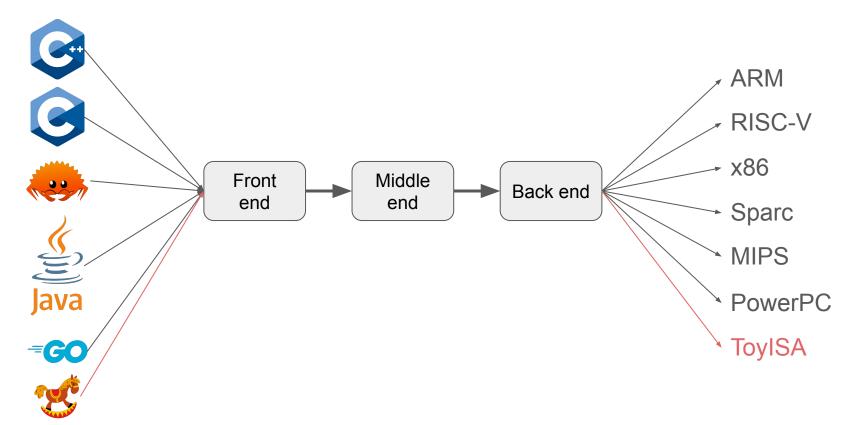
#### ISA

```
uint64 t add(uint64 t a, uint64 t b) {
                                                                      add:
  return a + b;
                                                                        addi
                                                                               sp, sp, -32
                                C code
                                                                               ra,24(sp)
                                                                         sd
                                                                         sd
                                                                               s0, 16(sp)
                                                                               s0, sp, 32
                                                                        addi
add:
                                          add:
                                                                         sd
                                                                               a0, -24 (s0)
                                                                               a1, -32 (s0)
                                            sub sp, sp, #16
                                                                        sd
 push
        rbp
                                                 x0, [sp, 8]
                                                                        ld
                                                                               a4, -24 (s0)
        rbp, rsp
                                            str
 mov
                                                                        ld
                                                                               a5, -32 (s0)
        QWORD PTR [rbp-8], rdi
                                                 x1, [sp]
                                            str
 mov
                                                                        add
                                                                               a5, a4, a5
        QWORD PTR [rbp-16], rsi
                                            ldr
                                                 x1, [sp, 8]
 mov
                                                                               a0,a5
        rdx, QWORD PTR [rbp-8]
                                            ldr
                                                 x0, [sp]
                                                                        ΜV
  mov
                                                                        ld
                                                                              ra,24(sp)
                                                 x0, x1, x0
        rax, QWORD PTR [rbp-16]
                                            add
 mov
                                                                        ld
                                                                               s0, 16(sp)
  add
        rax, rdx
                                            add
                                                sp, sp, 16
                                                                        addi
                                                                               sp, sp, 32
 pop
        rbp
                                            ret
                                                                        jr
  ret
                                                                               ra
                                                         ARN
                                                                                       RISC-
                         x86-64
```

# Архитектура компилятора

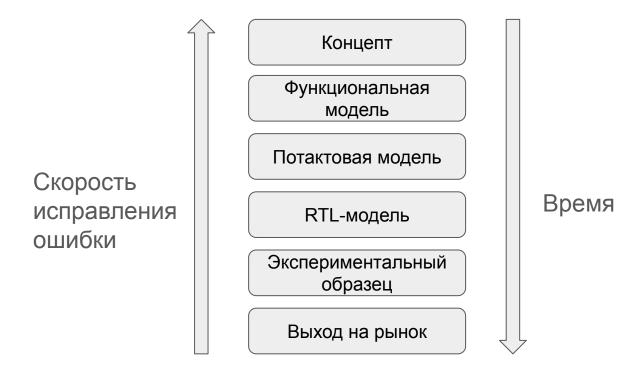


# Архитектура компилятора



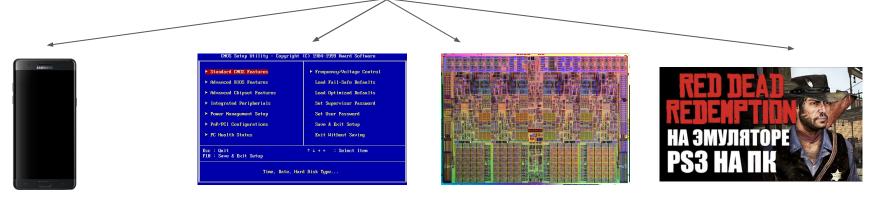
#### Моделирование систем

- Разработка вычислительных систем сложный и длительный процесс:
  - Архитектура, дизайн, обратная совместимость, выявление ошибок на ранних этапах



#### Моделирование систем

- Разработка моделей как способ понять поведение устройства
- Области применения моделей компьютера



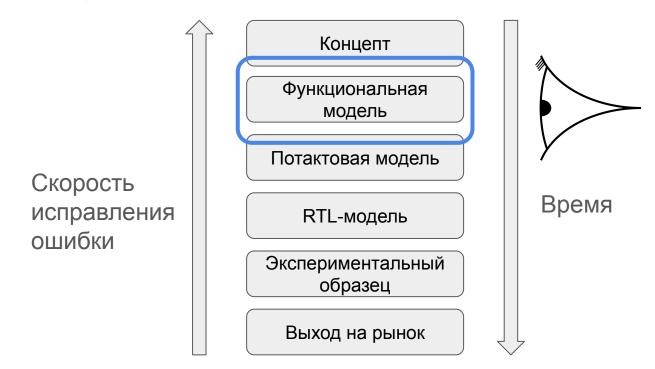
Обнаружение ошибок проектирования Разработка ПО под аппаратуру

Исследование пространства проектирования

Выполнение программ не «неродной» архитектуре

## Моделирование систем

- Разработка вычислительных систем сложный и длительный процесс:
  - Архитектура, дизайн, обратная совместимость, выявление ошибок на ранних этапах

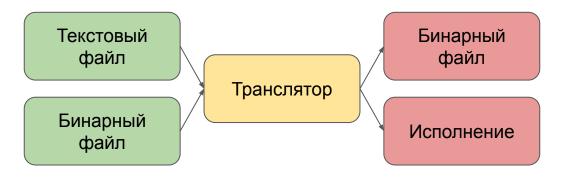




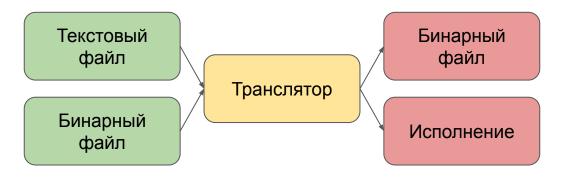
вход/выход	Бинарный файл	Исполнение
Текстовый файл		
Бинарный файл		



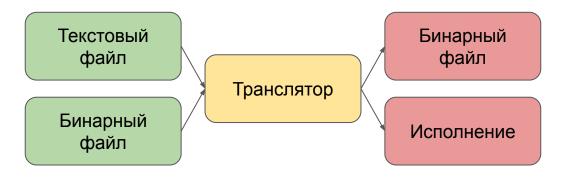
вход/выход	Бинарный файл	Исполнение
Текстовый файл	Компилятор	
Бинарный файл		



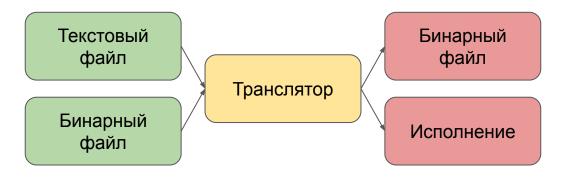
вход/выход	Бинарный файл	Исполнение
Текстовый файл	Компилятор	Интерпретатор
Бинарный файл		



вход/выход	Бинарный файл	Исполнение
Текстовый файл	Компилятор	Интерпретатор
Бинарный файл	Бинарный транслятор	

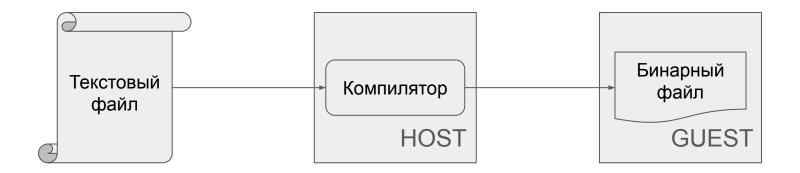


вход/выход	Бинарный файл	Исполнение
Текстовый файл	Компилятор	Интерпретатор
Бинарный файл	Бинарный транслятор	Симулятор



вход/выход	Бинарный файл	Исполнение
Текстовый файл	Компилятор	Интерпретатор
Бинарный файл	Бинарный транслятор	Симулятор

## Кросс-компиляция



- HOST = GUEST нативная компиляция
- HOST ≠ GUEST кросс-компиляция

## Цели курса

- Получить практический опыт реализации функционального симулятора согласно требованиям спецификации архитектуры системы команд
- Освоение промышленных методов разработки, тестирования, отладки и изучения поведения программ
- Опыт работы в команде

# Беседа курса

