

# Rangkaian TTL Standar

## Kuliah#7 TSK205 Sistem Digital - TA 2013/2014

Eko Didik Widianto

Sistem Komputer - Universitas Diponegoro

21 Maret 2014

# Rangkaian TTL Standar

Rangkaian TTL  
Standar

@2014,Eko Didik  
Widianto  
([didik@undip.ac.id](mailto:didik@undip.ac.id))

- ▶ Rangkaian TTL untuk mengimplementasikan fungsi logika dikemas dalam satu chip menjadi rangkaian terintegrasi (IC)
- ▶ IC TTL ini merupakan salah satu alternatif untuk mengimplementasikan desain sistem digital
  - ▶ Lainnya adalah menggunakan devais terprogram (PLD) dan IC aplikasi khusus (ASIC)
  - ▶ ASIC didesain dan dioptimasi untuk aplikasi khusus sehingga mendapatkan performansi yang tinggi dengan konstrain yang telah ditentukan
  - ▶ PLD digunakan untuk mengimplementasikan rangkaian logika yang dapat dikonfigurasi (diprogram secara *hardware*)

IC TTL Standar  
Seri 7400

Tinjauan Praktikal  
Implementasi

Ringkasan

Lisensi

- ▶ IC TTL standar seri 7400 untuk mengimplementasikan rangkaian logika minimum
  - ▶ IC TTL standar seri 7400 untuk fungsi logika dasar
  - ▶ metodologi desain rangkaian logika menggunakan IC TTL standar
  - ▶ tinjauan praktikal dalam implementasi rangkaian IC TTL untuk menjamin kehandalan sinyal digital

- ▶ Setelah mempelajari bab ini, mahasiswa akan mampu:
  1. [C4] memilih IC TTL standar yang diperlukan untuk mengimplementasikan suatu fungsi logika tertentu
  2. [C5] mendesain dan mengevaluasi rangkaian IC TTL standar
  3. [C5] menganalisis parameter elektrik dalam suatu rangkaian IC TTL standar untuk jaminan kehandalan sinyal digital
- ▶ Link
  - ▶ Website: <http://didik.blog.undip.ac.id/2014/02/25/tkc205-sistem-digital-2013-genap/>
  - ▶ Email: [didik@undip.ac.id](mailto:didik@undip.ac.id)

# Bahasan

## IC TTL Standar Seri 7400

Karakteristik Umum IC TTL

IC TTL untuk Gerbang Logika Dasar

Desain Rangkaian dengan IC TTL

## Tinjauan Praktikal Implementasi

Abstraksi Digital

Asumsi #1: Level Tegangan Logika

Asumsi #2: Arus Beban Statis

Asumsi #3: Beban Kapasitif dan Delay Propagasi

Asumsi #4: Jalur Transmisi adalah Konduktor Sempurna

Kebutuhan Sumber Daya

## Ringkasan

## Lisensi

Rangkaian TTL  
Standar

@2014,Eko Didik  
Widianto  
([didik@undip.ac.id](mailto:didik@undip.ac.id))

IC TTL Standar  
Seri 7400

Tinjauan Praktikal  
Implementasi

Ringkasan

Lisensi

# IC TTL Standar

Rangkaian TTL  
Standar

@2014,Eko Didik  
Widianto  
([didik@undip.ac.id](mailto:didik@undip.ac.id))

- ▶ Rangkaian logika sederhana umumnya menggunakan IC TTL standar
  - ▶ Menyediakan fungsi-fungsi logika, seperti gerbang logika dasar, flip-flop, pencacah, transceiver data, unit logika dan aritmatika
- ▶ Dikenal sebagai device seri 7400 karena nomor komponen diawali dengan 74
  - ▶ Umumnya dipaket dalam **dual-inline package/DIP**
  - ▶ Koneksi eksternal dari chip disebut **pin** atau **lead**
  - ▶ Dua pin menghubungkan  $V_{DD}$  dan  $GND$  ke sumber daya untuk chip
- ▶ Lihat:  
[http://en.wikipedia.org/wiki/List\\_of\\_7400\\_series\\_integrated\\_circuits](http://en.wikipedia.org/wiki/List_of_7400_series_integrated_circuits)

IC TTL Standar  
Seri 7400

Karakteristik Umum IC TTL  
IC TTL untuk Gerbang  
Logika Dasar  
Desain Rangkaian dengan  
IC TTL

Tinjauan Praktikal  
Implementasi

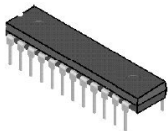
Ringkasan

Lisensi

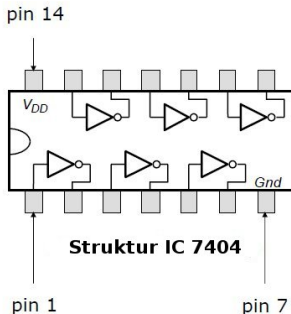
# IC 7404

## Hex Inverter

- ▶ 6 buah gerbang logika NOT



Dual-inline package



- ▶ Pin  $V_{DD}$  dihubungkan ke sumber tegangan sebagai tegangan operasi, sedangkan pin  $G_{ND}$  dihubungkan ke 0 Volt (*Ground*) sebagai tegangan referensi
  - ▶ Besarnya tegangan  $V_{DD}$  umumnya 5 Volt

## IC TTL Standar Seri 7400

### Karakteristik Umum IC TTL

IC TTL untuk Gerbang Logika Dasar

Desain Rangkaian dengan IC TTL

### Tinjauan Praktikal Implementasi

Abstraksi Digital

Asumsi #1: Level Tegangan Logika

Asumsi #2: Arus Beban Statis

Asumsi #3: Beban Kapasitif dan Delay Propagasi

Asumsi #4: Jalur Transmisi adalah Konduktor

Sempurna

Kebutuhan Sumber Daya

### Ringkasan

### Lisensi



## Rangkaian TTL Standar

@2014,Eko Didik  
Widianto  
([didik@undip.ac.id](mailto:didik@undip.ac.id))

## IC TTL Standar Seri 7400

### Karakteristik Umum IC TTL

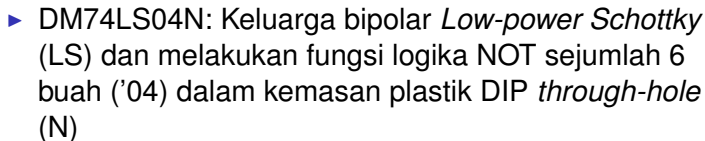
## IC TTL untuk Gerbang Logika Dasar

## Desain Rangkaian dengan IC TTL

## Tinjauan Praktikal Implementasi

## Ringkasan

Lisensi



# Karakteristik IC TTL

- ▶ Produsen devais
  - ▶ Prefix SN untuk Texas Instruments, DM untuk National Semiconductor
  - ▶ Prefix ini sekarang mungkin sudah tidak terasosiasi ke produsen tunggal, misalnya Fairchild Semiconductor MM dan DM atau tanpa prefix
- ▶ Rating suhu operasi
  - ▶ 74 untuk suhu komersial ( $0^{\circ}\text{C}$  sampai  $85^{\circ}\text{C}$ )
  - ▶ 64 untuk keperluan industri ( $-40^{\circ}\text{C}$  sampai  $85^{\circ}\text{C}$ )
  - ▶ 54 untuk militer ( $-40^{\circ}\text{C}$  sampai  $125^{\circ}\text{C}$ )
    - ▶ Ada IC 7400 dengan rating ini
- ▶ Sub-keluarga devais /teknologi
  - ▶ menyatakan teknologi transistor di IC tersebut beserta rating tegangan dan kecepatannya. Misal ALS, *advanced low-power Schottky* menggunakan bipolar, namun daya rendah

Rangkaian TTL  
Standar

@2014,Eko Didik  
Widianto  
([didik@undip.ac.id](mailto:didik@undip.ac.id))

IC TTL Standar  
Seri 7400

Karakteristik Umum IC TTL

IC TTL untuk Gerbang  
Logika Dasar

Desain Rangkaian dengan  
IC TTL

Tinjauan Praktikal  
Implementasi

Ringkasan

Lisensi

# Karakteristik IC TTL

## ► Fungsi logika digital

Seri	Fungsi	Contoh	Seri	Fungsi	Contoh
7400	Quad NAND-2 gate	74LS00	7454	4-wide 2-input AND-OR-Invert	74LS54
7402	Quad NOR-2 gate	74LVC02	7448	BCD to 7-segment decoder/driver	74LS48
7404	Hex NOT gate	74LVC04	7468	Dual 4-bit decade counter	74LS68
7408	Quad AND-2 gate	74HCT08	7473	Dual J-K Flip-flop w/ Clear	74LS73
7410, 7411, 7412	Triple NAND-3 gate	74HCT10	7474, 7479	Dual DFF	74LS74
7432	Quad OR-2 gate	74HCT32	7477	4-bit bistable latch	74LS77
7486	Quad XOR-2 gate	74LS86	7483	4-bit binary full adder	74LS83

## ► Kemasan, rating kualitas

- Ditunjukkan dengan akhiran dengan arti yang bervariasi antar produsen.
- Contoh: akhiran 'N' menunjukkan kemasan DIP, 'D' untuk

- ▶ Konstruksi transistor penyusun IC TTL adalah BJT, CMOS dan BiCMOS
  - ▶ IC dengan transistor bipolar/BJT mempunyai kecepatan lebih tinggi, tapi membutuhkan daya operasi yang lebih besar daripada CMOS
  - ▶ Kombinasi antara bipolar dan CMOS memunculkan BiCMOS (*trade-off* antara kecepatan dan kebutuhan daya).
- ▶ IC dengan CMOS ditandai dengan 'C' atau 'LV'
  - ▶ misalnya AC, HC, FC, LVC, LV, LVX dan seterusnya
- ▶ IC dengan BiCMOS ditandai dengan 'B' atau 'BC'
  - ▶ misalnya BCT dan ABT
- ▶ Tanpa identitas itu, IC menggunakan teknologi bipolar
  - ▶ misalnya H, LS, ALS, F

# Level Tegangan Logika

Rangkaian TTL  
Standar

@2014,Eko Didik  
Widianto  
([didik@undip.ac.id](mailto:didik@undip.ac.id))

IC TTL Standar  
Seri 7400

Karakteristik Umum IC TTL  
IC TTL untuk Gerbang  
Logika Dasar  
Desain Rangkaian dengan  
IC TTL

Tinjauan Praktikal  
Implementasi

Ringkasan

Lisensi

- ▶ Level tegangan logika ditentukan oleh suplai tegangan ke IC (VDD)
  - ▶ Bipolar: tegangan suplai 4.5 - 5.5 Volt untuk level logika 5 Volt
  - ▶ CMOS: level tegangan 3.3 atau 5 Volt
  - ▶ Identitas 'L' menunjukkan level logika 3.3V di CMOS dan *low power* di bipolar
    - ▶ IC 74LS mempunyai daya disipasi 2 mWatt, sedangkan 74S mempunyai 20 mWatt
  - ▶ Identitas 'T': level logika CMOS kompatibel dengan bipolar
    - ▶ 74HCT mempunyai level logika kompatibel 5 Volt
  - ▶ Identitas 'X': *level tolerant* di level logika 3.3 dan 5 Volt
    - ▶ 74LVX dapat menerima masukan logika 3.3 Volt dan 5 Volt

- ▶ IC TTL CMOS mengejar kebutuhan daya rendah, sedangkan bipolar mengejar kecepatan yang tinggi
  - ▶ Kecepatan yang tinggi di IC TTL CMOS ditandai dengan identitas 'H' untuk *high-speed* atau 'F' untuk *fast*
  - ▶ IC 74HC mempunyai kecepatan seperti 74LS dengan waktu tunda gerbang 12 ns
  - ▶ 74FC mempunyai kecepatan seperti 74F dengan waktu tunda gerbang 3,4 ns

Nomor IC	Suhu, $T_A$	Kemasan	<i>Panjang <math>\times</math> Lebar</i>
74LS00N	$0^{\circ}\text{C} - 70^{\circ}\text{C}$	PDIP-14	$775 \times 325 \text{ mil}^2$
74LS00D		SOIC-14	$344 \times 244 \text{ mil}^2$
74LS00NS		SOP-14	$10,5 \times 8,2 \text{ mm}^2$
74LS00PS		SOP-8	$6,5 \times 8,2 \text{ mm}^2$
74LS00DB		SSOP-14	$6,5 \times 8,2 \text{ mm}^2$
74LS00J	$-55^{\circ}\text{C} - 125^{\circ}\text{C}$	CDIP-14	$785 \times 300 \text{ mil}^2$
74LS00W		CFP-14	$390 \times 260 \text{ mil}^2$
74LS00FK		LCCC-20	$358 \times 358 \text{ mil}^2$

# Kemasan PDIP

Rangkaian TTL  
Standar

@2014,Eko Didik  
Widianto  
(didik@undip.ac.id)

IC TTL Standar  
Seri 7400

Karakteristik Umum IC TTL

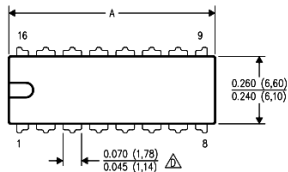
IC TTL untuk Gerbang  
Logika Dasar

Desain Rangkaian dengan  
IC TTL

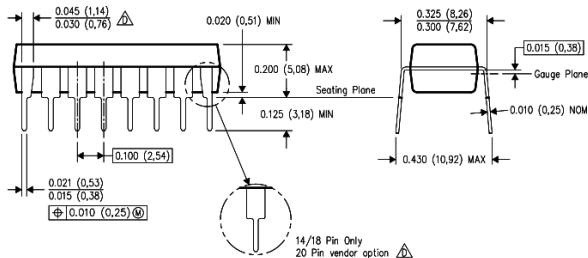
Tinjauan Praktikal  
Implementasi

Ringkasan

Lisensi

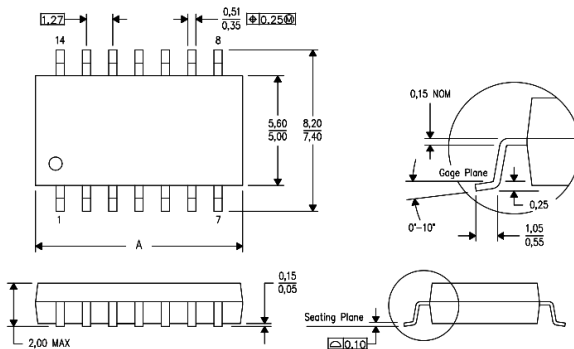


PINS ** DIM	14	16	18	20
A MAX	0.775 (19,69)	0.775 (19,69)	0.920 (23,37)	1.060 (26,92)
A MIN	0.745 (18,92)	0.745 (18,92)	0.850 (21,59)	0.940 (23,88)
MS-001 VARIATION	AA	BB	AC	AD





# Kemasan SOP



PINS ** DIM	14	16	20	24
A MAX	10,50	10,50	12,90	15,30
A MIN	9,90	9,90	12,30	14,70

Rangkaian TTL  
Standar

@2014,Eko Didik  
Widianto  
(didik@undip.ac.id)

IC TTL Standar  
Seri 7400

Karakteristik Umum IC TTL  
IC TTL untuk Gerbang  
Logika Dasar  
Desain Rangkaian dengan  
IC TTL

Tinjauan Praktikal  
Implementasi

Ringkasan

Lisensi

## IC TTL Standar Seri 7400

Karakteristik Umum IC TTL

IC TTL untuk Gerbang Logika Dasar

Desain Rangkaian dengan IC TTL

Tinjauan Praktikal Implementasi

Abstraksi Digital

Asumsi #1: Level Tegangan Logika

Asumsi #2: Arus Beban Statis

Asumsi #3: Beban Kapasitif dan Delay Propagasi

Asumsi #4: Jalur Transmisi adalah Konduktor

Sempurna

Kebutuhan Sumber Daya

Ringkasan

Lisensi

# Rangkaian AND-OR, OR-AND, NAND-NAND dan NOR-NOR

Rangkaian TTL  
Standar

@2014,Eko Didik  
Widianto  
([didik@undip.ac.id](mailto:didik@undip.ac.id))

## ► Implementasi:

- IC 7404 untuk 6 buah gerbang NOT
- IC 7408 untuk 4 buah gerbang AND-2 dan 7411 untuk 3 buah gerbang AND-3
- IC 7432 untuk 4 buah gerbang OR-2 dan 744075 untuk 3 buah gerbang OR-3
- IC 7400 untuk 4 buah gerbang NAND-2, 7410/7412 untuk 3 buah gerbang NAND-3 dan 7413 untuk 2 buah gerbang NAND-4
- IC 7402 untuk 4 buah gerbang NOR-2, 7427 untuk 3 buah gerbang NOR-3 dan 744002 untuk 2 buah gerbang NOR-4
- IC 7486 untuk 4 buah gerbang XOR-2
- IC 74266 untuk 4 buah gerbang XNOR-2

IC TTL Standar  
Seri 7400

Karakteristik Umum IC TTL

IC TTL untuk Gerbang  
Logika Dasar

Desain Rangkaian dengan  
IC TTL

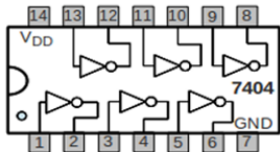
Tinjauan Praktikal  
Implementasi

Ringkasan

Lisensi

# IC 7404

## Hex Inverter



**74LS04D - SOIC**



**74LS04N - PDIP**



**74LS04SNR - SOP**

## Rangkaian TTL Standar

@2014,Eko Didik Widiyanto  
([didik@undip.ac.id](mailto:didik@undip.ac.id))

## IC TTL Standar Seri 7400

Karakteristik Umum IC TTL

IC TTL untuk Gerbang Logika Dasar

Desain Rangkaian dengan IC TTL

## Tinjauan Praktikal Implementasi

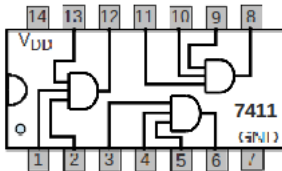
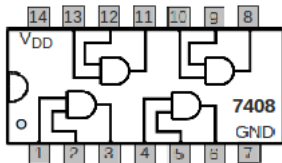
## Ringkasan

## Lisensi

# Contoh IC 7404

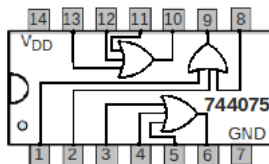
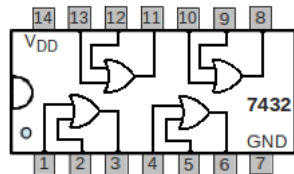
- ▶ 74AHCT04PW: NXP Semiconductor, 14-TSSOP, 5V, CMOS, delay gerbang 12 ns, suhu operasi  $-40^{\circ}\text{C}$  sampai  $125^{\circ}\text{C}$
- ▶ SN74ALVC04N: Texas Instruments, 14-PDIP, 3.3V, CMOS, delay propagasi  $< 3$  ns, suhu operasi  $0^{\circ}\text{C}$  sampai  $70^{\circ}\text{C}$
- ▶ SN74ALS04D: Texas Instruments, 14-SOIC, 5V, *Advanced Low Power Schottky (Bipolar)*, delay gerbang 4 ns, suhu operasi  $0^{\circ}\text{C}$  sampai  $70^{\circ}\text{C}$

# AND: IC 7408 dan 7411



- ▶  $y = x_1 \cdot x_2$  dapat diimplementasikan dengan 7411
  - ▶ Hubungkan satu masukan ke '1', karena
$$y = x_1 \cdot x_2 = x_1 \cdot x_2 \cdot 1$$
- ▶ Gambarkan skematik rangkaian untuk fungsi  $y = x_1 \cdot x_2 \cdot x_3 \cdot x_4$  menggunakan IC 7408 atau 7411 secara efisien

# OR: IC 7432 dan 744075



- ▶  $y = x_1 + x_2$  dapat diimplementasikan dengan 744075
  - ▶ Hubungkan satu masukan ke '0', karena
$$y = x_1 + x_2 = x_1 + x_2 + 0$$
- ▶ Gambarkan skematik rangkaian untuk fungsi  $y = x_1 + x_2 + x_3$  menggunakan IC 7432

# NAND: IC 7432, 7410/7412 dan 7413

Rangkaian TTL  
Standar

@2014,Eko Didik  
Widianto  
([didik@undip.ac.id](mailto:didik@undip.ac.id))

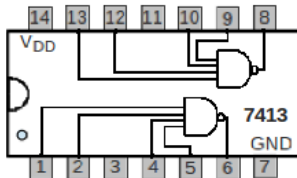
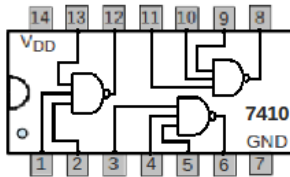
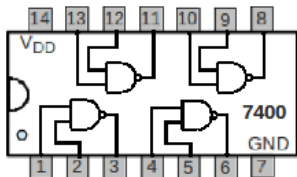
IC TTL Standar  
Seri 7400

Karakteristik Umum IC TTL  
IC TTL untuk Gerbang  
Logika Dasar  
Desain Rangkaian dengan  
IC TTL

Tinjauan Praktikal  
Implementasi

Ringkasan

Lisensi





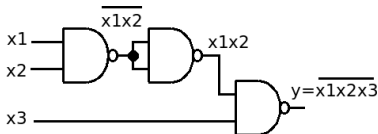
# Fungsi $y = \overline{x_1 \cdot x_2 \cdot x_3}$ dengan 7400

Rangkaian TTL  
Standar

@2014, Eko Didik  
Widianto  
([didik@undip.ac.id](mailto:didik@undip.ac.id))

$$\begin{aligned}y &= \overline{x_1 \cdot x_2 \cdot x_3} \\&= \overline{(x_1 \cdot x_2) \cdot x_3} \\&= \overline{\overline{\overline{(x_1 \cdot x_2) \cdot x_3}}} \\&= \overline{\overline{(x_1 \cdot x_2)} \cdot \overline{\overline{(x_1 \cdot x_2)}} \cdot x_3}\end{aligned}$$

- Fungsi NAND 3-masukan diimplementasikan dengan 3 gerbang NAND-2



- Rangkaian?

IC TTL Standar  
Seri 7400

Karakteristik Umum IC TTL  
IC TTL untuk Gerbang  
Logika Dasar

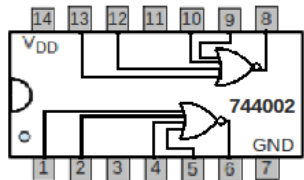
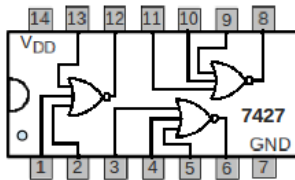
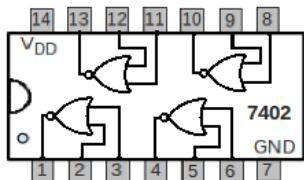
Desain Rangkaian dengan  
IC TTL

Tinjauan Praktikal  
Implementasi

Ringkasan

Lisensi

# NOR: IC 7402/7428, 7427 dan 744002



Rangkaian TTL  
Standar

@2014,Eko Didik  
Widianto  
([didik@undip.ac.id](mailto:didik@undip.ac.id))

IC TTL Standar  
Seri 7400

Karakteristik Umum IC TTL

IC TTL untuk Gerbang  
Logika Dasar

Desain Rangkaian dengan  
IC TTL

Tinjauan Praktikal  
Implementasi

Ringkasan

Lisensi

# Fungsi $y = \overline{x_1 + x_2 + x_3}$ dengan 7402

Rangkaian TTL  
Standar

@2014, Eko Didik  
Widianto  
([didik@undip.ac.id](mailto:didik@undip.ac.id))

IC TTL Standar  
Seri 7400

Karakteristik Umum IC TTL  
IC TTL untuk Gerbang  
Logika Dasar  
Desain Rangkaian dengan  
IC TTL

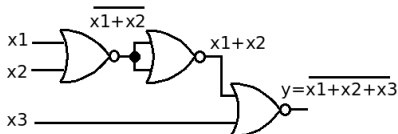
Tinjauan Praktikal  
Implementasi

Ringkasan

Lisensi

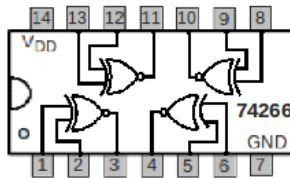
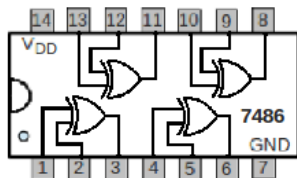
$$\begin{aligned}y &= \overline{x_1 + x_2 + x_3} \\&= \overline{(x_1 + x_2) + x_3} \\&= \overline{\overline{\overline{(x_1 + x_2)}} + x_3} \\&= \overline{\overline{\overline{(x_1 + x_2)}} + \overline{\overline{(x_1 + x_2)}} + x_3}\end{aligned}$$

- Fungsi NOR 3-masukan diimplementasikan dengan 3 gerbang NOR-2



- Skematik rangkaian?

# XOR-2 dan XNOR-2



Rangkaian TTL  
Standar

@2014,Eko Didik  
Widianto  
([didik@undip.ac.id](mailto:didik@undip.ac.id))

IC TTL Standar  
Seri 7400

Karakteristik Umum IC TTL

IC TTL untuk Gerbang  
Logika Dasar

Desain Rangkaian dengan  
IC TTL

Tinjauan Praktikal  
Implementasi

Ringkasan

Lisensi

## IC TTL Standar Seri 7400

Karakteristik Umum IC TTL

IC TTL untuk Gerbang Logika Dasar

Desain Rangkaian dengan IC TTL

Tinjauan Praktikal Implementasi

Abstraksi Digital

Asumsi #1: Level Tegangan Logika

Asumsi #2: Arus Beban Statis

Asumsi #3: Beban Kapasitif dan Delay Propagasi

Asumsi #4: Jalur Transmisi adalah Konduktor

Sempurna

Kebutuhan Sumber Daya

Ringkasan

Lisensi

# Metodologi Desain

1. Analisis spesifikasi kebutuhan  
Spesifikasi kebutuhan dapat dinyatakan ke dalam tabel kebenaran atau peta Karnaugh.
2. Penyederhanaan persamaan fungsi logika yang memenuhi spesifikasi  
Penyederhanaan fungsi dapat dilakukan secara aljabar Boolean, metode Quine-McKluskey dan peta Karnaugh.
3. Desain rangkaian logika minimal dari fungsi tersebut  
Rangkaian yang dihasilkan adalah berupa dua level AND-OR untuk persamaan fungsi SOP, sedangkan OR-AND jika POS.
4. Optimasi dengan menggunakan rangkaian NAND-NAND atau NOR-NOR  
Rangkaian AND-OR atau OR-AND menggunakan gerbang AND dan OR. Jika menggunakan NAND-NAND atau NOR-NOR, IC yang digunakan hanya NAND atau NOR saja. Optimasi rangkaian ini dilakukan dengan konstrain luas papan rangkaian (PCB)/kompleksitas dan biaya.
5. Implementasi rangkaian dengan IC TTL yang sesuai
6. Verifikasi rangkaian TTL terhadap spesifikasi kebutuhan baik fungsional, performansi maupun elektrik

Rangkaian TTL  
Standar

@2014, Eko Didik  
Widianto  
([didik@undip.ac.id](mailto:didik@undip.ac.id))

IC TTL Standar  
Seri 7400

Karakteristik Umum IC TTL  
IC TTL untuk Gerbang  
Logika Dasar  
Desain Rangkaian dengan  
IC TTL

Tinjauan Praktikal  
Implementasi

Ringkasan

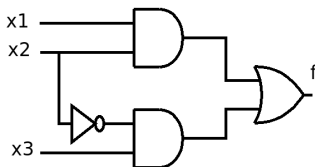
Lisensi

# Contoh Desain

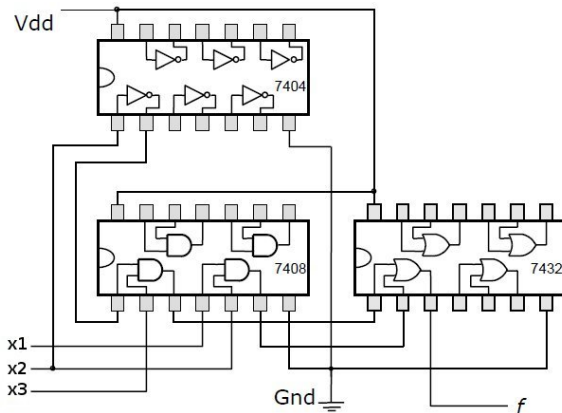
- ▶ Desain rangkaian TTL fungsi  $f(x_1, x_2, x_3) = \sum m(1, 5, 6, 7)$
- ▶ **Solusi.** Peta Karnaugh untuk menyederhanakan fungsi, menghasilkan  $f(x_1, x_2, x_3) = x_1 x_2 + \bar{x}_2 x_3$

$x_1 x_2$ $x_3$	00	01	11	10
0	0	0	1	0
1	1	0	1	1

Diagram Karnaugh map for function  $f(x_1, x_2, x_3)$ . The map shows two groups of 1s: a group of four 1s (minterms 1, 5, 6, 7) and a group of two 1s (minterms 3, 7). The group of four 1s is labeled  $x_1 x_2$  and the group of two 1s is labeled  $\bar{x}_2 x_3$ .



# Skematik Rangkaian AND-OR



► Tidak efisien!

Rangkaian TTL  
Standar

@2014,Eko Didik  
Widianto  
(didik@undip.ac.id)

IC TTL Standar  
Seri 7400

Karakteristik Umum IC TTL  
IC TTL untuk Gerbang  
Logika Dasar  
Desain Rangkaian dengan  
IC TTL

Tinjauan Praktikal  
Implementasi

Ringkasan

Lisensi



# Rangkaian AND-OR Tidak Efisien

Rangkaian TTL  
Standar

@2014,Eko Didik  
Widianto  
([didik@undip.ac.id](mailto:didik@undip.ac.id))

- ▶ Rangkaian tersebut membutuhkan 3 buah IC, yaitu 7404, 7408 dan 7432
  - ▶ Dari 6 gerbang NOT yang tersedia di 7404 hanya 1 gerbang yang digunakan atau efisiensinya 1/6 (17%)
  - ▶ Dari 4 gerbang AND-2 yang tersedia di 7408 hanya 2 gerbang yang digunakan atau efisiensinya 2/4 (50%)
  - ▶ Dari 4 gerbang OR-2 yang tersedia di 7432 hanya 1 gerbang yang digunakan (25%).
- ▶ Solusi: NAND-NAND

$$\begin{aligned}f(x_1, x_2, x_3) &= x_1 x_2 + \overline{x_2} x_3 \\&= \overline{\overline{x_1 x_2 + \overline{x_2} x_3}} \\&= \overline{x_1 x_2 \cdot \overline{\overline{x_2} x_3}} \equiv \overline{x_1 \cdot x_2 \cdot \overline{\overline{x_2} \cdot \overline{x_2} \cdot x_3}}\end{aligned}$$

IC TTL Standar  
Seri 7400

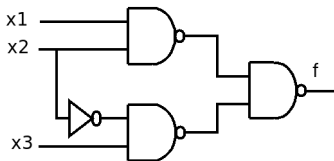
Karakteristik Umum IC TTL  
IC TTL untuk Gerbang  
Logika Dasar  
Desain Rangkaian dengan  
IC TTL

Tinjauan Praktikal  
Implementasi

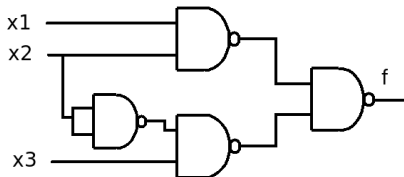
Ringkasan

Lisensi

# Rangkaian Logika NAND-NAND



atau



Rangkaian TTL  
Standar

@2014,Eko Didik  
Widianto  
([didik@undip.ac.id](mailto:didik@undip.ac.id))

IC TTL Standar  
Seri 7400

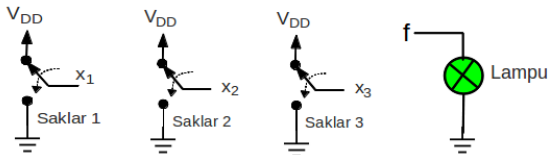
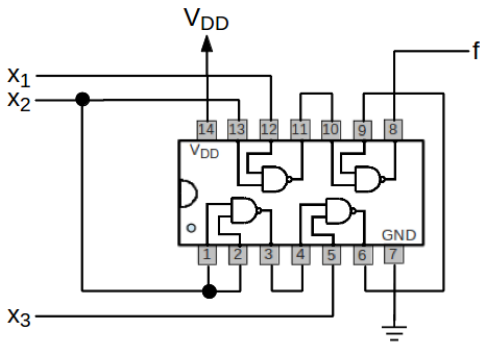
Karakteristik Umum IC TTL  
IC TTL untuk Gerbang  
Logika Dasar  
Desain Rangkaian dengan  
IC TTL

Tinjauan Praktikal  
Implementasi

Ringkasan

Lisensi

# Implementasi Rangkaian



Rangkaian TTL  
Standar

@2014,Eko Didik  
Widianto  
(didik@undip.ac.id)

IC TTL Standar  
Seri 7400

Karakteristik Umum IC TTL  
IC TTL untuk Gerbang  
Logika Dasar  
Desain Rangkaian dengan  
IC TTL

Tinjauan Praktikal  
Implementasi

Ringkasan

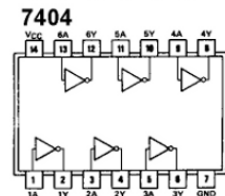
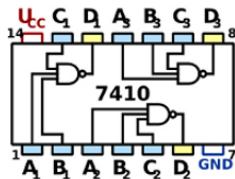
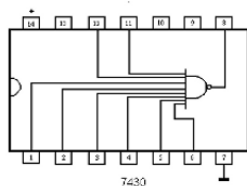
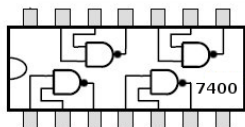
Lisensi

- Mengevaluasi keluaran LED untuk semua kemungkinan saklar
  - Dibandingkan terhadap nyala LED yang diharapkan

Saklar 1	Saklar 2	Saklar 3	Keluaran yang diharapkan
0	0	0	LED padam
0	0	1	LED menyala
0	1	0	LED padam
0	1	1	LED padam
1	0	0	LED padam
1	0	1	LED menyala
1	1	0	LED menyala
1	1	1	LED menyala

# Latihan

- ▶ Desain rangkaian logika untuk fungsi
$$f_1(x_1, x_2, x_3, x_4) = \sum m(2, 3, 5, 6, 13) + d(7, 15)$$
- ▶ Gambar rangkaiannya menggunakan quad NAND 2-masukan (74LS00), triple NAND 3-masukan (74LS10), dual NAND 4-masukan (74LS20), NAND 8-masukan (74LS30) atau hex inverter/NOT (74LS04)



# Bahasan

IC TTL Standar Seri 7400

Karakteristik Umum IC TTL

IC TTL untuk Gerbang Logika Dasar

Desain Rangkaian dengan IC TTL

Tinjauan Praktikal Implementasi

Abstraksi Digital

Asumsi #1: Level Tegangan Logika

Asumsi #2: Arus Beban Statis

Asumsi #3: Beban Kapasitif dan Delay Propagasi

Asumsi #4: Jalur Transmisi adalah Konduktor

Sempurna

Kebutuhan Sumber Daya

Ringkasan

Lisensi

Rangkaian TTL  
Standar

@2014,Eko Didik  
Widianto  
([didik@undip.ac.id](mailto:didik@undip.ac.id))

IC TTL Standar  
Seri 7400

Tinjauan Praktikal  
Implementasi

Abstraksi Digital

Asumsi #1: Level Tegangan  
Logika

Asumsi #2: Arus Beban  
Statis

Asumsi #3: Beban Kapasitif  
dan Delay Propagasi

Asumsi #4: Jalur Transmisi  
adalah Konduktor  
Sempurna

Kebutuhan Sumber Daya

Ringkasan

Lisensi

# Sistem Kompleks -> Abstraksi

- ▶ Bagaimana sebuah IC kompleks dapat didesain?
  - ▶ tersusun atas jutaan (milyaran) transistor
  - ▶ melakukan fungsi kompleks
- ▶ Solusinya adalah dengan **abstraksi (digital)**
  - ▶ mengidentifikasi **aspek yang penting** untuk dikerjakan
  - ▶ '**menyembunyikan**' detail dari aspek yang lain
- ▶ Abstraksi digital:
  - ▶ membuat **asumsi**
  - ▶ mengikuti **disiplin** yang membuat asumsi valid sehingga detail dapat disembunyikan, fokus dengan yang penting
- ▶ Setidaknya terdapat 4 asumsi dan disiplin dalam abstraksi digital

# Asumsi dan Disiplin

- Asumsi #1:** semua sinyal mempunyai level logika yang memadai untuk merepresentasikan nilai 0 dan 1  
**Disiplin:** memberikan noise margin yang mencukupi dalam transmisi sinyal digital
- Asumsi #2:** arus untuk mensuplai komponen telah mencukupi tanpa mengganggu level logika  
**Disiplin:** jumlah fanout memenuhi konstrain beban statis (rangkaiannya tidak overload)
- Asumsi #3:** perubahan level sinyal terjadi seketika tanpa dipengaruhi oleh beban kapasitif  
**Disiplin:** jumlah fanout dibatasi sehingga pengaruh beban kapasitif masih memenuhi konstrain delay propagasi
- Asumsi #4:** delay propagasi NOL (wire adalah konduktor sempurna)  
**Disiplin:** menjaga delay propagasi sinyal masih memenuhi konstrain kecepatan data



# Bahasan

IC TTL Standar Seri 7400

Karakteristik Umum IC TTL

IC TTL untuk Gerbang Logika Dasar

Desain Rangkaian dengan IC TTL

**Tinjauan Praktikal Implementasi**

Abstraksi Digital

**Asumsi #1: Level Tegangan Logika**

Asumsi #2: Arus Beban Statis

Asumsi #3: Beban Kapasitif dan Delay Propagasi

Asumsi #4: Jalur Transmisi adalah Konduktor

Sempurna

Kebutuhan Sumber Daya

Ringkasan

Lisensi

Rangkaian TTL  
Standar

@2014,Eko Didik  
Widianto  
([didik@undip.ac.id](mailto:didik@undip.ac.id))

IC TTL Standar  
Seri 7400

Tinjauan Praktikal  
Implementasi

Abstraksi Digital

Asumsi #1: Level Tegangan  
Logika

Asumsi #2: Arus Beban  
Statis

Asumsi #3: Beban Kapasitif  
dan Delay Propagasi

Asumsi #4: Jalur Transmisi  
adalah Konduktor  
Sempurna

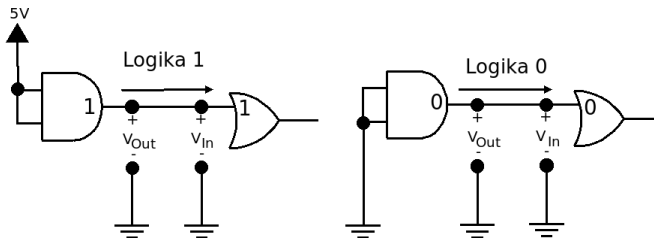
Kebutuhan Sumber Daya

Ringkasan

Lisensi

# Asumsi #1: Level Tegangan Logika

- ▶ **Asumsi:** Semua sinyal mempunyai **tegangan 'low' dan 'high' yang memadai** (level logika) untuk merepresentasikan nilai diskrit 0 dan 1 (*positive-logic*)
  - ▶ Saat ini, level logika TTL menjadi level standar untuk IC logika
  - ▶ Tegangan suplai: 5V, 3.3V, 1.8V dan 1.2V



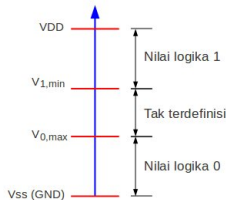
- ▶ Sinyal bisa mendapatkan noise dan redaman yang menguatkan dan/atau melemahkan sinyal

# Tegangan Threshold

- ▶ Variabel biner akan dinyatakan sebagai sinyal di rangkaian elektronik
  - ▶ Nilai variabel merepresentasikan **level tegangan** (\*) atau arus
  - ▶ Membedakan nilai logika berdasarkan **tegangan threshold**
  - ▶ Sistem logika positif
    - ▶ Level tegangan di atas threshold → logika 1 (**high**, H)
    - ▶ Level tegangan di bawah threshold → logika 0 (**low**, L)
  - ▶ Sistem logika negatif sebaliknya
    - ▶ Level tegangan di atas threshold → logika 0 (**low**, L)
    - ▶ Level tegangan di bawah threshold → logika 1 (**high**, H)

# Level Tegangan Threshold

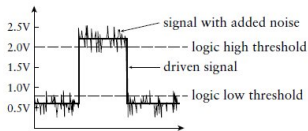
- ▶  $V_{SS}$  merupakan tegangan minimum yang ada di sistem. Bisa bernilai negatif. Akan digunakan  $V_{SS} = 0V$
  - ▶  $V_{DD}$  adalah tegangan suplai. Nilai tegangan: +5V, +3.3V atau 1.2V. Akan digunakan  $V_{DD} = 5V$
- Level tegangan untuk  $V_{0,max}$  (threshold maksimal) dan  $V_{1,min}$  (threshold minimal) tergantung dari teknologi implementasi
- ▶ Nilai tegangan antara  $V_{SS} - V_{0,max} \rightarrow$  logika 0 (**low**, L)
  - ▶ Nilai tegangan antara  $V_{1,min} - V_{DD} \rightarrow$  logika 1 (**high**, H)



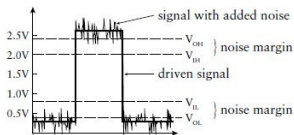
Sistem Logika  
Positif

# Masalah Noise dan Rugi Parasitik

- ▶ Menggunakan 2 threshold:
  - ▶ threshold tinggi dan threshold rendah. Ada **zona unspecified**
  - ▶ rentan dengan noise, interferensi, rugi-rugi parasitic saat transmisi



- ▶ Solusi: menambah **threshold output**  
 $V_{OL} < V_{IL}$  dan  $V_{OH} > V_{OL}$
- ▶ **Disiplin**: komponen mematuhi spesifikasi noise margin yang mencukupi untuk mengantisipasi noise, sehingga level tegangan tidak terganggu



# Parameter Elektrik IC TTL

Rangkaian TTL  
Standar

@2014,Eko Didik  
Widianto  
([didik@undip.ac.id](mailto:didik@undip.ac.id))

IC TTL Standar  
Seri 7400

Tinjauan Praktikal  
Implementasi

Abstraksi Digital

Asumsi #1: Level Tegangan  
Logika

Asumsi #2: Arus Beban  
Statis

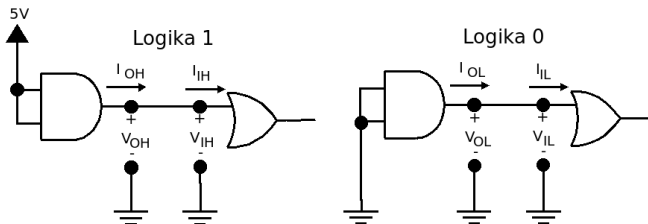
Asumsi #3: Beban Kapasitif  
dan Delay Propagasi

Asumsi #4: Jalur Transmisi  
adalah Konduktor  
Sempurna

Kebutuhan Sumber Daya

Ringkasan

Lisensi

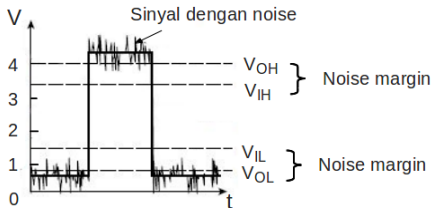


# Parameter Elektrik IC TTL

- ▶  $V_{IH}$  - tegangan masukan logika tinggi (*high*)  
 $V_{IH}$ : nilai tegangan masukan minimum yang diperlukan untuk logika 1 (TINGGI). Tegangan masukan yang di bawah nilai ini tidak dapat dianggap sebagai logika 1 oleh rangkaian.
- ▶  $V_{IL}$  - tegangan masukan logika rendah (*low*)  
 $V_{IL}$ : nilai tegangan masukan maksimum yang diperlukan untuk logika 0 (RENDAH). Tegangan masukan yang di atas nilai ini tidak dapat dianggap sebagai logika 0 oleh rangkaian.
- ▶  $V_{OH}$  - tegangan keluaran logika tinggi (*high*)  
 $V_{OH}$ : nilai tegangan keluaran minimum yang diberikan oleh rangkaian untuk logika 1 (TINGGI). Tegangan keluaran minimum ini telah dijamin oleh pembuat IC TTL.
- ▶  $V_{OL}$  - tegangan keluaran logika rendah (*low*)  
 $V_{OL}$ : nilai tegangan keluaran maksimum yang diberikan oleh rangkaian untuk logika 0 (TINGGI). Tegangan keluaran maksimum ini telah dijamin oleh pembuat IC TTL.

# Noise Margin

- ▶ Menyatakan selisih besar tegangan threshold
  - ▶ menunjukkan besarnya noise yang masih bisa ditoleransi oleh rangkaian sehingga rangkaian masih bisa beroperasi dengan benar
  - ▶ Nilainya menentukan ketahanan rangkaian terhadap noise
- ▶ Noise Margin
  - ▶ Logika 0:  $\text{noise margin}(\text{low}) = V_{IL} - V_{OL}$
  - ▶ Logika 1:  $\text{noise margin}(\text{high}) = V_{OH} - V_{IH}$





# Contoh

- Tentukan besarnya noise maksimum yang dapat ditoleransi saat logika 0 dan logika 1

Parameter	Maksimal (V)	Tipikal(V)	Maksimal (V)
$V_{OH}$	2,4	3,4	
$V_{OL}$		0,2	0,4
$V_{IH}$	2,0		
$V_{IL}$			0,8

- besar noise maksimal logika 1:

$$\begin{aligned}\text{noise margin}(H) &= V_{OH} - V_{IH} \\ &= 2,4V - 2,0V = 0,4V\end{aligned}$$

- besar noise maksimal logika 0:

$$\begin{aligned}\text{noise margin}(L) &= V_{IL} - V_{OL} \\ &= 0,8V - 0,4V = 0,4V\end{aligned}$$

# Bahasan

IC TTL Standar Seri 7400

Karakteristik Umum IC TTL

IC TTL untuk Gerbang Logika Dasar

Desain Rangkaian dengan IC TTL

**Tinjauan Praktikal Implementasi**

Abstraksi Digital

Asumsi #1: Level Tegangan Logika

**Asumsi #2: Arus Beban Statis**

Asumsi #3: Beban Kapasitif dan Delay Propagasi

Asumsi #4: Jalur Transmisi adalah Konduktor

Sempurna

Kebutuhan Sumber Daya

Ringkasan

Lisensi

Rangkaian TTL  
Standar

@2014,Eko Didik  
Widianto  
([didik@undip.ac.id](mailto:didik@undip.ac.id))

IC TTL Standar  
Seri 7400

Tinjauan Praktikal  
Implementasi

Abstraksi Digital

Asumsi #1: Level Tegangan  
Logika

Asumsi #2: Arus Beban  
Statis

Asumsi #3: Beban Kapasitif  
dan Delay Propagasi

Asumsi #4: Jalur Transmisi  
adalah Konduktor  
Sempurna

Kebutuhan Sumber Daya

Ringkasan

Lisensi

# Arus Source dan Arus Sink

Rangkaian TTL Standar

@2014,Eko Didik Widiyanto  
(didik@undip.ac.id)

IC TTL Standar  
Seri 7400

Tinjauan Praktikal Implementasi

Abstraksi Digital

Asumsi #1: Level Tegangan Logika

Asumsi #2: Arus Beban Statis

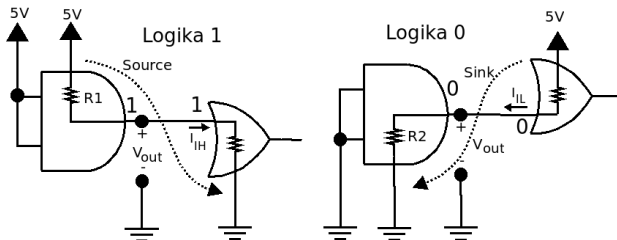
Asumsi #3: Beban Kapasitif dan Delay Propagasi

Asumsi #4: Jalur Transmisi adalah Konduktor Sempurna

Kebutuhan Sumber Daya

Ringkasan

Lisensi



## Rangkaian TTL Standar

## IC TTL Standar Seri 7400

## Tinjauan Praktikal Implementasi

## Abstraksi Digital

Asumsi #2: Arus Beban Statis

## Ringkasan

Lisensi

- <http://didik.blog.undip.ac.id>

# Karakteristik beban statis

Diberikan:

PARAMETER	TEST CONDITION	MIN	MAX
$V_{IH}$		2.0V	
$V_{IL}$			0.8V
$I_{IH}$			5 $\mu$ A
$I_{IL}$			-5 $\mu$ A
$V_{OH}$	$I_{OH} = -12\text{mA}$	2.4V	
	$I_{OH} = -24\text{mA}$	2.2V	
$V_{OL}$	$I_{OL} = 12\text{mA}$		0.4V
	$I_{OL} = 24\text{mA}$		0.55V
$I_{OH}$			-24mA
$I_{OL}$			24mA

Arus input: komponen sbg load

Arus output: komponen sbg driver

Nilai arus: negatif (arus keluar dari terminal), positif (arus masuk ke terminal)

- ▶ Tiap keluaran terminal dapat source/sink arus 24mA dan beban masukan 5 $\mu$ A, sehingga dapat mendrive  $24\text{mA}/5\mu\text{A} = 4800$  masukan
- ▶ Namun, untuk logika high tegangan keluaran turun 2.2V dan untuk logika low tegangan naik menjadi 0.55V
- ▶ Noise margin hanya menjadi 0.2V untuk logika high dan 0.25V untuk logika low
- ▶ Agar noise margin tetap 0.4V, arus keluaran dibatasi 12mA, sehingga fanout maksimal 2400 masukan
- ▶ Tapi, beban statis bukan satu-satunya faktor yang menentukan fanout

## ► Spesifikasi elektrik beban statis IC TTL

Parameter	74LS	74ALS	74F
$I_{IH}$	$20\mu A$	$20\mu A$	$20\mu A$
$I_{IL}$	$-0,4mA$	$-0,1mA$	$-0,6mA$
$I_{OH}$	$-0,4mA$	$-0,4mA$	$-1mA$
$I_{OL}$	$8mA$	$8mA$	$20mA$

- Jika keluaran gerbang NAND 74ALS00 dihubungkan dengan masukan 3 gerbang 74LS dan 1 buah gerbang 74F, analisis kondisi beban statis rangkaian tersebut

IC TTL Standar  
Seri 7400

Tinjauan Praktikal  
Implementasi

Abstraksi Digital

Asumsi #1: Level Tegangan  
Logika

Asumsi #2: Arus Beban  
Statis

Asumsi #3: Beban Kapasitif  
dan Delay Propagasi

Asumsi #4: Jalur Transmisi  
adalah Konduktor  
Sempurna

Kebutuhan Sumber Daya

Ringkasan

Lisensi

# Analisis Beban Statis Rangkaian

Rangkaian TTL  
Standar

@2014,Eko Didik  
Widianto  
(didik@undip.ac.id)

IC TTL Standar  
Seri 7400

Tinjauan Praktikal  
Implementasi

Abstraksi Digital

Asumsi #1: Level Tegangan  
Logika

Asumsi #2: Arus Beban  
Statis

Asumsi #3: Beban Kapasitif  
dan Delay Propagasi

Asumsi #4: Jalur Transmisi  
adalah Konduktor  
Sempurna

Kebutuhan Sumber Daya

Ringkasan

Lisensi

- ▶ Saat logika 1, arus *source* dari NAND 74ALS:

$$\begin{aligned}I_{IH,total} &= 3 \times I_{IH,74LS} + 1 \times I_{IH,74F} \\&= 3 \times 20\mu A + 1 \times 20\mu A \\&= 80\mu A\end{aligned}$$

Lebih kecil dari  $I_{OH,74LS}$  sebesar  $0,4mA$ , sehingga rangkaian tidak akan mengalami masalah beban statis

- ▶ Saat logika 0, arus sink di NAND:

$$\begin{aligned}I_{IL,total} &= 3 \times I_{IL,74LS} + 1 \times I_{IL,74F} \\&= 3 \times 0,4mA + 1 \times 0,6mA \\&= 1,8mA\end{aligned}$$

Lebih kecil dari arus  $I_{OL,74LS}$  sebesar  $8mA$ , maka rangkaian tidak akan mengalami masalah beban statis

- ▶ Latihan: hitung gerbang 74F yang bisa ditambahkan ke keluaran NAND?

# Bahasan

IC TTL Standar Seri 7400

Karakteristik Umum IC TTL

IC TTL untuk Gerbang Logika Dasar

Desain Rangkaian dengan IC TTL

**Tinjauan Praktikal Implementasi**

Abstraksi Digital

Asumsi #1: Level Tegangan Logika

Asumsi #2: Arus Beban Statis

**Asumsi #3: Beban Kapasitif dan Delay Propagasi**

Asumsi #4: Jalur Transmisi adalah Konduktor

Sempurna

Kebutuhan Sumber Daya

Ringkasan

Lisensi

Rangkaian TTL  
Standar

@2014,Eko Didik  
Widianto  
([didik@undip.ac.id](mailto:didik@undip.ac.id))

IC TTL Standar  
Seri 7400

Tinjauan Praktikal  
Implementasi

Abstraksi Digital

Asumsi #1: Level Tegangan  
Logika

Asumsi #2: Arus Beban  
Statis

**Asumsi #3: Beban Kapasitif  
dan Delay Propagasi**

Asumsi #4: Jalur Transmisi  
adalah Konduktor  
Sempurna

Kebutuhan Sumber Daya

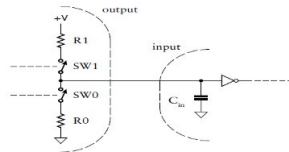
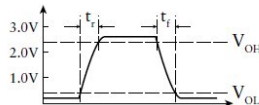
Ringkasan

Lisensi



# Asumsi #3: Beban Kapasitif dan Delay Propagasi

- ▶ **Asumsi:** Perubahan level sinyal terjadi secara seketika
- ▶ Real: transisi level sinyal tidak seketika
  - ▶ rise-time ( $t_r$ ): lamanya waktu sinyal tegangan naik dari level rendah ke tinggi
  - ▶ fall-time ( $t_f$ ): lamanya waktu sinyal tegangan turun dari level tinggi ke rendah
  - ▶ titik pengukuran 10% dan 90%
  - ▶ kecepatan naik/turunnya sinyal disebut slewrate (V/s)
- ▶ Di tiap komponen: resistansi seri ( $r_s$ ), kapasitansi masukan ( $C_{in}$ )



# Beban Kapasitif Rangkaian AND-OR

Rangkaian TTL  
Standar

@2014,Eko Didik  
Widianto  
(didik@undip.ac.id)

IC TTL Standar  
Seri 7400

Tinjauan Praktikal  
Implementasi

Abstraksi Digital

Asumsi #1: Level Tegangan  
Logika

Asumsi #2: Arus Beban  
Statis

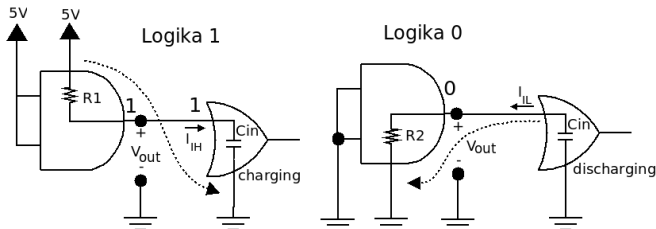
Asumsi #3: Beban Kapasitif  
dan Delay Propagasi

Asumsi #4: Jalur Transmisi  
adalah Konduktor  
Sempurna

Kebutuhan Sumber Daya

Ringkasan

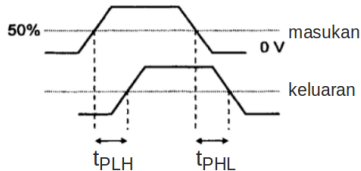
Lisensi



- ▶ Saat output dihubungkan dengan beberapa beban masukan secara paralel,  $C_{in}$  = total  $C_{in}$  semua masukan,  $C_{in,total} = \sum^n c_{in}$ . Transisi jadi lebih lambat (landai)
- ▶ **Disiplin:** Minimalkan fanout untuk mengurangi beban kapasitif, sehingga memenuhi konstrain delay propagasi

# Delay Propagasi

- ▶ Waktu tunda propagasi dari logika 0 ke 1 dinyatakan dengan  $t_{PLH}$ , sedangkan dari 1 ke 0 dinyatakan dengan  $t_{PHL}$ .
  - ▶ Jika sama, dinyatakan sebagai delay propagasi komponen ( $t_{pd}$ ): lamanya waktu dari perubahan input sampai outputnya berubah  
$$t_{pd} = \max(t_{PLH}, t_{PHL})$$



- ▶ Misalnya:  $C_{in}$  tipikal dari komponen IC logika adalah 5pF. Suatu komponen (misalnya gerbang AND) mempunyai delay propagasi maksimum,  $t_{pd}$  4.3ns yang diukur saat kapasitansi load  $C_L$  50pF. Berapa fanout gerbang AND yang dapat digunakan tanpa menyebabkan delay propagasi yang melebihi nilai maksimum
  - ▶ Maksimum fanout =  $C_L / C_{in} = 50pF / 5pF = 10$
  - ▶ Nilai sebenarnya akan lebih kecil karena terdapat kapasitansi *stray* antara keluaran dan masukan

# Bahasan

IC TTL Standar Seri 7400

Karakteristik Umum IC TTL

IC TTL untuk Gerbang Logika Dasar

Desain Rangkaian dengan IC TTL

**Tinjauan Praktikal Implementasi**

Abstraksi Digital

Asumsi #1: Level Tegangan Logika

Asumsi #2: Arus Beban Statis

Asumsi #3: Beban Kapasitif dan Delay Propagasi

**Asumsi #4: Jalur Transmisi adalah Konduktor**

**Sempurna**

Kebutuhan Sumber Daya

Ringkasan

Lisensi

Rangkaian TTL  
Standar

@2014,Eko Didik  
Widianto  
([didik@undip.ac.id](mailto:didik@undip.ac.id))

IC TTL Standar  
Seri 7400

Tinjauan Praktikal  
Implementasi

Abstraksi Digital

Asumsi #1: Level Tegangan  
Logika

Asumsi #2: Arus Beban  
Statis

Asumsi #3: Beban Kapasitif  
dan Delay Propagasi

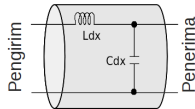
Asumsi #4: Jalur Transmisi  
adalah Konduktor  
Sempurna

Kebutuhan Sumber Daya

Ringkasan

Lisensi

# Asumsi #4: Jalur Transmisi adalah Konduktor Sempurna



- ▶ **Asumsi:** Perubahan nilai di keluaran akan langsung dapat dilihat seketika oleh masukan komponen yang terhubung ke keluaran tersebut
  - ▶ Wire adalah konduktor sempurna yang dapat mempropagasikan sinyal tanpa delay
  - ▶ Wire adalah jalur transmisi
    - ▶ Untuk jalur pendek, asumsi dapat diterima
    - ▶ Jalur panjang, disiplin perlu diperhatikan. Misalnya saat mendesain rangkaian kecepatan tinggi
    - ▶ Terdapat kapasitansi dan induktansi parasitik yang tidak dapat diabaikan
- ▶ **Disiplin:** menjaga delay propagasi sinyal masih memenuhi konstrain kecepatan data

# Bahasan

IC TTL Standar Seri 7400

Karakteristik Umum IC TTL

IC TTL untuk Gerbang Logika Dasar

Desain Rangkaian dengan IC TTL

Tinjauan Praktikal Implementasi

Abstraksi Digital

Asumsi #1: Level Tegangan Logika

Asumsi #2: Arus Beban Statis

Asumsi #3: Beban Kapasitif dan Delay Propagasi

Asumsi #4: Jalur Transmisi adalah Konduktor

Sempurna

Kebutuhan Sumber Daya

Ringkasan

Lisensi

Rangkaian TTL  
Standar

@2014,Eko Didik  
Widianto  
([didik@undip.ac.id](mailto:didik@undip.ac.id))

IC TTL Standar  
Seri 7400

Tinjauan Praktikal  
Implementasi

Abstraksi Digital

Asumsi #1: Level Tegangan  
Logika

Asumsi #2: Arus Beban  
Statis

Asumsi #3: Beban Kapasitif  
dan Delay Propagasi

Asumsi #4: Jalur Transmisi  
adalah Konduktor  
Sempurna

Kebutuhan Sumber Daya

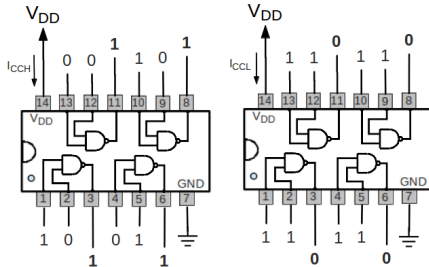
Ringkasan

Lisensi

- ▶ Dua sumber konsumsi daya di rangkaian digital
  - ▶ daya static: disebabkan karena arus bocor (*leakage current*) antar dua terminal atau terminal dengan ground
    - ▶ Terjadi secara kontinyu, tidak dipengaruhi oleh operasi rangkaian
  - ▶ daya dinamik: disebabkan karena adanya *charging* dan *discharging* di kapasitansi beban saat ada transisi level tegangan logika di keluaran (naik/turun)
    - ▶ Dipengaruhi oleh frekuensi perubahan level sinyal
- ▶ Upaya mengontrol konsumsi daya:
  - ▶ daya statik: memilih komponen dengan konsumsi daya statik rendah
  - ▶ daya dinamik: mengurangi frekuensi transisi sinyal



# Kebutuhan Sumber Daya



- Besarnya daya yang dibutuhkan ditentukan oleh arus  $I_{CC}$  yang berasal dari tegangan  $V_{CC}$ 
  - Daya sebenarnya adalah  $V_{CC} \times I_{CC}$
  - Saat semua keluaran IC 1, arus yang mengalir dari  $V_{CC}$  adalah  $I_{CCH}$
  - Sedangkan saat semua keluaran 0, arus yang mengalir disebut  $I_{CCL}$
- Besar arus rata-rata:

$$I_{CC}(avg) = \frac{I_{CCH} + I_{CCL}}{2}$$

@2014,Eko Didik Widiyanto (didik@undip.ac.id)

Rangkaian TTL  
Standar

@2014,Eko Didik  
Widiyanto  
(didik@undip.ac.id)

IC TTL Standar  
Seri 7400

Tinjauan Praktikal  
Implementasi

Abstraksi Digital

Asumsi #1: Level Tegangan  
Logika

Asumsi #2: Arus Beban  
Statis

Asumsi #3: Beban Kapasitif  
dan Delay Propagasi

Asumsi #4: Jalur Transmisi  
adalah Konduktor  
Sempurna

Kebutuhan Sumber Daya

Ringkasan

Lisensi

- Daya disipasi rata-rata:

$$P_D(\text{avg}) = I_{CC}(\text{avg}) \times V_{DD}$$

- Contoh: IC TTL 74LS00 (quad NAND-2) mempunyai  $I_{CCH} = 0,85\text{mA}$  dan  $I_{CCL} = 3\text{mA}$ . Tentukan daya rata-rata tiap gerbang IC

Arus rata-rata ke IC, yaitu

$$I_{CC} = \frac{I_{CCH} + I_{CCL}}{2} = \frac{0,85 + 3}{2} \text{mA} = 1,93\text{mA}.$$

Daya rata-rata IC adalah

$$P_D = I_{CC} \times V_{DD} = 1,93\text{mA} \times 5\text{V} = 9,65\text{mW}.$$

Daya untuk tiap gerbang adalah  $9,65\text{mW}/4$ , yaitu  $2,4\text{mW}$

# Performansi IC: Speed-Power

- ▶ Karakteristik IC: kecepatan dan kebutuhan daya
  - ▶ Yang diinginkan adalah mempunyai waktu tunda propagasi gerbang yang pendek (kecepatannya tinggi) dan daya disipasinya rendah
- ▶ Dinyatakan dengan speed-power
  - ▶ perkalian antara waktu tunda propagasi dan daya disipasi gerbang
- ▶ Contoh: IC TTL mempunyai waktu tunda propagasi rata-rata 10 ns dan daya disipasi rata-rata 5 mW. Hitung performansi *speed-power*-nya

$$\begin{aligned}\text{speedpower} &= 10\text{ns} \times 5\text{mW} \\ &= 50 \times 10^{-12} \text{ wattdetik} \\ &= 50 \text{ picojoule (pJ)}\end{aligned}$$

Jadi, performansi *speed-power*-nya adalah 50 pJ.

- ▶ IC dengan nilai *speed-power* rendah lebih dipilih dalam implementasi

- ▶ Yang telah kita pelajari hari ini:
  - ▶ IC TTL standar untuk fungsi logika
  - ▶ Metodologi implementasi rangkaian logika menggunakan IC TTL
  - ▶ Tinjauan fisik implementasi rangkaian TTL
- ▶ Bab berikutnya akan dibahas sistem bilangan digital.
- ▶ Pelajari: <http://didik.blog.undip.ac.id/2014/02/25/tkc205-sistem-digital-2013-genap/>

# Lisensi

## Creative Common Attribution-ShareAlike 3.0 Unported (CC BY-SA 3.0)

- ▶ Anda bebas:
  - ▶ untuk **Membagikan** — untuk menyalin, mendistribusikan, dan menyebarkan karya, dan
  - ▶ untuk **Remix** — untuk mengadaptasikan karya
- ▶ Di bawah persyaratan berikut:
  - ▶ **Atribusi** — Anda harus memberikan atribusi karya sesuai dengan cara-cara yang diminta oleh pembuat karya tersebut atau pihak yang mengeluarkan lisensi. Atribusi yang dimaksud adalah mencantumkan alamat URL di bawah sebagai sumber.
  - ▶ **Pembagian Serupa** — Jika Anda mengubah, menambah, atau membuat karya lain menggunakan karya ini, Anda hanya boleh menyebarkan karya tersebut hanya dengan lisensi yang sama, serupa, atau kompatibel.
- ▶ Lihat: **Creative Commons Attribution-ShareAlike 3.0 Unported License**
- ▶ Alamat URL: <http://didik.blog.undip.ac.id/2014/02/25/tkc205-sistem-digital-2013-genap/>