



## **АННОТАЦИЯ**

В курсовой работе выполняется проектирование цифровой схемы АЛУ (сложение, вычитание, умножение) для 11-ти битных чисел со знаком и фиксированной запятой (5 битов для хранения дробной части).

Цель курсовой работы – разработать АЛУ (сложение, вычитание, умножение) для 11-ти битных чисел со знаком и фиксированной запятой (5 битов для хранения дробной части) с параметрами, указанными в техническом задании, получить опыт и навыки проектирования электрических устройств.

Результатом работы является цифровая схема АЛУ (сложение, вычитание, умножение) для 11-ти битных чисел со знаком и фиксированной запятой (5 битов для хранения дробной части), которая обеспечивают работу устройства в соответствии с заданными требованиями.

Параметры рассчитываемого блока: разрядность аргумента – 11 разрядов; аргументы представлены числами со знаком; с фиксированной запятой; 5 битов для хранения дробной части;

## ОГЛАВЛЕНИЕ

АННОТАЦИЯ.....	2
ВВЕДЕНИЕ.....	4
Пример работы АЛУ на операции сложения.....	6
Основная часть .....	8
1. Выбор и обоснование схемы электрической структурной модуля операционного блока сложения и вычитания.....	8
2. Выбор и обоснование схемы электрической структурной модуля операционного блока умножения.....	9
3. Выбор и обоснование схемы электрической принципиальной модуля операционного блока АЛУ .....	10
ЗАКЛЮЧЕНИЕ .....	11
Приложение .....	13

## ВВЕДЕНИЕ

**Арифметико-логическое устройство** (АЛУ; англ. *arithmetic logic unit, ALU*) — блок процессора, который под управлением устройства управления служит для выполнения арифметических и логических преобразований (начиная от элементарных) над данными, называемыми в этом случае операндами. Разрядность операндов обычно называют размером или длиной машинного слова.

Концепция арифметико-логического устройства предложена в 1945 году Джоном фон Нейманом в публикации по EDVAC; она стала одной из составляющих ставшей классической фон-неймановской компьютерной архитектуры.

Одноразрядное двоичное бинарное (двухоперандное) АЛУ с бинарным (двухразрядным) выходом может выполнять до двоичных бинарных (двухоперандных) функций (операций) с бинарным (двухразрядным) выходом.

Арифметико-логическое устройство в зависимости от выполнения функций можно разделить на две части:

- микропрограммное устройство (устройство управления), задающее последовательность микрокоманд (команд);
- операционное устройство, в котором реализуется заданная последовательность микрокоманд (команд).

В состав арифметико-логического устройства, условно включаются регистры Rг1 — Rг7, которые служат для обработки информации, поступающей из оперативной или пассивной памяти N1, N2, ... NS и логические схемы, которые используются для обработки слов по микрокомандам, поступающим из устройства управления.

Различают два вида микрокоманд: внешние — такие микрокоманды, которые поступают в АЛУ от внешних источников и вызывают в нём преобразование информации и внутренние — те, которые генерируются в АЛУ и оказывают влияние на микропрограммное устройство, изменяя таким образом нормальный порядок следования команд.

Типовые функции регистров, входящих в арифметико-логическое устройство:

- Rг1 — аккумулятор (или аккумуляторы) — главный регистр АЛУ, в котором образуется результат вычислений;
- Rг2, Rг3 — регистры операндов (слагаемого, сомножителя, делителя, делимого и других) в зависимости от выполняемой операции;
- Rг4 — регистр адреса (или адресные регистры), предназначенные для запоминания (бывает, что формирования) адреса операндов результата;
- Rг6 — k индексных регистров, содержимое которых используется для формирования адресов;
- Rг7 — 1 вспомогательных регистров, которые по желанию программиста могут быть аккумуляторами, индексными регистрами или использоваться для запоминания промежуточных результатов.

Часть операционных регистров могут быть адресованы в команде для выполнения операций с их содержимым, и их называют программно-доступными. К таким регистрам относятся: сумматор, индексные регистры и некоторые вспомогательные регистры. Остальные регистры нельзя адресовать в программе, то есть они являются программно-недоступными.

Операционные устройства можно классифицировать по виду обрабатываемой информации, по способу её обработки и по логической структуре.

Такая сложная логическая структура АЛУ может характеризоваться количеством отличающихся друг от друга микроопераций, которые необходимы для выполнения всего комплекса задач, поставленных перед арифметико-

логическим устройством. На входе каждого регистра собраны соответствующие логические схемы, обеспечивающие такие связи между регистрами, что позволяет реализовать заданные микрооперации. Выполнение операций над словами сводится к выполнению определённых микроопераций, которые управляют передачей слов в АЛУ и действиями по преобразованию слов. Порядок выполнения микрокоманд определяется алгоритмом выполнения операций. То есть, связи между регистрами АЛУ и их функциями зависят в основном от принятой методики выполнения логических операций, в том числе арифметических или специальной арифметики.

### **Пример работы АЛУ на операции сложения**

Функционально АЛУ состоит из двух регистров (Регистр1, Регистр 2), схемы управления и сумматора. Арифметическая операция выполняется по тактам:

- значения операнда 1, участвующего в арифметической операции по шине данных поступает в Регистр 1 или уже там находится;
- значения операнда 2, участвующего в арифметической операции по шине данных поступает в Регистр 2 или уже там находится;
- по шине инструкций поступает инструкция на выполнение операции в схему управления;
- данные из регистров поступают в сумматор, схема управления даёт команду на выполнение сложения;
- результат сложения поступает в Регистр 1;
- признаки выполнения операции в АЛУ поступают в регистр флагов.

Пример работы АЛУ на операции вычитания:

- значение операнда 1, участвующего в арифметической операции по кодовой шине данных поступает в Регистр 1;
- значение операнда 2, участвующего в арифметической операции по кодовой шине данных поступает в Регистр 2;

- по кодовой шине инструкций, поступает инструкция на выполнение операции вычитания в схему управления;
- схема управления преобразовывает положительное число в отрицательное (в формате дополнительного кода до двух);
- результат преобразования операнда поступает в сумматор;
- сумматор складывает два числа;
- результат сложения поступает в Регистр 1;
- результат операции АЛУ поступает в результирующий блок.

## ОСНОВНАЯ ЧАСТЬ

### 1. Выбор и обоснование схемы электрической структурной модуля операционного блока сложения и вычитания

Сложение в двоичной системе происходит по разрядно с переносом, а вычитание представляет из себя сложение числа с дополнительным кодом вычитаемого.

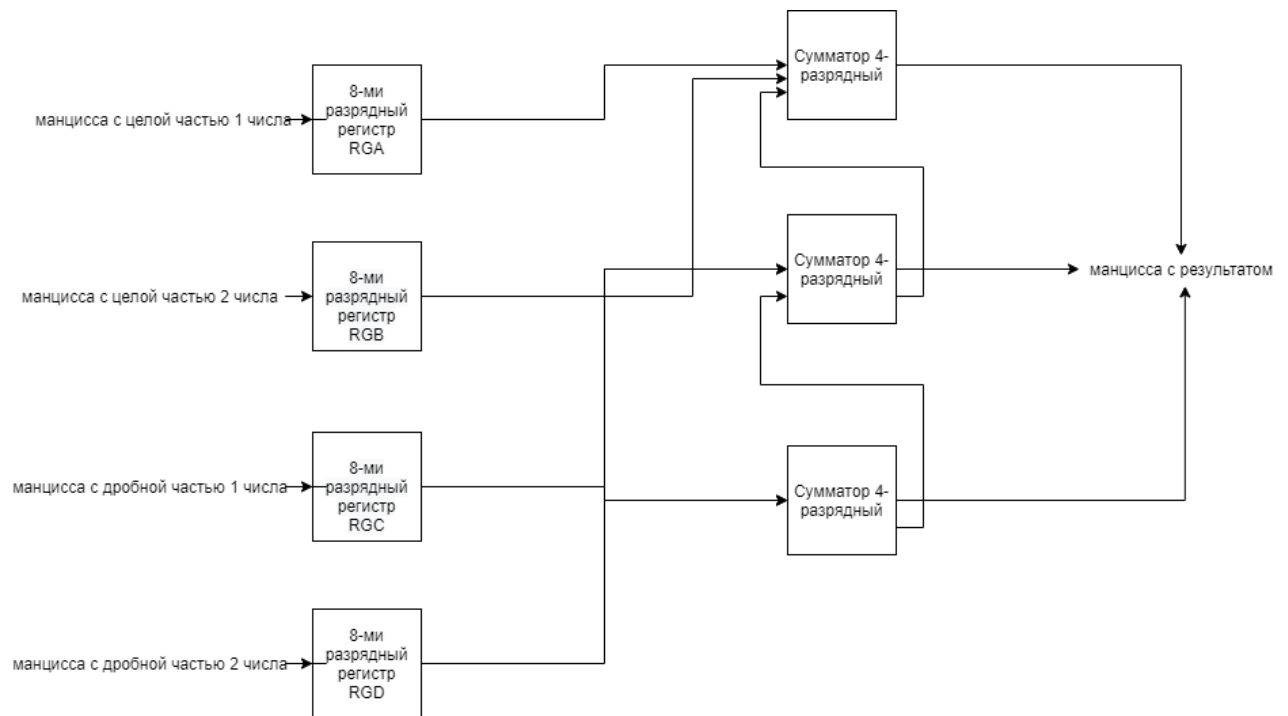
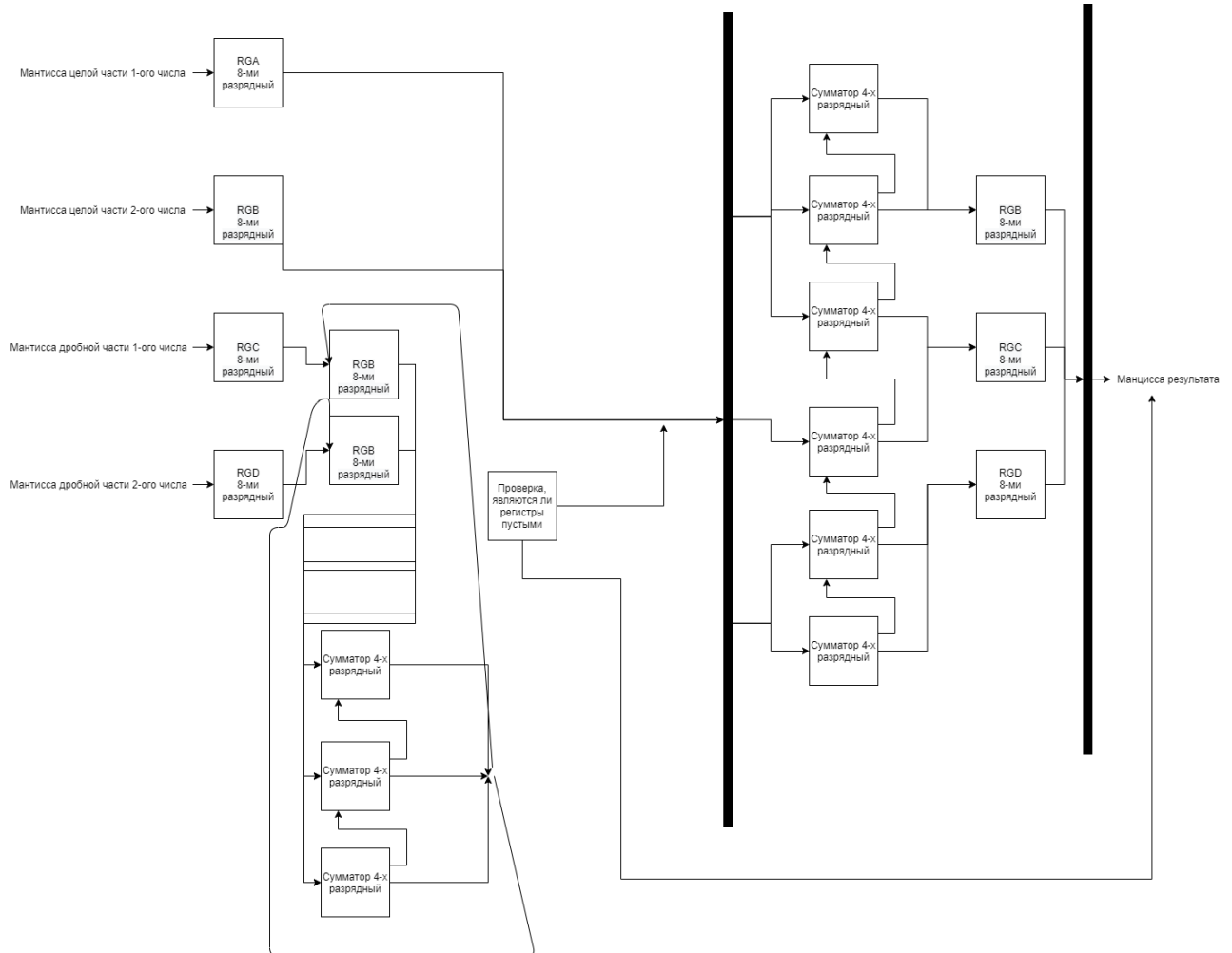


Рисунок 1. Структурная схема блока сложения



## 2. Выбор и обоснование схемы электрической структурной модуля операционного блока умножения

Даны числа А и В. Умножая, мы складываем А с самим собой В раз.



3. Выбор и обоснование схемы электрической принципиальной  
модуля операционного блока АЛУ

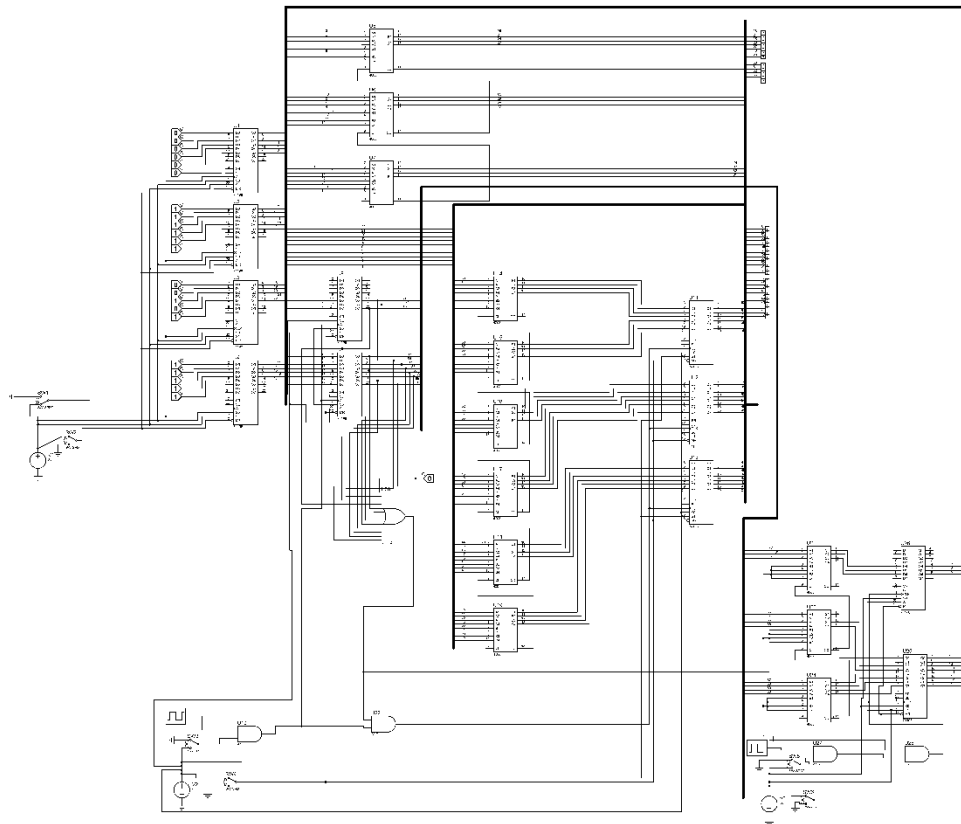


Рисунок 3. Принципиальная схема модуля операционного блока АЛУ

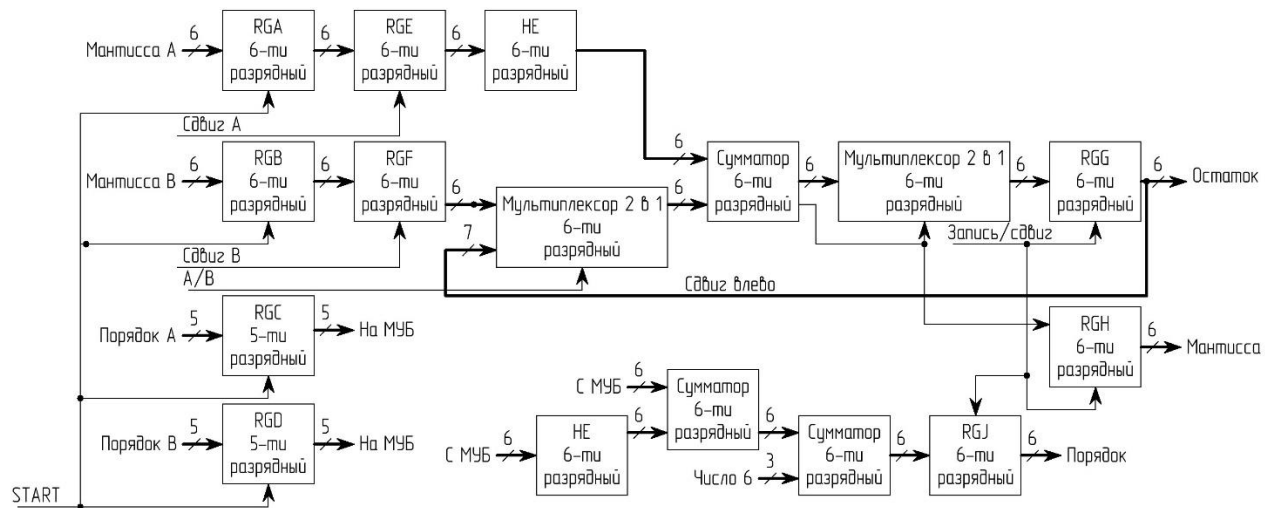
## **ЗАКЛЮЧЕНИЕ**

В процессе выполнения курсовой работы была синтезирована схема АЛУ (сложение, вычитание, умножение) для 11-ти битных чисел со знаком и фиксированной запятой (5 битов для хранения дробной части), а также было произведено моделирование в программе Proteus.

## Список используемых источников

1. Распоряжение правительства РФ от 28 июля 2017 г. № 1632-р
2. Лекции по электронике и схемотехнике за 5 семестр
3. Журнал «Радио» 1979г. ,выпуск номер 11 [электронный ресурс]:  
[http://radiowiki.ru/index.php?title=%D0%A4%D0%B0%D0%B9%D0%BB:%D0%A0%D0%B0%D0%B4%D0%B8%D0%BE\\_1979\\_%D0%B3.%E2%84%9611.djvu&page=23](http://radiowiki.ru/index.php?title=%D0%A4%D0%B0%D0%B9%D0%BB:%D0%A0%D0%B0%D0%B4%D0%B8%D0%BE_1979_%D0%B3.%E2%84%9611.djvu&page=23)
4. Лекция 3: Арифметико-логическое устройство [Электронный ресурс]/ НОУ ИНТУИТ – 2020. – Электрон. Дан. - режим доступа :  
[https://www.intuit.ru/studies/courses/60/60/lecture/1770?page=2&keyword\\_content=операции](https://www.intuit.ru/studies/courses/60/60/lecture/1770?page=2&keyword_content=операции) (Дата обращения 15.04.20)
5. Каган Б. М. Электронные вычислительные машины и системы: Учеб. пособие для вузов.— 3-е изд., перераб. и доп.— М.: Энергоатомиздат, 1991.— 592 с.: ил.

## ПРИЛОЖЕНИЕ

[illegible]



Поз. обознач.		Наименование			Кол.	Примечание		
		Регистры						
DD1-DD8		SN74198N			8			
		Логические элементы						
DD19-DD20		74LS04			2			
		Сумматоры						
DD13-DD18		74LS283N			6			
		Мультиплексоры						
DD9-DD12		74157			4			