

Especificação do processador

Arquitetura e Organização de Computadores - CSW30 S71

Nicolas Abril e Lucca Rawlyk Holosbach
Prof. Juliano Mourão Vieira

24/05/2018

1 O processador escolhido

Escolhemos a ISA do PIC 8 bits, conforme as especificações [nesta documentação](#). A família PIC16F1xxx tem uma memória de programa de 32KW com largura de 14 bits por word. Tem também uma memória RAM interna de 4KB, divididos em 32 bancos de 128 registradores de um byte cada. Os primeiros 32 bits de cada banco são reservados para algumas funções especiais do microcontrolador, algumas delas flags como Zero e Carry. Os últimos 16 bits são registradores que são compartilhados entre os bancos.

O processador usa um registrador especial em suas instruções chamado W, que funciona como uma espécie de acumulador. Como nas instruções de 14 bits cabe espaço apenas para um registrador ou uma constante, o registrador W é utilizado como intermediário entre as operações entre dois registradores ou entre literal e registrador. Ele também tem um conjunto de registradores especiais para endereçamento indireto de memória chamados FSR.

Os PIC16F1xxx, por terem o processador desenvolvido para ser usado dentro do microcontrolador, tem algumas instruções que se referem a funcionalidades do microcontrolador como watchdog, reset e sleep.

2 As mudanças feitas

Algumas coisas foram mudadas em relação à ISA original. Entre elas estão:

1. Apenas um banco de registradores será usado;
2. os registradores terão 16 bits em vez de 8;
3. Apenas a flag Z (zero) será usada e ela ficará em outra posição;
4. O registrador W será o registrador 1 do banco de registradores;
5. A instrução SWAPF trocará bytes em vez de nibbles, já que os registradores agora são maiores.
6. Haverão 8 registradores FSR para endereçamento indireto da memória que ocuparão os últimos registradores do banco. Eles serão modificados para acessar a RAM que também será adicionada.
7. As instruções MOVIW e MOVWI serão modificadas para acessar a RAM
8. As instruções de pulo não usarão os bits especiais PCLATCH para determinar a metade superior do PC.

3 As instruções selecionadas

Para realizar as operações descritas nos requisitos do projeto, serão implementadas as seguintes funções:

ADDWF f,d - Soma W com um registrador f qualquer e guarda o resultado ou em f ou em W dependendo do valor de d (0 ou 1);

CLRW - Põe todos os bits do registrador W em 0;

CLRF f - Põe todos os bits de um registrador f qualquer em 0;

MOVF f,d - Copia um registrador f para W ou para ele mesmo dependendo de d;

MOVWF f - Copia um registrador f para W;

SUBWFB f,d - Subtrai W de f e põe o resultado em f ou W dependendo de d;

BTFSC b,f - Testa um bit b de um registrador f e pula a próxima instrução se o bit estiver zerado;

BTFSS b,f - Testa um bit b de um registrador f e pula a próxima instrução se o bit estiver setado;

ADDLW k - Adiciona um literal k com W e põe o resultado em W;

SUBLW k - Subtrai um literal k com W e põe o resultado em W;

SWAPF f - Troca o byte mais significativo com o byte menos significativo de f;

MOVLW k - Escreve uma constante de 8 bits k em W;

BRA k - Faz um pulo relativo de k instruções;

BRW - Faz um pulo relativo de W instruções;

GOTO k - Faz um pulo absoluto para a posição k. Os bits superiores do PC ficam inalterados;

NOP - Não faz nada;

MOVIW n - Move o conteúdo da RAM no endereço dado por FSRn para W;

MOVWI n - Move W para a RAM no endereço de memória dado por FSRn;

4 Como executar as operações pedidas

Carga de constante : MOVLW k; MOVWF r;

Um registrador (r2<=r1) : MOVF r1,0; MOVWF r2;

Dois registradores (r1+r2) : MOVF r1,0; ADDWF r2,0;

Dois registradores (r1-r2) : MOVF r2,0; SUBWF r1,0;

Desvio incondicional : GOTO k;