Sumário do Conjunto de Instruções do MicSim

OBS: Reg = Registrador (AL, BL, CL ou DL); Cte = Constante e End = Endereço.

Endereço interno dos registradores: AL =00; BL=01; CL=02 e DL=03.

xx e **yy** correspondem ao valor em hexadecimal do primeiro e segundo operandos respectivamente, conforme a instrução.

Instruções MOV. Os Flags não são afetados.

Mneumônico	Operandos	Cód. Máq.	Descrição
MOV	Reg,Cte	D0 xx yy	Reg =Cte, Copia Cte em Reg
MOV	Reg,[End]	D1 xx yy	Reg = [End], Copia RAM[End] em Reg
MOV	[End], Reg	D2 xx yy	[End] = Reg , Copia Reg em RAM[End]
MOV	Reg1 ,[Reg2]	D3 xx yy	Reg1 = [Reg2], Copia RAM[Reg2] em Reg1
MOV	[Reg1],Reg2	D4 xx yy	[Reg1] = Reg2, Copia Reg2 em RAM[Reg1]

Operações lógicas e aritméticas diretas. Os Flags são afetados.

Operações lógicas e aritméticas diretas. Os Flags são afetados.				
Mneumônico	Operandos	Cód. Máq.	Descrição	
ADD	Reg1,Reg2	A0 xx yy	Reg1 = Reg1+Reg2	
SUB	Reg1,Reg2	A1 xx yy	Reg1 = Reg1-Reg2	
MUL	Reg1,Reg2	A2 xx yy	Reg1 = Reg1*Reg2	
DIV	Reg1,Reg2	A3 xx yy	Reg1 = Reg1/Reg2	
MOD	Reg1,Reg2	A6 xx yy	Reg1 = Reg1 mod Reg2	
INC	Reg	A4 xx	Reg = Reg+1	
DEC	Reg	A5 xx	Reg = Reg-1	
AND	Reg1,Reg2	AA xx yy	Reg1 = Reg1 AND Reg2	
OR	Reg1,Reg2	AB xx yy	Reg1 = Reg1 OR Reg2	
XOR	Reg1,Reg2	AC xx yy	Reg1 = Reg1 XOR Reg2	
NOT	Reg	AD xx	Reg = NOT Reg	
ROL	Reg	9A xx	Desloca com rotação os bits para esquerda. LSB:=MSB	
ROR	Reg	9B xx	Desloca com rotação os bits para direita. MSB:=LSB	
SHL	Reg	9C xx	Desloca bits para esquerda. Despreza MSB.	
SHR	Reg	9D xx	Desloca bits para direita. Despreza LSB	

Instruções lógicas e aritméticas com operandos imediatos. Os Flags são afetados.

Mneumônico	Operandos	Cód. Máq.	Descrição
ADD	Reg,Cte	B0 xx yy	Reg = Reg + Cte
SUB	Reg,Cte	B1 xx yy	Reg = Reg – Cte
MUL	Reg,Cte	B2 xx yy	Reg = Reg * Cte
DIV	Reg,Cte	В3 хх уу	Reg = Reg / Cte
MOD	Reg,Cte	B6 xx yy	Reg = Reg mod Cte
AND	Reg,Cte	BA xx yy	Reg = Reg AND Cte
OR	Reg,Cte	ВВ хх уу	Reg = Reg OR Cte
XOR	Reg,Cte	BC xx yy	Reg = Reg XOR Cte

Instruções de Comparação. Os Flags são afetados.

Mneumônico	Operandos	Cód. Máq.	Descrição
CMP	Reg1, Reg2	DA xx yy	Seta 'Z' se Reg1 = Reg2. Seta 'S' se Reg1 menor que Reg2
CMP	Reg, Cte	DB xx yy	Seta 'Z' se Reg = Cte. Seta 'S' se Reg menor que Cte
CMP	Reg,[End]	DC xx yy	Seta 'Z' se Reg = [End]. Seta 'S' se Reg menor que [End]

Instruções de manipulação da pilha. Os Flags não são afetados.

Mneumônico	Operandos	Cód. Máq.	Descrição
PUSH	BL	E0 xx	BL salvo no stack
POP	CL	E1 xx	CL recuperado do stack
PUSHF		EA	Flags no status register salvos no stack
POPF		EB	SR recuperados do stack

Instruções de E/S. Os Flags não são afetados.

Mneumônico	Operandos	Cód. Máq.	Descrição
IN	0C	F0 xx	Dados de entrada da porta de I/O 0C para AL
OUT	0E	F1 xx	Dados de saída de AL para porta 0E

Chamadas a subrotinas e interrupções. Os Flags não são afetados.

CALL, RET, INT e IRET estão disponíveis somente na versão registrada.

Mneumônico	Operandos	Cód. Máq.	Descrição
CALL	End	CA end	Salva IP na pilha e desvia para end.
RET		СВ	retira IP da pilha e desvia para o novo valor do IP.
INT	01	CC xx	Executa código iniciando no endereço 01 e salva endereço de retorno na pilha.
IRET		CD	Retorna de uma interrupção e continua a partir do endereço salvo na pilha.

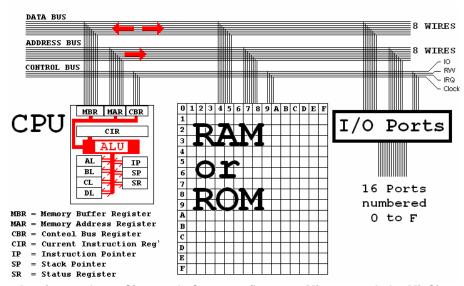
Instruções de Desvio. Os Flags não são afetados.

Dependendo do tamanho e da direção do desvio, diferentes códigos de máquina podem ser gerados. Instruções de desvio fazem com que o IP seja alterado. Os maiores desvios são +127 e -128 bytes.

Mneumônico	Operandos	Cód. Máq.	Descrição
JMP	HERE	C0 xx	Incrementa IP por xx
			C0xx Decrementa IP por 2 (complemento a dois)
JZ	THERE	C1 xx	Incrementa IP por xx e Z flag está setado
			C1xx Decrementa IP por 100 se Z flag está setado
JNZ	A_PLACE	C2 xx	Incrementa IP por xx e Z flag não está setado C2xx
			Decrementa IP por 16 se Z flag não está setado
JS	STOP	C3 xx	Incrementa IP por xx se Z flag está setado C3xx Decrementa
			IP por 3 1se S flag está setado
JNS	START	C4 xx	Incrementa IP por xx se S flag não está setado C4xx
			Decrementa IP por 32 se S flag não está setado
JO	REPEAT	C5 xx	Incrementa IP por xx se O flag está setado C5xx Decrementa
			IP por 33 se O flag está setado
JNO	AGAIN	C6 xx	Incrementa IP por xx se O flag não está setado C6xx
			Decrementa IP por 5 se O flag não está setado

Instruções diversas. CLI e STI setam I flag.

Mneumônico	Operandos	Cód. Máq.	Descrição
CLO		FE	Fecha as janelas dos periféricos.
HALT		00	Para o clock do processador.
NOP		FF	Não realize operações durante um ciclo de clock.
STI		FC	Seta o flag de habilitação de interrupção
CL		FD	Reseta flag de habilitação de interrupção
ORG	30	None	Origem do código começa em 30. Define o início do endereço
			de montagem do código assembler.
DB	"HELLO"	Define	Carrega o código ASCII de HELLO na RAM
		Bytes	
DB	0D	Define	Carrega o código hexadecimal na RAM
		Byte	



Arquitetura de um Sistema de Computação com o Microcontrolador MicSim