

Bài tập chương 1

Bài 1. Cho 3 bộ xử lý P1, P2, và P3 khác nhau, thực hiện cùng một tập lệnh với tốc độ xung clock (clock rate) và CPI được cho trong bảng sau

Processor	Clock rate	CPI
P1	2 GHz	1.5
P2	1.5 GHz	1
P3	3 GHz	2.5

1. Bộ xử lý nào có hiệu suất cao nhất
2. Nếu các bộ xử lý này thực hiện một chương trình trong 10s, xác định số chu kỳ và số lệnh của các bộ xử lý
3. Người ta giảm thời gian đi 30%, nhưng điều này lại làm tăng CPI lên 20%. Tốc độ xung clock phải bằng bao nhiêu để đạt được điều này?

Cho các câu hỏi bên dưới, dùng thông tin trong bảng sau

Processor	Clock rate	# instructions	Time
P1	2 GHz	$20 \cdot 10^9$	7s
P2	1.5 GHz	$30 \cdot 10^9$	10s
P3	3 GHz	$90 \cdot 10^9$	9s

4. Xác định IPC (Instructions Per Cycle) của mỗi bộ xử lý
5. Tìm tốc độ xung clock của P2 khi người ta giảm thời gian thực hiện của nó xuống bằng P1
6. Xác định số lệnh của P2 khi người ta giảm thời gian thực hiện của nó xuống bằng P3

Bài 2. Xét 2 cách hiện thực khác nhau của một kiến trúc tập lệnh. Kiến trúc này có 4 lớp lệnh khác nhau: A, B, C và D. Tốc độ xung clock và CPI của mỗi cách hiện thực được cho trong bảng sau

	Clock rate	CPI A	CPI B	CPI C	CPI D
P1	1.5 GHz	1	2	3	4
P2	2 GHz	2	2	2	2

1. Cho một chương trình có 10^6 lệnh được chia thành các nhóm như sau: 10% lệnh lớp A, 20% lệnh lớp B, 50% lệnh lớp C và 20% lệnh lớp D. Cách hiện thực nào thực thi chương trình nhanh hơn?
 2. Xác định CPI chung cho mỗi cách hiện thực?
 3. Xác định chu kỳ clock cần thiết cho cả 2 trường hợp
- Chương trình có số lệnh được cho trong bảng

Arith	Store	Load	Branch	Total
500	50	100	50	700

4. Giả sử lệnh số học cần 1 chu kỳ, load và store cần 5 chu kỳ, rẽ nhánh cần 2 chu kỳ. Xác định thời gian thực hiện của chương trình trên bộ xử lý 2 GHz
5. Xác định CPI đối với chương trình này
6. Nếu số lệnh load có thể giảm một nửa, speed-up và CPI của chương trình là bao nhiêu?

Bài 3. Xét 2 cách hiện thực khác nhau, P1 và P2, của cùng kiến trúc tập lệnh. Tập lệnh bao gồm 5 lớp lệnh khác nhau (A, B, C, D, E). Tốc độ xung clock và CPI của mỗi lớp được cho trong bảng sau

Bài tập chương 1

		Clock rate	CPI A	CPI B	CPI C	CPI D	CPI E
a	P1	1 GHz	1	2	3	4	3
	P2	1.5 GHz	2	2	2	4	4
b	P1	1 GHz	1	1	2	3	2
	P2	1.5 GHz	1	2	3	4	3

- Giả sử hiệu suất cực đại được xác định bằng tốc độ nhanh nhất mà máy tính có thể thực hiện bất cứ chuỗi lệnh nào. Xác định hiệu suất cực đại của P1 và P2 theo số lệnh trong một giây
- Nếu số lệnh được thực hiện trong một chương trình được chia đều cho các lớp lệnh, ngoại trừ lớp A. Số lệnh lớp A nhiều gấp đôi các lớp khác. Máy tính nào nhanh hơn? Nhanh hơn bao nhiêu lần?
- Nếu số lệnh được thực hiện trong một chương trình được phân đều cho các lớp lệnh, ngoại trừ lớp E. Số lệnh lớp E nhiều gấp đôi các lớp khác. Máy tính nào nhanh hơn? Nhanh hơn bao nhiêu lần?

Bảng sau trình bày phân khúc các loại lệnh cho các chương trình khác nhau. Dùng thông tin trong bảng, khảo sát tradeoff về hiệu suất với các điều kiện thay đổi khác nhau cho một bộ xử lý MIPS

		# instructions				
		Compute	Load	Store	Branch	Total
a	Program 1	1000	400	100	50	1550
b	Program 2	1500	300	100	100	2000

- Giả sử lệnh tính toán cần 1 chu kỳ, load và store cần 10 chu kỳ và rẽ nhánh cần 3 chu kỳ. Xác định thời gian thực hiện của mỗi chương trình trên bộ xử lý MIPS 3 GHz
- Giả sử lệnh tính toán cần 1 chu kỳ, load và store cần 2 chu kỳ và rẽ nhánh cần 3 chu kỳ. Xác định thời gian thực hiện của mỗi chương trình trên bộ xử lý MIPS 3 GHz
- Giả sử lệnh tính toán cần 1 chu kỳ, load và store cần 2 chu kỳ và rẽ nhánh cần 3 chu kỳ. Xác định speed-up của một chương trình nếu số lệnh tính toán của nó có thể giảm một nửa

Bài 4. Trình biên dịch ảnh hưởng quan trọng đến hiệu suất của một ứng dụng trên một bộ xử lý cho trước. Bài này khảo sát sự ảnh hưởng của trình biên dịch lên thời gian thực thi của chương trình.

	Compiler A		Compiler B	
	# instructions	Execution time	# instructions	Execution time
a	1.00E+09	1 s	1.20E+09	1.4 s
b	1.00E+09	0.8 s	1.20E+09	0.7 s

- Dùng 2 trình biên dịch này cho cùng một chương trình. Bảng trên mô tả thời gian thực thi của 2 chương trình khác nhau (a và b). Xác định CPI trung bình cho mỗi chương trình, biết rằng thời gian chu kỳ xung clock là 1ns
- Giả sử CPI trung bình được cho trong kết quả câu 1 và chương trình đã được biên dịch chạy trên 2 bộ xử lý khác nhau. Nếu thời gian thực thi trên 2 bộ xử lý bằng nhau, xung clock của bộ xử lý chạy mã biên dịch từ trình biên dịch A nhanh hơn xung clock của bộ xử lý chạy mã biên dịch từ trình biên dịch B bao nhiêu?

Bài tập chương 1

3. Người ta phát triển một trình biên dịch mới, trình biên dịch này chỉ dùng 600 triệu lệnh và có CPI trung bình là 1.1. Xác định speed-up khi dùng trình biên dịch này so với khi dùng trình biên dịch A hoặc B trên cùng bộ xử lý trong câu 1

Xét 2 cách hiện thực khác nhau (P1 và P2) của cùng kiến trúc tập lệnh. Tập lệnh bao gồm 5 lớp lệnh khác nhau (A, B, C, D và E). P1 có tốc độ xung clock là 4GHz, P2 có tốc độ xung clock là 6GHz. Số chu kỳ trung bình cho mỗi lớp lệnh của P1 và P2 được cho trong bảng sau

	Class	CPI on P1	CPI on P2
a	A	1	2
	B	2	2
	C	3	2
	D	4	4
	E	5	4

	Class	CPI on P1	CPI on P2
b	A	1	2
	B	1	2
	C	1	2
	D	4	4
	E	5	4

4. Giả sử hiệu suất cực đại được định nghĩa là tốc độ nhanh nhất mà máy tính có thể thực hiện bất cứ chuỗi lệnh nào. Xác định hiệu suất cực đại của P1 và P2 theo số lệnh trong một giây
5. Nếu số lệnh được thực hiện trong một chương trình được chia đều cho các lớp lệnh, ngoại trừ lớp A. Số lệnh lớp A nhiều gấp đôi các lớp khác. Xác định P2 nhanh hơn P1 bao nhiêu lần?
6. Tần số P2 bằng bao nhiêu để hiệu suất P2 bằng hiệu suất P1 với các lệnh như trong câu 5

Bài 5. Bảng sau xác định mức tăng về tốc độ xung clock và năng lượng tiêu thụ của 8 thế hệ bộ xử lý của Intel qua 28 năm.

Processor	Clock rate	Power
80286 (1982)	12.5 MHz	3.3 W
80386 (1985)	16 MHz	4.1 W
80486 (1989)	25 MHz	4.9 W
Pentium (1993)	66 MHz	10.1 W
Pentium Pro (1997)	200 MHz	29.1 W
Pentium 4 Willamette (2001)	2 GHz	75.3 W
Pentium 4 Prescott (2004)	3.6 GHz	103 W
Core 2 Ketsfield (2007)	2.667 GHz	95 W

1. Xác định trung bình nhân (geometric mean) của các tỉ số về tốc độ xung clock và năng lượng tiêu thụ giữa các thế hệ kế tiếp.
2. Xác định thay đổi tương đối lớn nhất về tốc độ xung clock và năng lượng tiêu thụ giữa các thế hệ
3. Xác định độ lớn của tốc độ xung clock và năng lượng giữa thế hệ cuối so với thế hệ đầu tiên

Bài tập chương 1

Điện áp hoạt động của các bộ xử lý được cho trong bảng

Processor	Voltage
80286 (1982)	5
80386 (1985)	5
80486 (1989)	5
Pentium (1993)	5
Pentium Pro (1997)	3.3
Pentium 4 Willamette (2001)	1.75
Pentium 4 Prescott (2004)	1.25
Core 2 Ketsfield (2007)	1.1

4. Xác định điện dung tải trung bình (giả sử năng lượng tiêu thụ tĩnh không đáng kể)
5. Xác định thay đổi tương đối lớn nhất về điện áp hoạt động giữa các thế hệ
6. Xác định trung bình nhân (geometric mean) tỉ số điện áp hoạt động giữa các thế hệ kể từ bộ xử lý Pentium

Bài 6. Giả sử chúng ta thiết kế bộ xử lý mới với các đặc tính sau

Version	Voltage	Clock rate
Version 1	5 V	0.5 GHz
Version 2	3.3 V	1 GHz

1. Điện dung tải giảm bao nhiêu giữa các phiên bản nếu năng lượng tiêu thụ động giảm 10%
2. Năng lượng tiêu thụ động sẽ giảm bao nhiêu nếu điện dung tải không thay đổi
3. Giả thiết điện dung tải của phiên bản 2 chỉ bằng 80% điện dung tải của phiên bản 1, xác định điện áp hoạt động cho phiên bản 2 nếu năng lượng tiêu thụ động của phiên bản này giảm 40% so với phiên bản 1

Giả thiết xu thế phát triển trong công nghiệp thể hiện rằng thế hệ mới của bộ xử lý sẽ phát triển theo tỉ lệ như sau

Capacitance	Voltage	Clock rate	Area
1	$1/2^{-1/4}$	$2^{1/2}$	$2^{-1/2}$

4. Năng lượng tiêu thụ động sẽ phát triển theo tỉ lệ nào?
5. Điện dung trên một đơn vị diện tích sẽ phát triển theo tỉ lệ nào?
6. Dùng dữ liệu trong bài 5, xác định điện áp hoạt động và tốc độ xung clock của bộ xử lý Core 2 cho thế hệ tiếp theo

Bài 7. Mặc dù năng lượng tiêu thụ động là nguồn năng lượng phát tán chủ yếu trong công nghệ CMOS, dòng rò cũng sẽ tạo ra năng lượng phát tán tĩnh $P_{\text{tĩnh}} = V \cdot I_{\text{rò}}$. Kích thước công nghệ chip càng nhỏ, năng lượng phát tán tĩnh càng lớn. Giả sử năng lượng phát tán tĩnh và động được cho trong bảng sau

	Technology	Dynamic Power (W)	Static Power (W)	Voltage (V)
Version 1	250 nm	49	1	3.3
Version 2	90 nm	75	45	1.1

1. Xác định % năng lượng phát tán tĩnh so với năng lượng tổng cộng
2. Nếu năng lượng tĩnh phụ thuộc vào dòng rò, xác định dòng rò cho mỗi loại công nghệ

Bài tập chương 1

3. Xác định tỉ số năng lượng tĩnh và năng lượng động đối với mỗi công nghệ. Năng lượng động của các phiên bản khác nhau của một bộ xử lý ở 3 điện áp hoạt động khác nhau được cho trong bảng

	1.2 V	1.0 V	0.8 V
Version 1	80 W	70 W	40 W
Version 2	65 W	55 W	30 W

- Xác định năng lượng tĩnh cho mỗi phiên bản hoạt động ở mức điện áp 0.8 V, giả thiết tỉ số năng lượng tĩnh và năng lượng động là 0.6
- Xác định dòng rò đối với các phiên bản hoạt động ở mức điện áp 0.8 V
- Xác định dòng rò lớn hơn khi hoạt động ở mức điện áp 1.0 V và 1.2 V, giả thiết tỉ số năng lượng tĩnh và năng lượng động là 1.7

Bài 8. Bảng sau thể hiện phân bố các loại lệnh của một chương trình ứng dụng chạy trên 1, 2, 4 hoặc 8 bộ xử lý. Đây là số lệnh cần thiết cho mỗi bộ xử lý để thực hiện hoàn tất chương trình trên hệ thống đa xử lý có 1, 2, 4 hoặc 8 bộ xử lý. Dùng thông tin này, khảo sát speedup của chương trình ứng dụng chạy trên các bộ xử lý song song

	Processors	# instructions per processor			CPI		
		Arithmetic	Load/Store	Branch	Arithmetic	Load/Store	Branch
a	1	2560	1280	256	1	4	2
	2	1280	640	128	1	4	2
	4	640	320	64	1	4	2
	8	320	160	32	1	4	2

	Processors	# instructions per processor			CPI		
		Arithmetic	Load/Store	Branch	Arithmetic	Load/Store	Branch
b	1	2560	1280	256	1	4	2
	2	1350	800	128	1	6	2
	4	800	600	64	1	9	2
	8	600	500	32	1	13	2

- Xác định tổng số lệnh cần thực hiện trên mỗi lõi. Xác định số lệnh cần thực hiện tổng cộng trên tất cả các lõi.
- Xác định thời gian thực thi tổng cộng cho các chương trình chạy trên 1, 2, 4 và 8 lõi. Giả sử rằng mỗi lõi có tần số xung clock là 2 GHz.
- Nếu CPI của các lệnh số học tăng gấp đôi, thời gian thực thi tổng cộng cho các chương trình chạy trên 1, 2, 4 và 8 lõi sẽ là bao nhiêu?

Bảng sau cho số lệnh trên mỗi lõi xử lý trong một bộ xử lý đa lõi và CPI trung bình cho việc thực thi chương trình trên 1, 2, 4, hoặc 8 lõi. Dùng thông tin này, khảo sát speedup của chương trình ứng dụng chạy trên các bộ xử lý đa lõi

	Core per Processor	# instructions per core	Average CPI
a	1	1.00E+10	1.2
	2	5.00E+09	1.3
	4	2.50E+09	1.5
	8	1.25E+09	1.8

Bài tập chương 1

	Core per Processor	# instructions per core	Average CPI
b	1	1.00E+10	1.2
	2	5.00E+09	1.2
	4	2.50E+09	1.2
	8	1.25E+09	1.2

- Giả sử tần số xung clock là 3 GHz, xác định thời gian thực thi chương trình trên bộ xử lý 1, 2, 4 hoặc 8 lõi
- Giả sử năng lượng tiêu thụ của một lõi xử lý có thể được mô tả bằng phương trình

$$Power = \frac{5.0mA}{MHz} Voltage^2$$

trong đó điện áp hoạt động của bộ xử lý được tính bằng công thức

$$Voltage = \frac{1}{5} Frequency + 0.4$$

với tần số được tính bằng GHz. Do đó, với tần số 5 GHz, điện áp hoạt động sẽ là 1.4 V. Xác định năng lượng tiêu thụ của chương trình chạy trên 1, 2, 4 và 8 lõi (giả sử mỗi lõi có tần số là 3 GHz). Tương tự, xác định năng lượng tiêu thụ của chương trình chạy trên 1, 2, 4 và 8 lõi (giả sử mỗi lõi có tần số là 500 MHz)

- Xác định năng lượng cần thiết (J) để thực thi chương trình trên 1, 2, 4 và 8 lõi (giả sử mỗi lõi có tần số xung clock là 3 GHz và 500 MHz)

Bài 9. Thông tin sản xuất của các bộ xử lý khác nhau được trình bày trong bảng

	Wafer diameter	Dies per wafer	Defects per unit area	Cost per wafer
a	15 cm	90	0.018 defects/cm ²	10
b	25 cm	140	0.024 defects/cm ²	20

- Xác định yield
- Xác định chi phí cho mỗi die
- Nếu số die trên một wafer tăng 10% và defects trong một đơn vị diện tích tăng 15%, xác định diện tích die và yield

Giả thiết công nghệ chế tạo được cải tiến qua bảng sau

	T1	T2	T3	T4
yield	0.85	0.89	0.92	0.95

- Xác định defects trong một đơn vị diện tích cho mỗi công nghệ, biết rằng diện tích die là 200mm²
- Biểu diễn bằng đồ thị sự thay đổi của yield theo số defects trong một đơn vị diện tích

Bài 10. Thông tin về các chương trình benchmark SPEC2006 chạy trên bộ xử lý AMD Barcelona được thể hiện trong bảng

	Name	Instr. Count x 10 ⁹	Execution time (s)	Reference time (s)
a	perl	2118	500	9770
b	mcf	336	1200	9120

- Xác định CPI nếu thời gian một chu kỳ clock là 0.333 ns

Bài tập chương 1

2. Xác định SPEC ratio
3. Xác định trung bình nhân (geometric mean)

Một số thông tin về các benchmark khác được cho trong bảng sau

	Name	CPI	Clock rate	SPEC ratio
a	sjeng	0.96	4 GHz	14.5
b	omnetpp	2.94	4 GHz	9.1

4. Thời gian CPU tăng bao nhiêu nếu số lệnh của benchmark tăng 10% mà không ảnh hưởng đến CPI
5. Thời gian CPU tăng bao nhiêu nếu số lệnh của benchmark tăng 10% và CPI tăng 5%
6. SPEC ratio thay đổi như thế nào với giả thiết của câu 5

Bài 11. Giả sử người ta thiết kế một phiên bản mới của bộ xử lý AMD Barcelona hoạt động ở tần số 4 GHz. Người ta thêm vài lệnh mới vào tập lệnh khiến cho số lệnh giảm 15% so với các giá trị của mỗi benchmark trong bài 10. Bảng sau tóm tắt thời gian thực thi đo được

	Name	Execution time (s)	Reference time (s)	SPEC ratio
a	perl	450	9770	21.7
b	mcf	1150	9120	7.9

1. Xác định CPI của phiên bản này
2. Nhìn chung, những giá trị CPI này lớn hơn những giá trị CPI trong bài 10 (cho cùng một chương trình). Lý do chủ yếu do tốc độ xung clock trong 2 bài tương ứng là 3 GHz và 4 GHz. Xác định mối tương quan giữa mức độ tăng của CPI và mức độ tăng của tốc độ xung clock. Giải thích lý do nếu mối tương quan này khác nhau
3. Thời gian CPU giảm như thế nào?

Một số thông tin về các benchmark khác được cho trong bảng

	Name	Execution time (s)	CPI	Clock rate
a	sjeng	820	0.96	3 GHz
b	omnetpp	580	2.94	3 GHz

4. Nếu thời gian thực thi giảm thêm 10% mà không ảnh hưởng đến CPI (với tốc độ xung clock là 4 GHz), xác định số lệnh?
5. Xác định tốc độ xung clock cần thiết để thời gian CPU giảm thêm 10% trong khi số lệnh và CPI không thay đổi
6. Xác định tốc độ xung clock nếu CPI giảm 15% và thời gian CPU giảm 20% trong khi số lệnh không thay đổi

Bài 12. Bài tập này minh họa các sai lầm trong việc chỉ dùng một số các tham số hiệu suất trong việc đánh giá hiệu của một hệ thống. Xét một chuỗi lệnh bao gồm 10^6 lệnh được thực thi trên nhiều bộ xử lý khác nhau

Processor	Clock rate	CPI
a	4 GHz	1.25
b	3 GHz	0.75

Bài tập chương 1

1. Một sai lầm thường gặp là nhận xét máy tính có tốc độ xung clock lớn sẽ có hiệu suất lớn. Kiểm tra điều này với máy tính có bộ xử lý P1 và P2
2. Một sai lầm khác là nhận xét bộ xử lý thực hiện nhiều lệnh hơn sẽ cần thời gian CPU nhiều hơn. Giả sử bộ xử lý P1 thực hiện 10^6 lệnh và CPI của P1 và P2 không đổi, xác định số lệnh P2 có thể thực hiện trong cùng khoảng thời gian mà P1 thực hiện 10^6 lệnh
3. Một sai lầm khác là dùng MIPS (millions of instructions per second) để so sánh hiệu suất của 2 bộ xử lý khác nhau, bộ xử lý nào có MIPS lớn sẽ có hiệu suất lớn. Kiểm tra điều này với các bộ xử lý P1 và P2

Một tham số hiệu suất thường dùng khác là MFLOPS (millions of floating-point operations per second), được xác định bằng

$$MFLOPS = \frac{\#FP\ operations}{Execution\ time} \times 10^6$$

Tham số này cũng tương tự như MIPS. Xét 2 chương trình chạy trên bộ xử lý có tốc độ xung clock là 3 GHz.

	Instr. count	L/S instr.	FP instr.	Branch instr.	CPI (L/S)	CPI (FP)	CPI (Branch)
a	10^6	50%	40%	10%	0.75	1	1.5
b	3.10^6	40%	40%	20%	1.25	0.7	1.25

4. Xác định tham số MFLOPS của 2 chương trình này
5. Xác định MIPS của 2 chương trình này
6. Xác định hiệu suất của các chương trình và so sánh với MIPS và MFLOPS

Bài 13. Một sai lầm khác thường gặp là mong muốn cải thiện hiệu suất của toàn bộ hệ thống máy tính bằng cách cải thiện chỉ một phần hệ thống. Điều này không phải lúc nào cũng đúng. Xét một máy tính chạy các chương trình với thời gian CPU cho trong bảng sau

	FP instr.	INT instr.	L/S instr.	Branch instr.	Total time
a	35 s	85 s	50 s	30 s	200 s
b	50 s	80 s	50 s	30 s	210 s

1. Nếu thời gian dùng cho các tác vụ FP giảm 20%, thời gian tổng cộng giảm bao nhiêu?
2. Thời gian dùng cho các tác vụ INT giảm bao nhiêu nếu thời gian tổng cộng giảm 20%?
3. Có thể giảm thời gian tổng cộng đi 20% bằng cách chỉ giảm thời gian dùng cho các lệnh rẽ nhánh được không?

Phân bố các loại lệnh trong một bộ xử lý được cho trong bảng sau (một chương trình ứng dụng được thực thi trên một số bộ xử lý khác nhau). Giả sử mỗi bộ xử lý có tốc độ xung clock là 2 GHz.

	# processors	FP instr.	INT instr.	L/S instr.	Branch instr.	CPI (FP)	CPI (INT)	CPI (L/S)	CPI (Branch)
a	1	560.10^6	2000.10^6	1280.10^6	256.10^6	1	1	4	2
b	8	80.10^6	240.10^6	160.10^6	32.10^6	1	1	4	2

4. Nếu muốn chương trình chạy nhanh hơn 2 lần, người ta phải cải thiện CPI của các lệnh FP như thế nào?

Bài tập chương 1

5. Nếu muốn chương trình chạy nhanh hơn 2 lần, người ta phải cải thiện CPI của các lệnh L/S như thế nào?
6. Nếu CPI của các lệnh INT và FP giảm 40% và CPI của lệnh L/S và rẽ nhánh giảm 30%, thời gian thực thi của chương trình sẽ được cải thiện như thế nào?

Bài 14. Một sai lầm liên quan đến việc thực thi chương trình trong hệ thống đa xử lý (multiprocessors system) là việc mong đợi cải thiện hiệu suất bằng cách chỉ cải thiện thời gian thực thi của một số các chương trình con. Bảng sau trình bày thời gian thực thi của 5 chương trình con của một chương trình đang chạy với số bộ xử lý khác nhau

	# processors	Routine A (ms)	Routine B (ms)	Routine C (ms)	Routine D (ms)	Routine E (ms)
a	2	20	80	10	70	5
b	16	4	14	2	12	2

1. Xác định thời gian thực thi tổng cộng? Thời gian này giảm bao nhiêu nếu thời gian thực thi của chương trình con A, C và E được cải thiện 15%?
2. Thời gian thực thi tổng cộng giảm bao nhiêu nếu chương trình con B cải thiện 10% thời gian thực thi của nó?
3. Thời gian thực thi tổng cộng giảm bao nhiêu nếu chương trình con D cải thiện 10% thời gian thực thi của nó?

Thời gian thực thi của hệ thống đa xử lý có thể được tách thành thời gian tính toán đối với các chương trình con và thời gian định tuyến dùng để gửi dữ liệu từ bộ xử lý này đến bộ xử lý khác. Giả sử thời gian thực thi và thời gian định tuyến được cho trong bảng sau. Trong trường hợp này, thời gian định tuyến là một thành phần quan trọng của thời gian tổng cộng.

# processors	Routine A (ms)	Routine B (ms)	Routine C (ms)	Routine D (ms)	Routine E (ms)	Routing (ms)
2	20	78	9	65	4	11
4	12	44	4	34	2	13
8	1	23	3	19	3	17
16	4	13	1	10	2	22
32	2	5	1	5	1	23
64	1	3	0.5	1	1	26

4. Mỗi lần gấp đôi số bộ xử lý, xác định tỉ số thời gian tính toán và tỉ số thời gian định tuyến (so với trước đó)
5. Dùng phương pháp trung bình nhân (geometric mean) giữa các tỉ số, hãy ngoại suy để tìm thời gian tính toán và thời gian định tuyến cho hệ thống có 128 bộ xử lý
6. Tìm thời gian tính toán và thời gian định tuyến cho hệ thống chỉ có 1 bộ xử lý