MI Problema/Sessão Tutor Coordenador TEC4
2°/2^a
Anfranserai Morais
Diego Leite

2°/2° | Data erai Morais | Sec. Mesa Diego Leite | Sec. Quadro

Página

1/2 22/09/2014 Kelvin Carmo Victor Figueiredo



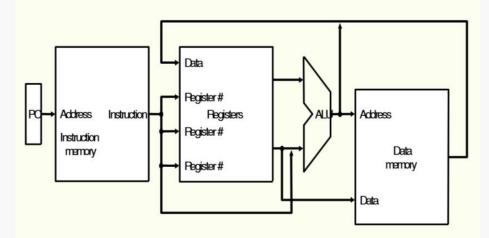
1 IDEIAS

•

2 FATOS

- Utilizaremos uma arquitetura RISC para o nosso projeto.
- A arquitetura MIPS utiliza um FLAG na ULA para indicar que uma operação teve resultado 0.
- Um processador monocíclico é baseado em um único ciclo de instrução, todas instruções gastam o mesmo tempo de para serem executadas. O tempo do ciclo de instrução é determinado pelo tempo da instrução mais demorada para ser executada.
- Diferente de um processador multiciclo, que cada passo da instrução gasta um período de clock diferente. São determinadas classes de instruções nesse tipo de processador. Essa característica ajuda a reduzir a quantidade do hardware, já que ela permite que uma unidade funcional seja utilizada mais de uma vez por instrução.
- Nossa arquitetura será baseada no MIPS, seguindo esse diagrama de alto nível:

Implementação do MIPS - visão em alto nível



• O padrão MIPS utiliza 32 e 64 bits.

3 QUESTÕES

- Quais as características de uma arquitetura RISC e CISC ? Quais suas diferenças?
- O que é pipeline?

MI Problema/Sessão Tutor Coordenador

2°/2° Anfranserai Morais

Página 2/2 Data 22/09/2014 Sec. Mesa Kelvin Carmo Diego Leite | Sec. Quadro Victor Figueiredo



4 METAS

- Escrever os operadores de cada instrução do nosso processador.
- Verificar no conjunto de instruções do processador MIPS se é necessário adicionar alguma para o nosso processador.

TEC4

Estruturar o documento de especificação de requisitos

TEC4 2°/2ª Página MI Problema/Sessão Data Tutor Anfranserai Morais Sec. Mesa Coordenador Diego Leite Sec. Quadro Victor Figueiredo

3/2

22/09/2014

Kelvin Carmo