$\begin{array}{c|c} \mathbf{MI} & \mathbf{TEC498} \\ \mathbf{Problema/Sess\~ao} & 4/3^{\underline{a}} \\ \mathbf{Tutor} & \mathbf{Anfranserai\ Morais} \\ \mathbf{Coordenador} & \mathbf{Diego\ Leite} \\ \end{array}$

Página1/2Data10/11/14Sec. MesaLucas MoraisSec. QuadroJadson Firmo



1 Ideias

- Alguns branch's do MARS podem servir para fazer a BRFL, por exemplo a BCLF.
- $\bullet\,$ A implementação da unidade de controle vai ser dividida em 3 fases: Tipo R, I e J.
- Usar o function da instrução DIVU(011011) para a instrução CMP.
- controlBranchInstruction terá 2 bits e functionALU terá 6 bits.

2 Fatos

No MARS já existem as instruções not, subi e nop.

3 Questões

4 Metas

- Refatorar a instrução CMP para acender as flags ABV e EQUALS. (Victor)
- Refazer o diagrama de classes da unidade de controle. (Victor)
- Implementar a ULA. (Lucas, Diego e Jadson)
- Verificar como fazer a implementação dos modelos de simulação para as memórias de dados e instrução. (Lucas, Diego e Jadson)
- Procurar quais instruções do MARS equivalem às instruções call, halt e ret. (Lucas e Jadson)
- Criar o documento de plano de testes. (Filipe, Wagner, Matheus e Odivio)
- Decidir entre JAL e JALR para ser o nosso JPC. (Jadson)
- Refatorar a tabela de sinais com as seguintes alterações: remover os sinais read_instruction_memory, adicionar o sinal controlFunctionALU (1bit), modificar o sinal controlPermissionWrite/read e write_reg_memory para read_control_write/read_data e read_control_write/read_reg e agrupar as instruções que forem comuns. (Victor e Kelvin)
- Implementar as memórias. (Lucas, Diego e Jadson)

MITEC498 Página 2/2 $4/3^{a}$ Data Problema/Sessão 10/11/14 Sec. Mesa Tutor Anfranserai Morais Lucas Morais Coordenador Diego Leite Sec. Quadro Jadson Firmo



- Fazer plano de testes das memórias e testbenchs da ULA. (Filipe, Wagner, Matheus e Odivio)
- Implementar as instruções do tipo R da unidade de controle. (Victor e Kelvin)
- Adicionar no datapath do processador mais um bit no multiplexador do branch. (Victor)