24/308. 1. Hivel de citii a operantilar din setul de registrii RD 2. Hivelul de scrieri a rezultatului in satul de registra une

R: Hivelal de scrieri (WR) este mai prioritat, detorità necesitàtii evoluciii hotordurilar RAW intre instrucțiunile succesive.

29/308 a) 5 nivele (if, iD, ALU, MEM, WB)

A cicla de tact/nivel

instructione de selt a cerui adresa se determine la finele nivelului ALU.

delay slots instr self: iF ip ALU MEM WB X X I IF I ID | ALU | MEM | WB |

delay slots 2

b) procesocre Risc (pipeline)

de ce se prejeré implementarea una busuri ol memoris cache separate pe instructioni, respectiv date? Ri pentru a evita colitiunec la memorii in cetul forelor de it pi MEM

50/315 a) sunctoral este activot de a instrucțione de bronch. Aceoste este activate pt colorlul adreser de solt. b) Raspunsel de la 27/308+

Scopul: Dece operation de citire este duper une de suriere atunci sunt sonse as operation de citire no cibe nevoire de un rej in core nu s-e scris inco resultatal.

-c) în carol unei instrucțiuni de tip 20AD unitotea ALU are robbl de a colcula redresa.

d) st (R) os, R2 in latch-ul EXIMEM se memoreate volocrea (R7 + C5).

(R7 + C5) province din ALU,