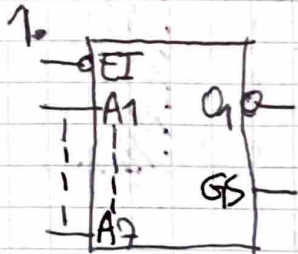


USCO INGENIERIA ELECTRONICA  
ELECTRONICA DIGITAL TEMA IMPAR  
SOLUCION PARCIAL NO.3



EI	A1	A2	A3	A4	A5	A6	A7	Q1	Q5
1	X	X	X	X	X	X	X	1	0
0	0	0	0	0	0	0	0	1	0
								1	1
								0	1
								0	1
								1	1
								1	1
								0	1
								0	1

$$Q1 = (EI + \bar{A2})(EI + \bar{A3})(EI + \bar{A6})(EI + \bar{A7})$$

$$Q1 = EI + \bar{A2}\bar{A3}\bar{A6}\bar{A7}$$

$$= \overline{EI(\bar{A2}\bar{A3}\bar{A6}\bar{A7})}$$

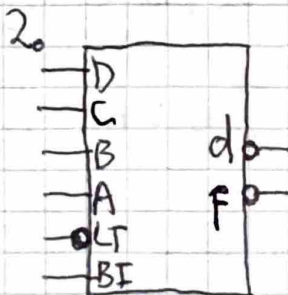
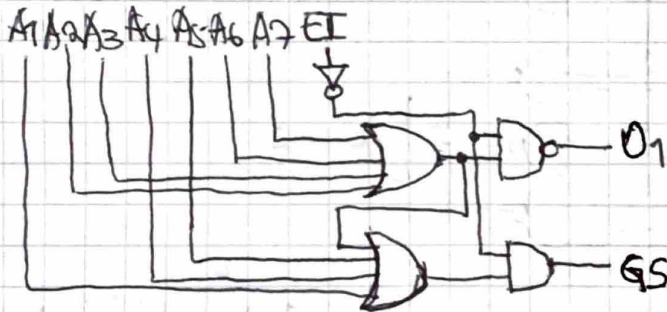
$$= \overline{EI(A2 + A3 + A6 + A7)}$$

Esta ecuación muestra que la salida es activa en bajo y entradas de datos en alto y EI activa en bajo.

$$Q5 = \overline{EI A1} + \overline{EI A2} + \overline{EI A3} + \overline{EI A4} + \overline{EI A5} + \overline{EI A6} + \overline{EI A7}$$

$$Q5 = \overline{EI(A1 + A2 + A3 + A4 + A5 + A6 + A7)}$$

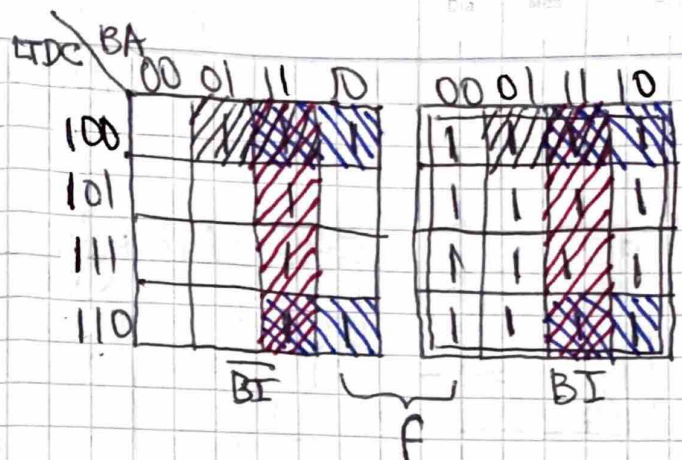
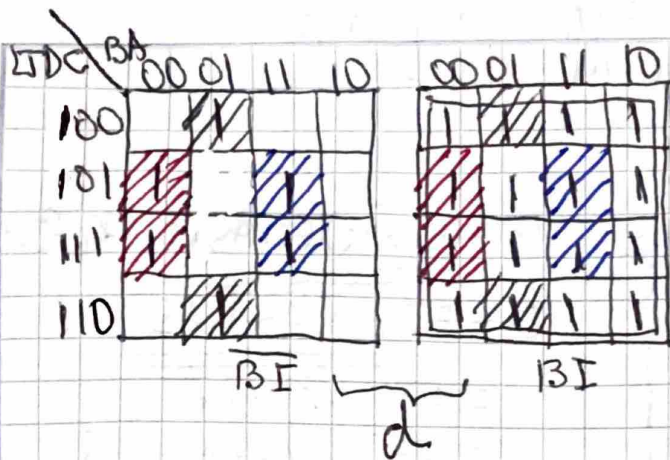
Esta ecuación muestra que la salida es activa en alto y EI activa en bajo. Se debe escribir la ecuación de EO porque es una salida.



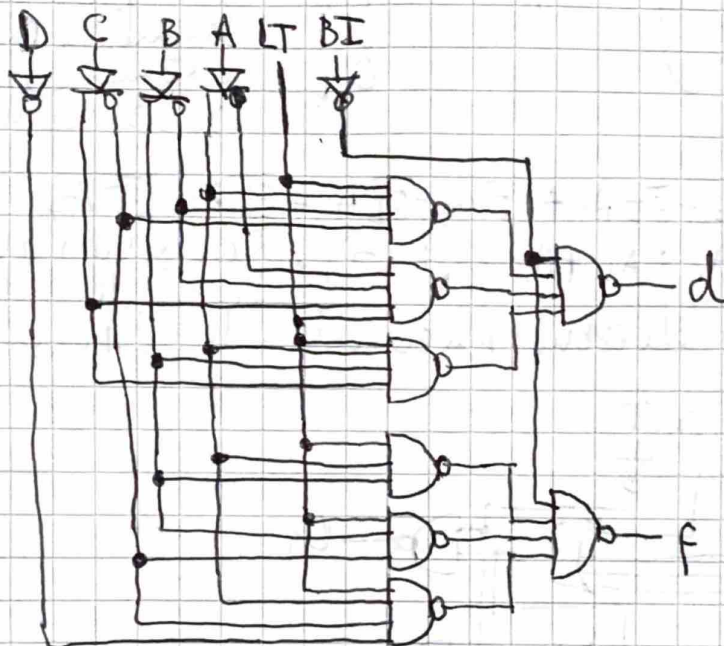
LT	BI	D	C	B	A	d	f
0	0	X	X	X	X	0	0
1	1	X	X	X	X	1	1
1	0	0	0	0	0	0	0
1	0	0	0	0	1	1	1
1	0	0	0	1	0	0	1
1	0	0	0	1	1	0	1
1	0	0	1	0	0	1	0
1	0	0	1	0	1	0	0
1	0	0	1	1	0	0	0
1	0	0	1	1	1	0	0

LT	BI	D	C	B	A	d	f
1	0	0	1	1	1	1	1
1	0	1	0	0	0	0	0
1	0	1	0	0	1	1	0
1	0	1	0	1	0	0	1
1	0	1	0	1	1	0	1
1	0	1	1	0	0	1	0
1	0	1	1	0	1	0	0
1	0	1	1	1	0	0	0
1	0	1	1	1	1	0	0
1	0	1	1	1	1	1	1

Se diseña con los unos porque produce el circuito más sencillo y con ello no se proponen 2 H.K con BI porque esa entrada coloca las salidas en 1.



$$d = LT\overline{C}\overline{B}A + LT\overline{C}B\overline{A} + LTCB\overline{A} + BI; f = LTBA + LT\overline{C}B + LT\overline{D}\overline{C}A + BI$$



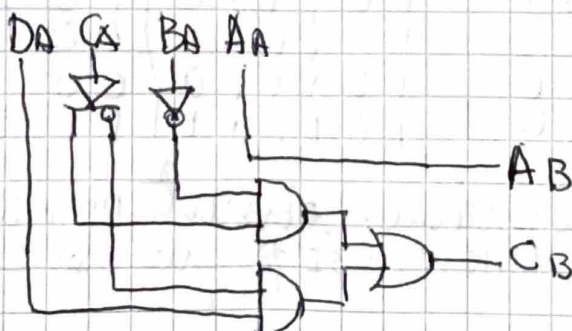
Como las ecuaciones estan en forma de SOP, se pueden implementar con compuertas NAND para mostrar que las salidas son activas en bajo.

3.

DA	CA	BAAA	CBAB
00	00	00	00
00	01	01	01
00	10	00	00
00	11	01	01
01	00	10	10
10	11	11	11
11	00	10	10
11	01	11	11

Se usan condiciones no importa para que el circuito sea mas sencillo.

De la tabla se obtiene  $AB = AA$

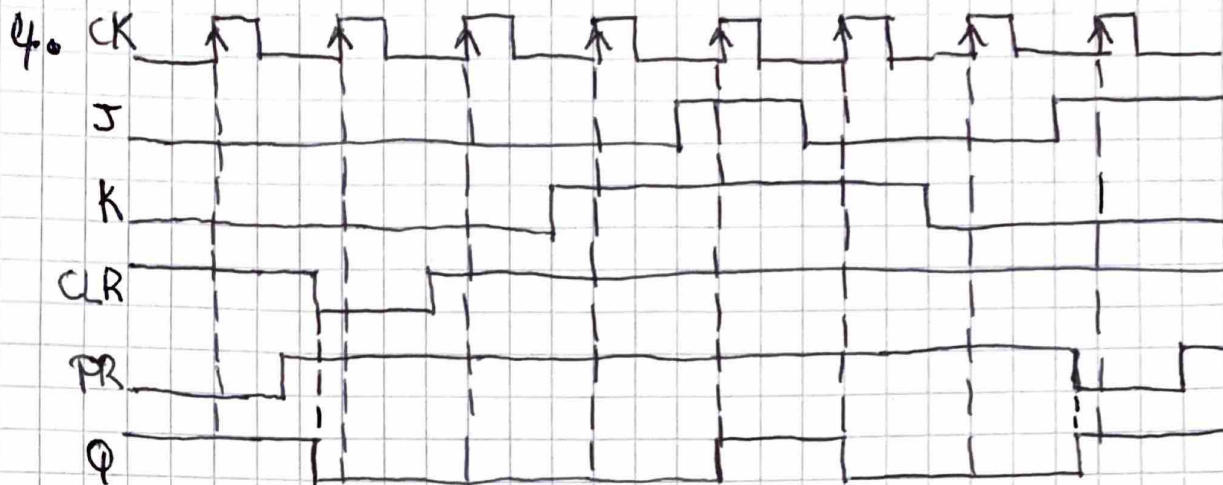


Truth table for  $CB$ :

DA/CA	00	01	11	10
00	1	1	1	1
01	1	1	1	1
11	1	1	1	1
10	1	1	1	1

$$CB = C\overline{A}\overline{B}A + DA\overline{C}A$$





No es necesario un estado inicial en Q porque la entrada asincrónica PR hace que Q inicie en alto.

5. Este diseño se puede realizar con condiciones no importa para obtener el circuito más sencillo, además al hacer la prueba, si el contador se coloca en un estado no deseado, con el siguiente pulso de reloj se coloca en un estado deseado.

Est. P.	Est. sig.	
CBA	CBA	D C D B D A
001	010	0 1 0
010	101	1 0 1
101	111	1 1 1
111	000	0 0 0
000	011	0 1 1
011	100	1 0 0
100	110	1 1 0

De la tabla se obtiene directamente

$$D_B = \bar{B}$$

C	BA	00	01	11	10
0	X		X	1	
1	X	1		X	

$$D_C = \bar{A} + C\bar{B}$$

C	BA	00	01	11	10
0	X		X	1	
1	X	1	1	X	

$$D_A = \bar{A} + C = B + C$$
