

**UNIVERSIDAD SURCOLOMBIANA INGENIERÍA
ELECTRÓNICA LABORATORIO ELECTRÓNICA
DIGITAL I**

**PREINFORME PRÁCTICA No. 6 GRUPOS IMPARES
SUBGRUPO 02 – GRUPO 1**

**USO DE REGISTROS PARA DESPLAZAR, ALMACENAR Y VISUALIZAR DOS DÍGITOS
DECIMALES**

08/11/2023

a) PROBLEMA

En una calculadora básica simple el código BCD de cada dígito decimal se introduce en un registro de almacenamiento de 4 bits cada vez que se presiona una tecla y además dichos dígitos se van desplazando hacia la izquierda en el display, eso significa que la información se desplaza o transfiere de registro a registro. El circuito para implementar debe contar con un teclado o interruptores y la lógica combinacional y secuencial necesaria para realizar dicha operación y debe funcionar de la siguiente manera:

1. Al energizar el sistema se debe presentar un cero en el display en la posición del LSD, o sea que el sistema debe borrar el cero a la izquierda.
2. Al pulsar la primera tecla dicho dígito debe reemplazar el cero presente en la posición LSD, pero el display del MSD debe permanecer apagado.
3. Al pulsar la siguiente tecla dicho dígito se ubica en el display del LSD y lo que había allí se desplaza al display del MSD.
4. Al pulsar otras teclas se debe realizar el mismo proceso anterior.
5. Los dos registros se deben hacer funcionar con sólo 1 señal de reloj.
6. El sistema debe proveer la función de borrado total (reset).
7. La visualización es dinámica, o sea que se debe usar multiplexación y un solo decodificador.

b) Escribir la tabla de verdad lógica designándola Tabla 1 para las salidas del codificador y de los registros que entregan el BCD en forma normal para los siguientes casos:

- a. sin ninguna entrada activada.
- b. con una entrada activada sostenida (indicar cuál).

c. con la entrada anterior desactivada.

d. repetir b. y c. con otra entrada activada sostenida (indicar cuál).

e) Explicar en forma breve las diferencias y semejanzas en los datos para los literales a, b. y c.

Caso #	Caso de Entrada	Salidas Codificador				Salidas Registro 1				Salidas Registro 2			
		D	C	B	A	Q3	Q2	Q1	Q0	Q3	Q2	Q1	Q0
1	Ninguna Activa	1	1	1	1	0	0	0	0	1	1	1	1
2	Activa sostenida (1)	1	1	1	0	0	0	0	1	0	0	0	0
3	Inactiva (1)	1	1	1	1	0	0	0	1	0	0	0	0
4	Activa sostenida (9)	0	1	1	0	1	0	0	1	0	0	0	1
5	Inactiva (9)	1	1	1	1	1	0	0	1	0	0	0	1

Cuando ninguna entrada esta activada las salidas del codificador que son negadas luego de pasar por los negadores estarán en 0000 cada una al energizar el circuito. Salen en el registro 1 inmediatamente ya que es su estado sin la entrada de reloj activada, y en el 2 registro se muestran 1111 lo cual no es reconocible en las salidas del manejador del display por lo tanto no se enciende ningún led, debido a que no ha habido ninguna entrada del codificador y los registros no han recibido el flanco de subida.

Cuando se introduce un 1 decimal en el codificador se refleja en las salidas del registro 1 y en el registro 2 se

Uso de registros para desplazar, almacenar y visualizar dos dígitos decimales

Grupo 1

reflejan 0000, debido a que en el registro 2 se guardo en sus entradas 1111 y cuando se presiono el 1 decimal se envió en las entradas de reloj un flanco de subida y ese 1111 que estaba guardado salió en forma 0000 por sus salidas complementadas.

Cuando se deja de introducir una entrada en el codificador salen de el 0000 y el registro 1 tiene a las salidas el 0001 anterior debido a que no ha habido otra pulsación generando otro flanco de subida para que reciba y entregue a sus salidas el siguiente código y el registro 2 tiene a sus salidas el 0000 debido a que no ha habido otro flanco de subida para que entregue el 1110 complementado.

c) Diseñar la lógica adicional si es necesaria.

Salidas Codificador				TRIG GER	SALI DA MON OEST ABL E
Q3	Q2	Q1	Q0		
0	0	0	0	1	0
0	0	0	1	0	1
0	0	1	0	0	1
0	0	1	1	0	1
0	1	0	0	0	1
0	1	0	1	0	1
0	0	1	1	0	1
0	1	1	1	0	1
1	0	0	0	0	1
1	0	0	1	0	1

Tabla 1.1 de verdad de la lógica adicional

D) Calcular el valor y la potencia de las resistencias protectoras de los LEDS y de las resistencias conectadas a las entradas del sistema codificador (si las usan) y aproximarlos al valor comercial más cercano.

Se calcula el valor de la resistencia pull up.

$$R_{pull-up} = \frac{V_{CC} - V_{IH}}{I_{IH}} = \frac{(5V - 2.0V)}{20\mu A} = 150k\Omega$$

Para este valor obtenido se implementa una resistencia de **10kΩ, para cada entrada.**

Luego se calcula el valor de la resistencia protectoras de los leds Rled.

$$I_1 * R_{led} + V_{led} - V_{oH} = 0$$

$$R_{led} = \frac{4.2V - 1.2V}{20mA} = 150\Omega$$

Se toma el valor comercial mas cerca que se encuentre por debajo, en este caso tomamos el valor de 150 que es un valor que es comercial y nos garantiza (teóricamente el valor de la corriente necesaria).

Para r-pull up

$$P = I^2 * R_{pull-up} = (40\mu A)^2 * 10k\Omega = 16\mu W$$

Para Rled up

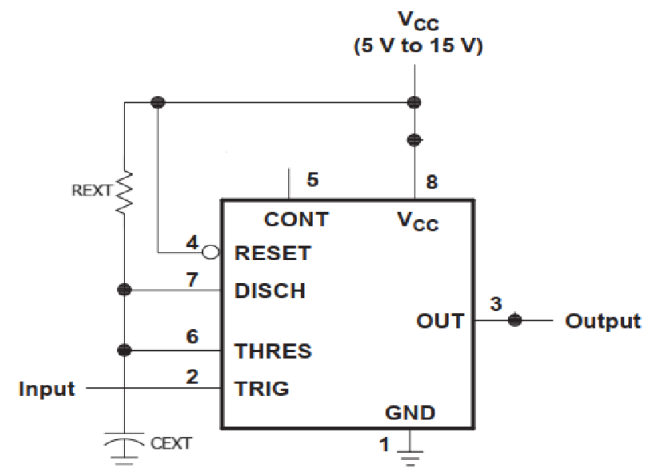
$$P = I^2 * R_{led} = (100\mu A)^2 * 150\Omega = 1.5\mu W$$

	Rled (Ω)	pull-up(kΩ)
	150	10
Potencia(μW)	1.5	16

Tabla 2

e) Para el caso del monoestable escribir los rangos de valores dados por el fabricante para REXT y CEXT y calcular sus valores para obtener un pulso de aproximadamente 20ms con la polaridad adecuada para disparar los registros.

Los valores para el CEXT y REXT dados por el fabricante son, 0.01μF Y 9.1 kΩ



Para obtener el pulso de 20ms se calcula de la siguiente

Ilustración 1

manera según el datasheet del fabricante.

$$T_w = 1.11 C_{ext} R_{ext}$$

$$R_{ext} = \frac{20ms}{10\mu F * 1.11} = 1801\Omega$$

Uso de registros para desplazar, almacenar y visualizar dos dígitos decimales

Grupo 1

Los valores para el RA, RE y C dados por el fabricante son, 5k Ω, 3k Ω y 0.15μF.

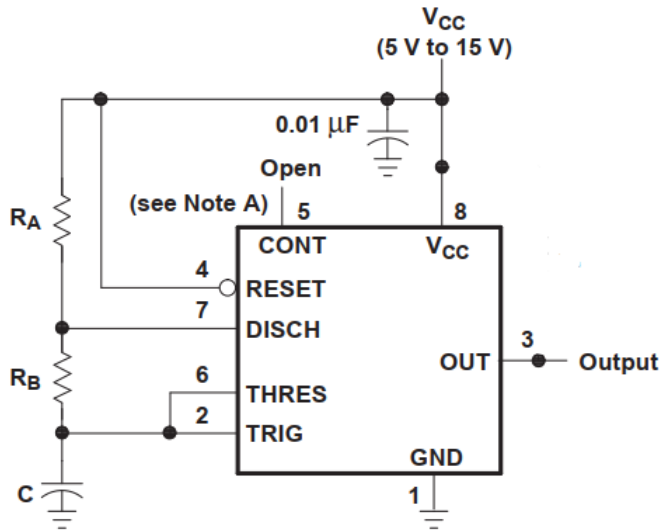


Ilustración 2

$$f = 1/T = 1.44 / C (RA + 2RB)$$

$$T = 1/f = 1/200\text{Hz} = 5\text{ms}$$

$$T = tH + tL = 2.5\text{ms} + 2.5\text{ms} = 5\text{ms}$$

$$tL = 0.693(RB * C)$$

$$RB = \frac{2.5\text{ms}}{10\text{nF} * 0.693} = 360.750\Omega$$

Se toma el valor de 330 kΩ

$$th = 0.693(RA + RB) * C$$

$$RA = \frac{th}{0.693 * C} - RB = \frac{2.5031\text{ms}}{0.693 * 10\text{nF}} - 360\text{K} =$$

$$1197 \approx 1.2\text{K}\Omega$$

$$f = \frac{1.44}{(RA + 2RB)C} = \frac{1.44}{(1.2\text{K} + 2 * 360\text{K}) * 10\text{nF}} = 199.7\text{Hz} \approx 200\text{Hz}$$

$$199.7\text{Hz}$$

g) Dibujar el diagrama en bloques del circuito.

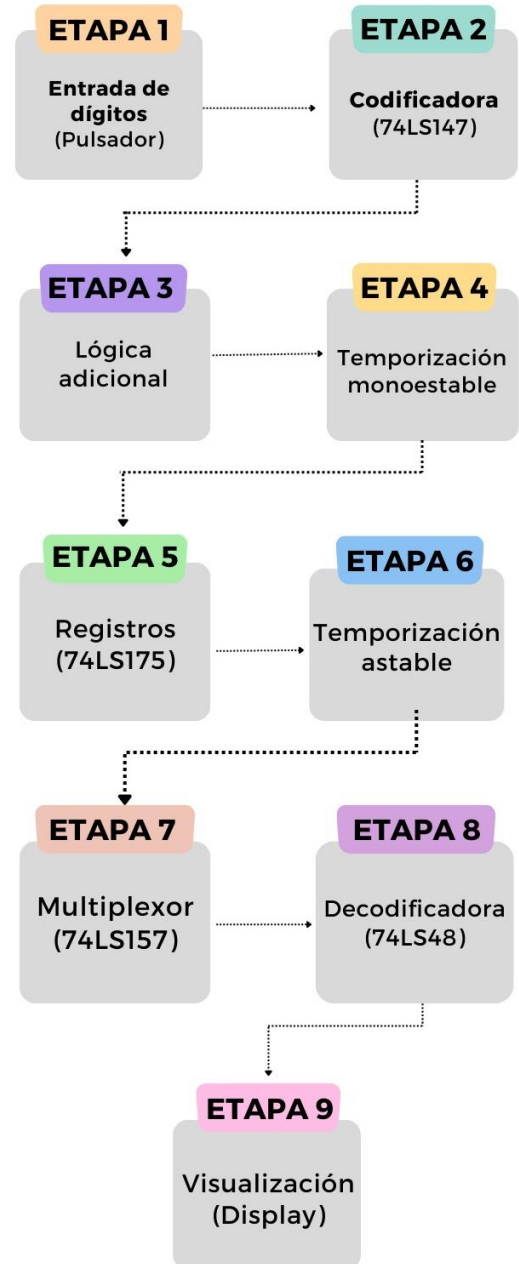


Ilustración 3

g) Explicar brevemente el funcionamiento de cada etapa

Etapa 1

Uso de registros para desplazar, almacenar y visualizar dos dígitos decimales

Grupo 1

En esta etapa se debe presionar una tecla o pulsador que representara un valor decimal del (1-9)

Etapa 2

Se codifica el valor ingresado en la etapa anterior y se representa en un valor binario a sus salidas

Etapa 3

Esta etapa toma las salidas del codificador y mediante una lógica adicional representa un 1 o un 0 a su salida que va conectada al trigger.

Etapa 4

Esta etapa representara un flanco de subida o bajada que conecta con la entrada de reloj y dará un flanco de subida cuando la lógica adicional vea a su salida un 0 ya que esta se conecta al trigger. El objetivo de esta es dar flancos de subida en la entrada de reloj para que los registros reciban el valor ingresado y así guardar el valor y desplazarlo al multiplexor.

Etapa 5

En esta etapa, los datos de entrada se cargan en el primer registro digital. Este registro se utiliza para almacenar temporalmente los datos antes de que sean procesados o transmitidos luego, Una vez que los datos se han cargado en el primer registro luego, se transfieren al segundo registro, que actúa como un registro de salida. Los datos se sincronizan nuevamente con una señal de reloj en esta etapa. Al final se transfieren estos datos al multiplexor.

Etapa 6

Conectando un oscilador astable, que genera una señal cuadrada continua de 200Hz, a un multiplexor digital, que selecciona una entrada en función de una señal de control, variando su salida entre el código introducido y el anterior a este que se proyecta en un decodificador de 7 segmentos.

Etapa 7

El multiplexor selecciona los datos Dependiendo de los cambios ocurridos en su entrada de control y variando sus salidas continuamente entre un código y otro el cual los entregan la etapa de los registros.

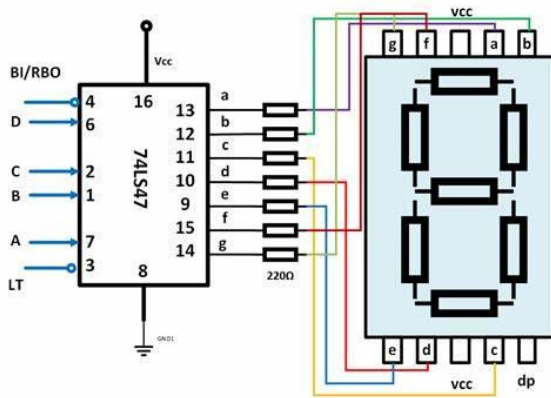
Etapa 8

En esta etapa el decodificador de 7 segmentos envía los códigos que varían de acuerdo con el multiplexor quien

es el que selecciona entre 1 u otro en un determinado tiempo.

Etapa 9

En esta etapa se visualiza un código ingresado por el manejador de 7 segmentos y esta alterna puesto que se conecta su entrada a una compuerta negadora la cual alternara entre 1 display y otro enviando un cero o un 1 en sus ground lo cual genera el desplazamiento entre un display u otro.



Led 7 segmentos

DC CHARACTERISTICS OVER OPERATING TEMPERATURE RANGE (unless otherwise specified)

Symbol	Parameter	Limits			Unit	Test Conditions
		Min	Typ	Max		
V_{IH}	Input HIGH Voltage	2.0			V	Guaranteed Input HIGH Voltage for All Inputs
V_{IL}	Input LOW Voltage	54		0.7	V	Guaranteed Input LOW Voltage for All Inputs
V_{IK}	Input Clamp Diode Voltage		-0.65	-1.5	V	$V_{CC} = \text{MIN}$, $I_{IN} = -18 \text{ mA}$
V_{OH}	Output HIGH Voltage	54	2.5	3.5	V	$V_{CC} = \text{MIN}$, $I_{OH} = \text{MAX}$, $V_{IN} = V_{IH}$ or V_{IL} per Truth Table
V_{OL}	Output LOW Voltage	54, 74	0.25	0.4	V	$I_{OL} = 4.0 \text{ mA}$, $V_{CC} = V_{CC \text{ MIN}}$, $V_{IN} = V_{IL}$ or V_{IH} per Truth Table
I_{IH}	Input HIGH Current			20	μA	$V_{CC} = \text{MAX}$, $V_{IN} = 2.7 \text{ V}$
I_{IL}	Input LOW Current			-0.4	mA	$V_{CC} = \text{MAX}$, $V_{IN} = 0.4 \text{ V}$
I_{OS}	Short Circuit Current (Note 1)	-20		-100	mA	$V_{CC} = \text{MAX}$
I_{CC}	Power Supply Current Total, Output HIGH Total, Output LOW			2.4	mA	$V_{CC} = \text{MAX}$

Note 1: Not more than one output should be shorted at a time, nor for more than 1 second.

AC CHARACTERISTICS ($T_A = 25^\circ\text{C}$)

Symbol	Parameter	Limits			Unit	Test Conditions
		Min	Typ	Max		
t_{PLH}	Turn-Off Delay, Input to Output		9.0	15	ns	$V_{CC} = 5.0 \text{ V}$ $C_L = 15 \text{ pF}$
t_{PHL}	Turn-On Delay, Input to Output		10	15	ns	

Datasheet compuerta 74LS04

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS†	SN54S157			SN54S158			UNIT
		MIN	TYP‡	MAX	MIN	TYP‡	MAX	
V_{IH} High-level input voltage		2			2			V
V_{IL} Low-level input voltage				0.8			0.8	V
V_{IK} Input clamp voltage	$V_{CC} = \text{MIN}$, $I_I = -18 \text{ mA}$			-1.2			-1.2	V
V_{OH} High-level output voltage	$V_{CC} = \text{MIN}$, $V_{IH} = 2 \text{ V}$, $V_{IL} = 0.8 \text{ V}$, $I_{OH} = 1 \text{ mA}$	Series 54S	2.5	3.4	Series 74S	2.5	3.4	V
V_{OL} Low-level output voltage	$V_{CC} = \text{MIN}$, $V_{IH} = 2 \text{ V}$, $V_{IL} = 0.8 \text{ V}$, $I_{OL} = 20 \text{ mA}$			0.5			0.5	V
I_I Input current at maximum input voltage	$V_{CC} = \text{MAX}$, $V_I = 5.5 \text{ V}$			1			1	mA
I_{IH} High-level input current	$V_{CC} = \text{MAX}$, $V_I = 2.7 \text{ V}$			100			100	μA
I_{IL} Low-level input current	$V_{CC} = \text{MAX}$, $V_I = 0.5 \text{ V}$			-4			-4	mA
I_{OS} Short-circuit output current	$V_{CC} = \text{MAX}$	40		100	40		100	mA
I_{CC} Supply current	$V_{CC} = \text{MAX}$, All inputs at 4.5 V, See Note 2		50	70		30	61	mA

174LS157 MULTIPLEXOR

Datasheet 74LS157

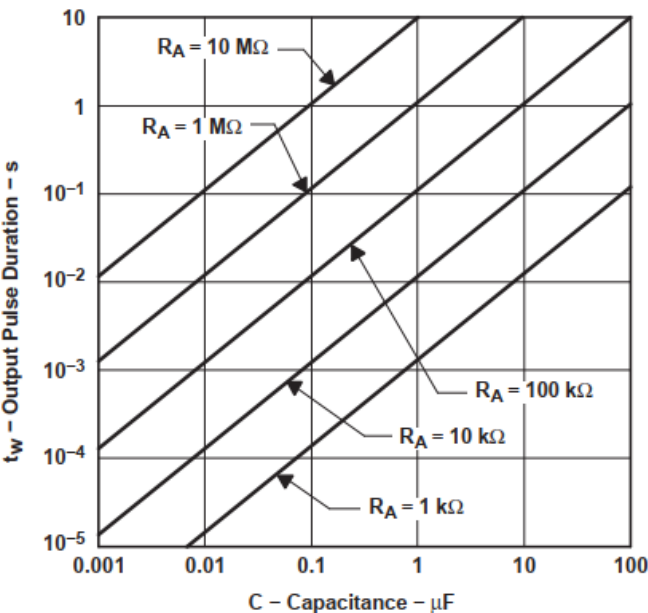


Figure 11. Output Pulse Duration vs Capacitance

Uso de registros para desplazar, almacenar y visualizar dos dígitos decimales Grupo 1

DC CHARACTERISTICS OVER OPERATING TEMPERATURE RANGE (unless otherwise specified)

Symbol	Parameter		Limits			Unit	Test Conditions
			Min	Typ	Max		
V _{IH}	Input HIGH Voltage		2.0			V	Guaranteed Input HIGH Voltage for All Inputs
V _{IL}	Input LOW Voltage	54			0.7	V	Guaranteed Input LOW Voltage for All Inputs
		74			0.8		
V _{IK}	Input Clamp Diode Voltage				-1.5	V	V _{CC} = MIN, I _{IN} = -18 mA
V _{OH}	Output HIGH Voltage		2.4	4.2		μA	V _{CC} = MIN, I _{OH} = -50 μA, V _{IN} = V _{IH} or U.L. per Truth Table
I _O	Output Current a to g		-1.3	-2.0		mA	V _{CC} = MIN, V _O = 0.85 V Input Conditioner as for V _{OH}
V _{OL}	Output LOW Voltage a to g	54, 74			0.4	V	I _{OL} = 2.0 mA
		74			0.5	V	I _{OL} = 6.0 mA
V _{OL}	Output LOW Voltage BI / RBO	54, 74			0.4	V	I _{OL} = 1.6 mA
		74			0.5	V	I _{OL} = 3.2 mA
I _{IH}	Input HIGH Current (Except BI / RBO)				20	μA	V _{CC} = MAX, V _{IN} = 2.7 V
					0.1	mA	V _{CC} = MAX, V _{IN} = 7.0 V
I _{IL}	Input LOW Current (Except BI / RBO)				-0.4	mA	V _{CC} = MAX, V _{IN} = 0.4 V
I _{IL}	Input LOW Current BI / RBO				-1.2	mA	V _{CC} = MAX, V _{IN} = 0.4 V
I _{CC}	Power Supply Current			25	38	mA	V _{CC} = MAX
I _{OS}	Short Circuit Current BI / RBO (Note 1)		-0.3		-2.0	mA	V _{CC} = MAX

Datasheet 74ls48

PARAMETER			TEST CONDITIONS†		¹147			¹148			UNIT
					MIN	TYP‡	MAX	MIN	TYP‡	MAX	
V I H	High-level input voltage				2			2			V
V I L	Low-level input voltage				0.8			0.8			V
V I K	Input clamp voltage		VCC = MIN,	II = -12 mA	-1.5			-1.5			V
V O H	High-level output voltage		VCC = MIN, VIL = 0.8 V,	VIH = 2 V, IOH = -800 µA	2.4	3.3		2.4	3.3		V
V O L	Low-level output voltage		VCC = MIN, VIL = 0.8 V,	VIH = 2 V, IOL = 16 mA		0.2	0.4		0.2	0.4	V
II	Input current at maximum input voltage		VCC = MIN,	VI = 5.5 V	1			1			mA
IIH	High-level input current	0 input	VCC = MAX,	VI = 2.4 V				40			µA
		Any input except 0			40			80			
IIL	Low-level input current	0 input	VCC = MAX,	VI = 0.4 V				-1.6			mA
		Any input except 0			-1.6			-3.2			
I O S	Short-circuit output current§		VCC = MAX		-35	-85		-35	-85		mA
I C C	Supply current		VCC = MAX (See Note 5)	Condition 1	50	70		40	60		mA
				Condition 2	42	62		35	55		

74LS147 DATASHEET DE DECIMAL A BCD

