

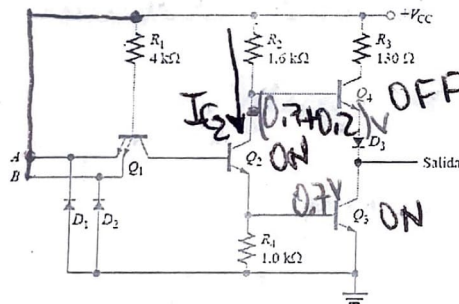
NOTAS: 1) Obligatorio presentar el parcial con lapicero y en la hoja entregada.

2) No se permite el uso de calculadora programable ni teléfono celular.

3) La duración del parcial es 1 hora y 45 minutos.

- Para la función lógica $F = (A'+B'+D')(A+B'+C')(A'+B+D')(B+C'+D')$ con A como LSB, obtener la suma de productos mínima.
- Para la función lógica $F = \sum_{v,w,x,y,z} (1,3,5,7,11,12,14,15,17,19,27,28,30) + d(2,8,16,22,23,26)$ obtener el producto de sumas mínimo.
- Para la compuerta mostrada calcular I_{C2} cuando la salida está en bajo. El siguiente problema tiene un valor de 2.0
- a) Enumerar 4 de las diferentes series de la familia CMOS escribiendo el nombre completo de la serie.
b) Escribir el tipo de transistores que se usan en la familia BiCMOS.
c) Escribir dos aplicaciones de las compuertas colector abierto.
d) Dibujar el circuito lógico de una compuerta NOR CMOS de dos entradas tipo drenaje abierto.
e) Calcular el margen de ruido y la capacidad de carga cuando la salida de una compuerta 74 se conecta a entradas de compuerta 74S.

2. Cuando la salida está en bajo, entonces: Q_2 y Q_3 están ON, Q_4 está OFF. En estas condiciones $I_{B4} = 0$ y entonces $I_{R2} = I_{C2}$.



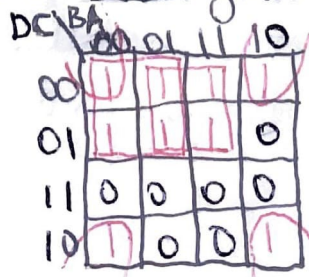
$$V_{E2} = V_{BE3} = 0.7V$$

$$V_{C2} = V_{E2} + V_{CE2}(\text{sat.}) = (0.7 + 0.2)V = 0.9V$$

$$I_{C2} = I_{R2} = \frac{(V_{CC} - V_{C2})}{R_2} = \frac{(5 - 0.9)V}{1.6k} = \frac{4.1V}{1.6k} = 2.5625 \text{ mA}$$

Series: TTL	Salidas		Entradas			74	74S	74LS	74AS	74ALS	74F
	I_{OH}	I_{OL}	I_{IH}	I_{IL}							
74	-0.4 mA	16 mA	40 μ A	-1.6 mA	$V_{OH}(\text{mín})$	2.4	2.7	2.7	2.5	2.5	2.5
74S	-1 mA	20 mA	50 μ A	-2 mA	$V_{OL}(\text{máx})$	0.4	0.5	0.5	0.5	0.5	0.5
74LS	-0.4 mA	8 mA	20 μ A	-0.4 mA	$V_{IH}(\text{mín})$	2.0	2.0	2.0	2.0	2.0	2.0
74AS	-2 mA	20 mA	20 μ A	-0.5 mA	$V_{IL}(\text{máx})$	0.8	0.8	0.8	0.8	0.8	0.8
74ALS	-0.4 mA	8 mA	20 μ A	-0.1 mA							
74F	-1 mA	20 mA	20 μ A	-0.6 mA							

1. $F = (\bar{A} + \bar{B} + \bar{D})(A + \bar{B} + \bar{C})(\bar{A} + B + \bar{D})(B + \bar{C} + \bar{D})$ como la función está en forma de POS, entonces para las combinaciones correspondientes se colocan ceros en la tabla o en el K. En las otras localidades están los unos y ellos se agrupan para obtener la SOP mínima.



$$F = \bar{D}\bar{B} + \bar{D}A + \bar{C}\bar{A}$$

$$2. F = \sum_{V,W,X,Y,Z} (1,3,5,7,11,12,14,15,17,19,27,28,30) + d(2,8,16,22,23,26)$$

Como se tiene la lista de minterminos, en las localidades de la tabla de verdad o del M.K. se colocan unos, en las otras localidades se colocan las condiciones no importa y los ceros, se hacen los grupos con los ceros para obtener el POS mínimo.

WX \ YZ	00	01	11	10
00	0	1	1	0
01	0	1	1	0
11	1	1	0	1
10	0	0	1	0

$$F = (X+Z)(W+Z)(\bar{W}+Y+\bar{Z})(\bar{V}+\bar{X}+\bar{Z})$$

4. a) 4000/14000.

HC/HCT CMOS de alta velocidad/compatible con TTL.

AC/ACT CMOS avanzado/compatible con TTL.

AHC/AHCT CMOS avanzado de alta velocidad/compatible con TTL.

VHC/VHCT CMOS de muy alta velocidad/compatible con TTL.

FCT/FCT-T CMOS rápidos

De estas series deben escribir solamente 4.

b) Transistores bipolares tipo NPN y transistores MOSFET incrementales de canal N y P.

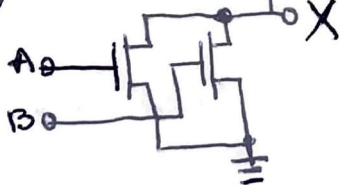
c) Escribir solo 2 de estas 3:

1) bus común donde se conectan varias salidas.

2) lógica AND abanizada.

3) para manejar cargas que necesitan mayores corrientes y/o voltajes que las compuertas normales.

d) NOR CMOS tipo drenaje abierto.



$$\begin{aligned} V_{N(H)} &= (2.4 - 2)V = 0.4V \\ V_{N(L)} &= (0.8 - 0.4)V = 0.4V \end{aligned}$$

Como son iguales, ese es el margen de ruido

$$F_{D(H)} = \frac{0.4V}{50\mu A} = \frac{40\mu A}{50\mu A} = 8$$

$$F_{D(L)} = \frac{16\mu A}{2\mu A} = 8$$

Como son iguales, esa es la capacidad de carga.