

Familias Lógicas

TTL
CMOS
ECL
BiCMOS

Generalidades:

1. Encapsulados: Tocci (páginas 182, 524 y 525).
2. Escalas de integración: Tocci (página 182).
3. Características (parámetros o factores) de las familias lógicas.
 - a) perfiles de tensión y de corriente: Tocci (página 518) y Wakerly (página 123).
 - b) capacidad de carga: Tocci (página 519) y Wakerly (página 123).
 - c) tiempo de propagación: Tocci (página 519) y Wakerly (página 123).
 - d) consumo de potencia: Tocci (página 520) y Wakerly (página 123).
 - e) inmunidad al ruido: Tocci (página 521) y Wakerly (página 124).
 - f) acción de suministro y consumo de corriente: Tocci (página 523).
- 3.1 Ejemplos: analizar los que se proponen.
Tocci: 8-1.
- 3.2 Ejercicios: dar solución a algunos de los propuestos al final del tema y del capítulo.
Tocci: preguntas de repaso (pág. 525), 8-1, 8-3 y 8-4.
Wakerly: 3.1, 3.5, 3.7 y 3.10.

Familia TTL

Generalidades: transistor BJT tipo NPN estándar y Schottky funcionando en conmutación; Wakerly páginas 176 a 182.

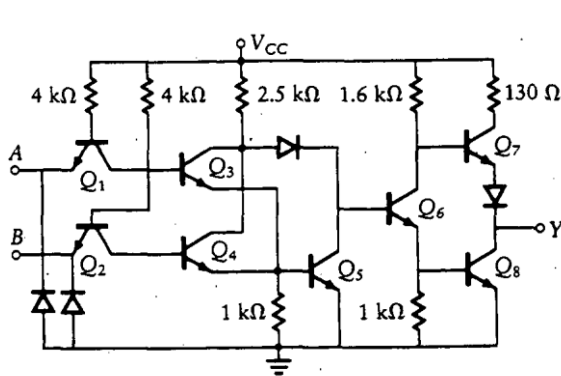
Subfamilias TTL

Estándar (74.....)
Schottky (74S....)
Schottky de baja potencia (74LS...)
Schottky avanzada (74AS...)
Schottky avanzada de baja potencia (74ALS..)
Flash (rápida) (74F....)

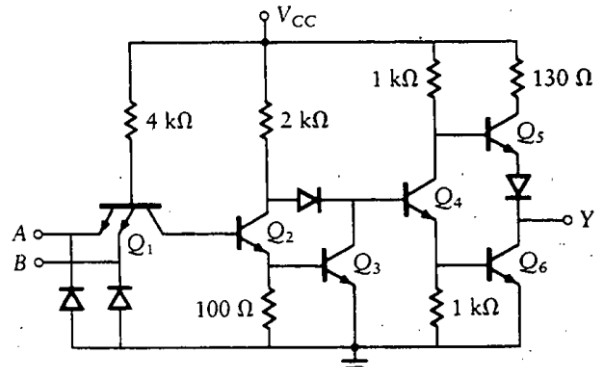
1. Compuerta NAND estándar 7400:

- 1.1 Circuito lógico: Tocci (figura 8-7 página 526).
 - a) funcionamiento con salida en bajo: Tocci (figura 8-8 a) página 527).
 - b) funcionamiento con salida en alto: Tocci (figura 8-8 b) página 527).

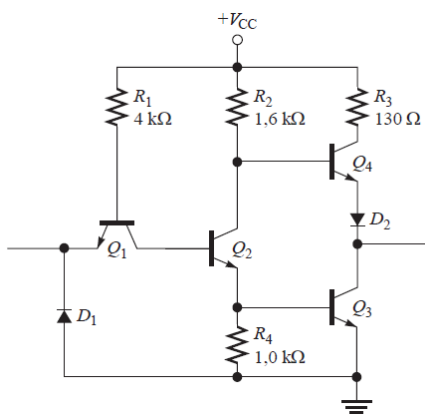
1.2 Diferentes compuertas de la subfamilia estándar.



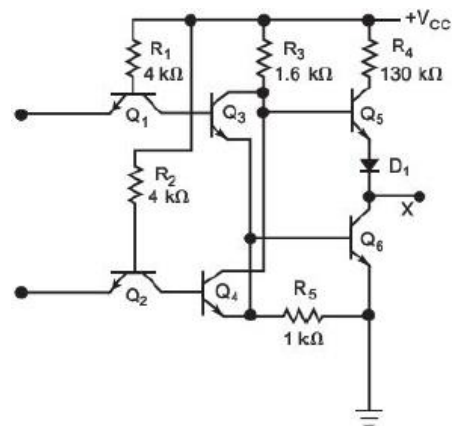
OR 7432



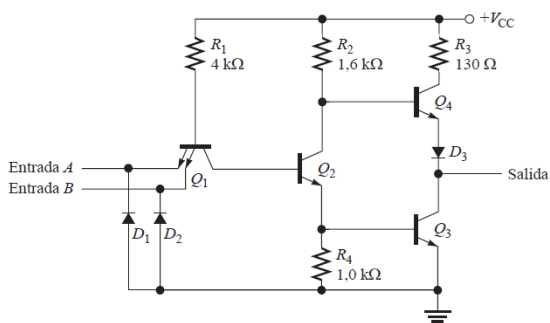
AND 7408



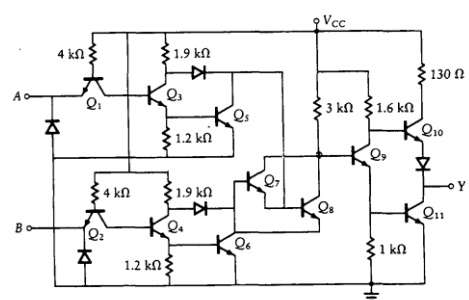
NOT 7404



NOR 7402



NAND 7400



XOR 7486

2. Datos técnicos de compuerta NAND Schottky avanzada de baja potencia 74ALS00:

Tocci (figura 8-11 página 532).

a) voltaje de alimentación.

b) perfiles de tensión y de corriente: Tocci (página 531).

c) inmunidad al ruido: Tocci (página 531).

d) consumo de potencia: Tocci (página 533, ejemplo 8-2).

e) tiempos de propagación: Tocci (página 533, ejemplo 8-2).

f) capacidad de carga: Tocci (figura 8-13 páginas 537 y 538, ejemplo 8-5).

3. Subfamilias TTL: Tocci (páginas 534 a 536), Wakerly (páginas 193 y 194).
- 3.1 Ejemplos: analizar los que se proponen.
Tocci: 8-2 a 8-6.
- 3.2 Ejercicios: dar solución a algunos de los propuestos al final del tema y del capítulo.
Tocci: preguntas de repaso (pág. 530), 8-2 y 8-5 a 8-7.
Wakerly: 3.48, 3.49 y 3.52.

COMPUERTA NAND TTL

1. Compuerta NAND Schottky de baja potencia 74LS00

- a) circuito lógico: Wakerly figura 3-75.
b) funcionamiento con salida en bajo: Wakerly figura 3-77.
c) funcionamiento con salida en alto: Wakerly figura 3-78.

2. Datos técnicos NAND 74LS00: Wakerly tabla 3-12.

- a) voltaje de alimentación: Wakerly tabla 3-12.
b) perfiles de tensión y de corriente: Wakerly página 185.
c) inmunidad al ruido: Wakerly página 187.
d) capacidad de carga: Wakerly página 188.

2.1 Tabla resumen de perfiles de tensión.

	74	74S	74LS	74AS	74ALS	74F
$V_{OH}(\text{mín})$	2.4	2.7	2.7	2.5	2.5	2.5
$V_{OL}(\text{máx})$	0.4	0.5	0.5	0.5	0.5	0.5
$V_{IH}(\text{mín})$	2.0	2.0	2.0	2.0	2.0	2.0
$V_{IL}(\text{máx})$	0.8	0.8	0.8	0.8	0.8	0.8

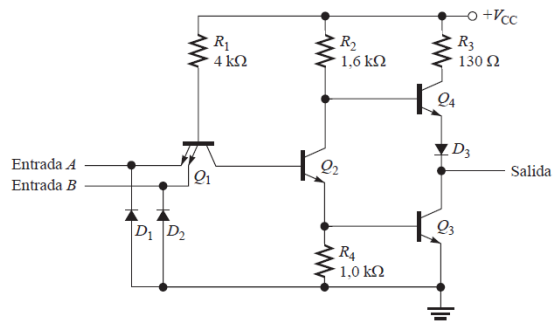
2.2 Tabla resumen de perfiles de corriente.

Series TTL	Salidas		Entradas	
	I_{OH}	I_{OL}	I_{IH}	I_{IL}
74	-0.4 mA	16 mA	40 μA	-1.6 mA
74S	-1 mA	20 mA	50 μA	-2 mA
74LS	-0.4 mA	8 mA	20 μA	-0.4 mA
74AS	-2 mA	20 mA	20 μA	-0.5 mA
74ALS	-0.4 mA	8 mA	20 μA	-0.1 mA
74F	-1 mA	20 mA	20 μA	-0.6 mA

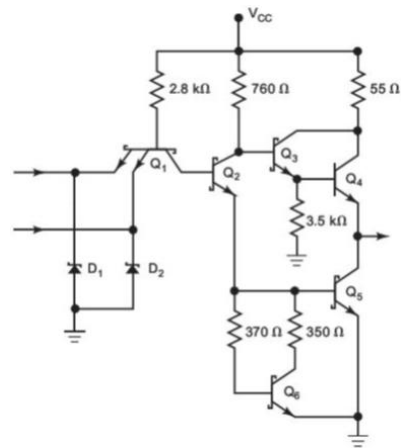
2.3 Tabla resumen de las otras características.

	74	74S	74LS	74AS	74ALS	74F
Clasificaciones de rendimiento						
Tiempo de propagación (ns)	9	3	9.5	1.7	4	3
Disipación de potencia (mW)	10	20	2	8	1.2	6
Frecuencia máxima de reloj (MHz)	35	125	45	200	70	100
Capacidad de carga (misma serie)	10	20	20	40	20	33

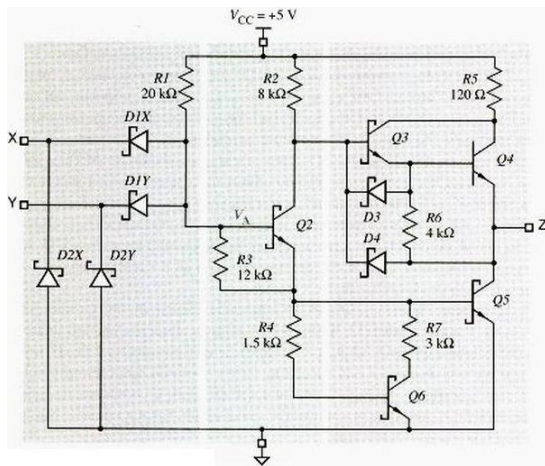
7. Compuertas NAND de diferentes subfamilias.



NAND ESTANDAR 7400



NAND SCHOTTKY 74S00



NAND SCHOTTKY DE BAJA POTENCIA 74LS00

Ejemplos: analizar los que se proponen.

Tocci: 8-7 a 8-11.

Wakerly: página 189 párrafo anterior a Entradas sin utilizar.

Ejercicios: dar solución a algunos de los propuestos al final del tema y del capítulo.

Tocci: preguntas de repaso (página 537, 542, 566 y 569), 8-8 a 8-16, 8-25 a 8-30 y 8-32.

Wakerly: 3.53 a 3.55, 3.86, 3.89 a 3.94.

Tarea.

Familia Lógica CMOS

Generalidades: transistor MOSFET incremental (EMOSFET) funcionando en conmutación;

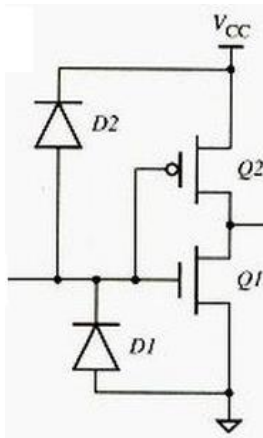
Tocci páginas 546 a 549, Wakerly páginas 113 a 115.

1. Compuerta NOT.

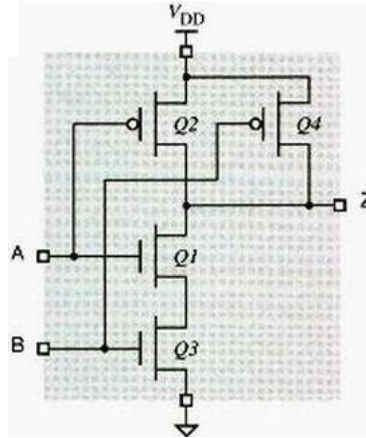
1.1 Circuito lógico: Wakerly (figura 3-10).

- a) funcionamiento con salida en bajo: Tocci (549 y 550), Wakerly (página 116 y 117).
 b) funcionamiento con salida en alto: Tocci (página 549 y 550), Wakerly (página 115).

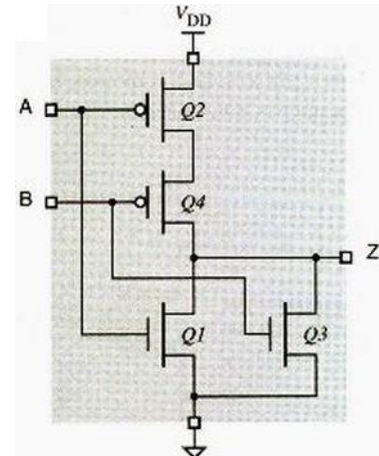
2. Compuertas NAND, NOR y XOR.



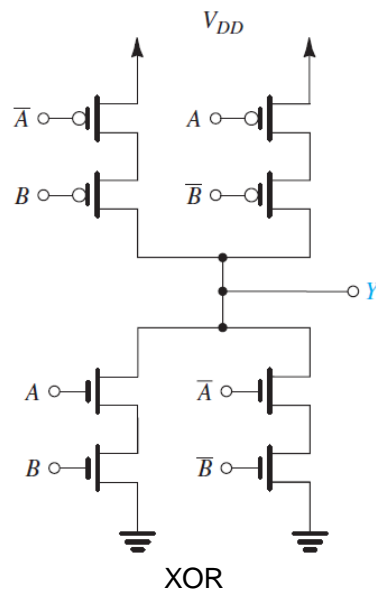
NOT



NAND



NOR



XOR

2.1 Circuitos lógicos: Wakerly (figura 3-13 y 3-14).

- a) funcionamiento con salida en bajo: Tocci (páginas 550 y 551), Wakerly (páginas 117 a 119).
 b) funcionamiento con salida en alto: Tocci (página 550), Wakerly (páginas 117 a 119).

Ejercicios: dar solución a algunos de los propuestos al final del tema y del capítulo.

Tocci: preguntas de repaso (pág. 551), 8-18 a 8-20.

Wakerly: 3.7, 3.9, 3.10, 3.11, 3.13, 3.14, 3.20 a 3.22.

3. Series (subfamilias) CMOS: Tocci (páginas 551 a 553), Wakerly (páginas 162 a 164).

4000/14000

HC/HCT

AC/ACT

AHC/AHCT
VHC/VHCT
FCT/FCT-T

Datos técnicos de la compuerta NAND CMOS 74HC00: Wakerly (tabla 3-3).

- a) voltaje de alimentación: Tocci (página 553).
- b) perfiles de tensión y de corriente: Tocci (páginas 553 y 554).
- c) inmunidad al ruido: (página 554).
- d) consumo de potencia: (páginas 554 y 555).
- e) tiempos de propagación: (página 556).
- f) capacidad de carga: (páginas 555 y 556).

Ejercicios: dar solución a algunos de los problemas al final del tema o del capítulo.

Tocci: preguntas de repaso (pág. 558), 8-22 y 8-24.

Wakerly: 3.23, 3.27, 3.29, 3.32, 3.35, 3.36, 3.38, 3.39, 3.40, 3.41, 3.43, 3.76 y 3.82.

5. Tabla resumen perfiles de tensión y márgenes de ruido.

TABLA 8-9 Niveles de voltaje de entrada/salida (en volts) con $V_{DD} = V_{CC} = +5V$.

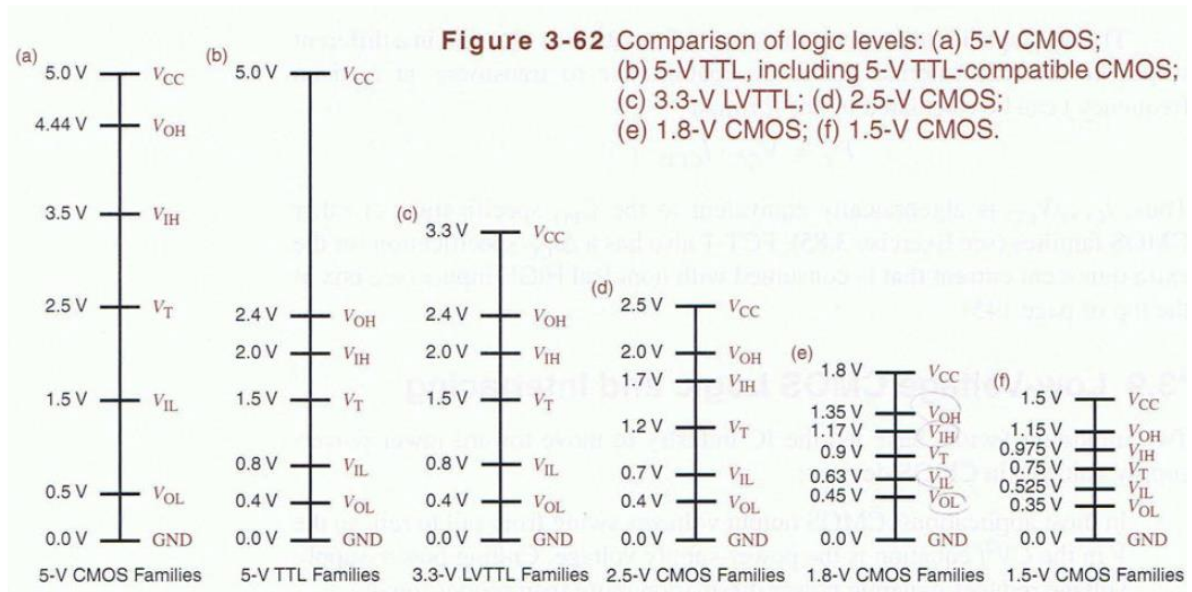
Parámetro	CMOS						
	4000B	74HC	74HCT	74AC	74ACT	74AHC	74AHCT
$V_{IH}(\text{mín})$	3.5	3.5	2.0	3.5	2.0	3.85	2.0
$V_{IL}(\text{máx})$	1.5	1.0	0.8	1.5	0.8	1.65	0.8
$V_{OH}(\text{mín})$	4.95	4.9	4.9	4.9	4.9	4.4	3.15
$V_{OL}(\text{máx})$	0.05	0.1	0.1	0.1	0.1	0.44	0.1
V_{NH}	1.45	1.4	2.9	1.4	2.9	0.55	1.15
V_{NL}	1.45	0.9	0.7	1.4	0.7	1.21	0.7

6. Tabla resumen de perfiles de corriente.

TABLA 8-12 Corrientes de entrada/salida para dispositivos estándar con un voltaje de alimentación de +5V.

Parámetro	CMOS			
	4000B	74HC/HCT	74AC/ACT	74AHC/AHCT
$I_{IH}(\text{máx})$	1 μA	1 μA	1 μA	1 μA
$I_{IL}(\text{máx})$	1 μA	1 μA	1 μA	1 μA
$I_{OH}(\text{máx})$	0.4 mA	4 mA	24 mA	8 mA
$I_{OL}(\text{máx})$	0.4 mA	4 mA	24 mA	8 mA

4. **Tecnología de bajo voltaje:** Tocci: páginas(558 y 559), Wakerly: páginas(198,199,201 y 202)



5. Interface entre C.I.TTL y CMOS.

Tocci: páginas (576 a 580)

Wakerly: páginas (197 y 199)

Ejemplos: analizar los que se proponen.

Tocci: 8-13 y 8-14

Ejercicios: dar solución a algunos de los problemas propuestos al final del tema o del capítulo.

Tocci: preguntas de repaso (pág. 580 y 582), 8-39, 8-41, 8-42, 8-43 y 8-44.

Wakerly: 3-56 a) y c) y 3-57 a) y b).

6. Interface entre C.I.TTL y CMOS de voltaje mixto.

Tocci: páginas (581 y 582)

Wakerly: páginas (200 y 201)

Ejercicios: dar solución a algunos de los problemas propuestos al final del tema o del capítulo.

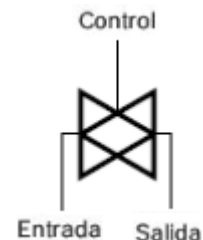
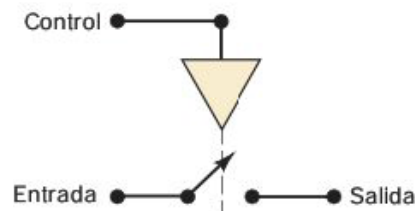
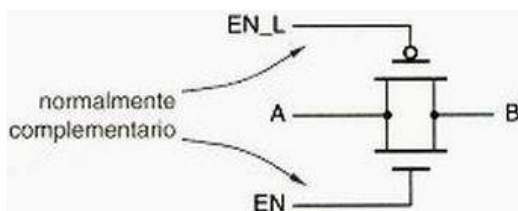
Tocci: 8-40.

Wakerly: 3-74 y 3-75.

Tarea.

Compuerta de transmisión CMOS (Interruptor Bilateral)

1. Circuito lógico y símbolo



Ejemplo: analizar los que se proponen.

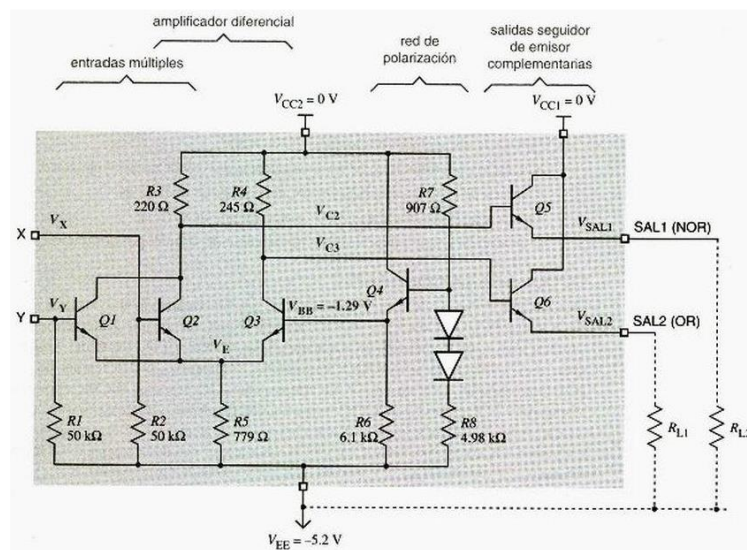
Tocci: 8-12.

Ejercicios: dar solución a algunos de los problemas propuestos al final del tema y del capítulo.

Tocci: preguntas de repaso (Pág. 576), 8-31 y 8-36 a 8-38.

FAMILIA LOGICA ECL

1. Circuito ECL (CML) básico (inversor-buffer).
2. Compuerta OR-NOR ECL (CML) básica.
3. Compuerta OR-NOR ECL.



4. Familias ECL.

4.1 10K-10H.

4.2 100K.

4.3 PECL (ECL positivo).

5. Comparación entre las familias ECL, TTL y CMOS.

Familia lógica	t_{pd} (ns)	P_D (mW) 100 kHz	Margen de ruido para el peor caso (mV)	Velocidad máxima de reloj (MHz)
74AS	1.7	8	300	200
74F	3.8	6	300	100
74AHC	3.7	0.006	550	130
74AVC	2	0.006	250	*
74ALVT	2.4	0.33	400	*
74ALB	2.2	1	400	*
ECL	0.3	25	150	1400

Ejercicios: dar solución a algunos de los problemas propuestos al final del tema o del capítulo.

Tocci: preguntas de repaso (Pág. 574), 8-34 y 8-35.

Familia lógica BiCMOS

Circuitos para compuertas NOT y NAND

