

Proyecto final

Diseño de un amplificador operacional

Maximiliano Guzmán Ramírez
20221203934
María Catalina Galindo Charry
20221203701

Julián Adolfo Ramírez Gutiérrez

Programa ingeniería
Ingeniería electrónica
Universidad Surcolombiana

Neiva
2023

Resumen — Como proyecto final se diseñó un amplificador operacional en cada una de las etapas básicas necesarias utilizando componentes discretos accesibles para su construcción y posterior prueba. En primer lugar, se abordó el diseño de la etapa de entrada, específicamente una etapa diferencial, seguida por la implementación de una etapa de amplificación de señal. Esta última etapa se encarga de proporcionar ganancia a la etapa de entrada. Finalmente, se desarrolló una etapa de salida diseñada para conferir potencia al conjunto del amplificador. El enfoque en el uso de componentes discretos garantiza no solo la viabilidad práctica de la construcción, sino también la posibilidad de realizar pruebas efectivas en todas las etapas del amplificador operacional diseñado.

1. Introducción

En el ámbito de la ingeniería electrónica, la creación y optimización de amplificadores operacionales desempeñan un papel fundamental en el desarrollo de tecnologías avanzadas. Como parte integral de nuestro proyecto final, nos embarcamos en la tarea de diseñar un amplificador operacional que cumpla con los estándares de rendimiento requeridos, y que también pueda ser construido de manera práctica y accesible. El enfoque principal de este proyecto consistió en la utilización de componentes discretos, fácilmente disponibles en el mercado, con el propósito de posibilitar la implementación y prueba del amplificador diseñado.

Este informe detalla el proceso de diseño, desde la configuración de la etapa de entrada, a través de la amplificación de señal, hasta la generación de potencia en la etapa de salida. La elección consciente de componentes discretos no solo refuerza la aplicabilidad práctica del amplificador, sino que también ofrece una plataforma idónea para el análisis exhaustivo de su desempeño en cada una de las etapas clave.

2. Planteamiento del problema

Tu equipo ha recibido la encomienda de concebir, simular y analizar un amplificador discreto de alta ganancia, configurado a modo de amplificador operacional discreto. Este desafío tiene como propósito profundizar en la comprensión del funcionamiento interno de un amplificador operacional, así como abordar los desafíos inherentes a su diseño e implementación.

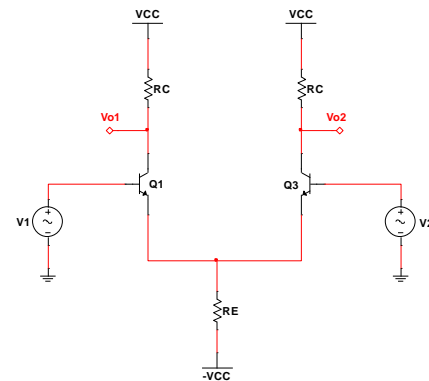
El objetivo fundamental consiste en desarrollar un amplificador operacional discreto empleando componentes convencionales, como transistores, resistencias y condensadores. Este amplificador debe ser susceptible de ser construido y sometido a pruebas utilizando equipos de laboratorio estándar, tales como fuentes de alimentación y osciloscopios. A continuación, se detallan los requisitos y consideraciones fundamentales que regirán este diseño.

3. Marco teórico

A. Amplificador diferencial.

Muchos amplificadores operacionales están compuestos de una serie de transistores, resistencias y capacitores que forman un sistema completo en un circuito integrado sencillo. Los amplificadores hoy en día son altamente confiables y pequeños, y consumen una mínima cantidad de potencia.

La etapa de entrada de muchos amplificadores operacionales es un amplificador de diferencia que está compuesto por dos transistores de emisor común acoplados por el emisor con dos entradas V_1 y V_2 ; y dos salidas V_{o1} y V_{o2} .



• Características

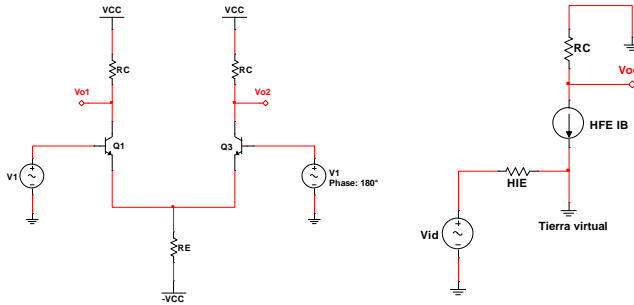
- **Diferencialidad:** Amplifica la diferencia de voltaje entre dos entradas mientras rechaza las señales comunes a ambas entradas.
- **Rechazo al modo común:** Es una medida de la capacidad del amplificador para rechazar las señales que son comunes a ambas entradas. Se expresa
- **Simetría:** Un buen amplificador diferencial tiene una simetría adecuada, lo que significa que responde de manera similar a las variaciones positivas y negativas en la diferencia de voltaje de entrada.
- **Impedancia de entrada alta:** Para minimizar la carga en las fuentes de señal, un amplificador diferencial ideal tiene una impedancia de entrada alta.
- **Impedancia de salida baja:** Para facilitar la conexión con cargas externas y evitar la degradación de la señal, un amplificador diferencial ideal tiene una impedancia de salida baja.
- **Respuesta en frecuencia amplia:** Un buen amplificador debe tener una respuesta en frecuencia amplia para permitir la amplificación de señales a diferentes frecuencias.

• Ganancia diferencial

La ganancia diferencial mide la capacidad del amplificador para amplificar la diferencia de voltaje entre sus dos entradas (positiva e inversora). Es decir, si aplicamos una señal de entrada a una de las entradas y mantenemos la otra constante,

la ganancia diferencial nos indica cuánto se amplificará la diferencia de voltaje entre ambas entradas.

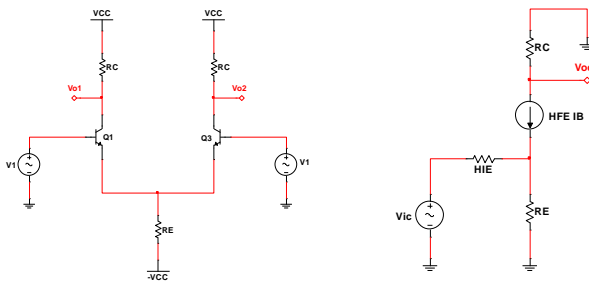
$$A_d = -\frac{RC \cdot HFE}{HIE}$$



- Ganancia común

La ganancia común describe cómo el amplificador amplifica las señales que son comunes a ambas entradas. Si aplicamos una señal idéntica a ambas entradas, la ganancia común nos indica cuánto se amplificará esta señal común. Idealmente, en un amplificador diferencial perfecto, la ganancia común debería ser cero, lo que significa que no amplificará las señales que son iguales en ambas entradas.

$$A_c = -\frac{RC \cdot HFE}{HIE + 2 \cdot RE \cdot (1 + HFE)}$$

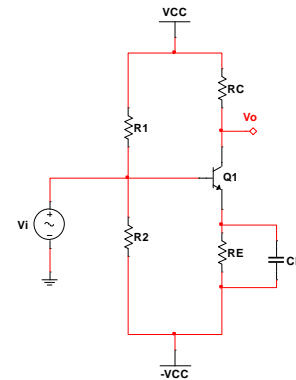


- Reemplazo de resistencias por carga activa

La ganancia en modo común se puede reducir sin afectar a la ganancia en modo diferencial aumentando el valor de la resistencia del emisor R_E y R_C ; para no afectar la polarización al aumentarla el valor, se pueden reemplazar por un espejo de corriente debido a que su modelo equivalente en AC es el valor de su parámetro h_{oe}^{-1} el cual tiene un valor muy grande que ayuda disminuir considerablemente la ganancia en modo común y aumentar la ganancia en modo diferencial sin afectar la polarización del amplificador diferencial.

B. Amplificador de clase A

Los amplificadores de clase A son un tipo de amplificador de potencia en el que la corriente fluye durante todo el ciclo de la señal de entrada. A diferencia de los amplificadores de clase B o clase AB, que conducen corriente solo durante una parte del ciclo de la señal, los amplificadores de clase A mantienen la corriente constante a lo largo de todo el ciclo, incluso cuando la señal de entrada es pequeña o nula.

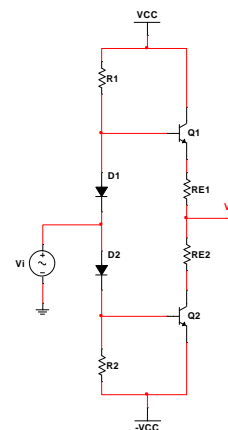


Al analizar este diseño de amplificador utilizando el modelo híbrido PI despreciando el parámetro r_o se obtienen las siguientes ecuaciones para calcular la ganancia de voltaje y las impedancias de salida y entrada.

$$A_v = -R_c \cdot G_m \quad Z_i = R_b \parallel R_\pi \quad Z_o = R_c$$

C. Amplificador de clase AB

Los amplificadores de clase AB son una variante intermedia entre los amplificadores de clase A y clase B. Estos amplificadores buscan combinar la eficiencia energética de los amplificadores de clase B con la calidad de señal mejorada de los amplificadores de clase A. La clave de los amplificadores de clase AB es introducir una pequeña superposición en la región de conducción de los transistores.



D. Distorsión armónica

La distorsión armónica es un fenómeno en el que se generan componentes de frecuencia adicionales en una señal eléctrica o acústica que no estaban presentes en la señal original. Estos componentes adicionales, llamados armónicos, son múltiplos enteros de la frecuencia fundamental de la señal. La presencia de distorsión armónica puede afectar la calidad de la señal y causar un sonido no deseado en sistemas de audio.

La medición de la distorsión armónica se realiza mediante la comparación de la señal original con la señal distorsionada para determinar la cantidad y la amplitud de los armónicos generados. Existen diferentes formas de expresar la distorsión armónica, y una de las más comunes es el porcentaje de distorsión armónica total (THD, por sus siglas en inglés). El THD representa la relación entre la suma de las amplitudes de todos los armónicos presentes y la amplitud de la señal fundamental.

$$THD = \frac{\sum \text{amplitud de los armónicos}}{\text{amplitud de la señal fundamental}}$$

4. Objetivos

A. Objetivo general

Diseñar e implementar un amplificador operacional utilizando componentes discretos.

B. Objetivos específicos

- Diseñar un amplificador operacional que incorpore una etapa de entrada diferencial para maximizar la sensibilidad, seguida de una etapa intermedia de amplificación destinada a proporcionar ganancia, y finalmente, una etapa de salida de potencia, empleando exclusivamente componentes discretos para garantizar la accesibilidad y facilidad de construcción.
- Llevar a cabo la implementación práctica del amplificador diseñado, asegurando la coherencia entre la conceptualización teórica y la construcción física, con especial énfasis en la disposición y conexión precisa de los componentes discretos.
- Realizar pruebas exhaustivas de estabilidad y rendimiento del amplificador en condiciones de lazo abierto y con retroalimentación, evaluando la respuesta del sistema a diversas señales de entrada.

5. Diseño del circuito propuesto

1. Diseño de la etapa de entrada

Para comenzar con el diseño del circuito, primero se empezó diseñando la etapa de entrada intentando dejar el voltaje de salida DC en la mitad del voltaje máximo que puede entregar para que la señal de entrada pueda amplificarse de la misma forma en el semiciclo positivo como en el semiciclo negativo.

Para esto se utilizó la ecuación del voltaje de salida para despejar el valor de la corriente del colector para posteriormente polarizarlo utilizando una fuente de corriente en el emisor y resistencias en los colectores; el valor de la fuente de alimentación para el amplificador va a ser +15V y -15V y los β_f de los transistores para los cálculos se utilizará el valor de 210.

$$V_o = V_{cc} - R_c \cdot I_c \rightarrow I_c = \frac{V_{cc} - V_o}{R_c} = \frac{15 - 7.5}{10K} = 750\mu A$$

Para el diseño del amplificador diferencial se escogió solamente usar carga activa en el emisor para mayor facilidad a la hora de implementar el circuito y realizar las respectivas pruebas, además se escogió utilizar una resistencia de $10K\Omega$ en el emisor para una menor corriente en el colector y en el emisor para poder utilizar transistores con encapsulados que no se especialicen en la disipación de potencia.

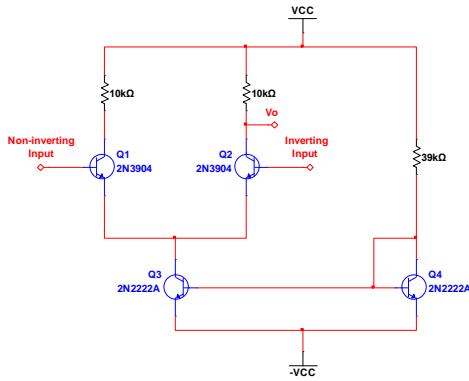
Para la resistencia de referencia del espejo de corriente que se utilizará como carga activa se utilizó la siguiente ecuación en la que se reemplazó la corriente del emisor por una equivalencia con la corriente del colector.

$$R_f = \frac{2V_{cc} - V_{be}}{I_e} = \frac{2V_{cc} - V_{be}}{I_c \cdot (1 + \beta_f)} = \frac{(2V_{cc} - V_{be}) \cdot \beta_f}{I_c \cdot (1 + \beta_f)}$$

$$R_f = \frac{(30 - 0.7) \cdot 210}{750\mu \cdot (1 + 210)} = 38.88K\Omega \approx 39K\Omega$$

Para el espejo de corriente se utilizará una resistencia de $39K\Omega$ la cual es un valor comercial fácil de conseguir, para los transistores del amplificador diferencial se utilizarán transistores 2n3904 que son amplificadores de pequeña señal básicos que se pueden utilizar para hacer pruebas de un amplificador operacional muy básico; para la fuente de corriente se utilizarán transistores 2n2222A que son de uso general debido a que el espejo de corriente necesita mayormente el manejo de corriente y que no se especialice en pequeña señal.

Por lo tanto, el diseño propuesto del amplificador diferencial para la etapa de salida es el siguiente, el cual quedó con una ganancia diferencial de 300.



2. Diseño de la etapa intermedia

Para el diseño de la etapa de salida se utilizará el diseño mostrado en el marco teórico. Para el diseño se propuso utilizar una resistencia de $10K\Omega$ en el colector para tener una mayor ganancia de voltaje y utilizar una resistencia de $2.2K\Omega$ en el emisor para una mayor estabilidad en la polarización de DC y para que esta resistencia no afecte en la ganancia de voltaje, se utilizará un capacitor de acople.

Para saber el valor de las resistencias de polarización de la base, primero se calculó la corriente I_c en saturación para utilizar la mitad del punto de la recta de carga DC para una mayor excursión de salida.

$$I_c = \frac{2V_{cc} - V_{ce}}{R_c + R_e} = \frac{30 - 0}{10K + 2.2K} = 2.46mA$$

Por lo tanto, para el diseño del amplificador se utilizará el valor de $I_c = 1.23mA$.

Para el valor de la resistencia R_1 y R_2 para polarizar la base, primero se calculará el valor necesario de la resistencia que necesita la base R_b la cual es igual al paralelo de la resistencia R_1 y R_2 , pero para calcular el valor se utilizará la siguiente ecuación para evitar posibles problemas en la variación del β_f del transistor.

$$0.1 \cdot \beta_f \cdot R_e = 0.1 \cdot 210 \cdot 2.2K = 64.2K\Omega$$

Para calcular el voltaje (V_{bb}) que necesita R_2 para polarizar la base se utilizará la siguiente ecuación.

$$V_{bb} = V_{be} + I_{cQ} \cdot \left(\frac{R_b}{\beta} + R_e \right)$$

$$V_{bb} = 0.7 + 1.23m \cdot \left(\frac{46.2K}{210} + 2.2K \right) = 3.6766V$$

Una vez obtenido el valor de R_b y V_{bb} se pueden calcular las resistencias R_1 y R_2 .

$$R_1 = \frac{2V_{cc} - R_b}{V_{bb}} = \frac{30 - 46.2K}{3.6766} = 376.978K\Omega \rightarrow 390K\Omega$$

$$R_2 = \frac{V_{bb} \cdot R_1}{2V_{cc} - V_{bb}} = \frac{3.6766 \cdot 390k}{30 - 3.6766} = 54.47k\Omega \rightarrow 56K\Omega$$

Después de realizar los cálculos y escoger las resistencias comerciales más cercanas al valor calculado se escogió que para R_1 se utilizará $390K\Omega$ y para R_2 se utilizará $56K\Omega$.

El nuevo valor de R_b y V_{bb} con las resistencias comerciales será:

$$R_b = \frac{390K \cdot 56K}{390K + 56K} = 48.969K\Omega$$

$$V_{bb} = 30 \cdot \frac{56K}{390K + 56K} = 3.767V$$

Por lo tanto, la ganancia de voltaje y las impedancias de entrada serán:

$$G_m = \frac{I_c}{V_T} = \frac{1.23m}{25m} = 0.0492$$

$$R_\pi = \frac{\beta \cdot V_T}{I_c} = \frac{210 \cdot 25m}{1.23m} = 4268.29\Omega$$

$$A_v = G_m \cdot R_c = 0.0492 \cdot 10K = 492$$

$$Z_i = R_b \parallel R_\pi = 48969 \parallel 4268.29\Omega = 3926.007\Omega$$

$$Z_o = R_c = 10K\Omega$$

Para calcular el aporte el valor del capacitor para que el aporte en frecuencia sea de aproximadamente 3 Hz, primero se halló el valor de las impedancias vistas por los extremos del capacitor.

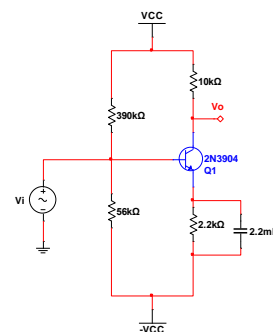
$$C_E = \frac{1}{2\pi \cdot f_L \cdot R_{E0}} = \frac{1}{2\pi \cdot f_L \cdot (Z_e \parallel R_e)}$$

$$Z_E = \frac{R_\pi}{1 + G_m \cdot R_\pi} = 20.23\Omega$$

$$C_E = \frac{1}{2\pi \cdot 3 \cdot (20.23 \parallel 2.2K)} = 2.64mF \rightarrow 2.2mF$$

El capacitor comercial que se escogió utilizar va a ser de $2.2mF$, añadiendo que va a ser el capacitor que va a predominar en la frecuencia de corte, debido a que el capacitor ve una impedancia muy pequeña a sus extremos en comparación de los capacitores que se van a colocar entre las etapas, por lo tanto, para los capacitores entre las etapas se utilizarán de $47\mu F$.

A continuación, se puede observar el diseño final de la etapa intermedia:



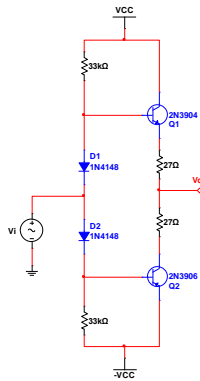
3. Etapa de salida

Para la etapa de salida se escogió utilizar un amplificador que brinde potencia a la salida del amplificador, para ello se escogió utilizar un amplificador de clase AB como se mencionó en el marco teórico, para los valores de las resistencias de los emisores se escogió utilizar 27Ω y para polarizar los diodos, se escogieron utilizar resistencias de $33K\Omega$, para el transistor NPN se escogió un transistor 2n3904 y para el transistor PNP el complemento 2n3906.

Para calcular la corriente máxima que puede tener la base se utilizará la siguiente fórmula:

$$I_{bmax} = \frac{V_{cc} - V_D}{R} = \frac{15 - 0.7}{33K} = 433.33\mu A$$

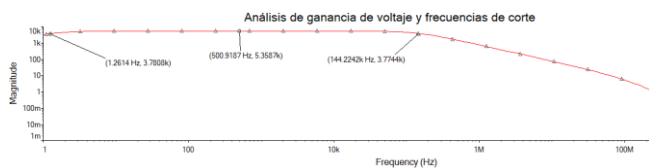
Por lo tanto, la corriente máxima que puede suministrar la etapa de salida va a ser de aproximadamente 100mA, quedando el diseño del circuito de la siguiente manera:



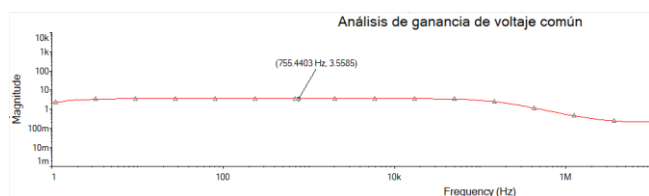
4. Circuito completo

El diseño del circuito completo se anexará al final del documento para una mejor visualización.

De acuerdo con los datos entregados por el simulador, el circuito completo quedó con una ganancia de aproximadamente 5358 con una frecuencia de corte baja de aproximadamente 3.78 Hz y una frecuencia de corte alta de 144.22KHz.



La ganancia del circuito completo cuando está en modo común es de aproximadamente 3.5558.



La potencia máxima de salida se presentará cuando se aplique una resistencia de carga de aproximadamente 27Ω y será de aproximadamente 270mW.

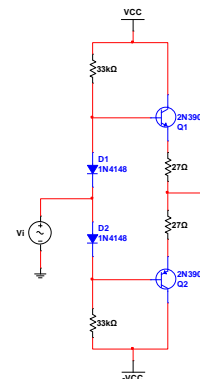
5. Análisis de resultados.

Una vez obtenido el diseño propuesto se procedió a montar el circuito por etapas e ir las probando cada una. Para la etapa diferencial, la ganancia de voltaje en modo diferencial dio una ganancia de voltaje de aproximadamente 283.34 y para el modo común de aproximadamente dio una ganancia de voltaje de 0.01943; a continuación, se procedió a medir la etapa intermedia la cual dio una ganancia de voltaje de aproximadamente 425 y al juntarlo con la etapa diferencial solamente se pudo medir la ganancia de voltaje en modo común dio aproximadamente 3.13 y en el simulador sin la etapa de salida dio 2.7543.

Mientras se hacían las pruebas, se observó la excursión de salida que podía tener el amplificador cuando estaba saturado para ver hasta cuánto voltaje positivo y negativo podía amplificar el cual dio que puede amplificar ± 11 V el cual es un valor aceptable tomando en cuenta que la fuente de alimentación es de ± 15 V.

Luego se prosiguió a conectar la etapa de salida la cual comenzó a presentar fallas debido a que en la señal de salida se presentaba una distorsión de cruce por cero y además presentaba un offset de aproximadamente -7.75 V de lo cual es raro que tenga ese nivel de offset tan grande por lo que se decidió revisar de nuevo el circuito en el que después de buscar no se encontró el causante, sin embargo, al analizar el resultado que se presentaba, se dedujo que el problema podría estar en el transistor PNP utilizado para la etapa de salida el cual podría no estar encendiéndose provocando ese nivel de offset.

Al revisar de nuevo el primer diseño propuesto de la etapa de salida, se encontró que el transistor PNP fue colocado al revés, por lo que a continuación se mostrará el circuito de la etapa de salida corregido.



Una vez corregido este problema, el offset se arregló ahora teniendo un offset de aproximadamente 0.52V.

Sin embargo, al medir la ganancia total del amplificador operacional, se presentó el problema de que la ganancia en laso abierto era muy grande por lo que se decidió hacer pruebas de retroalimentación y observar cómo se comportaba el amplificador diseñado.

Para la prueba de retroalimentación, se decidió utilizar la retroalimentación de tensión en paralelo la cual es muy usada para amplificadores operacionales de circuitos integrados, pero al conectar la retroalimentación, la señal de salida presentaba una forma de onda parecida a la sinusoidal con la diferencia de que al hacer más grande la señal se podía observar que la forma de onda se daba por señales más pequeñas y no por una sola línea que es lo que se esperaba; al intentar buscar el porqué se podía presentar este problema, primero se verificó que la señal de entrada esté ingresando por la entrada inversora del amplificador operacional diseñado el cual si estaba conectado, luego se pensó que podría ser que el amplificador esté amplificando ruido externo ya que era una amplitud de casi 3V.

Una vez visto la anterior razón, se decidió pedirle ayuda al profesor, el cual al observar lo que estaba pasando, también pensó que podría ser que se estuviera amplificando el ruido pero luego de desconectar la señal de entrada, nos dimos cuenta que el amplificador no estaba trabajando como amplificador sino como oscilador el cual pudo ser ocasionado por los valores de los capacitores que se estaban utilizando los cuales podrían hacer que la señal de salida estuviera casi en fase con la señal de entrada, provocando que la retroalimentación se estuviera volviendo positiva haciendo que el sistema oscilara.

Una vez visto este problema, con el poco tiempo que quedaba se decidió medir la ganancia de voltaje en modo común el cual dio como resultado una ganancia de 3.3217.

Y para el último análisis del amplificador se quiso observar cuál era la ganancia en saturado de la señal mínima que se podía usar con el generador de señales, del cuál se midió que se ingresaba aproximadamente 4mVp de señal de entrada y de señal de salida saturada era de 11Vp por lo que al hacer la ganancia aunque estuviera saturada para darse una idea de la ganancia ya que en este punto, la ganancia es mucho mayor ya que la señal de entrada debe ser todavía menor por lo que la ganancia sin estar saturada debe ser mayor, por lo que al medirla, nos dio como resultado una ganancia de 2750 el cual es un valor aceptado para el requerimiento del proyecto el cual pedía una ganancia de voltaje de al menos 1000.

6. Resultados

Debido a que no se tuvo más tiempo para poder seguir con las pruebas experimentales del circuito para solucionar los problemas, a continuación, se mostrará los resultados obtenidos y en las conclusiones se dirán las posibles soluciones al problema de que el amplificador trabaje como oscilador.

Medición	Calculado	Simulado	Experimental
Ad	####	5358	2750 (sat)
Ac	####	3.558	3.3217
OFFSET	0V	0.431V	0.52V

7. Conclusiones

- El amplificador operacional diseñado se obtuvo que tuvo una ganancia de voltaje mayor a 2750 en modo diferencial y en modo común una ganancia de voltaje de 3.217 los cuales son valores aceptables para el planteamiento del problema del proyecto.
- La potencia de salida del amplificador operacional diseñado se puede mejorar, volviendo a diseñar la etapa de salida teniendo en cuenta más factores.
- La etapa de salida se puede mejorar cambiando los diodos 1n4148 por un multiplicador de Vbe para evitar posibles distorsiones de cruce por cero ocasionada por los diodos que no le brindan el suficiente voltaje para un pre-encendido.
- Para poder solucionar el problema de que el amplificador diseñado se comporte como oscilador, se podría cambiar el diseño de capacitores de acople por un diseño de acople directo, ya que cada capacitor puede desfazar la señal de entra como un máximo de 90° y al tener dos capacitores puede ocasionar que, en una frecuencia, la señal de salida se desfase 180° haciendo que la retroalimentación se vuelva positiva.
- Para poder probar el amplificador en el laboratorio, se podría volver a diseñar para que tenga menor ganancia para poder utilizar la mínima salida del generador de señales.
- Si se quisiera reducir la ganancia sin afectar la excursión de salida, se podría cambiar el amplificador de la etapa intermedia para que tenga una resistencia en el emisor que sirva como retroalimentación negativa ante variaciones de beta y para que tenga mayor impedancia de entrada y se tenga un mejor acople con la etapa de entrada.

8. Diseño del circuito completo y montaje del circuito en protoboard

