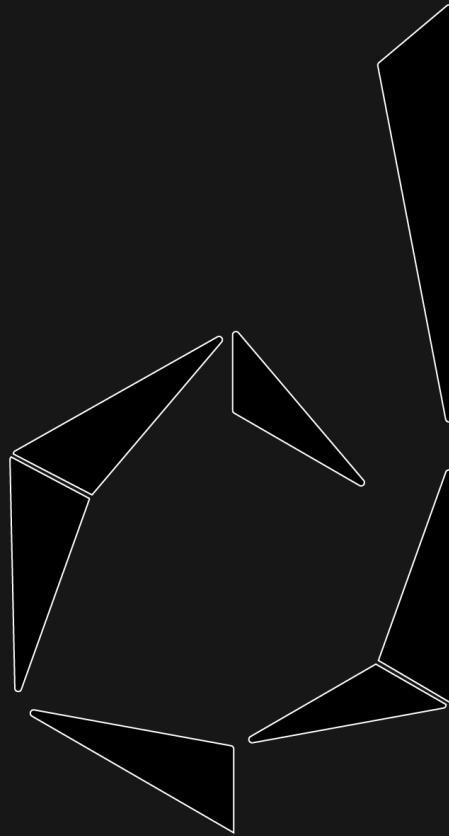


INGENIERÍA MECATRÓNICA



DI\_CERO

DIEGO CERVANTES RODRÍGUEZ

ELECTRÓNICA DE POTENCIA

CAPTURE CIS LITE

Funciones Lógicas con CMOS

## Contenido

|   |    |
|---|----|
| COMPETENCIA/OBJETIVO .....  | 2  |
| PALABRAS CLAVE .....  | 2  |
| TRABAJO PREVIO.....   | 2  |
| EXPERIMENTOS.....   | 4  |
| EXPERIMENTO 1.....  | 4  |
| 1. CONEXIONES .....   | 4  |
| 2. MEDICIÓN DE LA TENSIÓN DE UMBRAL DEL INVERSOR EN CONDICIONES DE CONMUTACIÓN..... | 4  |
| 3. MEDICIÓN DEL ANCHO DE TRANSICIÓN EN CONDICIONES DE CONMUTACIÓN.....              | 5  |
| 4. MEDICIÓN DE LA TENSIÓN DE SALIDA .....   | 5  |
| 5. MEDICIÓN DE LA CORRIENTE DE LA FUENTE DE CORRIENTE Y CORRIENTE DE SUMIDERO.....  | 5  |
| EXPERIMENTO 3. COMPUERTA NAND Y AND CON TRANSISTORES CD4007 .....                   | 8  |
| COMPUERTA NAND.....   | 8  |
| COMPUERTA AND .....   | 8  |
| EXPERIMENTO 4. COMPUERTA NOR Y OR CON TRANSISTORES CD4007 .....                     | 10 |
| COMPUERTA NOR .....   | 10 |
| [REFERENCIAS] .....   | 11 |



## COMPETENCIA/OBJETIVO

Construir diversas funciones lógicas CMOS factibles de ser implementadas con pares complementarios del CD4007.

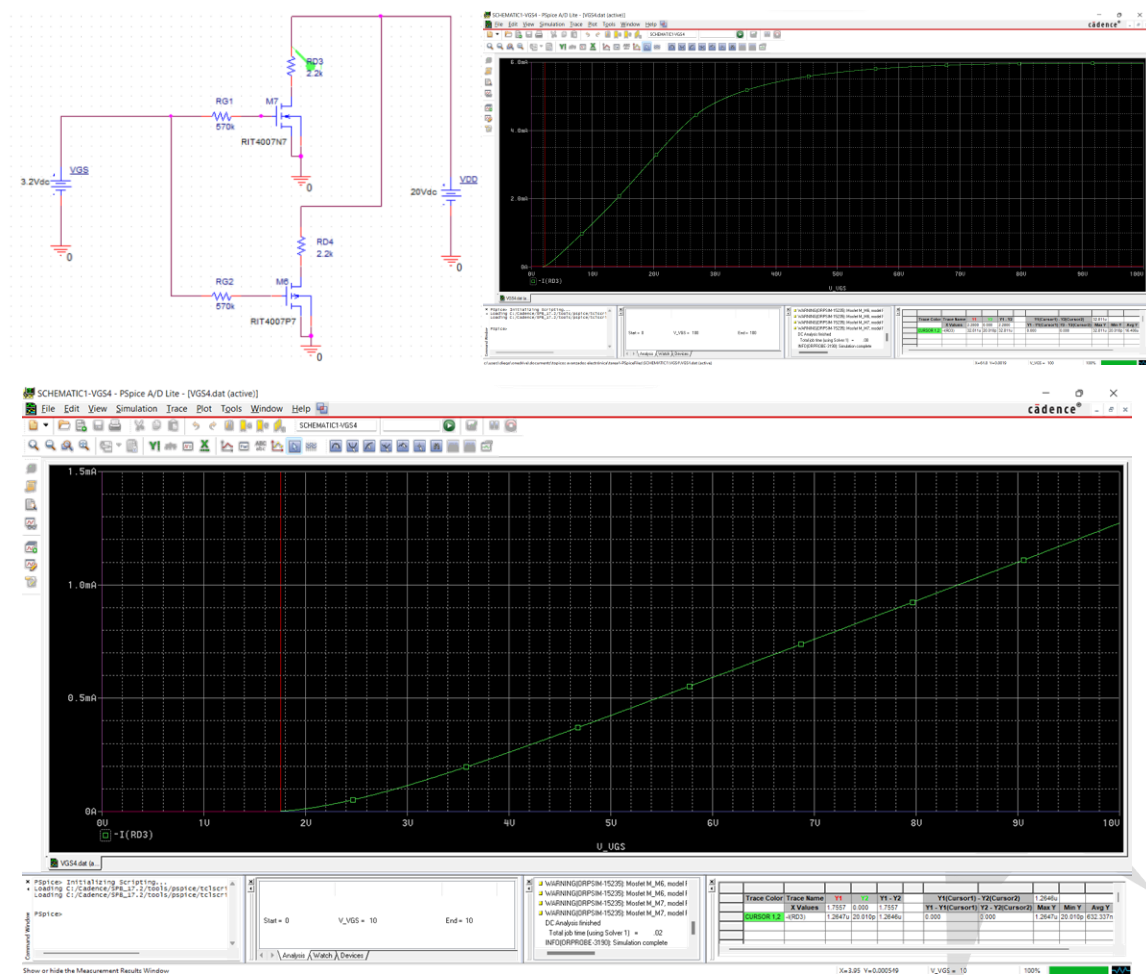
## PALABRAS CLAVE

- Digital.
- Baja potencia.
- Transistor Mosfet.
- CMOS.
- CD4007.

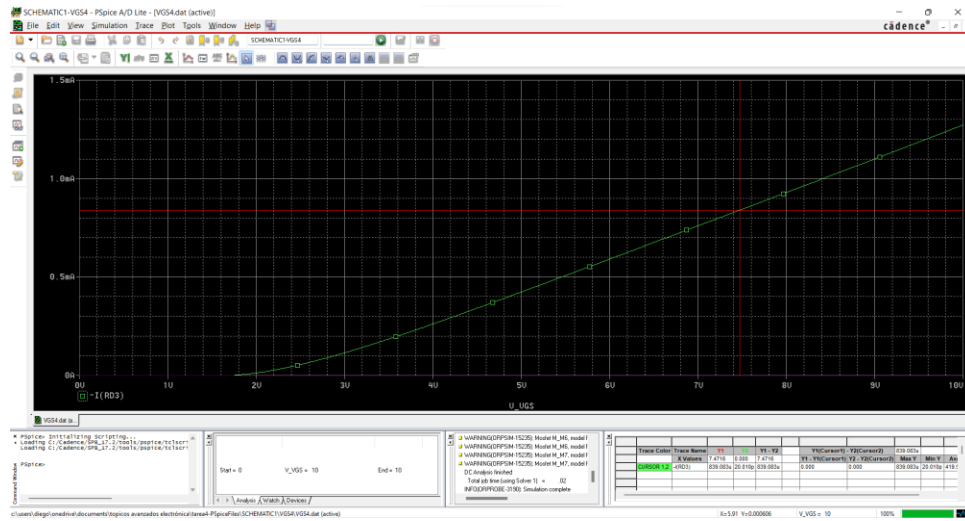
## TRABAJO PREVIO

Por simulación, obtener el valor de  $k$ ,  $V_{th}$  y la razón  $W/L$  del nMOSFET y pMOSFET contenidos en el CD4007.

- **nMOSFET CD4007:** RIT4007N7



$$V_{TH} = 1.7557 [V]$$

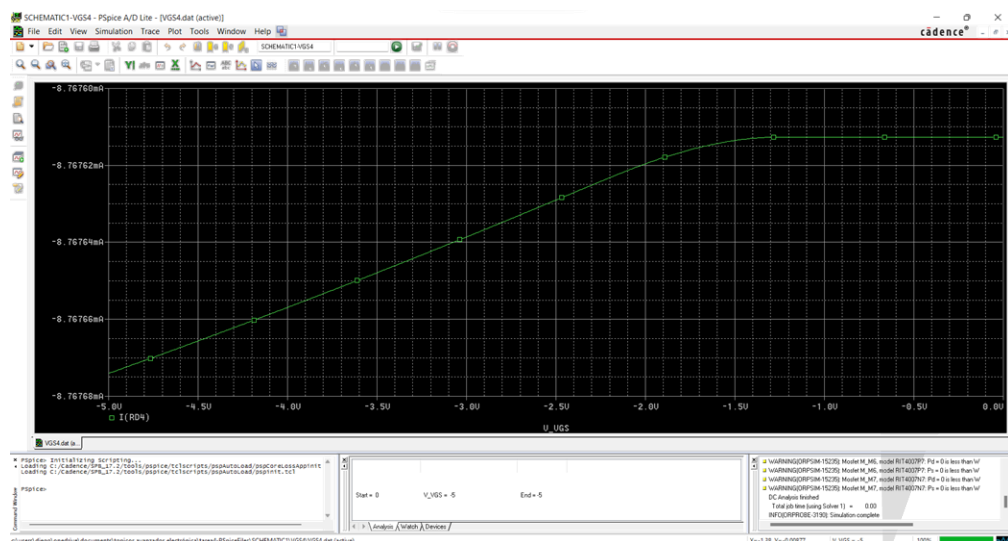
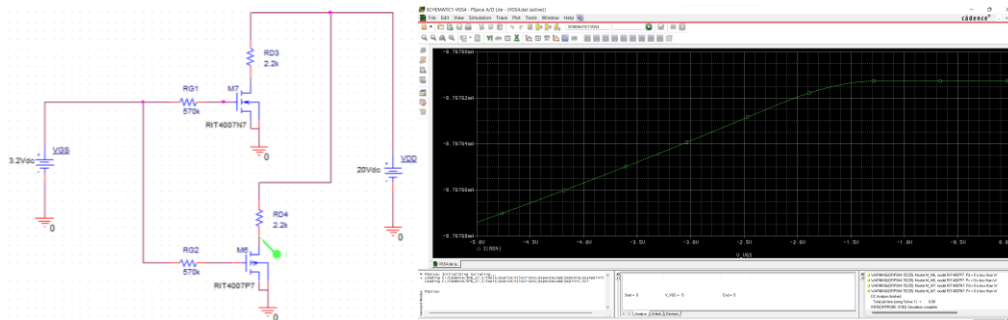


$$V_{GS} = 7.4716 [V]$$

$$I_d = 839.083e - 6 [A]$$

$$k = \frac{I_d}{(V_{GS} - V_{th})^2} = \frac{I_d}{(V_{GS} - V_{th})^2} = 25.6824 \left[ \frac{\mu A}{V^2} \right]$$

- **nMOSFET CD4007: RIT4007P7**

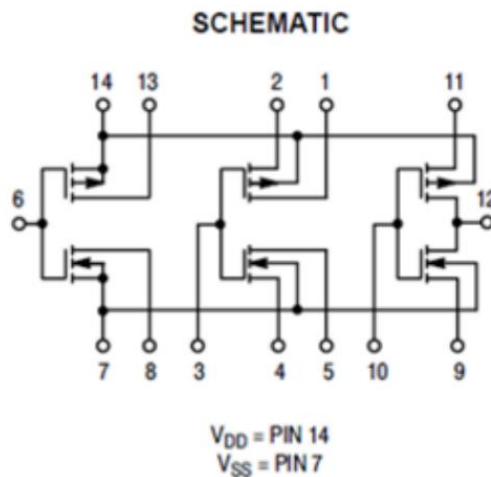


## EXPERIMENTOS

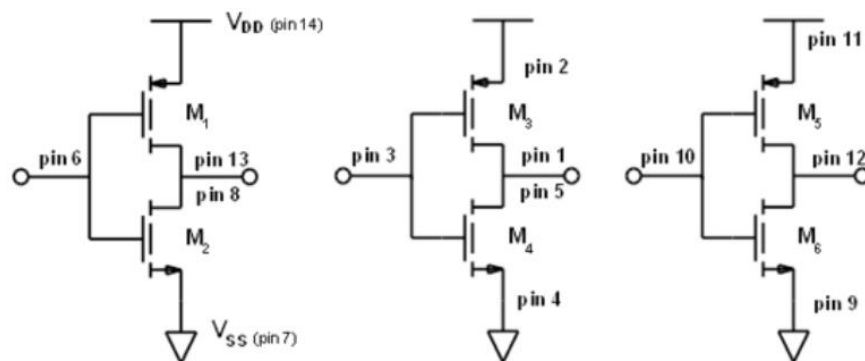
### EXPERIMENTO 1.

#### 1. CONEXIONES

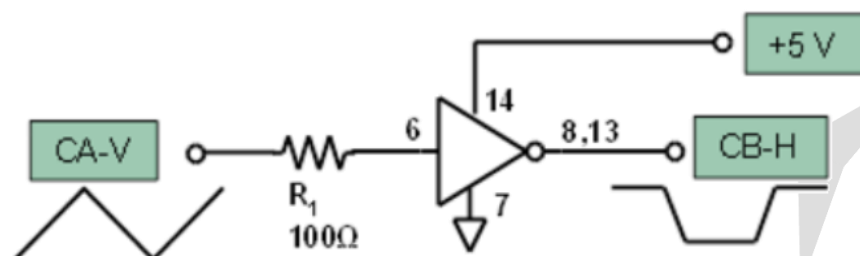
Se pueden construir hasta tres inversores individuales a partir de un CI CD4007. Conecte los tres inversores como se muestran en la figura 2, los pines 6, 3 y 10 serán las salidas y las uniones de los pines 13 y 8, 1 y 5, y 12 serán las salidas, observe que éste último inversor ya tiene las conexiones de salida en su terminal 12. Asegúrese de conectar el pin 14, VDD a la alimentación y el pin 7, VSS a referencia.



Hay una serie de características de rendimiento estáticas (CC) del inversor CMOS que a menudo se especifican y deben medirse. En esta sección mediremos una cantidad de ellos para el inversor, estas mismas mediciones se pueden realizar a las compuertas lógicas que se pueden construir con CMOS. A continuación, mediremos las siguientes características estáticas: el voltaje de umbral, el ancho de la región de transición, tensión de salida y corriente de sumidero (sink current).



#### 2. MEDICIÓN DE LA TENSIÓN DE UMBRAL DEL INVERSOR EN CONDICIONES DE CONMUTACIÓN



### 3. MEDICIÓN DEL ANCHO DE TRANSICIÓN EN CONDICIONES DE CONMUTACIÓN

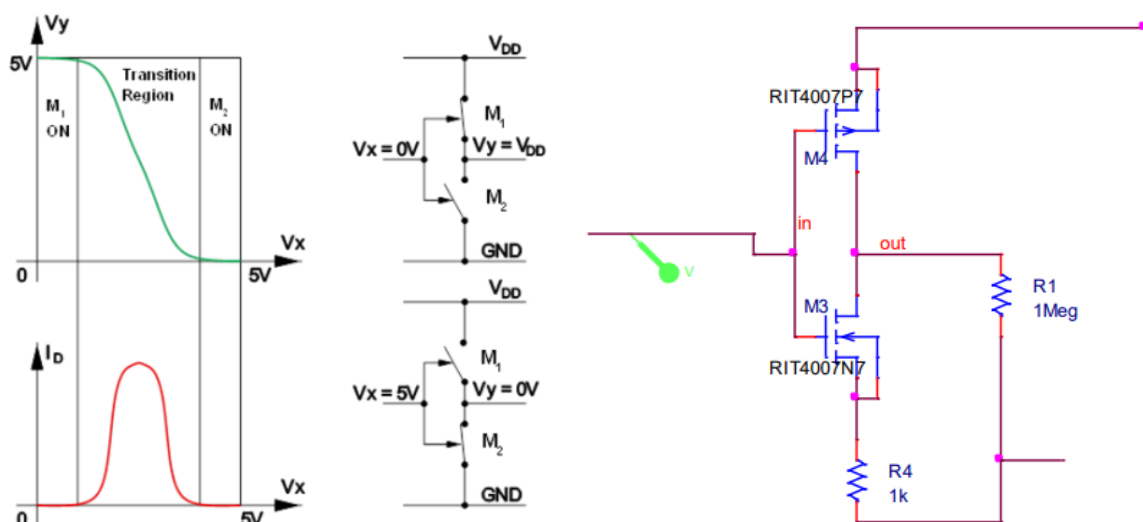
De la gráfica transferencial obtenida en el punto 2, mida el ancho de la región de transición, para cada uno de los inversores, como lo muestra la Fig. 4.

### 4. MEDICIÓN DE LA TENSIÓN DE SALIDA

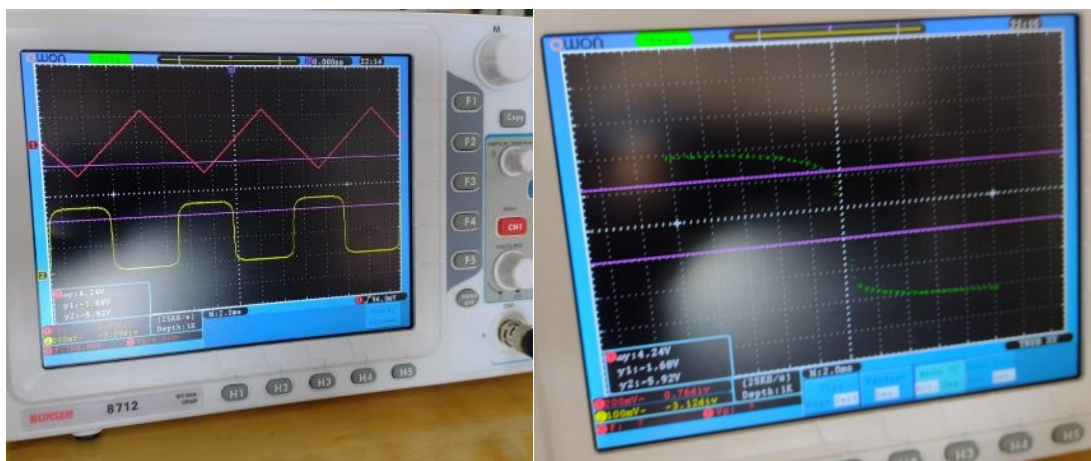
Medir la tensión de salida para cada inversor, que se obtiene para cuando la tensión de entrada es 5V y 0V.

### 5. MEDICIÓN DE LA CORRIENTE DE LA FUENTE DE CORRIENTE Y CORRIENTE DE SUMIDERO

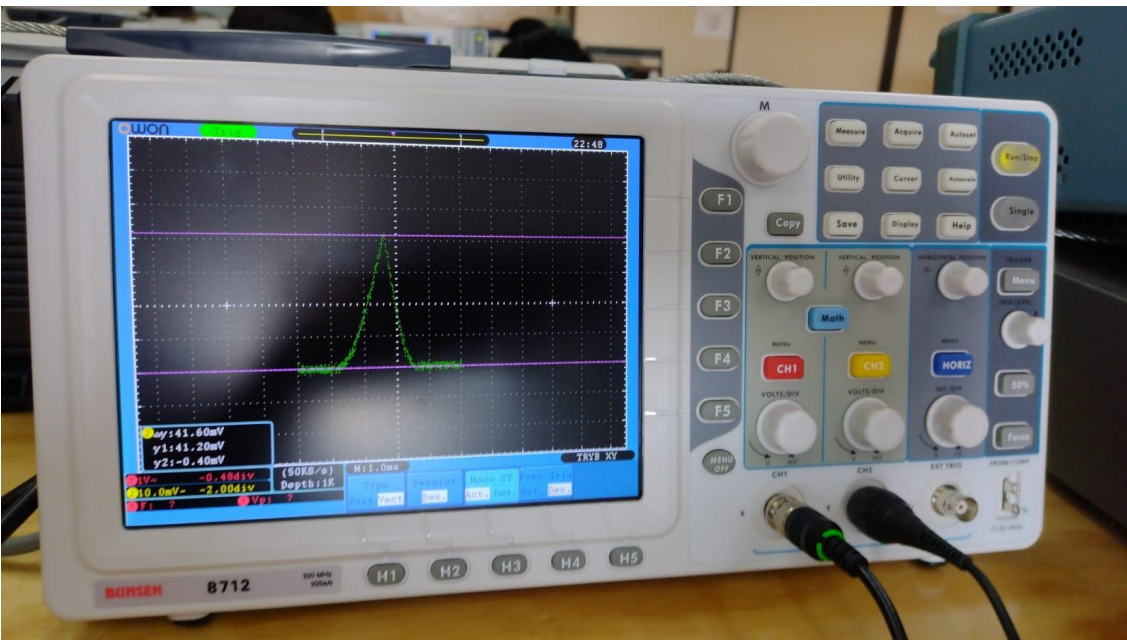
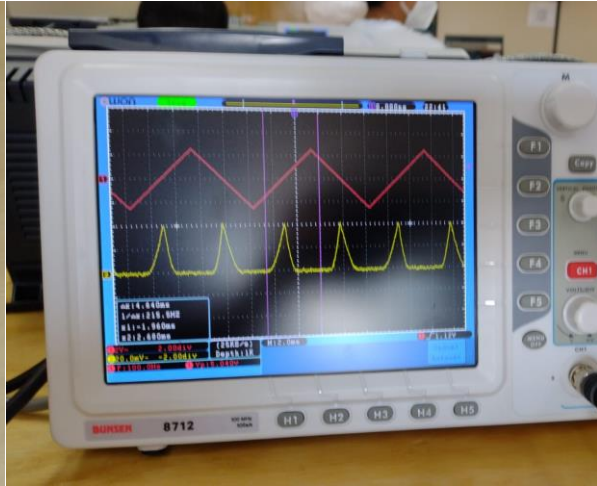
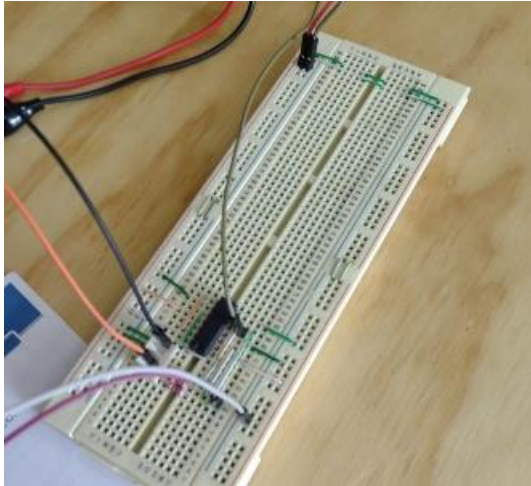
Para el primer inversor, agregue una resistencia de 1K, en serie con la fuente del transistor NMOSFET (inferior), como lo muestra la Fig. 5. Mantenga a la entrada del inversor el generador de funciones para una onda triangular de 100 Hz con 5V Max y 0V Min. Conecte la salida del generador de funciones a la entrada del inversor (pin 6), en este mismo punto conecte el canal A (CA-V) y conecte el canal B (CB-H) a la resistencia R, para medir la corriente de forma indirecta. Es posible que deba ajustar la escala vertical de la traza CB-I para obtener una vista óptima de la forma de onda actual. Ahora obtenga una gráfica XY de  $I_D$  frente a la entrada a medida que la entrada se barre de 0 a 5V, recuerde que la corriente la mide de forma indirecta a través de la R de 1K. Esto debería darle un gráfico muy parecido a la curva inferior de la figura 4. Extraiga la corriente máxima y los voltajes de entrada y salida donde ocurrió el pico.



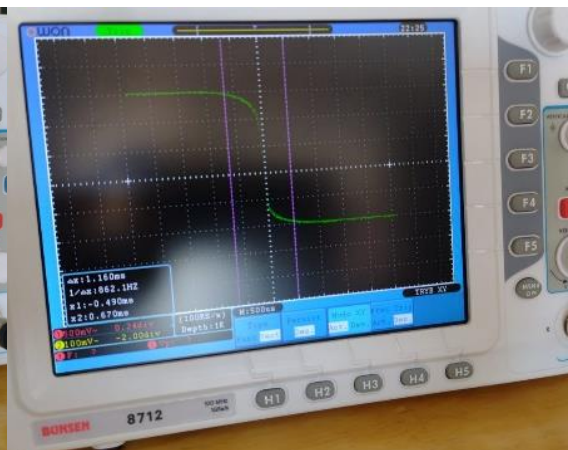
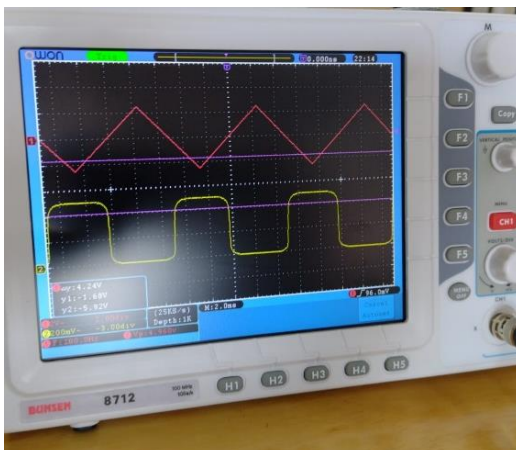
- CD4007 – Circuito interno 1

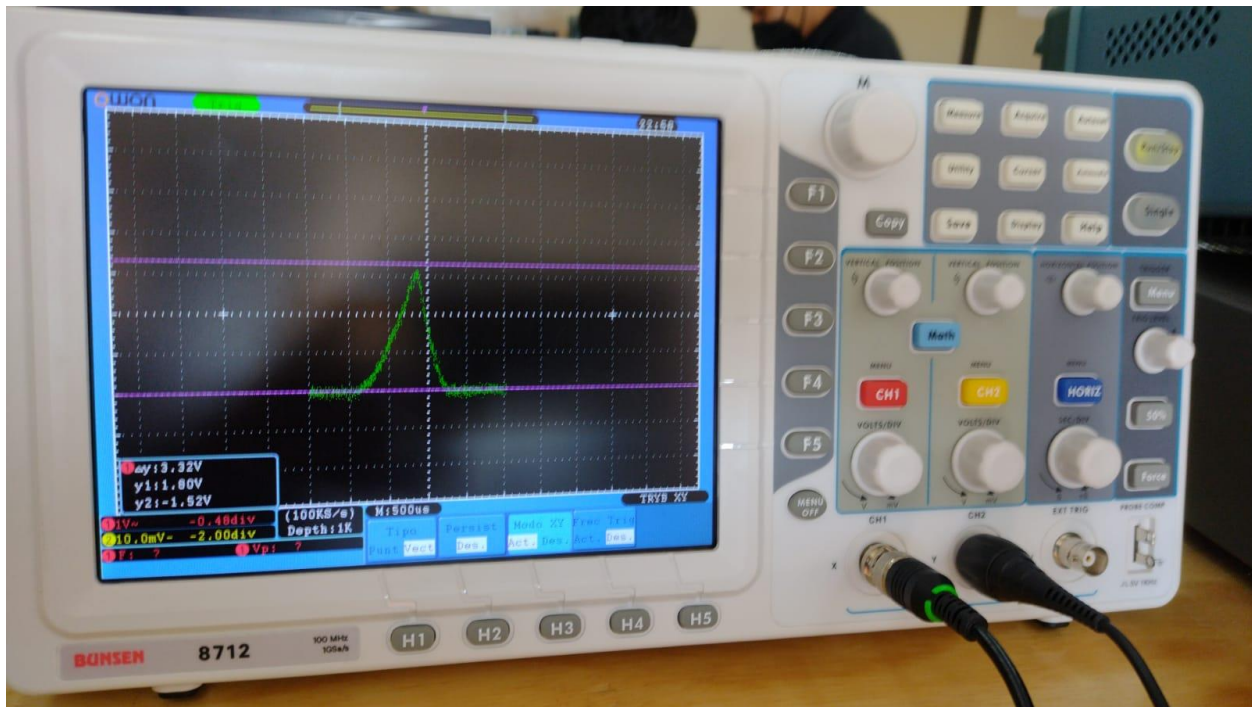
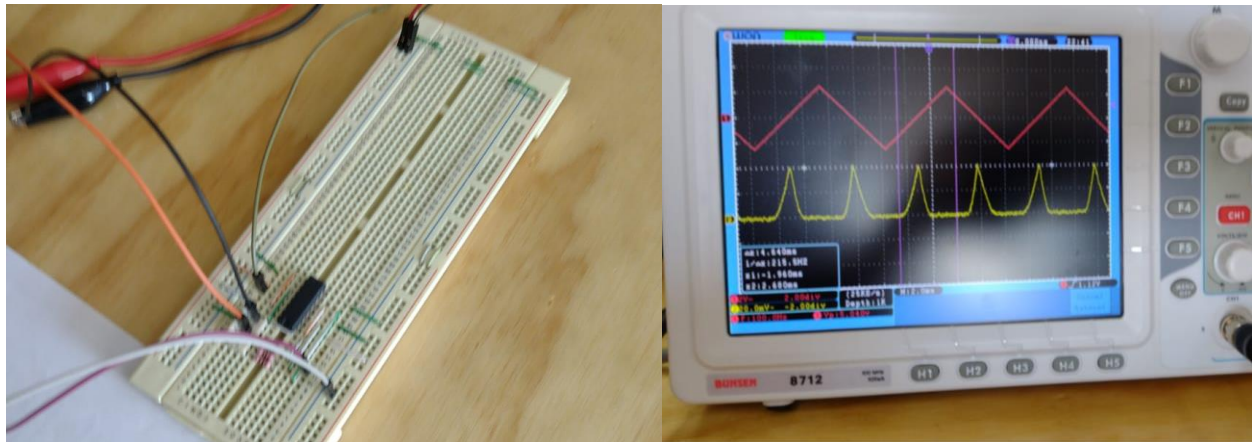




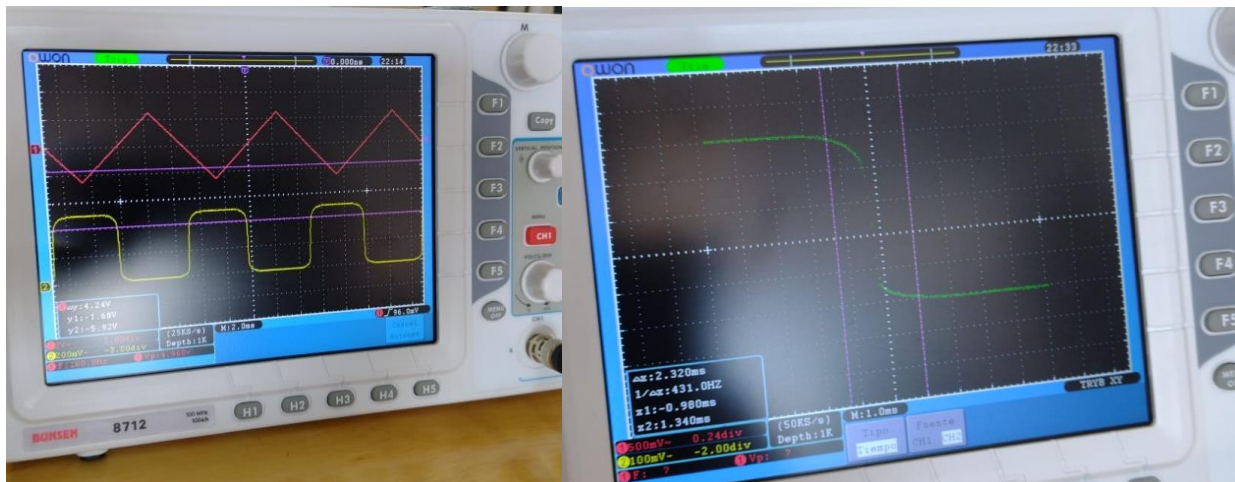


- CD4007 – Circuito interno 2

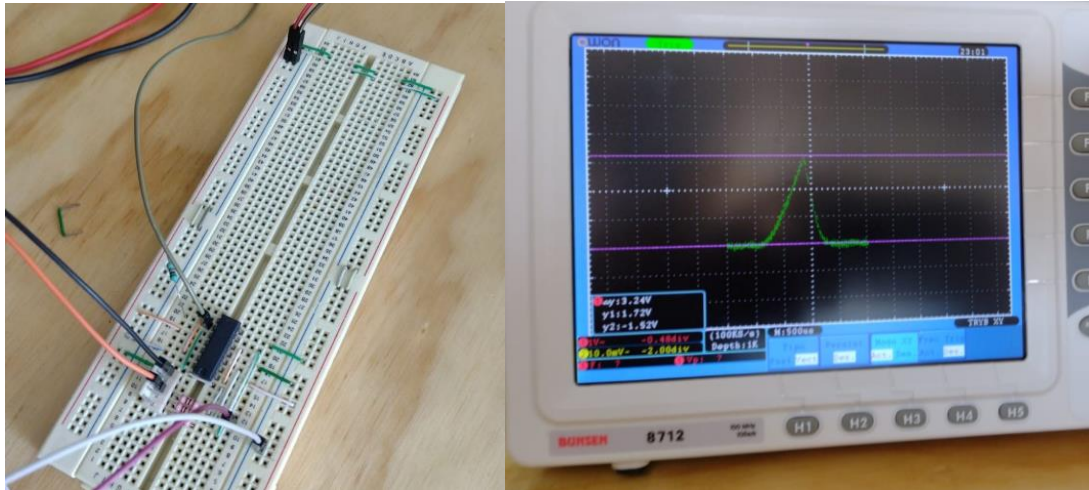




- CD4007 – Circuito interno 3

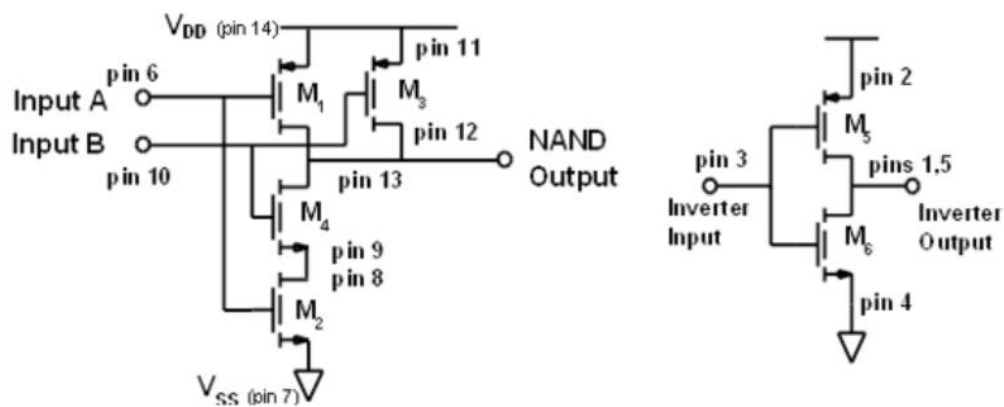




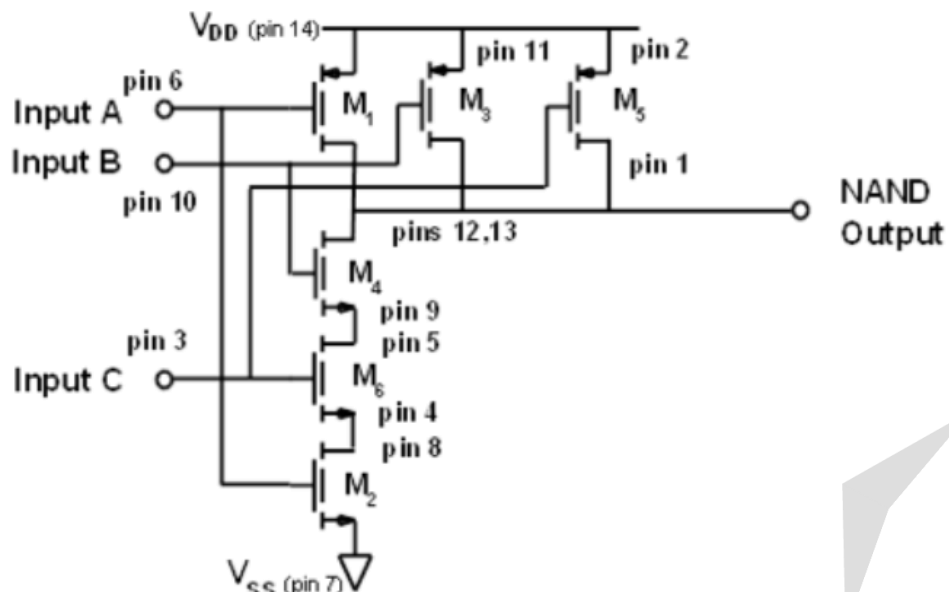


### EXPERIMENTO 3. COMPUERTA NAND Y AND CON TRANSISTORES CD4007

#### COMPUERTA NAND



#### COMPUERTA AND



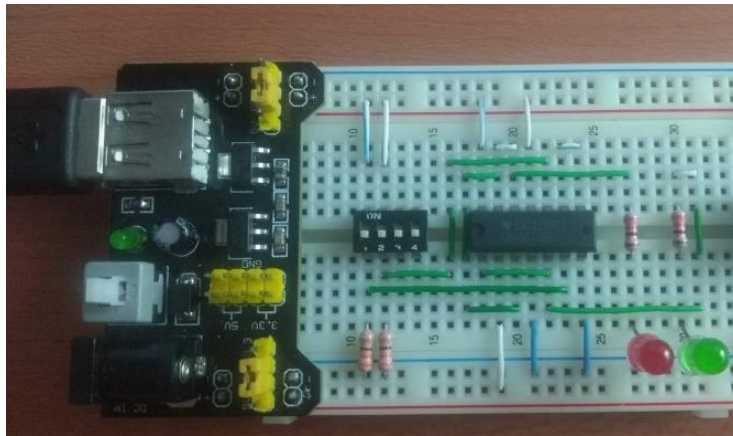
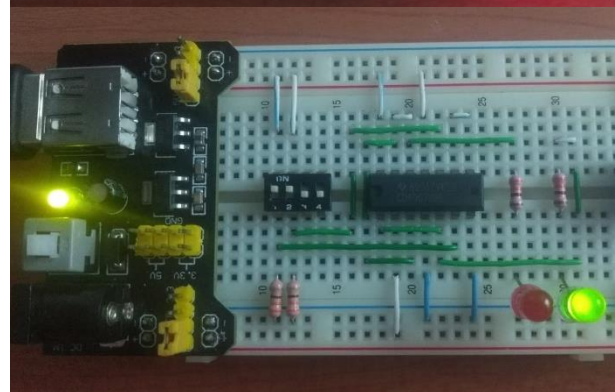
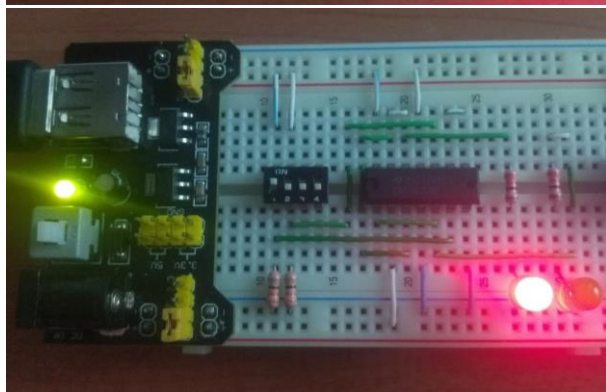
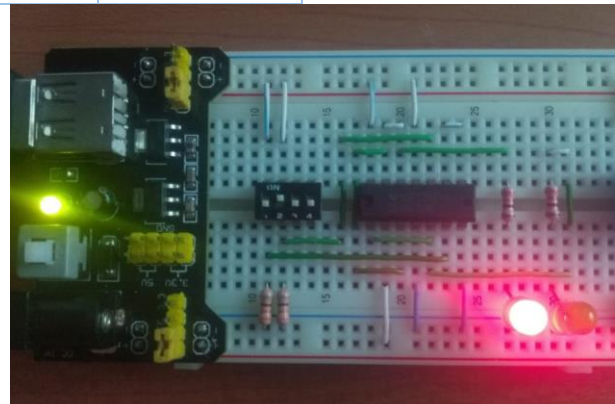
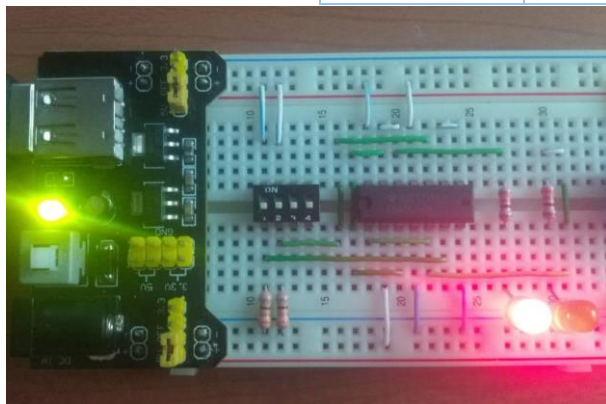


Tabla de verdad de función lógica NAND de 2 entradas.

| A | B | X |
|---|---|---|
| 0 | 0 | 1 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 0 |

Tabla de verdad de función lógica AND de 2 entradas.

| A | B | X |
|---|---|---|
| 0 | 0 | 0 |
| 0 | 1 | 0 |
| 1 | 0 | 0 |
| 1 | 1 | 1 |



## EXPERIMENTO 4. COMPUERTA NOR Y OR CON TRANSISTORES CD4007

### COMPUERTA NOR

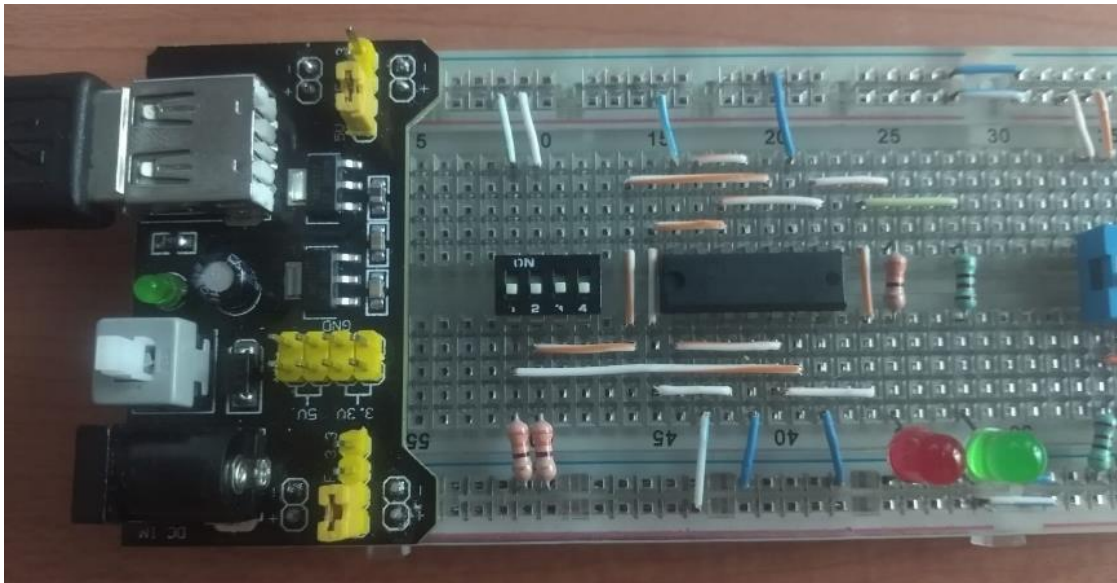
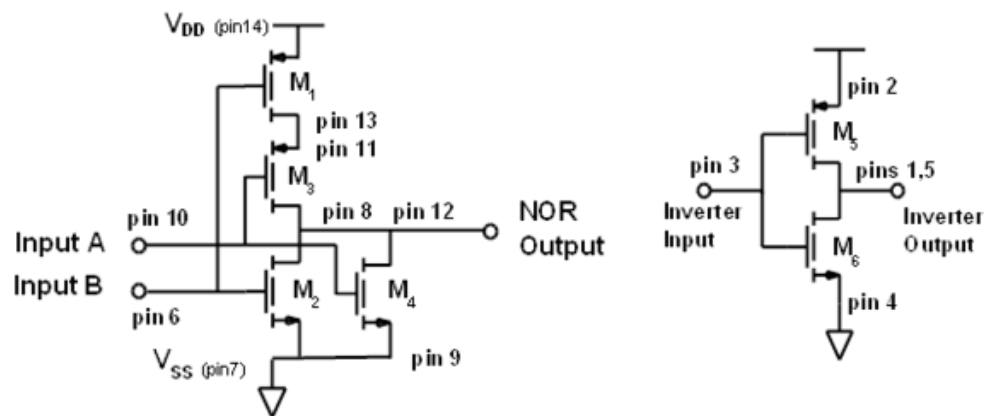


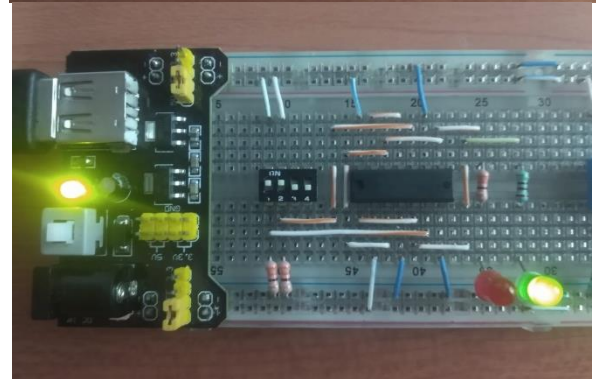
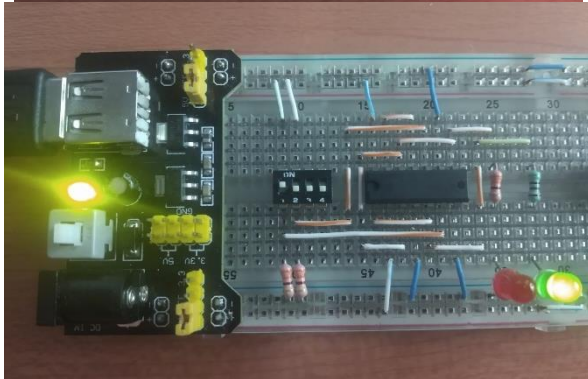
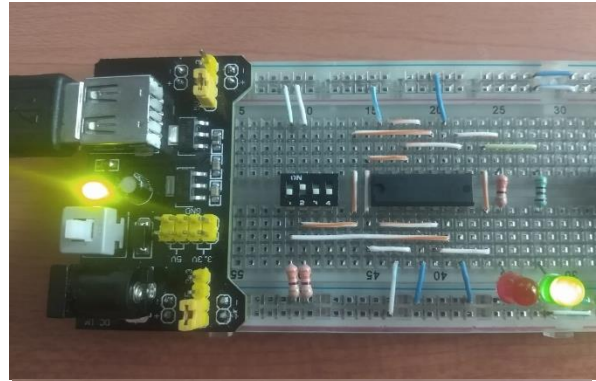
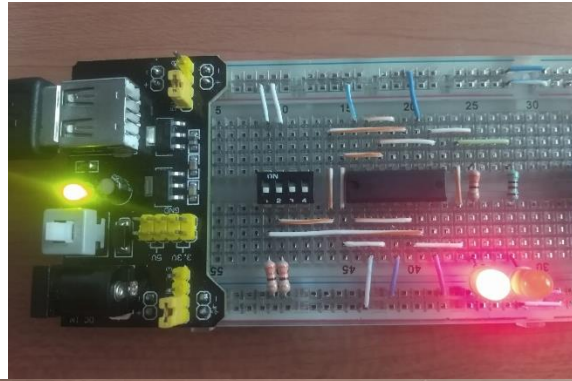
Tabla de verdad de función lógica NOR de 2 entradas.

| A | B | X |
|---|---|---|
| 0 | 0 | 1 |
| 0 | 1 | 0 |
| 1 | 0 | 0 |
| 1 | 1 | 0 |

Tabla de verdad de función lógica OR de 2 entradas.

| A | B | X |
|---|---|---|
| 0 | 0 | 0 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 1 |





## [REFERENCIAS]

Electrónica: Teoría de los circuitos y dispositivos electrónicos, 10 Ed., Robert L. Boylestad Louis Nashelsky, 2009.

Electrónica guru, 2018.,

<https://electronica.guru/questions/77847/esta-utilizando-un-generador-de-senales-pwm-para-controlar-e>

