INSTRUCTIVO DE PRACTICAS DE LABORATORIO DE MICROCONTROLADORES AVANZADOS

PRACTICA N° 11

EL COMPARADOR ANALOGICO DE UN

MICROCONTROLADOR ATMEGA16

OBJETIVOS.

HABILITAR Y USAR EL COMPARADOR ANALOGICO DEL MICROCONTROLADOR AVR.

INTRODUCCION

El Comparador Analógico puede tener aplicaciones como salvar datos en la EEPROM al detectar fallo en el suministro de energía eléctrica, Frecuencímetros, sistemas de alarmas, etc. Este periférico tiene un amplificador operacional en su forma de comparador de voltaje. Como se muestra en la Figura 11.1

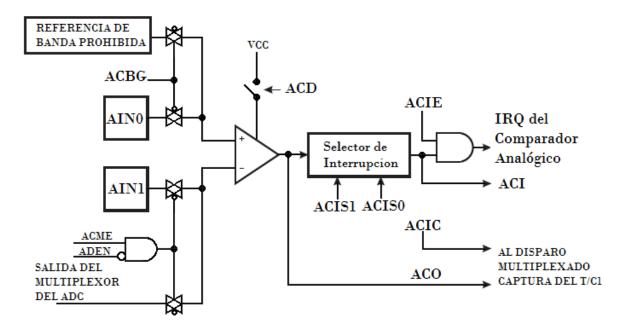


FIGURA 11.1

Este periférico compara el valor de entrada del pin positivo AINO (PB2) y la entrada negativa del pin AIN1 (PB3). Cuando el voltaje en el pin positivo (AINO) es mayor que el voltaje en la entrada negativa (AIN1), la salida del comparador analógico, ACO, es puesto a uno lógico. La salida del comparador puede activar el disparo (trigger) de la interrupción del Temporizador/Contador 1 en modo de captura, El usuario puede seleccionar la forma que se active la interrupción del Comparador Analógico, ya sea por flanco de subida, flanco de bajada o por conmutación

INSTRUCTIVO DE PRACTICAS DE LABORATORIO DE MICROCONTROLADORES AVANZADOS

Registro de Estado y de Control del Comprador Analógico (ACSR)

BIT							
7	6	5	4	3	2	1	0
ACD	ACBG	ACO	ACI	ACIE	ACIC	ACIS1	ACIS0

El Bit 7 ACD Deshabilitado del Comparador Analógico.

Cuando se escribe a uno lógico, el voltaje que alimenta al comparador analógico es apagado, este bit puede ser puesto a uno lógico en cualquier momento para apagar al Comparador Analógico, Esto permite poder reducir el consumo de potencia tanto en modo activo como modo inactivo. Cuando cambia este bit la interrupción del comparador analógico debe de ser deshabilitada mediante la limpieza del bit ACIE en el registro ACSR, de otro modo puede ocurrir una interrupción mientras que cambia el bit.

El Bit 6 ACBG Selección de la Banda Prohibida del Comparador Analógico.

Cuando este bit es puesto a uno lógico es fijada la banda prohibida al voltaje de referencia remplazando así la entrada positiva del comparador analógico. Cuando este bit está en cero la comparación la hace contra la entrada positiva del comparador analógico.

El Bit 5 ACO Salida del Comparador Analógico.

La salida del comparador analógico se sincroniza y luego conectado directamente a ACO. La sincronización introduce un retardo de 1 - 2 ciclos de reloj.

El Bit 4 ACI Bandera de Interrupción del Comparador Analógico.

Este bit es activado por hardware cuando un evento de salida del comparador activa el modo de interrupción definido por ACIS1 y ACIS0. La rutina de la interrupción del Comparador Analógico se ejecuta si el bit ACIE y el bit de interrupción global de SREG están activados. ACI se borra por hardware al ejecutar la interrupción correspondiente. Alternativamente, ACI se borra escribiendo un uno lógico a la bandera.

El Bit 3 ACIE Habilitación de la Interrupción del Comparador Analógico.

Cuando este bit se pone a uno lógico la interrupción se activa. Cuando se escribe cero lógico, la interrupción se desactivada.

El Bit 2 ACIC Habilitación de la Entrada por Captura del Comparador Analógico.

Cuando se escribe uno lógico, este bit habilita la función de captura de entrada en Timer/Counter a desencadenarse por el comparador analógico. La salida del comparador esta en este caso directamente conectado a la lógica "FRONT - END" de Captura de entrada,

INSTRUCTIVO DE PRACTICAS DE LABORATORIO DE MICROCONTROLADORES AVANZADOS

haciendo que el comparador use el cancelador de ruido y características de selección de flancos de la interrupción de captura de entrada del Temporizador/Contador 1. Cuando se escribe cero lógico, no hay ninguna conexión entre Comparador analógico y la función de captura de entrada. Para hacer que el comparador provocar la interrupción de captura de entrada Temporizador/Contador 1, el bit TICIE1 del Registro de Máscara de Interrupción del Temporizador (TIMSK) debe ajustarse a uno.

El Bit 1,0 ACIS1/ACIS0 Selección del Modo de Interrupción del Comparador Analógico.

Estos bits determinan que eventos del comparador activa una interrupción Comparador Analógico. Las diferentes posibles configuraciones se muestran en la Tabla 11.1.

ACIS1	ACIS0	Modo de Interrupción
0	0	Al conmutar causa interrupción por comparación.
0	1	Reservada
1	0	Flanco descendente de salida causa interrupción por comparación.
1	1	Flanco ascendente de salida causa interrunción por comparación

TABLA 11.1 Ajustes para ACIS1/ACIS0.

Al cambiar los bits ACIS1 / ACIS0, la interrupción del Comparador Analógico debe ser desactivada poniendo a cero lógico el bit de habilitación de interrupción en el Registro ACSR. De lo contrario, una interrupción puede ocurrir cuando los bits cambien.

Es posible seleccionar cualquier pin del ADC7..0 para reemplazar la entrada negativa del Comparador Analógico. El multiplexor del ADC se utiliza para seleccionar esta entrada, pero para usar esta característica el ADC debe ser apagado. Si el multiplexor del ADC está activo (bit ACME en el registro SFIOR) y el ADC está apagado (bit ADEN en el registro ADCSRA es cero), MUX2..0 en ADMUX seleccionara el pin de entrada para reemplazar la entrada negativa del Comparador Analógico, como se muestra en la Tabla 11.2. Si ACME se borra o ADEN se activa, AIN1 será la entrada negativa del Comparador Analógico.

TABLA 11.2 Entrada Multiplexada del Comparador Analógico

ACME	ADEN	MUX20	Entrada Negativa del Comparador Analógico
0	0	XXX	AIN1.
1	1	XXX	AIN1
1	0	000	ADC0
1	0	001	ADC1
1	0	010	ADC2

INSTRUCTIVO DE PRACTICAS DE LABORATORIO DE MICROCONTROLADORES AVANZADOS

1	0	011	ADC3		
1	0	100	ADC4		
1	0	101	ADC5		
1	0	110	ADC6		
1	0	111	ADC7		

Registro de Funciones Espaciales de E/S (SFIOR)

BIT								
7	6	5	4	3	2	1	0	
ADTS2	ADTS1	ADTS0		ACME	PUD	PSR2	PSR10	l

El Bit 3 ACME Habilitación del multiplexor de comparador analógico.

Cuando se escribe uno lógico en este bit y el ADC está apagado (bit ADEN en el registro ADCSRA es cero), el multiplexor del ADC selecciona la entrada negativo del comparador analógico, cuando este bit es puesto a cero lógico en la entrada AIN1 es aplicada la entrada negativa del comprador analógico.

MATERIAL Y EQUIPO

1 Protoboard

1 C.I. AVR ATMEGA 16

8 LEDs

8 resistencias de 330Ω

Fuente de Alimentación Regulada de 5 volts

Cables para conexión rápida

1 Potenciometro de 10K

1 Multimetro

DESARROLLO

Planteamiento del problema

Se necesita que se active el puerto D cuando la entrada AINO sobre pase el valor de la entrada negativa AIN1 que debe estar a % del valor de VCC.

Calcular el valor de las resistencias del divisor de voltaje.

INSTRUCTIVO DE PRACTICAS DE LABORATORIO DE MICROCONTROLADORES AVANZADOS

Procedimiento

- 1. Realizar el diagrama de flujo.
- 2. Incluir las bibliotecas necesarias
- 3. Inicializar el microcontrolador
- 4. Desactivar la interrupción global
- 5. Configurar el Comparador Analógico
- 6. Habilitar la interrupción del Comparador Analógico
- 7. Habilitar la interrupción global
- 8. Sacar a puerto D cuando la entrada positiva rebase el valor de la entrada negativa

Diagrama del circuito

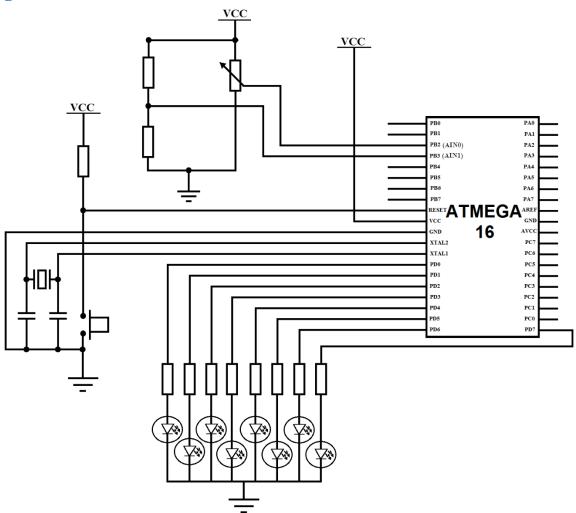


Figura 11.1 Diagrama del circuito para la practica 11.

INSTRUCTIVO DE PRACTICAS DE LABORATORIO DE MICROCONTROLADORES AVANZADOS

CODIGO EN LENGUAJE C.

ACTIVIDADES DE TRABAJO AUTÓNOMO.

- 1) Realice el Algoritmo, diagrama de flujo, dibuje el esquemático y desarrolle el código en C para usar el Comparador Analógico y prenda el Puerto A y Puerto D si está por debajo o por encima respectivamente del valor de entrada negativa..
- 2) Realice el Algoritmo, diagrama de flujo, dibuje el esquemático y desarrolle el código en C para usar el Comparador Analógico con una entrada negativa del ADCO.
- 3) Realice el Algoritmo, diagrama de flujo, dibuje el esquemático y desarrolle el código en C para usar el comparador analógico con un sensor de temperatura y prenda un ventilador cuando pase de 30° C
- 4) Practica propuesta por el profesor en clase.