

PRACTICA N° 10

EL CONVERTIDOR ANALOGICO DIGITAL DE UN MICROCONTROLADOR ATMEGA 328P

OBJETIVOS.

HABILITAR Y USAR EL CONVERTIDOR ANALOGICO DIGITAL EN MODO CONTINUO

INTRODUCCION

El Convertidor Analógico Digital mejor conocido como ADC por sus siglas en ingles, convierte una señal analógica en una señal digital, la manera en que hacen esta conversión puede ser con diferentes técnicas como son: tipo Flash, de pendiente simple, de doble pendiente, de aproximaciones sucesivas, de rastreo, de contador de rampa en escalera. El ADC que tiene los AVR es un ADC de **aproximaciones sucesivas** con una resolución de 10 bits, el ADC está conectado a un multiplexor de 8 canales los cuales tienen entrada por el puerto A, la frecuencia máxima de muestreo es 15 KSPS (15000 Muestras Por Segundo) en su máxima resolución y el tiempo de conversión va de 13 μ s hasta 260 μ s.

El ADC contiene un circuito de Muestreo y Retención el cual asegura que el voltaje de entrada se mantenga constante durante la conversión. El pin AVCC es para una fuente de voltaje separada que no debe diferir de la fuente de voltaje principal (VCC) por ± 0.3 Volts.

El voltaje de referencia para el ADC (V_{REF}) indica el rango de conversión para el ADC, el cual tiene una referencia interna de 1.1 volts y se puede agregar una referencia externa, en ambos casos se debe de poner un capacitor externo de desacoplo en el pin AREF para mejorar la inmunidad a ruido, para seleccionar la referencia se emplean los bits REFS1 y REFS0. El valor mínimo de la conversión representa GND y el valor máximo representa el valor de la referencia analógica AREF. La primera conversión toma 25 ciclos de reloj para inicializar el periférico y hacer una conversión, después de haberse inicializado se necesitan 13 ciclos de reloj para hacer una sola conversión.

Para iniciar una conversión puede ser disparada manualmente o automáticamente por varias fuentes de disparo, cuando se emplea el auto disparo, el preescalador se reinicia cuando ocurre el evento de disparo, esto asegura un retardo fijo desde el evento de disparo hasta el inicio de la próxima conversión.

El resultado de la conversión del ADC se obtiene mediante la ecuación 10.1

$$ADC = \frac{V_{IN} * 1024}{V_{REF}} \dots\dots\dots(10.1)$$

Registro Selector del Multiplexor del ADC (ADMUX)

BIT							
7	6	5	4	3	2	1	0
REFS1	REFS0	ADLAR	-	MUX3	MUX2	MUX1	MUX0

Los bits 7 y 6: **REFS1** y **REFS0** son los bits de selección de la referencia de voltaje para el ADC, esta selección se muestra en la tabla 10.1.

TABLA 10.1 Selección del Voltaje de Referencia

REFS1	REFS0	Descripción
0	0	AREF, el Voltaje de Referencia está apagado.
0	1	AVCC con capacitor externo de desacoplo al pin AREF
1	0	Reservado
1	1	Voltaje Interno de 1.1 V con capacitor de desacoplo en AREF

El bit 5: **ADLAR** Resultado de ajuste a la izquierda del ADC, este bit afecta la representación del resultado de la conversión en el registro de datos del ADC (ADCH y ADCL), si el valor de ADLAR es igual a 1 el resultado es ajustado a la izquierda si ADLAR es cero el ajuste será a la derecha.

Del bit 4 al bit 0 Bits de Selección de Ganancia y Canal Analógico del ADC, estos bits **MUX4** al **MUX0** seleccionan los canales que se deseen emplear así como la ganancia para los canales diferenciales, en la tabla 10.2 se muestra los valores para seleccionar los canales simples, los canales diferenciales no se muestran en la tabla.

TABLA 10.3 Selección del canal del ADC.

MUX3...0	Entrada Simple	Entrada Positiva Diferencial	Entrada Negativa Diferencial
00000	ADC0	N/A	
00001	ADC1		
00010	ADC2		
00011	ADC3		
00100	ADC4		
00101	ADC5		
00110	ADC6		
00111	ADC7		

Registro de Datos del ADC Bajo y Alto (*ADCL* y *ADCH*)

ADLAR=0

BIT							<i>ADCH</i>
15	14	13	12	11	10	9	8
—	—	—	—	—	—	Bit 2 ⁹	Bit 2 ⁸

BIT							<i>ADCL</i>
7	6	5	4	3	2	1	0
Bit 2 ⁷	Bit 2 ⁶	Bit 2 ⁵	Bit 2 ⁴	Bit 2 ³	Bit 2 ²	Bit 2 ¹	Bit 2 ⁰

ADLAR=1

BIT							<i>ADCH</i>
15	14	13	12	11	10	9	8
Bit 2 ⁹	Bit 2 ⁸	Bit 2 ⁷	Bit 2 ⁶	Bit 2 ⁵	Bit 2 ⁴	Bit 2 ³	Bit 2 ²

BIT							<i>ADCL</i>
7	6	5	4	3	2	1	0
Bit 2 ¹	Bit 2 ⁰	—	—	—	—	—	—

BIT 2ⁿ: Representan el resultado de la conversión.

Cuando una conversión esta completa, el resultado se encuentra en estos dos registros, si se emplea el ADC en forma diferencial el resultado se presenta en forma de complemento a dos. Se deberá leer siempre primero el ADCL y después el ADCH, si el resultado no requiere una presicion mayor a 8 bits es suficiente con leer el ADCH.

Registro A de Estado y Control del ADC (ADCSRA)

BIT							
7	6	5	4	3	2	1	0
ADEN	ADSC	ADATE	ADIF	ADIE	ADPS2	ADPS1	ADPS0

El bit 7 **ADEN** habilita el ADC, si se escribe 0 el ADC está apagado, se habilita al escribir un 1.

El Bit 6 **ADSC** Inicio de Conversión del ADC, en el modo de conversión sencilla, se debe escribir un 1 cada vez que se quiera hacer una conversión, en el modo de corrida libre se debe escribir un 1 para iniciar la primera conversión.

El Bit 5 **ADATE** es el Auto Disparo del ADC Cuando es puesto a 1 el auto disparo es habilitado y el ADC empezara a convertir con el flaco positivo de la fuente de auto disparo seleccionada, las cuales se describen en la tabla 10.4 y se seleccionan en el registro SFIOR.

El Bit 4 **ADIF** es la bandera de interrupción

Los Bits **ADPS2** al **ADPS0** determinan el factor de división entre la frecuencia del reloj y la entrada del reloj del ADC. En la Tabla 10.5 se dan los diferentes factores de división que se alcanzan con las diferentes combinaciones de estos bits.

TABLA 10.3 Selección del Prescaler del ADC.

ADPS2	ADPS1	ADPS0	Factor de Division
0	0	0	2
0	0	1	2
0	1	0	4
0	1	1	8
1	0	0	16
1	0	1	32
1	1	0	64
1	1	1	128

Registro de Funciones Especiales de E/S (ADCSRB)

BIT							
7	6	5	4	3	2	1	0
-	ACME	-	-	-	ADTS2	ADTS1	ADTS0

TABLA 10.4 Selección de la Fuente de auto disparo del ADC.

ADTS2	ADTS1	ADTS0	Fuente de Disparo
0	0	0	Modo de Corrida libre
0	0	1	Comparador Analógico
0	1	0	Llamado de la interrupción externa
0	1	1	Temporizador 0 por Comparación
1	0	0	Temporizador 0 por Desbordamiento
1	0	1	Temporizador 1 por Comparación B
1	1	0	Temporizador 1 por Desbordamiento
1	1	1	Temporizador 1 por Captura de evento

Registro para deshabilitar entrada digital (DIDR0)

BIT							
7	6	5	4	3	2	1	0
-	-	ADC5D	ADC4D	ADC3D	ADC2D	ADC1D	ADC0D

Cuando este bit se escribe en uno lógico, el búfer de entrada digital en el pin ADC correspondiente está deshabilitado. El PIN correspondiente El bit de registro siempre se leerá como cero cuando este bit esté establecido. Cuando se aplica una señal analógica al pin ADC5..0 y al La entrada desde este pin no es necesaria, este bit debe escribirse como uno lógico para reducir el consumo de energía en el búfer de entrada digital. Tenga en cuenta que los pines ADC ADC7 y ADC6 no tienen búferes de entrada digital y, por lo tanto, no requieren bits de desactivación de entrada digital

MATERIAL Y EQUIPO

1 Protoboard
1 C.I. AVR ATMEGA 16
8 LEDs
8 resistencias de 330Ω
Fuente de Alimentación Regulada de 5 volts
Cables para conexión rápida
1 Potenciometro de 10K
1 Multímetro

CODIGO EN LENGUAJE C.

```
#include <avr/io.h>
#include <avr/interrupt.h>
#include <avr/cpufunc.h>

ISR(ADC_vect){
    PORTB = ADCH;
    ADCSRA |= (1<<ADSC);
}

int main(void)
{
    DDRB = 0xFF;
    DDRA = 0x00;
    cli();
    ADCSRA |= (1<<ADEN)|(1<<ADIF)|(0<<ADSCF);
    ADCSRA |= (1<<ADPS2)|(1<<ADPS1)|(1<<ADPS0);
    ADMUX |= (1<<REFS1)|(1<<REFS0)|(1<<ADLAR);
    sei();
    ADCSRA |= (1<<ADSC);
    while(1)
    {
        _NOP();
        _NOP();
    }
}
```

ACTIVIDADES DE TRABAJO AUTÓNOMO.

- 1) Realice el Algoritmo, diagrama de flujo, dibuje el esquemático y desarrolle el código en C para usar el ADC modo de 10 bits en el puerto B y D.
- 2) Realice el Algoritmo, diagrama de flujo, dibuje el esquemático y desarrolle el código en C para usar ADC en modo de 8 bits con un LCD en 8 bits.
- 3) Realice el Algoritmo, diagrama de flujo, dibuje el esquemático y desarrolle el código en C usar el ADC en modo de 10 bits con un LCD en 8 bits.
- 4) Realice el Algoritmo, diagrama de flujo, dibuje el esquemático y desarrolle el código en C usar el 1 ADC en modo de 10 bits con un LCD en 4 bits.
- 5) Practica propuesta por el profesor en clase.