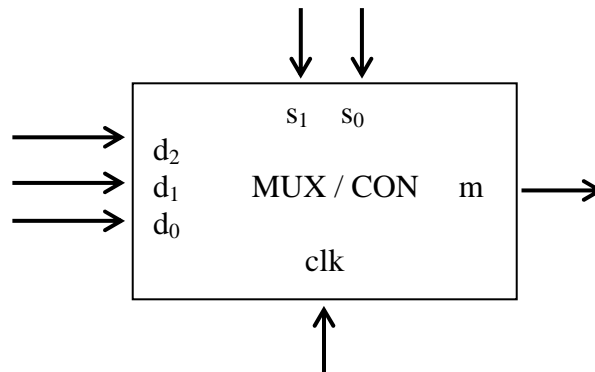


Ejercicio Circuito Secuencial Multiplexor / Concentrador

El multiplexor/concentrador de la figura permite transmitir por una sola línea los datos que vienen eventualmente por 3 líneas.

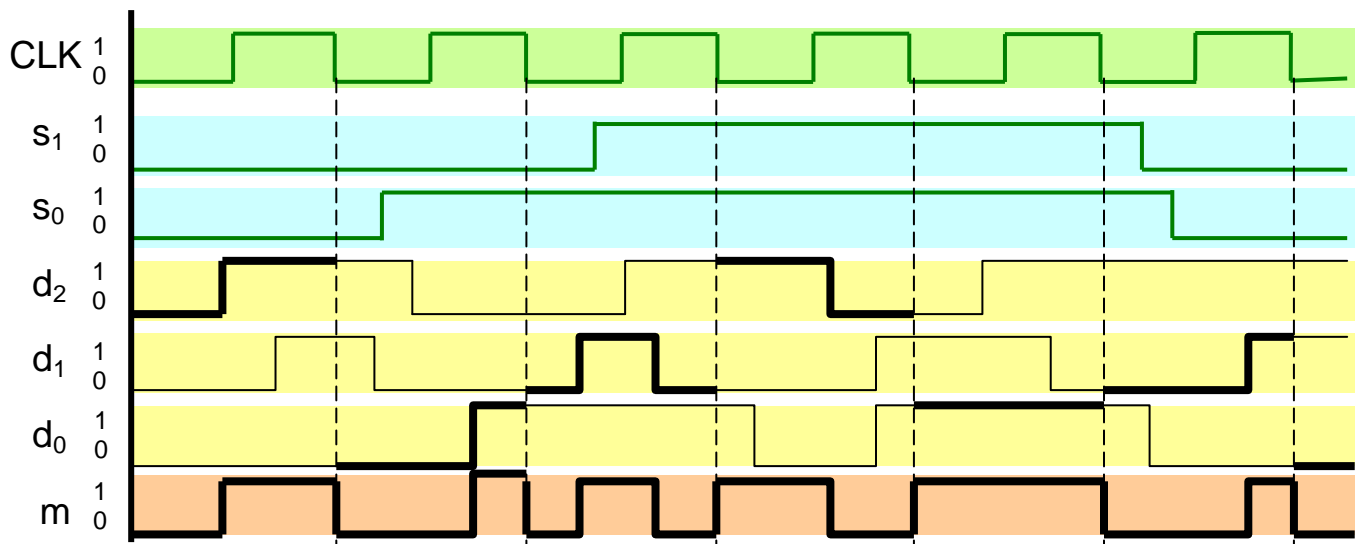


En cada ciclo del reloj, la salida m transmite:

- d_i si el valor binario representado por s_1s_0 era **i** en el último pulso de bajada del reloj. En este caso el circuito actúa como multiplexor.
- $d_{(i+1) \bmod 3}$ si s_1s_0 era **11** en el último pulso de bajada del reloj y en el ciclo anterior se transmitía d_i . En este caso el circuito actúa como concentrador.

Es decir que mientras $s_I s_O$ es **11**, el circuito transmite alternadamente en cada ciclo del reloj $d_0, d_1, d_2, d_0, \dots$, etc.

El siguiente diagrama de tiempo es un ejemplo de lo que se espera que haga el circuito:



Se pide diseñar el diagrama de estados para este circuito.

Observaciones:

- Sólo se pide el diagrama de estados, no se pide el circuito final.
- El comportamiento del circuito es síncrono con respecto a s_1 y s_0 , es decir que solo se considera su valor durante el pulso de bajada del reloj.
- El comportamiento del circuito es asíncrono con respecto a d_0 , d_1 y d_2 , es decir que si se está transmitiendo la línea d_1 y su valor cambia, este nuevo valor se ve reflejado de inmediato en m (no se espera el pulso de bajada del reloj).