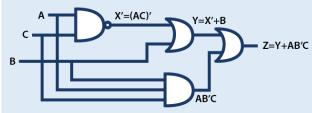




#### **SOLUCIÓN A LOS EJERCICIOS PROPUESTOS DE LA UNIDAD 3**

### 1) Diseña el circuito para: X=AC; Y=X'+B; Z=Y+AB'C.

Como se puede ver cada variable X, Y, Z, representa una función y cada función está utilizando un valor representativo de la anterior, por lo tanto, es posible unir las tres funciones en un solo circuito.



# 2) Simplifica el circuito del ejercicio 1.

Para simplificarlo, tomamos la salida, es decir la función representada por la variable Z. Z= Y+AB'C, Ahora sustituimos la variable Y, Y=X'+B, después sustituimos la variable X, X=AC.

Finalmente escribimos la función de salida con las variables ya sustituidas. Z=(AC)'+B+AB'C=A'+C'+B+AB'C=1

Construimos la tabla de verdad, donde podemos observar que Z=1

4	Α	В	С	Z
	0	0	0	1
	0	0	1	1
	0	1	0	1
	0	1	1	1
	1	0	0	1
	1	0	1	1
	1	1	0	1
	1	1	1	1

Por lo tanto, siempre la función Z=1

#### 3) Diseña el siguiente circuito.

Un depósito de agua surte 3 tanques (W, X, Y), el depósito cuenta con una bomba (B), la cual solo se activa cuando dos o los 3 tanques están vacíos. Diseñe el circuito lógico.

**R:** Primero diseñamos la tabla de verdad que muestre el estado de los tanques y el funcionamiento de la bomba, el 0 representa tanque vacío, mientras que el 1 representa tanque lleno.

	X	Υ	Z	Т
0	0	0	0	1
1	0	0	1	1
2	0	1	0	1
3	0	1	1	0
4	1	0	0	1
5	1	0	1	0
6	1	1	0	0
7	1	1	1	0

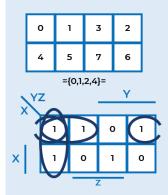




Después tomamos las salidas.

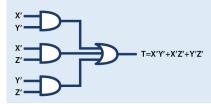
B={0,1,2,4}=W'X'Y'+W'X'Y+W'XY'+WX'Y'.

Finalmente simplificamos usando mapas de karnaugh.



Quedando

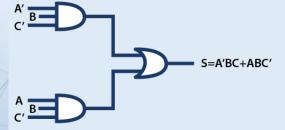
T=X'Y'+X'Z'+Y'Z'



4) Realiza el circuito, apoyándote de la tabla de verdad.

S	С	В	Α
0	0	0	0
0	1	0	0
0	0	1	0
1	1	1	0
0	0	0	1
0	1	0	1
1	0	1	1
0	1	1	1

**R:** Primero escribimos la salida: S={3,6}=A´BC+ABC´, no tiene reducción. Dibujamos el circuito



## Unidad III. Circuitos combinacionales





5) ¿Cuál de los siguientes incisos representa un circuito combinacional de 2 etapas?





**R:** Ambos circuitos son de dos etapas, porque requiere pasar por 2 compuertas, esto es, realizar 2 operaciones para obtener su salida.

6) Reduce la función Q a su equivalente de 2 etapas.

Q=(AB)'+(B+C)'D

R:

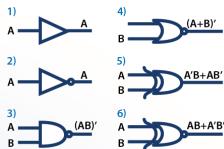
(A'+B')+(B'C')(D)

A'+B'+B'C'D

A'+B'

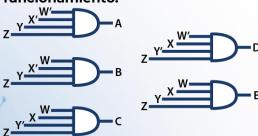
Como se puede ver, fue posible reducir a 2 etapas reduciendo el valor de salida de función original por medio del álgebra de Boole.

7) Escribe el nombre de las siguientes compuertas:



R: 1 Buffer 2 Not 3...AND negada 4 OR negada 5 XOR 6 XOR negada

8) Obtener las salidas generadas por el siguiente decodificador y explicar su funcionamiento:



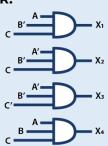
**R:** Cuando Z = 0 el codificador tiene en 0 todas las variables de salida, para Z=1 esta en funcionamiento, las salidas son, para cuando Z=1 y A= $\{1\}$ , B= $\{5\}$ , C= $\{4\}$ , D= $\{2\}$  y E= $\{7\}$  según sea el caso.





9) Diseña un decodificador que muestre las siguientes salidas: X1= AB'C; X2= A'B'C; X3=A'B'C'; X4= ABC.

R:



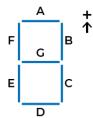
Este diagrama, es equivalente a este otro.



Lo que se ve en la figura son las entradas y las salidas del circuito, mientras que en el cuerpo del decodificador se encuentran las conexiones y las compuertas.

10) Diseña una tabla de verdad que represente el comportamiento de un display de 7 segmentos, al mostrar los números del 0 al 10.

**Display 7 segmentos** 



El signo indica † que es de lógica positiva

**R:** Esta tabla va a requerir de 4 entradas y 7 salidas (una salida por cada segmento del display).

Numero decimal	Α	В	С	D	а	b	С	d	е	f	g
0	0	0	0	0	1	1	1	1	1	1	0
1	0	0	0	1	0	1	1	0	0	0	0
2	0	0	1	0	1	1	0	1	1	0	1
3	0	0	1	1	1	1	1	1	0	0	1
4	0	1	0	0	0	1	1	0	0	1	1
5	0	1	0	1	1	0	1	1	0	1	1
6	0	1	1	0	1	0	1	1	1	1	1
7	0	1	1	1	1	1	1	0	0	0	0
8	1	0	0	0	1	1	1	1	1	1	1
9	1	0	0	1	1	1	1	1	0	1	1
10	1	0	1	0	Χ	Х	Χ	Χ	Χ	Χ	Χ

Como se puede observar en esta tabla de verdad, existen diferentes combinaciones para cada número decimal, esto es porque cada combinación en las salidas representa un segmento del display encendido. De esta forma es posible mostrar los números del 0 al 9 en la pantalla.

No es posible mostrar números mayores a 9, por lo tanto, las salidas se marcan con X.





# 11) Diseña la tabla de verdad para un codificador que genere los números hexadecimales a partir de números en forma binaria.

R:

``		Entra	adas				Sa	alida	S		
	Α0	A1	A2	A3	g	f	е	d	С	b	а
ſ	0	0	0	0	1	1	1	1	1	1	0
	0	0	0	1	0	1	1	0	0	0	0
	0	0	1	0	1	1	0	1	1	0	1
	0	0	1	1	1	1	1	1	0	0	1
	0	1	0	0	0	1	1	0	0	1	1
	0	1	0	1	1	0	1	1	0	1	1
	0	1	1	0	1	0	1	1	1	1	1
	0	1	1	1	1	1	1	0	0	0	0
	1	0	0	0	1	1	1	1	1	1	1
	1	0	0	1	1	1	0	0	1	1	1
	1	0	1	0	1	1	1	0	1	1	1
	1	0	1	1	1	1	1	1	1	0	0
	1	1	0	0	1	1	1	1	0	0	1
	1	1	0	1	1	0					0
	1	1	1	0	1				0	0	
	1	1	1	1	1			0	0		

En esta tabla se puede ver que para cada salida hay solo una entrada en alto, entonces para obtener los números se tiene que, para obtener cada salida, necesitamos obtener la suma de sus entradas, de la siguiente forma.

$$S \square A_1 + A_3 + A_5 + A_7$$
  
 $R \square A_2 + A_3 + A_6 + A_7$   
 $Q \square A_4 + A_5 + A_6 + A_7$ 

Ao no se conecta porque ninguna de sus salidas produce alguna entrada en alto.

# 12) Responde las siguientes preguntas.

a).- ¿Que es un codificador con prioridad?

**R:** Es un CI capaz de detectar cuando hay 2 o más valores activos en las entradas, una vez hecho esto se le dará prioridad al bit más significativo que es el de mayor valor numérico; por lo tanto, la salida que se obtendrá será la que le corresponda a éste. b).- ¿Qué sucedería si en la tabla de verdad del ejemplo anterior aparecieran en la misma fila de entrada 2 o más 1´s, pero 1. Se tuviera un codificador simple y 2. Se tuviera un codificador con prioridad?

**R:** Si se tiene un codificador simple la salida sería una combinación de valores por ejemplo si las entradas  $A_2$  y  $A_3$  aparecieran como 1 en la misma fila, el resultado de salida sería 011, pero esto no representa ni a  $A_2$  ni  $A_3$ .

Si se tiene un codificador con prioridad, de acuerdo a su lógica, si en las entradas  $A_2$  y  $A_3$ , aparecieran entradas en alto entonces el resultado de salida seria 011, porque  $A_3$  tiene prioridad sobre  $A_2$ .



c).- ¿Cuáles valores de salida se obtendrán de acuerdo a la siguiente combinación de entradas?

A <sub>0</sub>	Aı	A <sub>2</sub>	<b>A</b> <sub>3</sub>	<b>A</b> <sub>4</sub>	<b>A</b> <sub>5</sub>	A <sub>6</sub>	<b>A</b> <sub>7</sub>
1	0	0	0	0	0	0	0
0	1	0	0	0	0	0	0
0	0	1	0	0	0	0	0
0	0	0	1	1	0	0	0
0	0	0	0	1	0	0	0
0	0	0	0	0	1	0	1
0	1	0	0	1	0	1	0
0	0	1	0	1	0	0	1

Considerando que las entradas con mayor valor numérico tienen más prioridad sobre las otras, entonces las salidas que se obtienen son:

Fila 1: A<sub>0</sub>= 000

Fila 2: A<sub>1</sub>= 001

Fila 3: A<sub>2</sub>= 010

Fila 4: A<sub>4</sub>= 100 (A<sub>4</sub> tiene prioridad sobre A<sub>3</sub>, el valor binario 100 representa al valor 4)

Fila 5: A<sub>4</sub>= 100

Fila 6:  $A_7$ = 111 ( $A_7$  tiene prioridad sobre  $A_5$ , el valor 111 representa el numero 7)

Fila 7:  $A_6$ = 110 ( $A_6$  tiene prioridad sobre  $A_4$  y  $A_1$ )

Fila 8:  $A_7$ =111 ( $A_7$  tiene prioridad sobre las otras 2 entradas,  $A_2$  y  $A_4$ )

d) Dibuja el diagrama de un codificador de 4x2.



#### 13) Resuelve lo siguiente:

Se tienen 3 antenas A2, A3, A4, radio FM, televisión, videojuegos, respectivamente, están conectadas a un aparato que tendrá la función de trabajar con una de las 3, dependiendo de la elección del usuario. Hay una última entrada A1, la cual no está conectada, por lo tanto, si ésta se selecciona, la salida no generará señal, lo que significa que el circuito estará apagado. Se tienen dos entradas de selección S1 y S2, dibuje la tabla de verdad y el circuito lógico.







#### R: Tabla de verdad.

Con	trol		En	tradas		Salidas
S2	S1	apagado	Radio FM	Televisión	videojuegos	М
0	0	1	0	0	0	A₁ Apagado
0	1	0	1	0	0	A <sub>2</sub> Radio FM
1	0	0	0	1	0	A <sub>3</sub> Televisión
1	1	0	0	0	1	A <sub>4</sub> Videojuegos

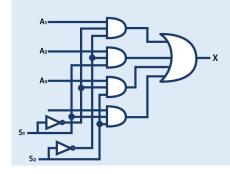
#### Ecuaciones control

A1= S'<sub>2</sub>S'<sub>1</sub>

A2= S'<sub>2</sub>S<sub>1</sub>

 $A3 = S_2S'_1$ 

 $A4 = S_2S_1$ 



## 14) Realiza el circuito correspondiente a la siguiente tabla.

	W	X	Υ	Z	С	D	Ε	F	G	Н
8	1	0	0	0	1	1	1	1	1	1
0	0	0	0	0	0	1	1	1	1	1
1	0	0	0	1	1	0	1	1	1	1
2	0	0	1	0	1	1	0	1	1	1
3	0	0	1	1	1	1	1	0	1	1
4	0	1	0	0	1	1	1	1	0	1
5	0	1	0	1	1	1	1	1	1	0
6	0	1	1	0	1	1	1	1	1	1

**R:** Se ve en la tabla que un solo valor es 0 para cada variable de la A a la H, por lo que conviene tomar el minitermino correspondiente al valor 0 y negar la variable correspondiente, tener presente que el minitermino es el numero binario correspondiente para WXYZ con su 0 u 1 correspondiente, para este ejercicio el minitermino de la primera fila es 8, para la segunda 0,para las siguientes 1,2,3,4,5,6,7

A'=W'X'Y'Z'

B'=W'X'Y'Z

C'=W'X'YZ'

D'=W'X'YZ

E'=W'XY'Z'

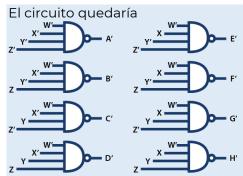
F'=W'XY'Z

G'=W'XYZ'

H'=W'XYZ



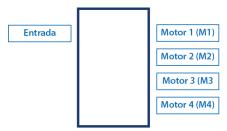




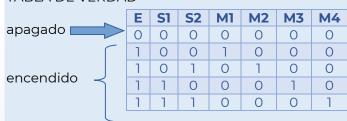
En este circuito se utilizan compuertas NAND porque las salidas que se requieren son activas en bajo.

## 15) Resuelve el siguiente problema:

Una máquina opera con 4 motores, no es posible que más de 1 funcione a la vez, se eligió un demultiplexor para que funcione uno por uno. Diseña el diagrama que represente el funcionamiento, la tabla de verdad y el diagrama, en el que se debe mostrar una entrada de apagado/encendido.

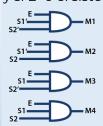


#### TABLA DE VERDAD



Ceros en los demás miniterminos, por lo que

M1={4}= E S1' S2' M2={5}=E S1'S2 M3={6}=E S1 S2' M4={7}= E S1 S2 y si E=0 el sistema está apagado



La función que realiza este demultiplexor es la siguiente:

- 1.- Cuando la entrada E se encuentra en cero, la máquina se encuentra apagada, por lo tanto, las combinaciones en S1 y S2 no importan y ningún motor operará.
- 2.- Si la entrada E se encuentra en alto, entonces se tendrán diferentes combinaciones que harán funcionar a cada uno de los motores, como se muestra en la tabla de verdad y se refleja en el diagrama del DEMUX, donde dependiendo de las combinaciones en S1 S2 será el motor que trabaje.



# 16) Construye un circuito que sea capaz de realizar una suma binaria de 2 bits.

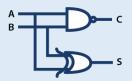
TABLA DE VERDAD

Α	В	acarreo	resultado
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

Las salidas para el acarreo y el resultado se obtienen al sumar A + B de forma binaria. acarreo= C=AB

Suma S= A'B+AB' ⊕

Circuito



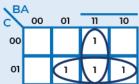
A este circuito se le conoce como medio sumador.

# 17) Construye un circuito que sume 3 bits.

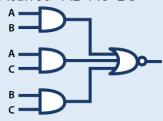
Α	В	С	acarreo	suma
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

Se obtienen las salidas a partir de una suma binaria de 3 bits. acarreo: A'BC+AB'C+ABC'+ABC suma: A'B'C+A'BC'+ABC'+ABC



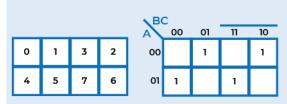


Acarreo= AB+AC+BC

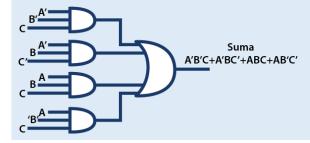








Resultado=A'B'C+A'BC'+ABC+AB'C'



### 18) Diseña el circuito de un sumador completo, implementado por 2 semisumadores.

Α	В	С	acarreo	resultado
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

Para diseñar este circuito se deben utilizar 2 circuitos medio sumadores como se ve en la siguiente imagen.

Para obtener un sumador completo es necesario unir las salidas del primer semisumador al segundo, esto es porque al primer sumador llegan los bits de A y B, obteniéndose el respectivo acarreo, mientras que al segundo medio sumador legará la salida de  $A \oplus B$  más el bit de Z, finalmente y en caso de que lo requiera se sumarán los acarreos.

#### 19) Resuelve las siguientes preguntas:

#### a).- ¿Qué es la ALU?

**R:** Es un conjunto de circuitos que tienen el propósito de realizar operaciones elementales como la suma, resta, multiplicación y división y operaciones lógicas como OR, AND y NOT.

#### b).- ¿Qué circuito es utilizado para realizar las operaciones lógicas?

**R:** Se utiliza un multiplexor, esto es porque sus entradas están conectadas a diferentes compuertas, OR, XOR, AND, y NOT, además se tienen dos entradas de selección, las cuáles dependiendo de la combinación de los bits mostrarán la operación de la compuerta seleccionada.

#### c).-¿Qué circuitos la componen?

**R:** 1. Sumadores, por ejemplo 🛘 medio sumador, sumador completo, sumador binario. 2. Sumadores/Restadores, por ejemplo 🖂 de números enteros que son: con o sin signo, con complemento a2 y a1, además de números representados con magnitud y en BCD.





# d).- ¿Cómo se realiza una multiplicación y una división elemental?

R: Pueden ser realizadas de dos formas.

- 1. Existen ALU's que poseen circuitos que realizan estas operaciones,
- 2. Cuando no se cuenta con circuitos que realizan estas dos operaciones, entonces se deben realizar rutinas que muestren el mismo resultado, esto es, para realizar una multiplicación se utilizan las sumas, mientras que para la división se utilizan las restas.

# e).- ¿Qué circuito se utiliza para realizar las operaciones aritméticas?

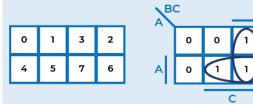
R: Como se vio en la pregunta 3, se utilizan sumadores y sumadores/restadores.

# 20) Muestra el funcionamiento del sumador completo del ejercicio 18.

Α	В	С	acarreo	resultado
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

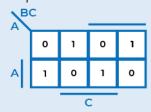
A partir de esta tabla de verdad, obtenemos las funciones para el acarreo y la sumatoria. Acarreo $\Box$ A'BC+AB'C+ABC'+ABC = {3, 5, 6, 7} Suma  $\Box$  A'B'C+A'BC'+AB'C'+ABC = {1, 2, 4, 7}

Simplificación Acarreo



Acarreo = A'BC+AB'C+ABC'+ABC = {3, 5, 6, 7} Acarreo = AB + AC + BC

Simplificación Suma



No tiene reducción

Suma  $\rightarrow$  A'B'C + A'BC' + AB'C' + ABC = {1,2,4,7}

Unidad III. Circuitos combinacionales





# 21) Resuelve los siguientes ejercicios:

- a).- Calcula el abanico de salida para una compuerta que tiene un valor de salida de 250 mA. Las compuertas que se van a conectar a esta, tienen un valor de entrada de 50 mA.
- **R:** Para realizar este cálculo se debe realizar una sencilla operación la cual es, dividir el valor de salida (vs) entre el valor de entrada (ve) de las compuertas que se van a conectar a ella.

Por lo tanto, la operación quedaría de la siguiente forma: vs/ve= 250mA/50mA= 5 mA.

Este resultado muestra que el número máximo de compuertas cuya entrada es 50 mA que se pueden conectar a una salida de 250 mA es 5 ya que, si se llegaran a conectar más de estas, no se alimentaría de forma adecuada a todas las compuertas.

- b).- Calcula la disipación total de potencia para un circuito con 5 compuertas que tiene los siguientes valores:
  - I. El voltaje de alimentación (Vcc) es de 9 volts.
  - II. La corriente que consume (Icc) es de 5 mA para un nivel de voltaje alto ( $I_{CCH}$ ) y 8 mA para un nivel de voltaje bajo ( $I_{CCL}$ ).
  - III. Todas las compuertas tienen las mismas características.

**R:** Para poder calcular la disipación total de potencia, es necesario calcular antes algunos otros valores, por ejemplo, la corriente promedio. lcc(promedio)= (ICCH)+ (ICCL)/2= (5mA+8mA)/2= 6.5 mA

Con el valor anterior, ahora se puede calcular la disipación media de potencia Pmedia= lcc(promedio)\*Vcc= 6.5 mA\*9V= 58.5 mW

Finalmente, para calcular la disipación total se debe hacer una sumatoria de todas las compuertas conectadas al circuito. Por lo tanto, el valor final es: Ptotal=Pmedia\*5= 58.5mW\*5=292.5 mW

- c).- Calcula el retardo de propagación medio para una compuerta con los valores:
- R: Tiempo de retardo para el cambio de 1 a 0 (tPHL)= 8 ns.

Tiempo de retardo para el cambio de 0 a 1 (tPLH)= 15 ns.

RPmedio= (8ns+15ns)/2=11.5 ns.

d).-; Qué es el ruido en una señal?

Es una señal que interfiere con otra considerada "normal" por lo tanto éste es indeseable ya que altera los valores esperados.

e).- Calcula el margen de ruido en una compuerta con:

Voltaje de salida máximo en 0□ V<sub>oL</sub>= 5V

Voltaje de salida mínimo en 0□ V<sub>OH</sub>= 2V

Voltaje de salida máximo en 10 V<sub>IH</sub>= 3V

Voltaje de salida mínimo en 1□ V<sub>IL</sub>= 0.5V

**R:** Para calcular el ruido que se encuentra tanto en la entrada como en la salida de la compuerta se realiza una resta.

$$V_{IH} - V_{OH} = 3V - 2V = 1V$$

$$Vo_L - V_{IL} = 5V - 0.5V = 4.5V$$

NOTA: Siempre se debe restar el valor mayor menos el menor para no obtener valores.





#### 22) Describe las características de los circuitos CMOS.

**R:** 1. Tienen un consumo muy bajo de potencia, esto es porque su nivel de impedancia es alto.

- 2. Están fabricados por 2 tipos de transistores, el pMos y el nMos.
- 3. Son utilizados para fabricar los circuitos integrados.
- 4. Se diseñan igual que los circuitos TTL.

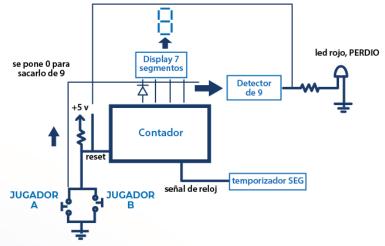
### 23) Resuelve el siguiente problema.

Se desea construir con display un reloj, para jugar ajedrez, el reloj debe llegar a máximo 9, segundos o minutos, se debe poder programar entre 0 a 9, cada jugador tiene un botón que debe presionar para ceder el turno al otro jugador, si el reloj llega a su tiempo límite y el jugador en turno no presiona el botón, se encenderá un led anunciando que ha perdido. Construir el circuito que hace funcionar al reloj.

R: Diagrama a bloques de un reloj para ajedrez

# 24) Que le agregamos al diagrama resultante en el ejercicio anterior, para que se mejore, resolviendo los siguientes puntos:

- Que cuente en minutos o segundos
- Que se pueda programar la cantidad de tiempo a jugar de entre 0 a 9.



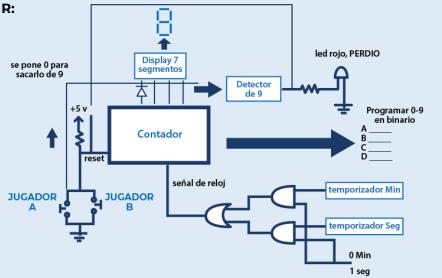


Diagrama a bloques de un reloj para ajedrez para Min ó Seg, programable





# 25) Diseña el circuito que muestre el funcionamiento del siguiente sistema de alarmas.

Se tiene 1 banda transportadora donde se envían paquetes, cada paquete esta hecho de un material no metálico y tienen su interior un artículo de aluminio, se tienen 3 alarmas luminosas, los colores son: verde, azul, amarillo. También si tiene un par de sensores, el sensor 1 (S1) es un detector de metal, por lo tanto, su función es la de checar si hay en el paquete artículos de aluminio, mientras que el sensor 2 (S2), detecta el peso de los paquetes. Para que un sensor active una alarma se tienen que dar los siguientes casos:

## Sensor 1 (S1)

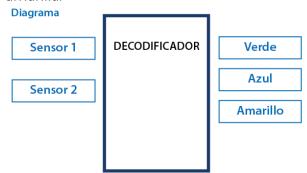
Si el paquete se encuentra vacío, se activa la alarma verde.

#### Sensor 2 (S2)

Si un paquete se encuentra con menor peso que el establecido, se activa la alarma azul.

#### Sensor 1 y sensor 2

Si hay un paquete faltante, quiere decir que exista un espacio vacío, se activa la alarma amarilla.



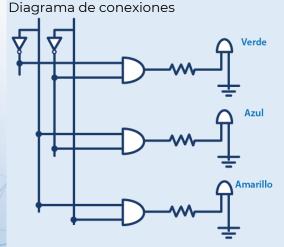
#### Tabla de verdad

S2	S1	Verde	azul	amarillo
0	0	0	0	0
0	1	1	0	0
1	0	0	1	0
1	1	0	0	1

Verde =S2' + S1'

Azul = S2' + S1

Amarillo = S2 + S1







# 26) Diseña el circuito para la siguiente necesidad:

Se tienen 2 elevadores de autos que están controlados por 2 botones, si ningún botón está presionado, el sistema no realiza función alguna, cuando se NO presiona el botón (B3) está en 0 sistema listo para SUBIR, se presiona el botón (B3), se pone en 1, sistema listo para BAJAR.

El sistema funciona así:

No se activó (B3=0), SUBIR y ningún botón está presionado, el sistema no realiza función alguna, cuando se presiona el botón 1 (B1), entonces el elevador 1 subirá, lo mismo sucede con el elevador y el botón 2. Si se presionan al mismo tiempo ambos botones el sistema no responde.

Se activó BAJAR (B3=1), y ningún botón está presionado, el sistema no realiza función alguna, cuando se presiona el botón (B1), entonces el elevador 1 bajara, lo mismo sucede con el elevador y el botón 2. Si se presionan al mismo tiempo ambos botones el sistema no responde.

#### R: Realizamos tabla de verdad

	B3	B2	B1	Elevador 1	Elevador 2	
0	0	0	0	0	0	Ninguna acción
1	0	0	1	1	0	Subir elevador 1
2	0	1	0	0	1	Subir elevador 2
3	0	1	1	0	0	Ninguna acción
4	1	0	0	0	0	Ninguna acción
5	1	0	1	1	0	Baja elevador 1
6	1	1	0	0	1	Baja elevador 2
7	1	1	1	0	0	Ninguna acción

#### Circuito digital

$$E_1 = \{1,5\} = B_3'B_2'B_1 + B_3B_2'B_1$$
  $E_2 = \{2,6\} = B_3'B_2B_1' + B_3B_2B_1'$