# Parcial - Escenario 4

Fecha de entrega 20 de sep en 23:55

Puntos 75

**Preguntas** 15

**Disponible** 17 de sep en 0:00 - 20 de sep en 23:55

Límite de tiempo 90 minutos

Intentos permitidos 2

# Instrucciones



Apreciado estudiante, presenta tus exámenes como SERGIO EL ELEFANTE, quien con honestidad, usa su sabiduría para mejorar cada día.

#### Lee detenidamente las siguientes indicaciones y minimiza inconvenientes:

- Tienes dos intentos para desarrollar tu evaluación.
- 2. Si respondiste uno de los intentos sin ningún inconveniente y tuviste problemas con el otro, el examen no será habilitado nuevamente.
- 3. Cuando estés respondiendo la evaluación, evita abrir páginas diferentes a tu examen. Esto puede ocasionar el cierre del mismo y la pérdida de un intento.
- **4.** Asegúrate de tener buena conexión a internet, cierra cualquier programa que pueda consumir el ancho de banda y no utilices internet móvil.
- 5. Debes empezar a responder el examen por lo menos dos horas antes del cierre, es decir, máximo a las 9:55 p. m. Si llegada las 11:55 p. m. no lo has enviado, el mismo se cerrará y no podrá ser calificado.
- El tiempo máximo que tienes para resolver cada evaluación es de 90 minutos.

- Solo puedes recurrir al segundo intento en caso de un problema tecnológico.
- **8.** Si tu examen incluye preguntas con respuestas abiertas, estas no serán calificadas automáticamente, ya que requieren la revisión del tutor.
- 9. Si presentas inconvenientes con la presentación del examen, puedes crear un caso explicando la situación y adjuntando siempre imágenes de evidencia, con fecha y hora, para que Soporte Tecnológico pueda brindarte una respuesta lo antes posible.
- Podrás verificar la solución de tu examen únicamente durante las 24 horas siguientes al cierre.
- 11. Te recomendamos evitar el uso de teléfonos inteligentes o tabletas para la presentación de tus actividades evaluativas.
- 12. Al terminar de responder el examen debes dar clic en el botón "Enviar todo y terminar" de otra forma el examen permanecerá abierto.

¡Confiamos en que sigas, paso a paso, en el camino hacia la excelencia académica! ¿Das tu palabra de que realizarás esta actividad asumiendo de corazón nuestro



Volver a realizar el examen

#### Historial de intentos

	Puntaje
MÁS RECIENTE Intento 1 18 minutos	75 de 75

Las respuestas correctas estarán disponibles del 20 de sep en 23:55 al 21 de sep en 23:55.

Puntaje para este intento: **75** de 75 Entregado el 18 de sep en 21:10

Este intento tuvo una duración de 18 minutos.

Pregunta 1 5 / 5 pts

Todos los circuitos combinacionales vistos hasta ahora pueden ser representados mediante sus tablas de verdad. De acuerdo con la siguiente tabla de verdad (A y B son entradas, Y1-Y3 salidas):

Tabla de verdad				
A	В	<b>Y2</b>	<b>Y</b> 1	Y0
0	0	0	1	0
0	1	0	0	1
1	0	1	0	0
1	1	0	1	0

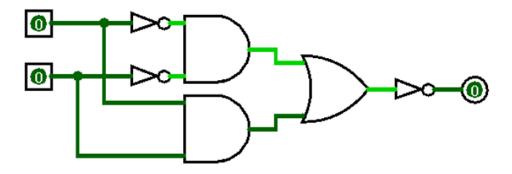
# La salida Y2 se puede implementar con una XOR. El circuito es un sumador con acarreo.

El circuito funciona como un comparador, con sus tres salidas características.

El circuito es un conversor de código, de binario a BCD.

Pregunta 2 5 / 5 pts

Los circuitos combinacionales ven sus salidas afectadas directamente por los valores en las entradas. La relación entre las entradas y las salidas de un circuito combinacional se pueden analizar mediante sus tablas de verdad. Dado el siguiente circuito combinacional:



Es posible afirmar que su funcionamiento es equivalente al de:

Una compuerta XOR

3 de 19

Se trata finalmente de una compuerta XOR. Antes de la compuerta NOT cercana a la salida, funciona como una XNOR, pero esa negación al final la vuelve una XOR. Es decir que, para este circuito, si las dos entradas son iguales, la salida es 0. Si las dos entradas son diferentes, la salida es 1.

O Una compuerta XNOR.

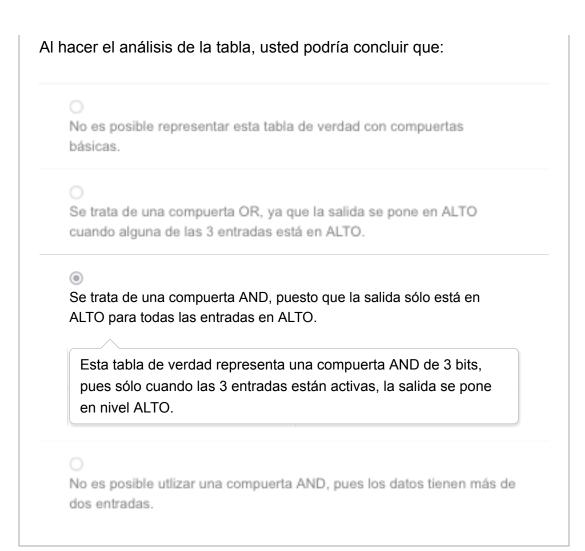
O Una compuerta OR

Pregunta 3	5 / 5 pts
¿Cuál de las siguientes afirmaciones es falsa?	
La compuerta AND funciona como una multiplicación lógica, dor hay un 0 en la entrada la salida es 0.	nde si
La compuerta NOT permite invertir el valor de una o más variab sus entradas.	les en
La compuerta OR hace una suma lógica, donde si cualquiera de entradas es 1, la salida es 1.	sus
Las compuertas AND, OR y NOT permiten generar cualquier otr de compuerta.	ro tipo

Pregunta 4 5 / 5 pts

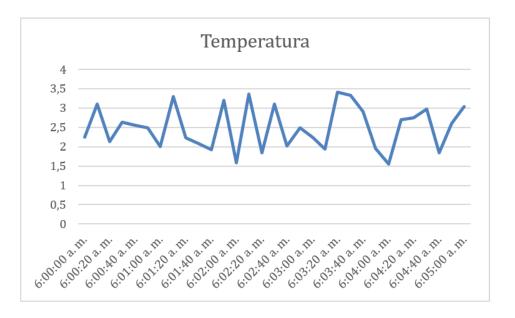
Las compuertas lógicas permiten operaciones de tipo lógico utilizando datos digitales. Las compuertas básicas son: NOT, AND y OR. Cada una de estas compuertas se puede representar mediante una tabla de verdad. Luego de hacer algunas mediciones en su circuito, usted se encuentra con la siguiente tabla de verdad:

TABLA DE VERDAD			
C	В	A	Y
0	0	0	0
0	0	1	0
0	1	1	0
0	1	0	0
1	1	0	0
1	1	1	1
1	0	1	0
1	0	0	0



Pregunta 5 5 / 5 pts

Un sistema de control cuenta con un sensor de temperatura que se utilizará para medir dicha variable en el tiempo. La señal de los sensores es un valor de voltaje y tiene la siguiente forma:



De acuerdo con la información recibida por los sensores, es posible afirmar que:

La señal es analógica y requiere ser procesada para utilizarla en un circuito digital.

La señal es de tipo analógico, al ser continua en el tiempo. Para su uso en un circuito digital es necesario pasarla por un conversor análogo/digital y procesarla para convertirla en un dato binario.

La señal es de tipo digital y puede ser usada en un circuito TTL.

0

Como la señal tiene un voltaje mayor a 1,5 voltios y menor a 5 voltios, es compatible con la tecnología TTL.

0

La señal es digital, pero requiere que se baje su nivel entre 0 y 1 voltio para usarla como binario.

Pregunta 6 5 / 5 pts

Todos los circuitos combinacionales vistos hasta ahora pueden ser representados mediante sus tablas de verdad.

De acuerdo con la siguiente tabla de verdad (A y B son entradas, Y1-Y0 salidas):

A	B	<b>Y1</b>	Y0
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

La salida Y0 se puede implementar con una XNOR.

El circuito es un sumador con acarreo.

Es correcto, pues A+B da respectivamente 0, 1, 1 y 0 (éste último con acarreo en Y1).

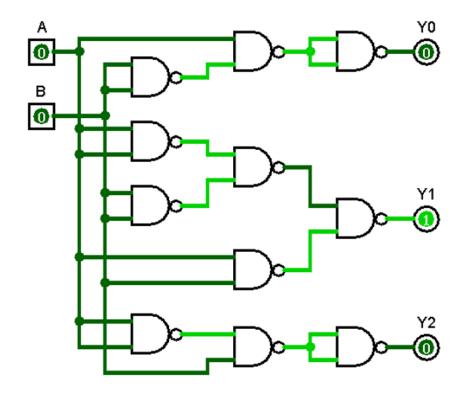
O El circuito es un conversor de código, de binario a BCD.

El circuito funciona como un comparador, con sus dos salidas características.

Pregunta 7 5 / 5 pts

Las compuertas NAND y NOR tienen la particularidad que pueden ser usadas como compuertas universales. Esto quiere decir que, usando un solo tipo de compuerta, es posible generar las funciones básicas AND, NOT y OR. A partir de estas compuertas básicas es posible construir circuitos más complejos.

El siguiente esquema se ha desarrollado usando únicamente compuertas NOR:



¿Cuál es la funcionalidad de este circuito?

0

Es un circuito multiplexor con una línea de datos y una de selección.

- Es un circuito semi-sumador con acarreo.
- Es un circuito comparador.

Se trata de un circuito comparador, la salida Y1 indica si

$$A = B$$

, la salida Y0 si

y la salida Y2 si \$\$A

Es un circuito decodificador de binario a decimal.

#### Pregunta 8 5 / 5 pts

El uso de la lógica booleana tiene aplicaciones más allá de los circuitos digitales, por ejemplo cuando nos encontramos con situaciones que requieren la toma de decisiones y el uso de condicionales.

Una mamá le dice a su hijo: "Vamos a comer postre, puedes escoger entre helado o brownie, pero no puedes comer los dos al tiempo". Obviamente no comer postre no es una opción en este caso.

Si usted tuviera que trasladar esta situación a un circuito digital utilizando compuertas lógicas, usaría:

Una compuerta NAND, pues la mamá le dice que no puede comer dos cosas a la vez.

Una compuerta OR, porque si el niño come un postre o el otro estaría cumpliendo con la condición.

Una compuerta XNOR, que permite simluar la situación en la que se debe cumplir una o la otra únicamente.

Una compuerta XOR, pues es la que se activa únicamente cuando las dos entradas son diferentes.

La compuerta XOR es la adecuada, pues tiene en cuenta que se puede solo una de las dos opciones.

Pregunta 9		5 / 5 pts	
Circuitos lógicos co	ombinacionales		
Un multiplexor	es un selector de datos, mediante la selección		
de una entre varias	entradas de control	. Por otra parte, el	
demultiplexor	realiza la tarea inversa, es	s decir, permite la	
distribución de dato	os desde una unica entrada	a varias salidas. Estos,	
tienen una entrada	de habilitación enable	la cual pone en	
funcionamiento el d	circuito.		
Respuesta 1:			
multiplexor			
Respuesta 2:			
control			
Respuesta 3:			
demultiplexor			
Respuesta 4:			
enable			

#### Pregunta 10 5 / 5 pts

Los circuitos combinacionales están conformados por la unión de diferentes compuertas lógicas, que combinan sus características para obtener una salida compuesta.

De acuerdo con la siguiente tabla de verdad (A y B son entradas, Y3-Y2-Y1-Y0 salidas) para el circuito decodificador:

A	В	<b>Y3</b>	<b>Y2</b>	<b>Y1</b>	Y0
0	0	0	0	0	1
0	1	0	0	1	0
1	0	0	1	0	0
1	1	1	0	0	0

¿Cuál de las siguientes afirmaciones es falsa?:

- La salida Y0 se puede implementar con una NOR.
- La salida Y1 se puede implementar utilizando una XNOR.

Es correcto, la salida Y1 no se podría obtener directamente usando una XOR.

- La salida Y2 se puede implementar con una AND y un inversor.
- La salida Y3 se puede implementar con una NAND y un inversor.

### Pregunta 11 5 / 5 pts

Los circuitos selectores (multiplexores) permiten escoger una de sus entradas y mostrarla en sus salidas, mientras que los circuitos distribuidores (demultriplexores) hacen la tarea opuesta, distribuyendo sus entradas a una de varias salidas.

Usted encuentra un circuito integrado, y en el datasheet puede ver que el elemento tiene ocho (8) entradas de datos, cuatro (4) salidas de datos y una (1) entrada de selección de un bit. Se podría decir que este circuito:

0

Es un multiplexor con 8 entradas de un bit, el selector permite seleccionar una de las 4 salidas para mostrar el dato de entrada.

0

Puede usarse como un demultiplexor, utilizando la entrada de 4 bits y su salida de 8 bits.

•

Es un multiplexor con 2 entradas de 4 bits, el selector permite escoger cuál de las dos entradas se muestra en los 4 bits de salida.

De acuerdo a lo visto, existen multiplexores para datos de más de 1 bit. En este caso se trata de un multiplexor cuyos datos tiene 4 bits, el selector permite escoger una de las 2 entradas de 4 bits y representarla en la salida.

0

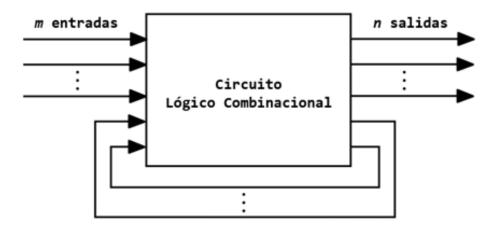
Es un decodificador de 8 a 4 líneas, cuya entrada de selección permite escoger el tipo de decodificación a usar.

#### Pregunta 12

5 / 5 pts

Los circuitos combinacionales se pueden representar de acuerdo a la

siguiente figura.



En esta se puede ver la relación entre entradas y salidas, así como la realimentación de las salidas en las entradas, que es posible en un circuito de este tipo.

Se está diseñando un sistema digital utilizando lógica combinacional, para lo cual le hacen entrega de un listado de requerimientos. De acuerdo con el siguiente listado, ¿cuál de los siguientes requerimientos no es realizable mediante lógica combinacional?

La información que hay en los diferentes puertos de entrada se deberá poder dirigir hacia un bus de datos, seleccionando la dirección respectiva del puerto y un ENABLE.

Si el usuario cambia la dirección de selección, se deberá guardar la información disponible en el bus de datos hasta que oprima nuevamente el ENABLE, mediante una realimentación de la salida a la entrada.

Esta situación no se puede realizar con lógica combinacional, pues requiere un almacenamiento o memoria. Una vez los datos cambien en la entrada, se verá reflejado el cambio en la salida.

La información dispuesta en el bus de datos se podrá direccionar hacia las diferentes tarjetas internas del sistema digital.

La información que llegue a la tarjeta de visualización, deberá convertirse a un código adecuado para ser mostrada en una matriz de LEDs.

#### Pregunta 13 5 / 5 pts

Los **multiplexores** son circuitos combinacionales con varias entradas y una única salida de datos. Están dotados de entradas de control capaces de seleccionar una, y solo una, de las entradas de datos para permitir su transmisión desde la entrada seleccionada hacia dicha salida.

Si las lineas o entradas de selección es M=5, cuantas entradas maximo son posibles de controlar con el multiplexor.

32

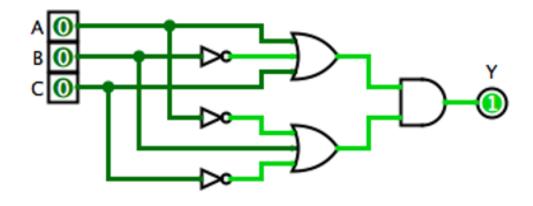
La selección es controlada mediante las lineas o entradas de selección. Siendo M la cantidad de lineas de selección es posible controlar N

- 2<sup>M</sup>, por lo tanto es N
- 2^5
- **32**
- 5
- 2°M, por lo tanto es N
- **2**^5

☑ 32	
□ 10	
☑ 2 <sup>M</sup> , por lo tanto es N	
✓ 2^5	
☑ 32	
□ 16	
☑ 2 <sup>M</sup> , por lo tanto es N	
✓ 2^5	
✓ 32	

# Pregunta 14 5 / 5 pts

Una expresión "producto de sumas" (POS, product of sums) está conformada por varios términos suma (suma booleana) de literales que se agrupan en un producto booleano. Dado el siguiente circuito:



Se podría decir que:

Es el resultado de los maxtérminos

 $M_2$ 

У

 $M_5$ 

, es decir

Esta expresión se puede obtener directamente del circuito. Al existir una compuerta AND antes de la salida del circuito, se puede decir que la última operación a realizar es un producto. Más a la izquierda, se tienen dos compuertas OR que realizan la suma de los términos

$$A + \bar{B} + C$$

у

$$ar{A}+B+ar{C}$$

Es Igual a los mintérminos

 $M_2$ 

У

 $M_5$ 

, es decir

$$Y = A\bar{B}C + \bar{A}B\bar{C}$$

 $\circ$ 

 $\overline{\phantom{a}}$ 

17 de 19

Se puede representar como una suma de productos usando los mintérminos  $m_2,m_3,m_4$  y  $m_5$  .  $\cdots$  O No se puede representar por producto de sumas, es necesario simplificarlo más.

#### Pregunta 15 5 / 5 pts

Muchos de los elementos que funcionan de manera "automática" en nuestro entorno están conformados por circuitos lógicos. Ejemplo de ellos son los semáforos, los ascensores, el control de acceso de parqueaderos y sistemas de transporte.

En un ascensor por ejemplo, cuando un usuario escoje uno de los pisos a los que desea ir, es necesario convertir el botón ingresado a un código binario que la tarjeta de control pueda reconocer. Esta es una tarea de:

Codificación, de varias entradas a un valor binario.

La codificación convierte la señal del pulsador a un código binario particular, para que el sistema reconozca qué botón se pulsó.

- Codificación, de una entrada a varias salidas.
- O Decodificación, de varias entradas a un valor binario.
- Decodificación, de una entrada a varias salidas.

Puntaje del examen: **75** de 75

×