

2021

Mediante el Desarrollo del presente documento se realizará el diseño, mediante una máquina de estado algorítmica ASM, el control de un elevador de carga de ocho niveles teniendo en cuenta los condicionales presentados en la guía del proyecto propuesto. Co ello, se tendrán en cuenta los conceptos previamente adquiridos de las asignaturas de Electrónica Digital y de Instrumentación para la realización del mismo y, haciendo una coalición entre las asignaturas, se podrá analizar el comportamiento casi real o la emulación del contexto industrial de aplicación.

CONTROL ELEVADOR DE CARGA OCHO NIVELES

Electrónica Digital – Lic. Jhon Jairo Buitrago



Control elevador de carga ocho niveles.

Electrónica Digital.

Henry Carmona Collazos
Universidad Autónoma de Occidente
Ingeniería Mecatrónica
Cali, Valle del cauca, Colombia
henry.carmona@uao.edu.co

Brahyan Camilo Marulanda Muñoz
Universidad Autónoma de Occidente
Ingeniería Mecatrónica
Yumbo, Valle del cauca, Colombia
brahyan.marulanda@uao.edu.co

Daniel Alejandro Tobar Álvarez
Universidad Autónoma de Occidente
Ingeniería Mecatrónica
Cali, Valle del cauca, Colombia
daniel_ale.tobar@uao.edu.co

Diego Iván Perea Montealegre
Universidad Autónoma de Occidente
Ingeniería Mecatrónica
Cali, Valle del cauca, Colombia
diego.perea@uao.edu.co

I. INTRODUCCIÓN

En el campo electrónico existen procesos importantes para el desarrollo y funcionamiento óptimo de los dispositivos electrónicos, por lo que se deben tener en cuenta algunos conceptos importantes que se llevan a cabo en el diseño, desarrollo, operación y montaje de los sistemas o componentes de dichos dispositivos, los cuales son la Electrónica Digital y la Instrumentación. El primero siendo la rama moderna de la electrónica que evoluciona simultáneo a la tecnología y que se encarga de sistemas electrónicos en los que la información está codificada en estados discretos.¹ El término *digital* se deriva de la forma en que las computadoras realizan las operaciones contando dígitos y hoy en día es, junto con algunas otras disciplinas, la base fundamental de aplicaciones como la televisión, los sistemas de comunicaciones, de radar, sistemas de navegación y guiado, sistemas militares, instrumentación médica, control de procesos industriales y electrónica de consumo. Por otra parte, se tiene que la Instrumentación es denominada como la colección de instrumentos y equipos asociados o, su aplicación con el objetivo de observar, medir señales de transmisión, señales de conversión, datos almacenados o algunas combinaciones de estos y electrónicamente, se le conoce como la disciplina que estudia la influencia que tiene cada instrumento en sistemas de medición, actuación, monitoreo y/o control de variables físicas, al empleando principios de acondicionamiento electrónico. El nombramiento de dichos conceptos permitirá llevar a cabo el desarrollo del presente documento formal el cual tendrá como objetivos coaligar conocimientos teóricos acerca de componentes electrónicos analógicos y digitales para diseñar un Control para un elevador de carga ocho niveles bajo ciertos condicionales de operación y, con la manipulación de softwares para el análisis, montaje y simulación se verificará la importancia de estas ramas de la electrónica en el desarrollo tecnológico del ser humano y de dispositivos electrónicos de óptimo funcionamiento.

II. MARCO TEÓRICO

Para llevar a cabo el desarrollo del presente documento se tendrán en cuenta conceptos de corriente continua, además de fundamentación teórica acerca de Elevador de carga, Conversor A/D, Módulos combinatorios, Funcionamiento de un Display, Señal de reloj y Reset, Teclado Matricial, Máquinas de estado, sensores en general, celdas de carga, sensor final de carrera y demás componentes electrónicos. Para ello se tomarán algunas técnicas de análisis de circuitos con el objetivo de realizar los respectivos cálculos, diseño de los esquemáticos electrónicos en aras de llevar a cabo los ítems propuestos en la guía del laboratorio. Para la definición de conceptos, se tomará como referencia bibliográfica o fuente de consulta: "Fundamentos de Sistemas Digitales" de Tomas L. Floyd y algunas fuentes cibergráficas como artículos académicos y/o páginas web.

A. Elevador de Carga

Los Ascensores de Carga o Elevadores de Carga, según Coldesa, son equipos de desplazamiento vertical diseñados para transportar mercancía entre varios niveles que pueden llegar a superar los 18 metros de altura (6 a 8 niveles) con cargas de 500 kg hasta 12 Ton, permitiendo transportar una mayor cantidad de productos en menor tiempo. Los Ascensores de carga / Elevadores de carga permiten el trasporte de carga delicada debido a su gran suavidad en su operación, estos están diseñados para el trabajo continuo, y la tecnología empleada les permite tener gran durabilidad, bajo mantenimiento, y un desempeño seguro y confiable.



Ilustración 1. Simbología [5]

¹ Electrónica Digital [Pagina Web]. Disponible en: <https://n9.cl/afojq>.

B. Conversor A/D

La **conversión analógico-digital** es el proceso por el que una magnitud analógica se convierte a formato digital. Este proceso es necesario cuando las magnitudes medidas deben estar en formato digital para poder procesarlas, mostrarlas o almacenarlas. Dos parámetros de gran importancia de los ADC son la resolución, que es el número de bits y la tasa de transferencia, que es la frecuencia de muestreo que un ADC puede aceptar, en número de muestras por segundo. Posterior a describir la importancia de los Amp Op en estos integrados, se definirán los métodos de conversión más utilizados.

El Amplificador Operacional (Amp Op) es un componente muy común en los métodos de conversión analógico-digitales (ADC) y en los digital-analógicos (DAC). Un Amp Op es un amplificador lineal que tiene dos entradas (Inversora y No Inversora) y una Salida. Tiene una alta ganancia en tensión y una muy alta impedancia de entrada, así como una muy baja impedancia de salida. En su configuración como *Inversor*, la entrada inversora del AO está, aproximadamente, al potencial de tierra (0 V), porque la realimentación y la extremadamente alta ganancia en bucle abierto hacen que la diferencia de tensión entre las dos entradas sea muy pequeña. Por tanto, como la entrada no inversora está a tierra, la entrada inversora está aproximadamente a 0 V, lo que se denomina tierra virtual. Cuando el AO se utiliza como comparador, se aplican dos tensiones a las entradas. Cuando estas tensiones de entrada difieren en una pequeña cantidad, el AO pasa a uno de sus dos estados de salida saturados, nivel ALTO o BAJO, dependiendo de qué tensión sea mayor. [2]

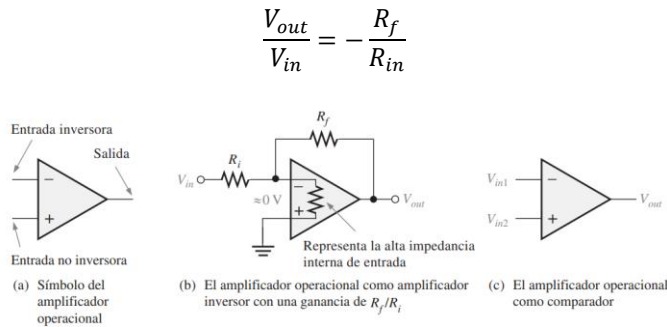


Ilustración 2. Simbología del Amp Op.

Convertidor Analógico-Digital ADC0804.

El ADC0804 es un conversor que utiliza el método de aproximaciones sucesivas. Este dispositivo funciona con una alimentación de +5 V y tiene una resolución de ocho bits, con un tiempo de conversión de 100 μ s. También dispone de un generador de reloj interno. Las salidas de datos triestado sirven para realizar la interfaz con el sistema de buses de un microprocesador. El funcionamiento básico del dispositivo es el siguiente: el ADC0804 contiene el equivalente a una red DAC de 256 resistencias. La lógica de aproximaciones sucesivas secuencia la red para adaptar la tensión analógica de entrada diferencial ($V_{in+} - V_{in-}$) a una salida de la red resistiva. En primer lugar, se comprueba el MSB (bit más significativo). Después de realizar ocho comparaciones (sesenta

y cuatro períodos de reloj), un código binario de 8 bits se transfiere a los latches de salida y la salida de interrupción (INTR) pasa a nivel BAJO. El dispositivo puede funcionar en modo de conversión libre (free-running), conectando la salida INTR a la entrada de escritura WR y manteniendo la entrada de inicio de conversión, CS, a nivel BAJO. Para garantizar una adecuada inicialización bajo todas las posibles condiciones, se requiere un nivel BAJO en la entrada WR durante el ciclo de conexión de la alimentación. A partir de ahí, si se pone CS a nivel BAJO en cualquier instante, se interrumpirá el proceso de conversión.

Cuando la entrada WR pasa a nivel BAJO, el registro de aproximaciones sucesivas (SAR) interno y el registro de desplazamiento de 8 bits se ponen a cero. Mientras, CS y WR permanezcan a nivel BAJO, el ADC permanecerá en estado de RESET. El período de conversión se inicia de uno a ocho períodos de reloj después de que CS o WR hagan una transición de nivel BAJO a nivel ALTO. Cuando ambas entradas CS y RD están a nivel BAJO, el latch de salida triestado se habilita y el código de salida se aplica a las líneas D₀ a D₇. Cuando la entrada CS o la entrada RD pasan a nivel ALTO, las salidas D₀ a D₇ se desactivan. [2]

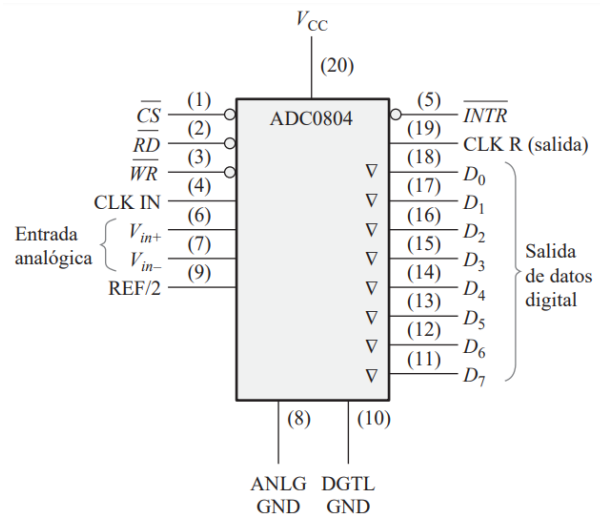


Ilustración 3. Convertidor analógico-digital ADC0804.

Para el cálculo de los dígitos de salida de este conversor A/D se tiene la siguiente expresión:

$$D = \frac{2^n V_{in}}{V_{ref}}$$

C. Módulos Combinatorios

Los **Sumadores** son muy importantes no solamente en las computadoras, sino en muchos tipos de sistemas digitales en los que se procesan datos numéricos. Comprender el funcionamiento de un sumador básico es fundamental en el estudio de los sistemas digitales. Un *Semisumador* o *Half-adder* es un componente digital que admite dos dígitos binarios en sus entradas y genera dos dígitos binarios en sus salidas: un bit de suma y un bit de acarreo. Un *Full-Adder* o *Sumador completo* es un sumador que acepta dos bits de entrada y un acarreo de entrada, y genera una salida de suma y un acarreo de salida. [2]

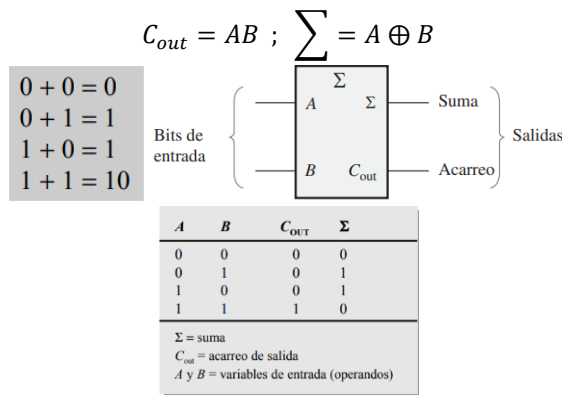
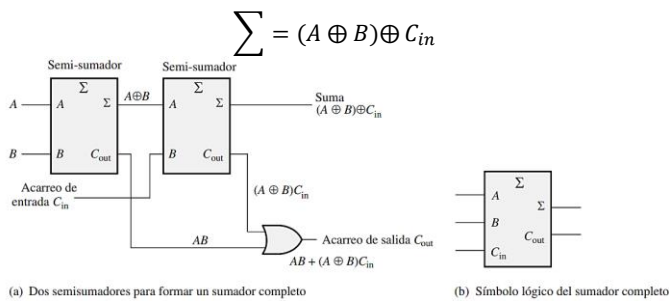


Ilustración 4. Simbología y suma en un Half Adder.



A	B	C_{in}	C_{out}	Σ
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

C_{in} = acarreo de entrada. Algunas veces se designa como CI.
 C_{out} = acarreo de salida. Algunas veces se designa como CO.
 Σ = suma
A y B = variables de entrada (operandos)

Ilustración 5. Simbología y suma en un Full-Adder.

La función básica de un **Comparador** consiste en comparar las magnitudes de dos cantidades binarias para determinar su relación. En su forma más sencilla, un circuito comparador determina si dos números son iguales y el integrado 74HC85 permite saber si uno es mayor que el otro y viceversa, es decir, se dispone no solamente de una salida que indica si los dos números son iguales, sino que muchos circuitos integrados, tienen salidas adicionales que indican cuál de los dos números que se comparan es el mayor, específicamente existe una salida que indica cuándo el número A es mayor que el número B y otra salida que indica cuándo A es menor que B. [2]

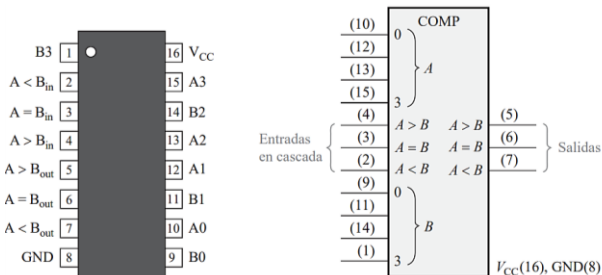


Ilustración 6. Diagrama de pines y circuito integrado comercial.

La función básica de un **Decodificador** es detectar la presencia de una determinada combinación de bits (código) en sus entradas y señalar la presencia de este código mediante un cierto nivel de salida. En su forma general, un decodificador posee n líneas de entrada para gestionar n bits y en una de las 2^n líneas de salida indica la presencia de una o más combinaciones de n bits. Existen diferentes tipos de decodificadores dependiendo de su configuración y alcance, entre los que se tiene el decodificador binario básico, además de un decodificador de 4 a 16 en el que, para poder decodificar todas las posibles combinaciones de cuatro bits, se necesitan dieciséis puertas de decodificación. Este tipo de decodificador se denomina comúnmente decodificador de 4 líneas a 16 líneas, ya que existen cuatro entradas y dieciséis salidas, o también se le llama decodificador 1 de 16, ya que, para cualquier código dado en las entradas, sólo se activa una de las dieciséis posibles salidas.

BIN/DEC	Digito decimal	Entradas binarias	Función de decodificación	Salidas
0	0	$A_3 A_2 A_1 A_0$	$\bar{A}_3 \bar{A}_2 \bar{A}_1 \bar{A}_0$	0 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1
1	1	$A_3 A_2 A_1 A_0$	$\bar{A}_3 \bar{A}_2 \bar{A}_1 A_0$	1 0 1 1 1 1 1 1 1 1 1 1 1 1 1 1
2	2	$A_3 A_2 A_1 A_0$	$\bar{A}_3 \bar{A}_2 A_1 \bar{A}_0$	1 1 0 1 1 1 1 1 1 1 1 1 1 1 1 1
3	3	$A_3 A_2 A_1 A_0$	$\bar{A}_3 \bar{A}_2 A_1 A_0$	1 1 1 0 1 1 1 1 1 1 1 1 1 1 1 1
4	4	$A_3 A_2 A_1 A_0$	$\bar{A}_3 A_2 \bar{A}_1 \bar{A}_0$	1 1 1 1 0 1 1 1 1 1 1 1 1 1 1 1
5	5	$A_3 A_2 A_1 A_0$	$\bar{A}_3 A_2 A_1 \bar{A}_0$	1 1 1 1 1 0 1 1 1 1 1 1 1 1 1 1
6	6	$A_3 A_2 A_1 A_0$	$\bar{A}_3 A_2 A_1 A_0$	1 1 1 1 1 1 0 1 1 1 1 1 1 1 1 1
7	7	$A_3 A_2 A_1 A_0$	$\bar{A}_3 A_2 \bar{A}_1 A_0$	1 1 1 1 1 1 1 0 1 1 1 1 1 1 1 1
8	8	$A_3 A_2 A_1 A_0$	$\bar{A}_3 A_2 A_1 A_0$	1 1 1 1 1 1 1 1 0 1 1 1 1 1 1 1
9	9	$A_3 A_2 A_1 A_0$	$\bar{A}_3 A_2 \bar{A}_1 A_0$	1 1 1 1 1 1 1 1 1 0 1 1 1 1 1 1
10	10	$A_3 A_2 A_1 A_0$	$\bar{A}_3 A_2 A_1 A_0$	1 1 1 1 1 1 1 1 1 1 0 1 1 1 1 1
11	11	$A_3 A_2 A_1 A_0$	$\bar{A}_3 A_2 \bar{A}_1 A_0$	1 1 1 1 1 1 1 1 1 1 1 0 1 1 1 1
12	12	$A_3 A_2 A_1 A_0$	$\bar{A}_3 A_2 A_1 A_0$	1 1 1 1 1 1 1 1 1 1 1 1 0 1 1 1
13	13	$A_3 A_2 A_1 A_0$	$\bar{A}_3 A_2 \bar{A}_1 A_0$	1 1 1 1 1 1 1 1 1 1 1 1 1 0 1 1
14	14	$A_3 A_2 A_1 A_0$	$\bar{A}_3 A_2 A_1 A_0$	1 1 1 1 1 1 1 1 1 1 1 1 1 1 0 1
15	15	$A_3 A_2 A_1 A_0$	$\bar{A}_3 A_2 \bar{A}_1 A_0$	1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 0

Ilustración 7. Símbolo lógico de un decodificador de 4-líneas a 16-líneas (1 de 16). Tabla de verdad anexa.

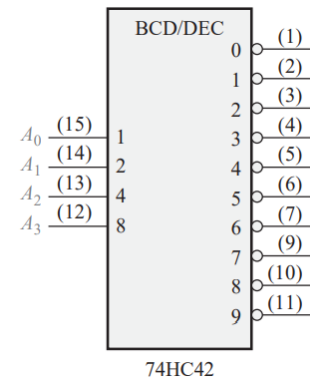


Ilustración 8. Decodificador BCD a Decimal.

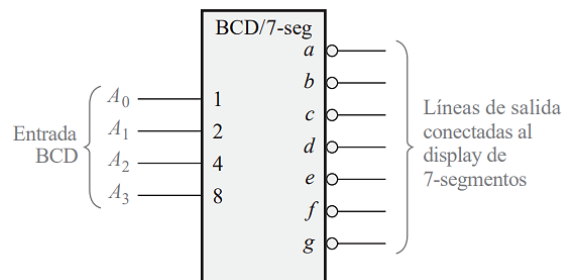


Ilustración 9. Decodificador de BCD a 7 segmentos.

Un **Codificador** es un circuito lógico combinacional que, esencialmente, realiza la función “inversa” del decodificador. Un codificador permite que se introduzca en una de sus entradas un nivel activo que representa un dígito, como puede ser un dígito decimal u octal, y lo convierte en una salida codificada, como BCD o binario. Los codificadores se pueden diseñar también para codificar símbolos diversos y caracteres alfabéticos. El proceso de conversión de símbolos comunes o números a un formato codificado recibe el nombre de codificación.

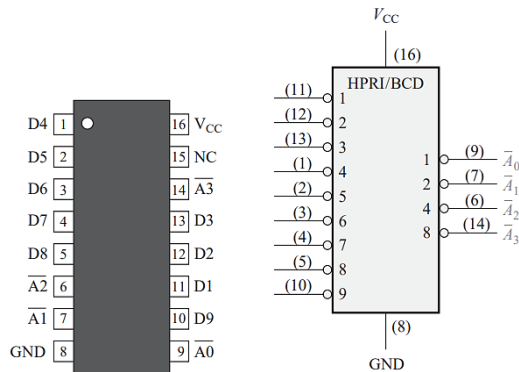


Ilustración 10. Diagrama de pines y símbolo lógico del codificador con prioridad decimal-BCD 74HC147 (HPRI, highest value input has priority, la entrada de mayor valor tiene prioridad).

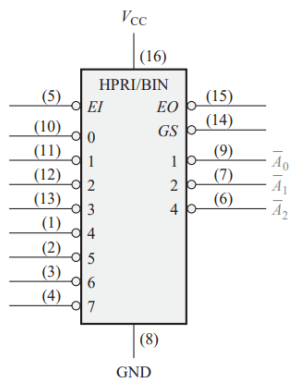


Ilustración 11. Símbolo lógico del codificador de 8 líneas a 3 líneas 74LS148.

Un multiplexor (MUX) es un dispositivo que permite dirigir la información digital procedente de diversas fuentes a una única línea para ser transmitida a través de dicha línea a un destino común. El multiplexor básico posee varias líneas de entrada de datos y una única línea de salida. También posee entradas de selección de datos, que permiten conmutar los datos digitales provenientes de cualquier entrada hacia la línea de salida. A los multiplexores también se les conoce como selectores de datos.

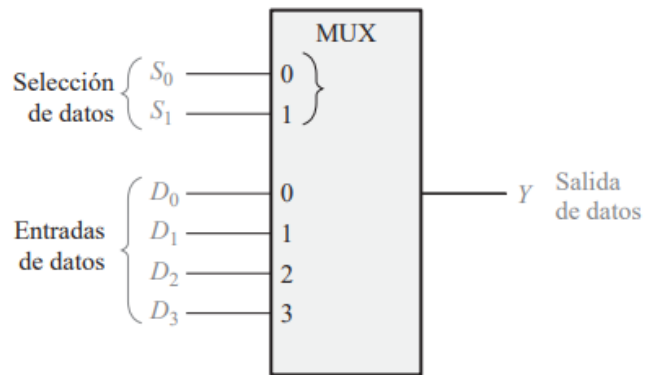


Ilustración 12. Símbolo lógico de un selector/multiplexor de datos de una salida y cuatro entradas.

D. Funcionamiento del Display

Un **Display** se define como un dispositivo electrónico que permite la visualización de información, el cual este compuesto por segmentos y pines. El número de segmentos permite la visualización de diferentes símbolos, números o letras. Entre estos se encuentran los Display de 7, 14 y 16 segmentos, además del matricial(5x7).

Cada segmento por su parte está compuesto por Ledes que serán activados y desactivados por medio de señales eléctricas (1 lógico o 0 lógico). A partir del uso de Ledes se encuentran dos tipos de Displays, los de cátodo y ánodo común, la diferencia entre estos es en la forma en que están conectados los Ledes, ya que pueden tener el cátodo en común entre ellos o el ánodo en común entre ellos, formando un cátodo o un ánodo común respectivamente. Esto último, tiene como consecuencia la forma en que será controlado el mismo, puesto que uno de ánodo común será encendido por un cero lógico, mientras uno de cátodo común será encendido por un uno lógico.²

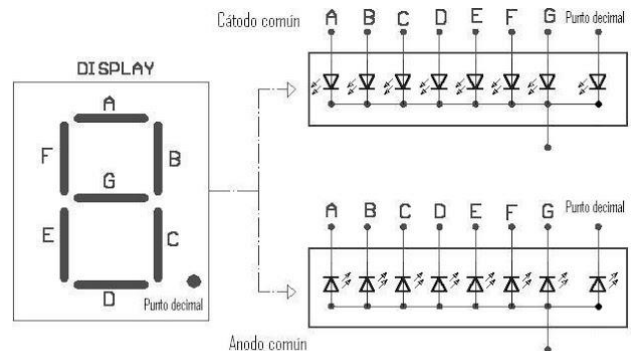


Ilustración 13. Display de 7 segmentos, (ánodo y cátodo común)³

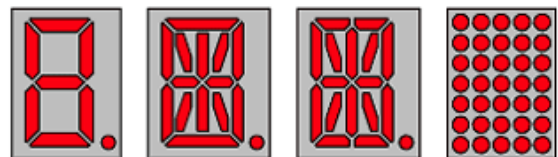


Ilustración 14. Display de 14,16 y Matricial⁴

² Información tomada de: <https://n9.cl/lqv3o> [Página Web].

³ Fuente gráfica: <https://n9.cl/py9en> [Página Web].

⁴ Fuente gráfica: <http://www.screens.ru/es/2003/7.html> [Página Web].

E. Funcionamiento del Teclado Matricial

Un **Teclado Matricial** no es más que una colección de botones, a cada uno de los cuales se les asigna un símbolo o una función determinada, pero, al fin y al cabo, consta de pulsaciones de botones. Así como el rango de un Display de diferentes segmentos, un teclado puede ser de 4x4, 4x3, 3x4, 3x3 y demás distribuciones de los botones o teclas que lo componen.⁵

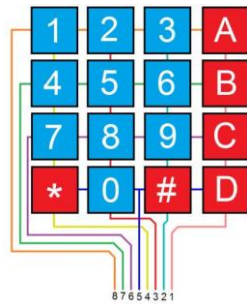


Ilustración 15. Teclado matricial 4x4.

F. Señal de Reloj y Reset

Una **Señal de Reloj (CLK)**, en electrónica y especialmente en circuitos digitales síncronos, una señal de reloj es una señal usada para coordinar las acciones de dos o más circuitos cuya oscilación se encuentra entre estado alto o bajo, y gráficamente toma la forma de una onda cuadrada.

Los circuitos que utilizan la señal de reloj para la sincronización pueden activarse en el flanco ascendente, flanco descendente o en ambos. La mayoría de los circuitos integrados complejos utilizan una señal de reloj para sincronizar sus diferentes partes y contar los tiempos de propagación. A medida que se fue incrementando la complejidad de los circuitos, se volvió más complicada la sincronización a través del reloj.⁶

Por otra parte, el **Reset** corresponde a la puesta en condiciones iniciales de un sistema. Este puede ser mecánico, electrónico o de otro tipo. Normalmente se realiza al conectar el mismo, aunque, habitualmente, existe un mecanismo, normalmente un pulsador, que sirve para realzar la puesta en condiciones iniciales manualmente. En el ámbito de códigos binarios, trata de poner a 0, así como set, poner a 1. Coloquialmente se denomina reinicio o reseteo.

G. Sensores Utilizados

Un sensor es un dispositivo que detecta el cambio en el entorno y responde a alguna salida en el otro sistema, además está en la capacidad de convertir un fenómeno o variable física en un voltaje analógico medible (o, a veces, una señal digital) convertido en una pantalla legible para humanos o transmitida para lectura o procesamiento adicional. Su alta gama de aplicaciones lo ha convertido en un elemento cotidiano, el cual se encuentra desde el uso de un micrófono, que convierte la energía del sonido en una señal eléctrica que puede amplificarse, transmitirse, grabarse y reproducirse hasta un

termómetro de mercurio común, el cual es un tipo de sensor muy arcaico utilizado para medir la temperatura. Usando mercurio coloreado en un tubo cerrado, se basa en el hecho de que este producto químico tiene una reacción constante y lineal a los cambios de temperatura.⁷ Para el desarrollo del presente documento se tendrá en cuenta los siguientes sensores:

Sensor Inductivo: Es un sensor de proximidad capaz de detectar objetos metálicos que se acercan al sensor, sin tener contacto físico con los mismos. Se clasifican de acuerdo con el tipo de oscilación de alta frecuencia que utiliza la inducción electromagnética, a el tipo magnético que emplea un imán; y a el tipo de capacitancia que aprovecha los cambios en la capacidad eléctrica. Su funcionamiento consta que un campo magnético de alta frecuencia es generado por la bobina L en el circuito de oscilación. Cuando un objeto se acerca al campo magnético, fluye una corriente de inducción (corriente de Foucault) en el objeto, debido a la inducción electromagnética. Conforme el objeto se acerca al sensor, aumenta el flujo de corriente de inducción, lo cual provoca que la carga en el circuito de oscilación crezca. Entonces, la oscilación se atenúa o decrece. El sensor detecta este cambio en el estado de oscilación mediante el circuito de detección de amplitud, y emite una señal de detección.⁸

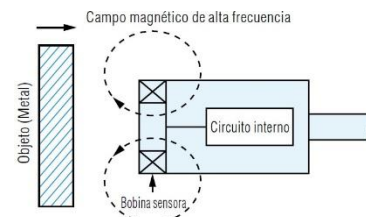


Ilustración 16. Sensor Inductivo.

Dentro de los componentes electrónicos, se encuentra el **final de carrera** o **sensor de contacto** (también conocido como "interruptor de límite"), los cuales son dispositivos electrónicos, neumáticos o mecánicos situados al final del recorrido o de un elemento móvil, como por ejemplo una cinta transportadora, con el objetivo de enviar señales que puedan modificar el estado de un circuito. Internamente pueden contener interruptores normalmente abiertos (NA), cerrados (NC) o conmutadores dependiendo de la operación que cumplan al ser accionados, de ahí la gran variedad de finales de carrera que existen en mercado. Los finales de carrera están fabricados en diferentes materiales tales como metal, plástico o fibra de vidrio. Su funcionamiento consta de un modo positivo y modo negativo. En el modo positivo el sensor se activa cuando el elemento a controlar tiene una tarea que hace que el eje se eleva y se conecta con el objeto móvil con el contacto NC (normalmente cerrado). Cuando el muelle (resorte de presión) se rompe, el sensor se queda desconectado. El modo negativo es la inversa del modo anterior, cuando el objeto controlado tiene un saliente que empuje el eje hacia abajo, forzando el resorte de copa y haciendo que se cierre el circuito.⁹

⁵ Consulta realizada en: <https://www.prometec.net/teclados-matriciales/>.

⁶ Consulta realizada en: <http://www.set-up.es/la-senal-de-reloj/>.

⁷ Consulta realizada en: <https://n9.cl/hfwx>.

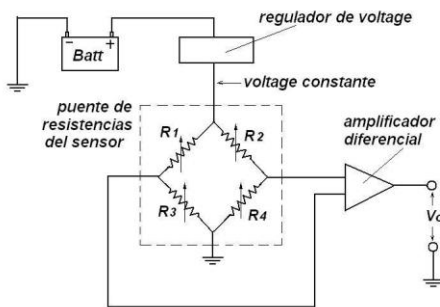
⁸ <https://www.keyence.com.mx/ss/products/sensor/sensorbasics/proximity/info/>

⁹ https://es.wikipedia.org/wiki/Sensor_final_de_carrera



Ilustración 17. Detector Final de carrera.

Una **célula de carga** es un transductor que convierte la fuerza aplicada sobre ella en una señal eléctrica medible. A pesar de existir varios tipos de sensores, las células de carga son el sensor de fuerza más común del mercado. Los diseños de células de carga se pueden distinguir de acuerdo con el tipo de señal de salida generada (neumático, hidráulico, eléctrico) o de acuerdo con la forma en que detectan el peso (flexión, cizalladura, compresión, tensión, etc). En compañía del puente de Wheatstone, que es un circuito eléctrico que se utiliza para medir resistencias desconocidas mediante el equilibrio de los brazos del puente y que está constituido por cuatro resistencias que forman un circuito cerrado, siendo una de ellas la resistencia bajo medida, permiten para determinar cambios relativos en la resistencia respecto a la interacción del circuito con otro elemento y por lo que se ajusta y se estabiliza mediante un amplificador de instrumentación.¹⁰



PUENTE DE WHEATSTONE PARA APLICACION AUTOMOTRIZ

Ilustración 18. Sensing and Scanning circuit.

H. Máquinas de estado

Un **autómata finito** (AF) o **máquina de estado finito** (FSM) es un modelo computacional que realiza cálculos en forma automática sobre una entrada para producir una salida. Este modelo está conformado por un alfabeto, un conjunto de estados finito, una función de transición, un estado inicial y un conjunto de estados finales. Su funcionamiento se basa en una función de transición, que recibe a partir de un estado inicial una cadena de caracteres pertenecientes al alfabeto (la entrada),

y que va leyendo dicha cadena a medida que el **autómata** se desplaza de un estado a otro, para finalmente detenerse en un estado final o de aceptación, que representa la salida. La finalidad de los autómatas finitos es la de reconocer lenguajes regulares, que corresponden a los lenguajes formales más simples según la Jerarquía de Chomsky.

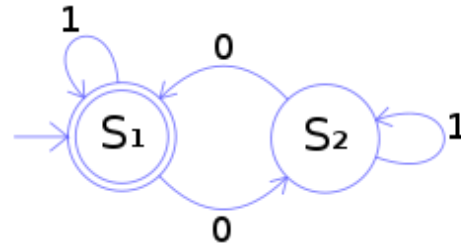


Ilustración 19. Diagrama de estados

La **Máquina de estados algorítmica** (ASM) es un método para el diseño de Máquina de estados finitos. Se utiliza para representar los diagramas de circuitos integrados digitales. El diagrama de ASM es como un diagrama de estado, pero menos formal y por tanto más fácil de entender. Un gráfico de ASM es un método para describir las operaciones por orden de un sistema digital.

El método de ASM se compone de los siguientes pasos:

- Crear un algoritmo, utilizando pseudocódigo, para describir la operación deseada del dispositivo.
- Convertir el pseudocódigo en un diagrama ASM.
- Diseño de la Ruta de Datos o Camino de Datos basado en el diagrama ASM.
- Crear diagrama ASM detallado basado en la ruta o camino de datos.
- Diseño de la lógica de control o Unidad de Control basada en el diagrama ASM detallado.

Un diagrama ASM se compone de una interconexión de los tres tipos de elementos básicos: los estados, los controles condición, y salidas condicionales. Un estado de ASM, representada como un rectángulo, corresponde a un estado de un diagrama de estado regular o máquina de estados finitos. El nombre del estado se indica fuera de la caja en la esquina superior izquierda. El Moore tipo de productos se enumeran dentro de la caja. Existe una estructura básica que consta, en primer lugar, de una condición de verificación de ASM, indicado por un diamante con una entrada y dos salidas (de verdadero y falso), se utiliza para la transferencia condicional entre dos estados o entre un Estado y una salida condicional. El cuadro de decisión contiene la expresión condición establecida para la prueba, la expresión contiene una o más entradas de las FSM. En segundo lugar, un cuadro de decisión: Un diamante indica que la expresión condición establecida es de pruebas, y la ruta de salida es a elegir en consecuencia. La expresión de condición contiene una o más entradas a las Máquinas de Estados y, por último, la Caja de salida condicional: un óvalo indica las señales de salida que son de tipo Mealy. Estos resultados dependen no solo del estado sino también las aportaciones al FSM.¹¹

¹⁰ Consulta realizada en <https://n9.cl/rxs9w>. <https://n9.cl/9a5vw8>.

¹¹ Consulta realizada en Wikipedia. Disponible en: <https://n9.cl/62wyx>.

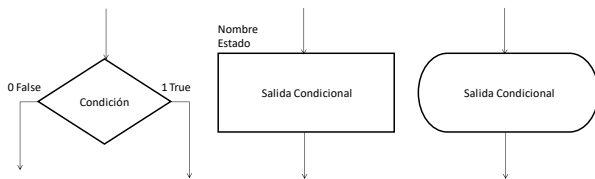


Ilustración 20. Símbolos representativos de un ASM.

Una vez que la operación deseada de un circuito ha sido descrita utilizando los operadores lógicos, los componentes de la ruta de datos pueden ser derivadas. Cada variable única que se le asigna un valor al programa RTL puede ser implementado como un registro. Dependiendo de la operación funcional a cabo cuando se asigna un valor a una variable, el registro para esta variable se puede implementar como un registro sencillo, un registro de desplazamiento, un contador o un registro precedido de un bloque lógico combinatorio. La lógica combinatoria bloque asociado a un registro que puede llevar a cabo un sumador, restador, multiplexor, o algún otro tipo de función lógica combinatoria.

III. PROYECTO FINAL

Objetivo específico. Diseñar, simular e implementar como máquina de estado algorítmica (ASM), un sistema para controlar automáticamente un elevador de carga con reja de seguridad, en una construcción de ocho niveles (sótano y siete pisos), bajo las siguientes condiciones:

- Respetar las prioridades de solicitud de funcionamiento.
- Codificar en binario el nivel actual donde se encuentre el elevador.
- Codificar en binario el nivel destino adonde se quiere llevarlo.
- Impedir que se mueva el elevador (e indicar la causa), si la reja de seguridad está abierta, o si se excede un peso máximo de 50 kilos.
- Generar señales para subirlo y bajarlo en modo normal, y en modo rápido cuando la diferencia entre el piso actual y el destino sea mayor o igual a tres.
- En sitio centralizado disponer interfaz hombre-máquina, donde se muestre en un solo tablero el estado de funcionamiento del elevador, así:
 - Nivel de origen.
 - Nivel de destino.
 - Indicación de que está subiendo, bajando, o detenido.

Requerimientos. Para la realización de los proyectos de curso, tener en cuenta los siguientes requerimientos:

- Emplear Máquinas de Estados como bloque de control principal.
- Implementar las entradas con dispositivos reales: sensores, ADC, pulsadores (no interruptores), teclados. No se permite, en la simulación, el empleo de LogicState, Thumbswitch.
- Implementar las salidas con displays de 7 segmentos, decodificadores, LCD, relés de estado sólido.

- Hacer uso de circuitos reales para las señales de reloj y reset. El sistema debe tener reset de encendido y reset manual (pulsador).
- Los circuitos digitales se deben emplear con circuitos integrados de la misma tecnología. En caso del uso de circuitos con diferentes tecnologías, se debe analizar los niveles lógicos.
- Acordar con el docente, el alcance del proyecto. El alcance escrito en el documento inicial del proyecto será utilizado como indicador para la evaluación.

IV. DESARROLLO

Para ilustrar el comportamiento lógico del sistema y, en términos coloquiales, se tiene:

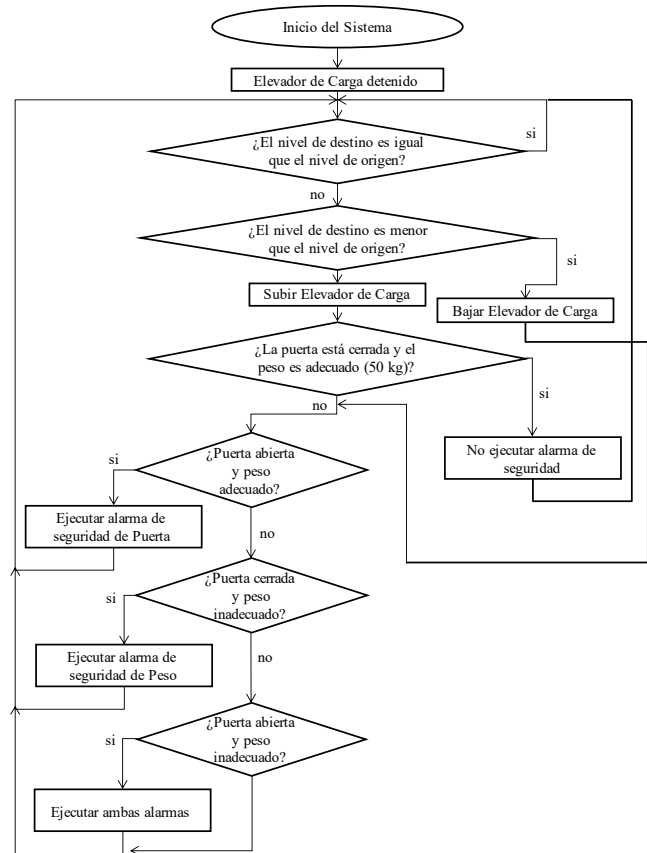


Ilustración 21. Diagrama de Flujo

Como entradas reales al sistema, se tendrá el peso medido por la celda de carga, del cual se entiende que la carga más adecuada es menor igual que 50 kg y que las superiores a dicha magnitud corresponden a cargas inadecuadas o que no soporta el elevador. Además de ello, es importante conocer los estados o movimientos de la puerta, es decir si se encuentra cerrada o abierta y la diferencia entre el Nivel actual y el Nivel de destino de los pisos en los cuales se va a implementar el elevador de carga, entre los que se tiene un sótano y 7 niveles, para un total de 8. De acuerdo con ello y, teniendo en cuenta la contextualización brindada por los detalles en la guía, se organizan las entradas reales al sistema:

Tabla 1. Entradas reales del sistema

Entrada	Descripción	Digito Binario	
		1	0
P	Movimiento de la Puerta del Elevador	Cerrada	Abierta
W	Peso (Carga en kg)	≤ 50	> 50
C	Diferencia entre Niveles (Actual y Destino) mayor a 3	si	no

Un diagrama de estado UML (también llamado diagrama de estado, diagrama de transición de estados o diagrama de máquina de estados) muestra los estados por los que pasa una máquina de estados finitos, es decir, un modelo de comportamiento que consiste en acciones y estados o transiciones a otros estados. Para el caso específico del control del elevador de carga, se tiene:

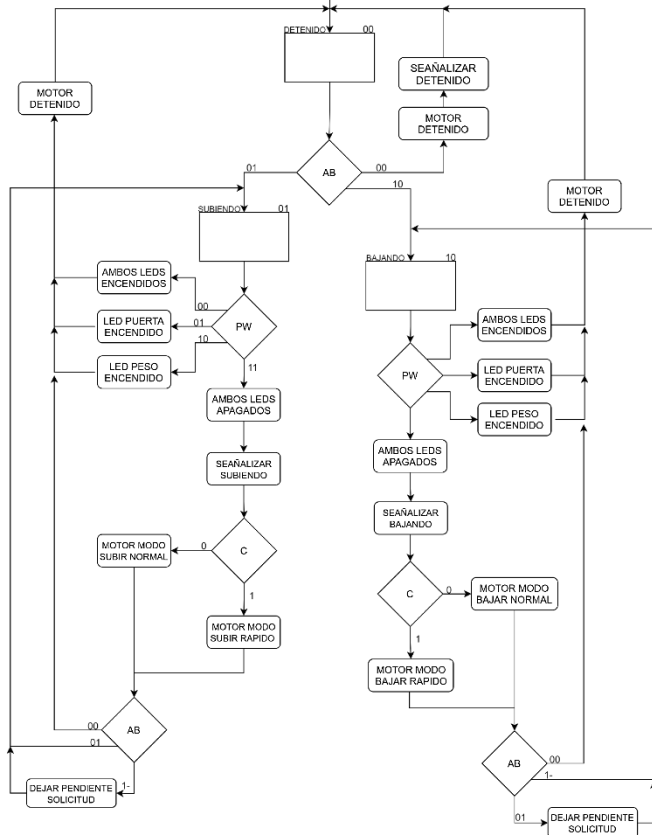


Ilustración 22. Diagrama de Estados o Carta ASM

Respecto al diagrama anterior, AB corresponde a la salida del comparador, el cual compara el Nivel actual con el Nivel de Destino que una persona digitará cuando interactúe con el sistema. Se utilizó el comparador 74LS85 y su salida se ajustó, por medio de un circuito combinatorio, a una salida de dos bits. [Anexos]

Tabla 2. Salida binaria del comparador

Entrada	Descripción	Salida Binaria
A = B	Detenerse	00
A < B	Subir	01
A > B	Bajar	10
N/A		11

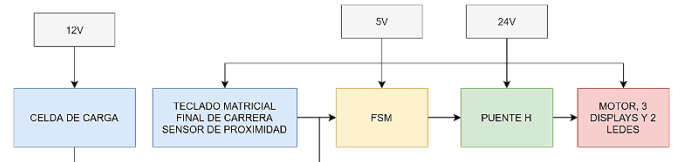


Ilustración 23. Diagrama de Bloques

Inicialmente, para medir el peso (carga en kg) se utilizó una celda de carga con sensibilidad de 2 mV/V, donde V corresponde a la alimentación de la celda. La tensión de salida diferencial de la celda de carga es llevada a un amplificador de instrumentación y se condiciona para tener una salida de 0 a 5 V, la cual será llevada posteriormente a un ADC.

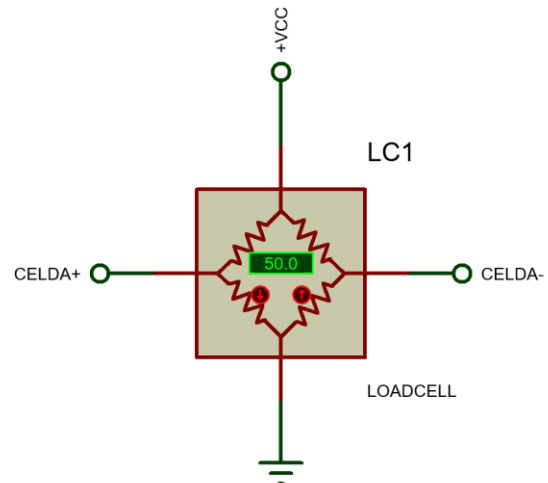


Ilustración 24. Celda de carga

Por medio de un conversor ADC, se traslada del dominio analógico, al dominio lógico o digital. El integrado utilizado es el ADC0804 y se determina a que valor digital correspondería la tensión si se tuviera una carga de 50 kg, obteniendo un valor decimal de 128 o en binario 10000000. La salida del conversor ADC es llevada a un comparador de 8 bits, en el que se realiza la comparación con el valor correspondiente al peso. [Anexos]

Según Codelsa, las puertas de los elevadores de carga cuentan con un sensor de proximidad tipo inductivo que permiten detectar elementos ferromagnéticos logrando que, cualquier interacción o apertura mínima con la puerta, el elevador se detendrá, evitando los accidentes. Para simular dicho funcionamiento se utilizan conmutadores. Adicional a ello, con conmutadores se emula el comportamiento de los pulsos enviados en cada nivel debido a los finales de carrera.

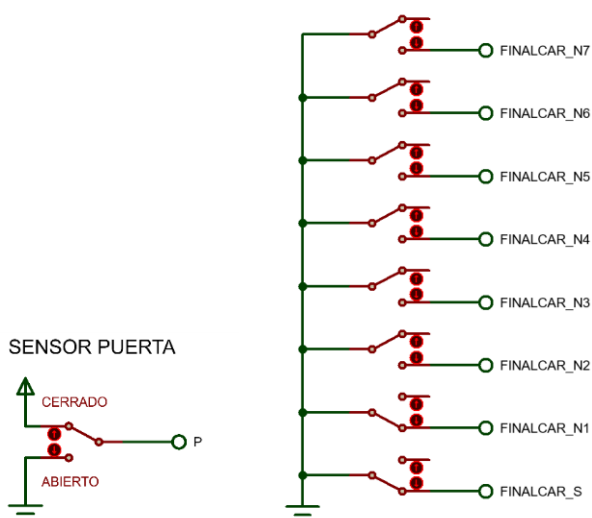


Ilustración 25. Sensor Puerta y Sensores Finales de Carrera para cada nivel

El objetivo de estos sensores (finales de carrera) es que permiten identificar en qué nivel se encuentra el elevador pues se codifica el nivel actual mediante un codificador. Para ello es utilizado el integrado 74LS148 y, para codificar en binario el nivel destino a donde se quiere llegar, es utilizado un teclado matricial con otro codificador MM74C922 y posterior a ello, se almacenan los valores para presentados en un Display de 7 segmentos de ánodo común. [Anexos] Para respetar las prioridades de solicitud de funcionamiento, se hace uso de un contador, una señal de reloj (CLK) y un MUX, de forma que el contador itera hasta 10 con una frecuencia de 1 Hz cuando está detenido. Dicha frecuencia representa la transición de iteración por cada segundo obteniendo un delay (retraso) de 10 segundos, el cual generará que se almacenen las solicitudes y creando un flanco de subida, se le dará prioridad a la última solicitud, evitando los cambios abruptos de posición y respetando la última solicitud, emulando así un funcionamiento real del elevador. El uso del multiplexor es para que, mientras el elevador cambie de posición, se tenga un bajo en la señal de reloj, de forma que no se alteren los datos previamente solicitados sino hasta el flanco de subida generado por el delay.

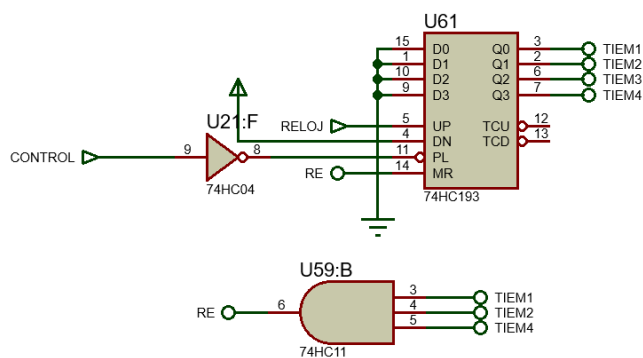


Ilustración 26. Delay de 10 segundos

Para determinar si el elevador debe subir, bajar o quedarse estático, se utiliza un comparador que tiene en sus entradas la codificación en binario del Nivel actual con el Nivel de destino, de forma que si, el nivel actual es menor que el de destino, el elevador debe ascender, de lo contrario debe descender y si tienen igual magnitud, debe mantenerse estático. Es de suma importancia recalcar que, en aras de respetar la última solicitud se utiliza el ultimo valor almacenado en el 74LS194.

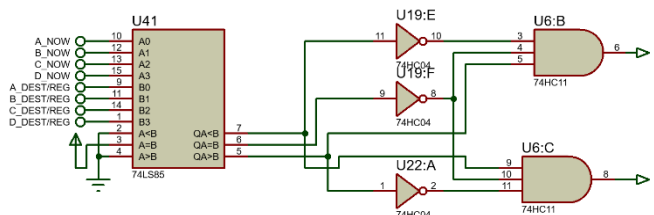


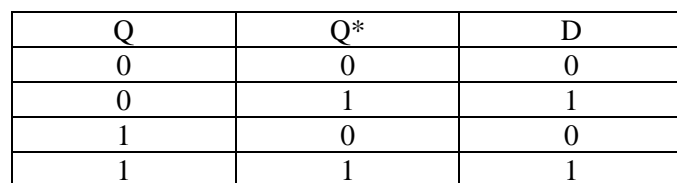
Ilustración 27. Comparador con salida AB

Con el objetivo de generar señales para subir el elevador y bajarlo en modo normal, y en modo rápido cuando la diferencia entre el piso actual y el destino sea mayor o igual a tres, se utilizaron dos sumadores en su configuración restador, ya que uno realiza la diferencia entre el nivel actual y el nivel digitado o próximo (destino) siendo A y B sus representantes binarios respectivamente y otra donde se diferencia B de A con el objetivo de obtener la magnitud y evitando así, tener que generar el complemento a 2. Ello se logra mediante un MUX que selecciona cual de las dos entradas es positiva, pues solo se necesita la magnitud de la diferencia. [Anexos]

Para impedir que se mueva el elevador (e indicar la causa), si la reja de seguridad está abierta, o si se excede un peso máximo de 50 kilos, se utilizan dos ledes de seguridad, uno correspondiente al peso inadecuado y otro cuando en el elevador, la puerta se encuentra abierta o en su defecto, cuando las dos condiciones suceden simultáneamente.

Con todo el ajuste de magnitudes y algunos módulos combinatorios previamente utilizados, se prosigue a la implementación de la máquina de estados algorítmica (ASM) a partir del diagrama de estados previamente delimitado. En primer lugar, se determinan los estados de la máquina a partir de los estados del comportamiento del elevador que, a su vez incluyen al motor DC, obteniendo tres estados: Detenido, Subiendo y Bajando. Posterior a ello, se investigan las formas de controlar la velocidad y el sentido de giro de un motor de corriente continua, de lo cual se tiene la aplicación ingenieril del puente H, pues al se un espejo de corriente conmuta 4 transistores en sus topologías de corte y saturación para que conduzcan en un sentido o el otro dependiendo de la alimentación del puente y la velocidad, se modifica utilizando la técnica de la modulación del ancho de pulso (PWM), la cual permite tener un ciclo de trabajo mayor y por lo tanto, mayor duración del nivel alto, omitiendo casi por completo el pulso cuadrado en el caso del ciclo de trabajo del 100%, teniendo una señal casi DC y siendo casi nulo su tensión con uno correspondiente al 1%. Por otra parte, debido a que se solicita disponer interfaz hombre-máquina, donde se muestre en un solo

Se seleccionan el Flip-Flops tipo D como biestable y, debido a que, como se tienen 3 estados, se utilizaran dos de ellos (A y B).



Las tablas de diseño, transición y excitación serán adjuntadas al final del documento debido a la limitación en el espacio y la extensión de estas. Por medio de la herramienta computacional y simulador de NI Multisim, se obtiene las funciones lógicas sin simplificar y simplificadas.

Logic diagram for the 74HC21 and 74HC32 components:

- U56:A (74HC21):** Inverter. Inputs: B (1), P (2), W (4), /C (5). Output: 6.
- U56:B (74HC21):** Inverter. Inputs: A (9), P (10), W (12), /C (13). Output: 8.
- U57:A (74HC32):** OR gate. Inputs: 6 (from U56:A), 8 (from U56:B). Output: 3 (Z1).
- U22:C (74HC04):** Inverter. Input: DA (5). Output: 6.
- U22:D (74HC04):** Inverter. Input: 6 (from U22:C). Output: 12 (Z2).
- U22:E (74HC04):** Inverter. Input: DB (11). Output: 10.
- U22:F (74HC04):** Inverter. Input: 10 (from U22:E). Output: 8 (Z3).

The diagram shows a 4-quadrant motor driver circuit. At the top left, a U64 motor module is shown with pins 1A through 6B, a 5V supply, and a 0V ground. The motor is connected to a central motor symbol. The driver circuit consists of two NPN transistors, Q9 (2N3004) and Q10 (2N3004), which act as the high-side switches. Their emitters are connected to a common 5V supply. The bases of Q9 and Q10 are driven by the 1A and 1B pins of the motor module, respectively. The collectors of Q9 and Q10 are connected to the motor's 2A and 2B pins, respectively. Two PNP transistors, Q11 (2N3004) and Q12 (2N3004), act as the low-side switches. Their emitters are connected to a common 0V ground. The bases of Q11 and Q12 are driven by the 3A and 3B pins of the motor module, respectively. The collectors of Q11 and Q12 are connected to the motor's 4A and 4B pins, respectively. The motor module's 5V and 0V pins are connected to the 5V and 0V pins of the driver circuit. The motor module's 1A, 1B, 2A, 2B, 3A, 3B, 4A, and 4B pins are connected to the motor's 1A, 1B, 2A, 2B, 3A, 3B, 4A, and 4B pins, respectively. The motor module's 5V and 0V pins are connected to the 5V and 0V pins of the driver circuit, respectively.

Ilustración 31. Puente H y Motor DC

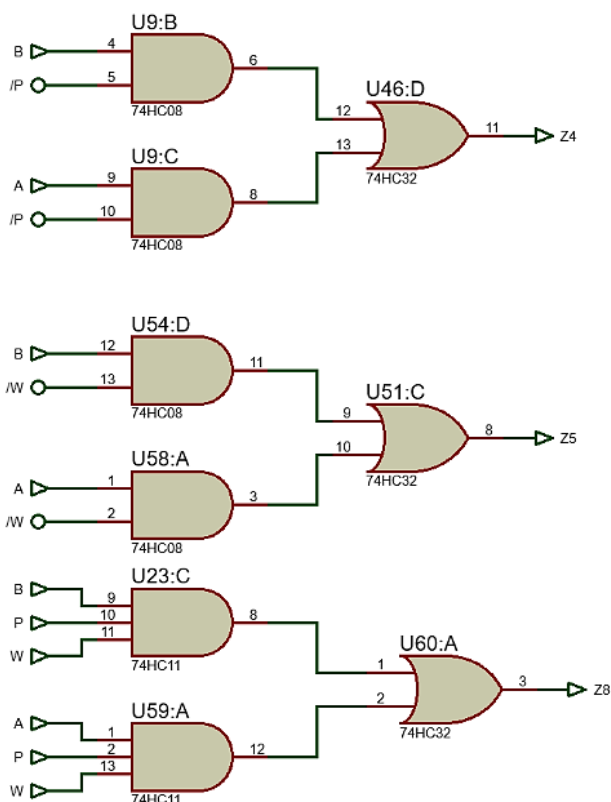


Ilustración 32. Circuito lógico de salida (b)

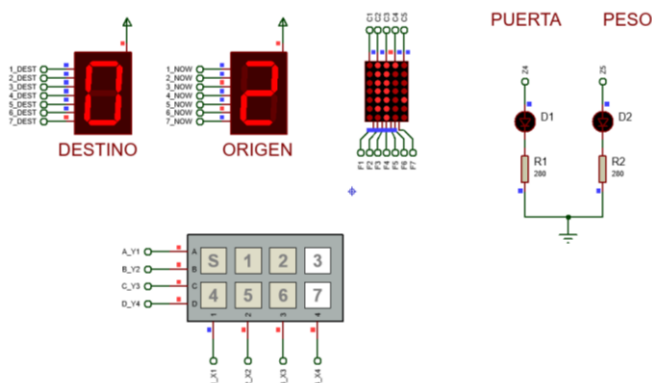


Ilustración 33. Interfaz Hombre-Maquina

CONCLUSIÓN

Con el desarrollo del documento y la fundamentación teórica preliminar para llevar a cabo las etapas del proyecto, se pudo corroborar experimentalmente la relación especial de algunos elementos en la generación de circuitos electrónicos y digitales a partir de la determinación de funciones lógicas derivadas del análisis, máquinas de estado algorítmicas y la relación de los sensores y de los convertidores ADC y DAC que permiten trasladarse de un dominio a otro sin ningún inconveniente. Para respetar las prioridades de solicitud de funcionamiento, se utilizó un retardo de 10 segundos en las solicitudes que brindara tiempo para almacenar los datos y darle prioridad a la última solicitud mediante el uso de un contador y un multiplexor. En cuanto a la codificación en binario el nivel

actual donde se encuentre el elevador, se utilizaron los sensores finales de carrera y los módulos combinatorios para identificar el Nivel Actual donde se encuentra el elevador. De la misma forma, para codificar en binario el nivel destino adonde se quiere llevarlo, se hizo mediante un teclado matricial, un delay de 10 segundos y el almacenamiento de las solicitudes generadas por el Usuario. Las funciones lógicas y sus integrados permitieron que se impidiera que se mueva el elevador (e indicar la causa), si la reja de seguridad está abierta, o si se excede un peso máximo de 50 kilos. Para generar señales para subirlo y bajarlo en modo normal, y en modo rápido cuando la diferencia entre el piso actual y el destino sea mayor o igual a tres, se utilizó la técnica del PWM y el puente H para controlar su giro. El diseño del esquemático presenta de forma centralizada, una interfaz hombre-máquina, donde se muestre en un solo tablero el estado de funcionamiento del elevador, donde es posible mostrar el Nivel de origen de tal forma, el Nivel de destino de tal otra y la indicación de que está subiendo, bajando, o detenido de tal forma.

No fue de gran facilidad el acoplamiento final del esquemático, debido a que en la conexión de los circuitos unos tenían entradas negadas y otros sin negar, lo que dificultaba el ensamble electrónico para que todo fuese organizado y se tuviera una buena distribución del espacio de trabajo, sin embargo, Proteus, mediante la utilización de los subcircuitos, permite generar integrados con autoridad del diseñador que, en el momento de hacer el acoplamiento final, puede evidenciarse un orden en la distribución de los espacios. Sin embargo, la CPU load, que es la memoria utilizada para la reproducción y simulación de los elementos dentro del software se ve algo alcanzada y no permitió ver realmente el funcionamiento del Motor DC y el cambio de velocidades. No obstante, el diseño propuesto cumplió a cabalidad con los ítems solicitados, teniendo en cuenta el comportamiento real y práctico de un convertidor A/D y de la gran influencia de la celda de carga para tener la medición en voltaje respecto al cambio peso dentro del elevador de carga. Cabe recalcar que se consultó en manuales técnicos las especificaciones técnicas de los componentes utilizados para llevar a cabo los ítems del proyecto. Entre ellos, los más importantes: el Display, Teclado matricial, el convertidor ADC0804, los integrados de alta velocidad (HC), el Comparador 74HC85, entre otros. Posterior al montaje y a corroborar los resultados, como equipo de trabajo se entiende la sutil importancia de la electrónica digital en el desarrollo humano en cuanto a avances tecnológicos de óptimo funcionamiento teniendo en cuenta una mayor eficiencia, precisión y estabilidad que los sistemas analógicos.

REFERENCIAS

- [1] Tomas L. Floyd, Principios de Circuitos Eléctricos, Octava edición, Libro virtual en formato PDF, PEARSON EDUCATION [editorial].
- [2] Tomas L. Floyd, Fundamentos de Sistemas Digitales, Novena edición, Libro virtual en formato PDF, PEARSON EDUCATION [editorial].
- [3] Display de 14 segmentos. [Página web]. https://es.qaz.wiki/wiki/Fourteen-segment_display.
- [4] ADC0804 [Alldatasheet]. Disponible en: <https://n9.cl/e4gmz>.
- [5] Coldsas. Elevadores de Carga. Disponible en: <https://www.coldsas.com/productos/ascensor-elevador-de-carga.html>.
- [6] Alldatsheet. Datasheet de los Circuitos Integrados. <https://n9.cl/vtxin>.

ANEXOS

En este apartado, se tendrán las ilustraciones que fueron importantes para llevar a cabo las etapas del diseño del sistema y la máquina de estados representativa del mismo.

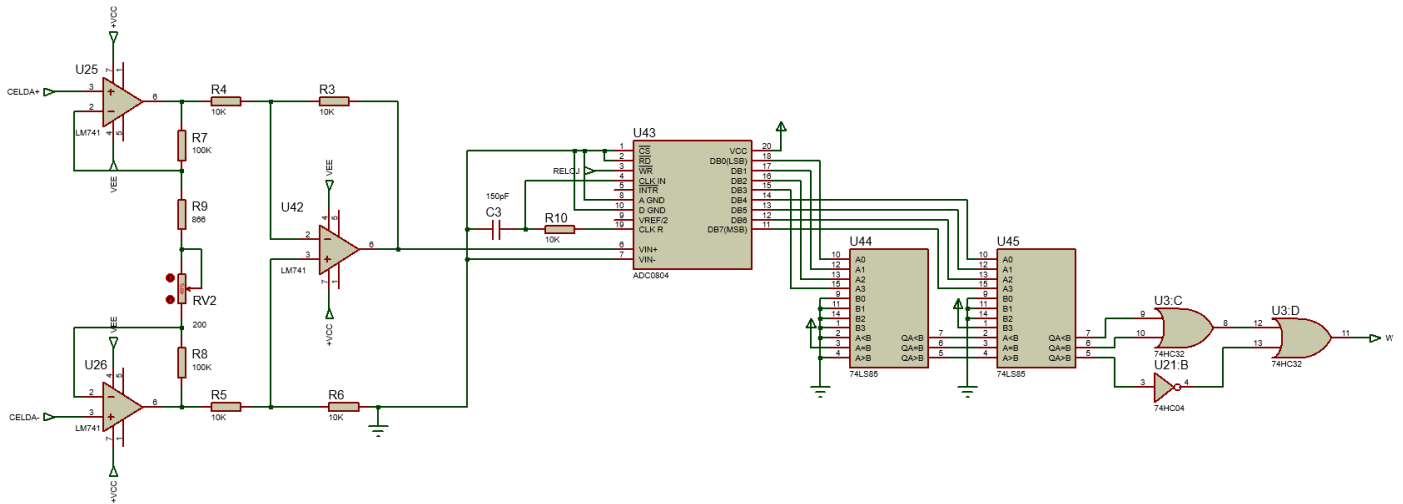


Ilustración 34. Acondicionamiento y conversión análogo-digital y comparación del peso de la celda de carga

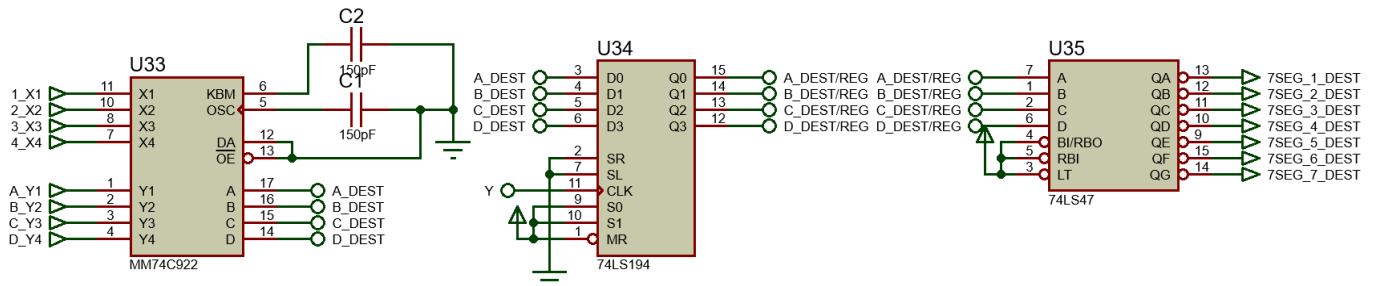


Ilustración 35. Codificación y Registro del teclado con Nivel de destino

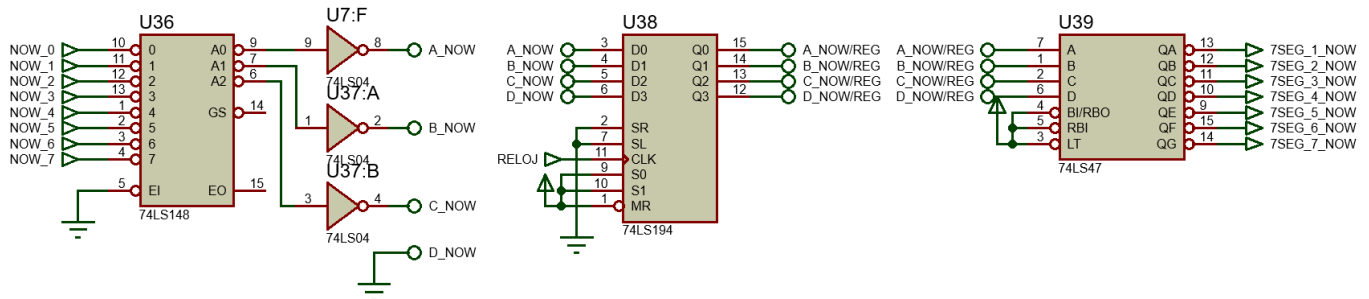


Ilustración 36. Codificación Nivel actual

TABLA DE DISEÑO												
ESTADO ACTUAL	ENTRADAS ESTADOS SIGUIENTES/SALIDAS											
	ABCPW=00---	ABPWC=0100-	ABPWC=0101-	ABPWC=0110-	ABPWC=01110	ABPWC=01111	ABPWC=1000-	ABPWC=1001-	ABPWC=1010-	ABPWC=10110	ABPWC=10111	ABPWC=11---
DETENID O	DETENIDO/000 000	DETENIDO/000 110	DETENIDO/000 100	DETENIDO/000 010	SUBIENDO/101 001	SUBIENDO/001 001	DETENIDO/000 110	DETENIDO/000 100	DETENIDO/000 010	BAJANDO/1010 01	BAJANDO/0010 01	X
SUBIEND O	DETENIDO/000 000	DETENIDO/000 110	DETENIDO/000 100	DETENIDO/000 010	SUBIENDO/101 001	SUBIENDO/001 001	DETENIDO/000 110	DETENIDO/000 100	DETENIDO/000 010	SUBIENDO/110 001	SUBIENDO/010 001	X
BAJAND O	DETENIDO/000 000	DETENIDO/000 110	DETENIDO/000 100	DETENIDO/000 010	BAJANDO/1100 01	BAJANDO/0100 01	DETENIDO/000 110	DETENIDO/000 100	DETENIDO/000 010	BAJANDO/1010 01	BAJANDO/0010 01	X

[illegible]

