

Questão 6

- (A) O registrador PC recebe o endereço da instrução que será executada, 0x004000038, que segue até o barramento da memória e a um somador.
- (B) A saída de instruções da memória tem o valor 0x12090014, que é a instrução beq \$s0, \$t1, loop. Os campos da instrução serão divididos em opcode [31-26], rs [25-21], rt [20-16], imediato [15-0].
- (C) O somador recebe o valor de PC e acrescenta 4 ao mesmo, resultando em PC+4, igual a 0x0040003C.
- (D) O campo opcode da instrução é decodificado pela unidade de controle, gerando os sinais UALOp = 10, RegDst = X, Jump = 0, UALFonte = 0, MemParaReg = X, EscReg = 0, LerMem = 0, EscMem = 0, DvC = 1.
- (E) No banco de registradores chegam os endereços dos registradores rs (\$s0) e rt (\$t1), as saídas dado lido #1 e dado lido #2 tem os conteúdos desses registradores. O sinal EscReg = 0 indica que nenhuma informação será escrita nos registradores nessa instrução.
- (F) O campo imediato sofre uma extensão de sinal, passando de 16 para 32 bits. O campo funct, juntamente com o sinal UALOP = 10 chegam na Operação da UAL, gerando o resultado da UAL 0000, indicando uma operação AND para a ULA.
- (G) Os sinais DvC = 1 e Jump = 0 indicam que haverá um desvio condicional, e o endereço de desvio condicional será calculado ao somarmos o valor de (PC+4) + imediato « 2, o que resulta em 0x0040003C (PC+4) + 0x00000050 (imediato « 2) = 0x0040008C
- (H) O MUX recebe o sinal UALFonte = 0, selecionando o conteúdo de \$t1 para passar para a ULA. A ULA recebe os conteúdos de \$s0 e \$t1, e realiza uma operação AND entre esses valores, resultando em um sinal 1 para porta AND se os conteúdos de \$s0 e \$t1 forem iguais, e 0 se forem diferentes.
- (I) A porta AND recebe as entradas DvC = 1 e a saída da ULA, que será zero se os conteúdos de \$s0 e \$t1 forem iguais. Caso sejam iguais, o MUX selecionará o endereço de desvio condicional 0x0040008C para passar adiante, se não selecionará o valor PC+4.
- (J) O sinal Jump = 0, faz com que o MUX selecione a entrada 0, que corresponde ao endereço de desvio condicional 0x0040008C, ou o valor de PC+4, então no próximo ciclo de relógio, o registrador PC receberá o endereço de desvio condicional, ou então o endereço da próxima instrução (PC+4).

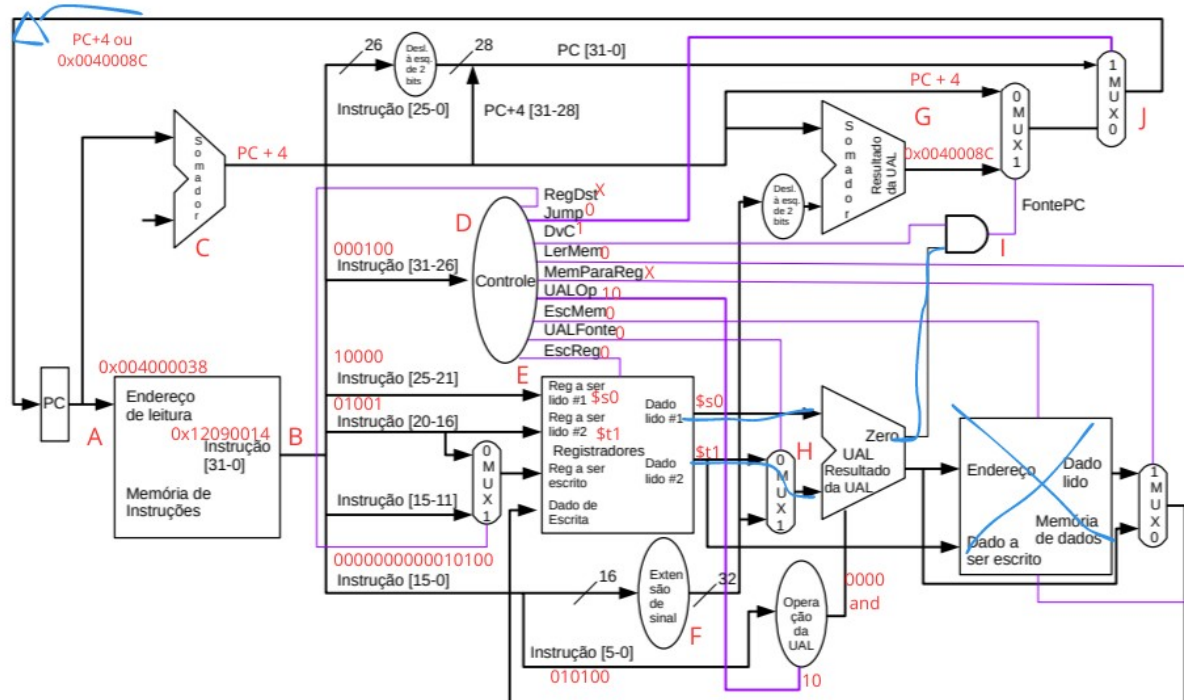


Figura 3: Diagrama de blocos do processador monociclo