

Questão 7

- (A) O registrador PC recebe o endereço da instrução que será executada, 0x004000038, que segue até o barramento da memória e a um somador.
- (B) A saída de instruções da memória tem o valor 0x09000060, que é a instrução j loop. Os campos da instrução serão divididos em opcode [31-26], e imediato [25-0].
- (C) O somador recebe o valor de PC e acrescenta 4 ao mesmo, resultando em PC+4, igual a 0x0040003C.
- (D) Ocorre um deslocamento de 2 bits a esquerda do campo imediato [25-0], que agora terá 28 bits. Além disso, os 4 bits do resultado do somador (PC+4) são concatenados ao imediato de 28 bits, formando 32 bits, esse é o endereço de desvio incondicional, 0x01000060.
- (E) O campo opcode da instrução é decodificado pela unidade de controle, gerando os sinais UALOp = XX, RegDst = X, Jump = 1, UALFonte = 1, MemParaReg = X, EscReg = X, LerMem = 0, EscMem = 0, DvC = 1.
- (F) O MUX recebe o sinal advindo da porta lógica AND, que resulta em 0 devido ao sinal DvC = 0. O MUX, com isso, seleciona para passar o valor de PC+4.
- (G) O MUX recebe o sinal Jump = 1, o que faz ele selecionar o valor do endereço de desvio incondicional, 0x01000060.
- (H) Esse endereço de desvio condicional vai seguir até o processador PC, então no próximo ciclo o programa “pulará” para esse endereço.

Figura 3: Diagrama de blocos do processador monociclo

