



中山大學
SUN YAT-SEN UNIVERSITY



计算机组成原理

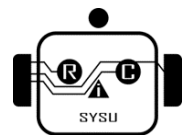
第一章：计算机概要与技术

中山大学计算机学院
陈刚

2022年秋季

本讲内容

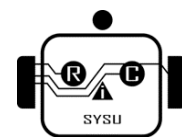
- 计算机系统概述
 - 技术发展历程
 - 国内计算机系统
- 计算机的基本组成
- 计算机拆解
- 计算机性能评价与性能指标
- 技术发展以及挑战



集成电路的生产过程

□ 芯片制作:

- ✓ 版图设计 HDL (Verilog/VHDL)-综合-仿真-开发板
- ✓ 备片
- ✓ 光刻成像
- ✓ 掺杂、金属化、钝化
- ✓ 切割
- ✓ 测试
- ✓ 封装



集成电路的生产过程

备片



打磨后的硅片

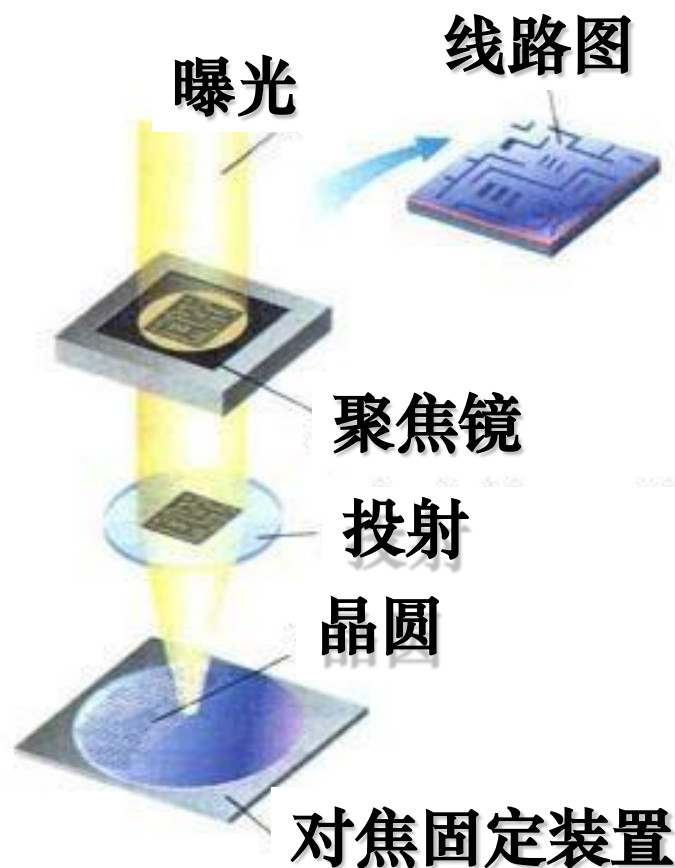


在硅锭上切割出硅片

集成电路的生产过程

□ 光刻成像

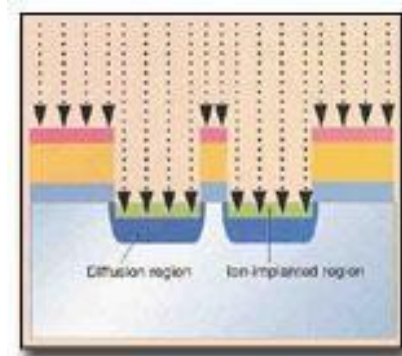
- ✓ 首先用光刻胶涂抹器在硅片的表面涂上一层光刻胶，然后用烘烤/蒸发器使光刻胶变硬。一旦完成上述过程，用硅片曝光器将光刻胶曝光，然后用显影器移走被曝光的部分，使得曝光部分的表面变低。



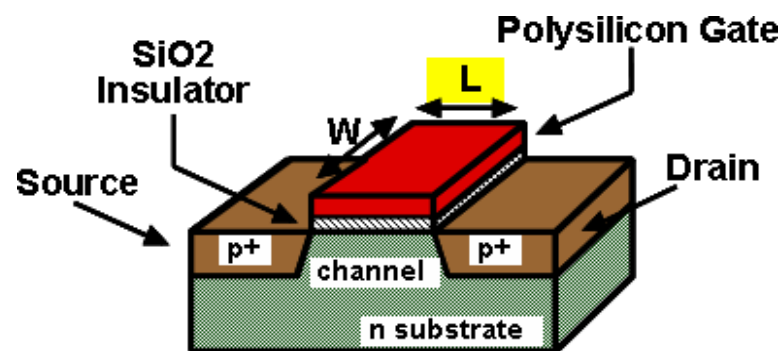
集成电路的生产过程

□ 离子注入和扩散（掺杂）

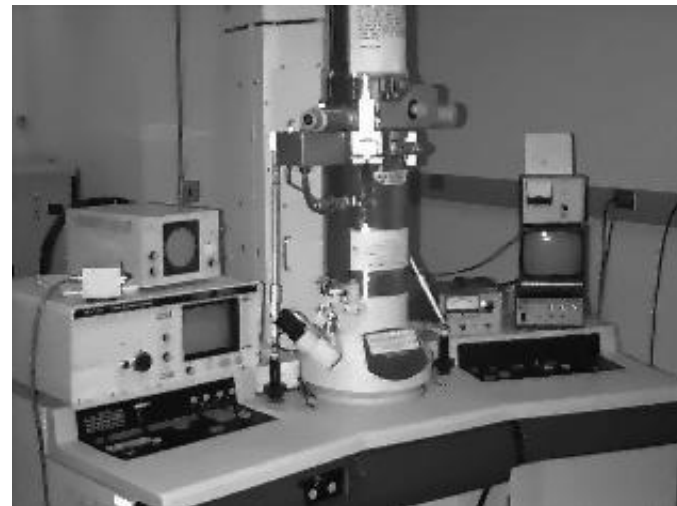
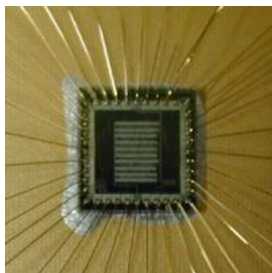
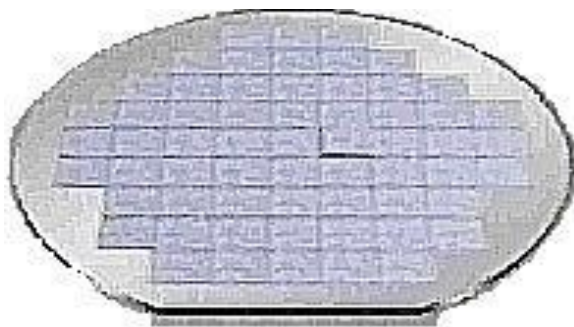
- ✓ 根据集成电路设计的结构在曝光的部分注入具有特定物理特征的离子，改变硅片各个区域的电气特性。形成相应的晶体管、电阻、电容等。



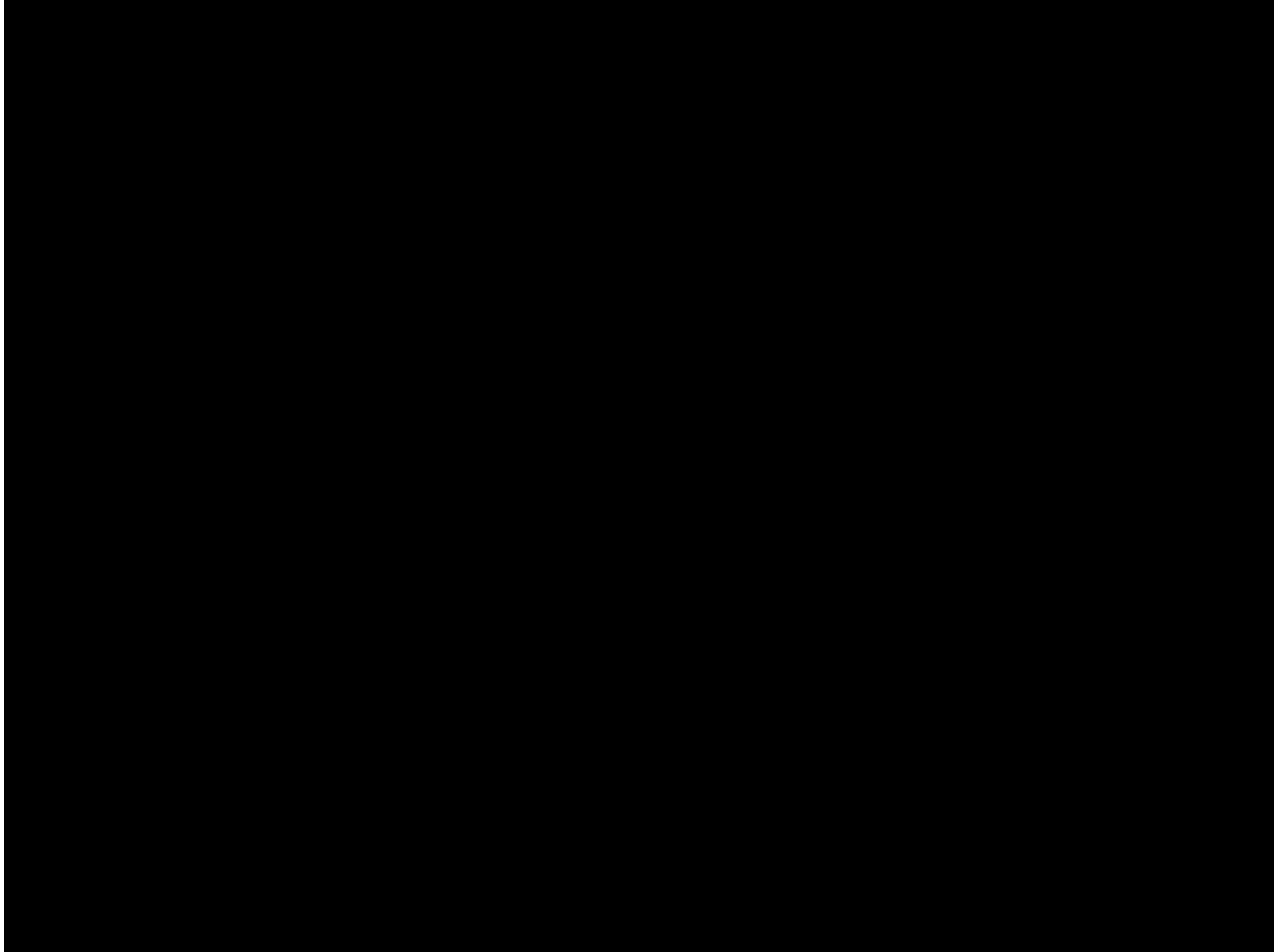
□ 绝缘体沉积和金属化、钝化



- 测试
- 切割
- 封装



AMD芯片的生产过程

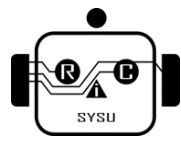


封装过程

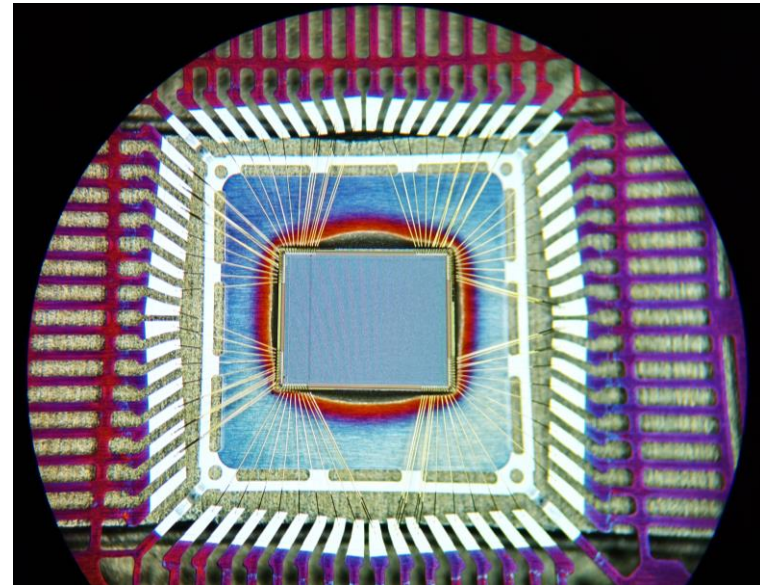
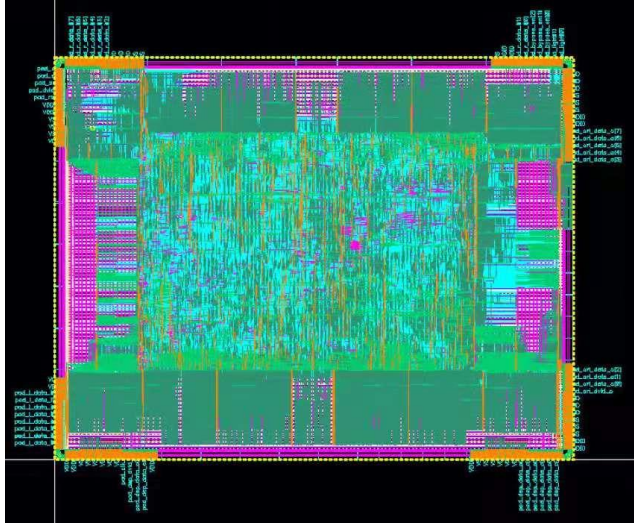
A close-up, high-magnification photograph of a microchip assembly process. A central chip is mounted on a green printed circuit board (PCB) with numerous gold-colored pads. Fine, gold-colored wires are being used to connect the chip's pins to the pads. A white, conical tool, likely a wire bonder, is positioned directly above the chip, with a bright light reflecting off its tip. The background is slightly blurred, showing more of the PCB and other components.

芯片封装测试
(第01集)

引线键合 (Wire Bonding)



实际芯片裸Die以及封装图



芯片的成本

□ 单片集成电路成本

□ NRE 费用 (Non-Recurring Engineering cost)

- ✓ 一次性投片费用

□ 总成本

- ✓ $\text{NRE 费用} + \text{单片成本} \times \text{芯片数}$

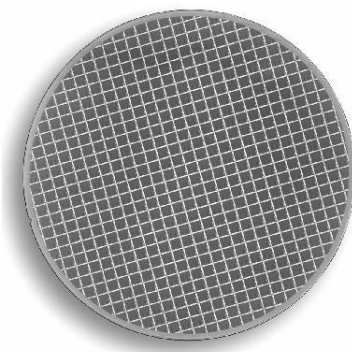
□ 每个芯片的成本

- ✓ $\text{总成本} / \text{芯片数} = (\text{NRE 费用} / \text{芯片数}) + \text{单片成本}$

- ✓ $\text{NRE} = \$20000$, 单片集成电路成本 = \$100

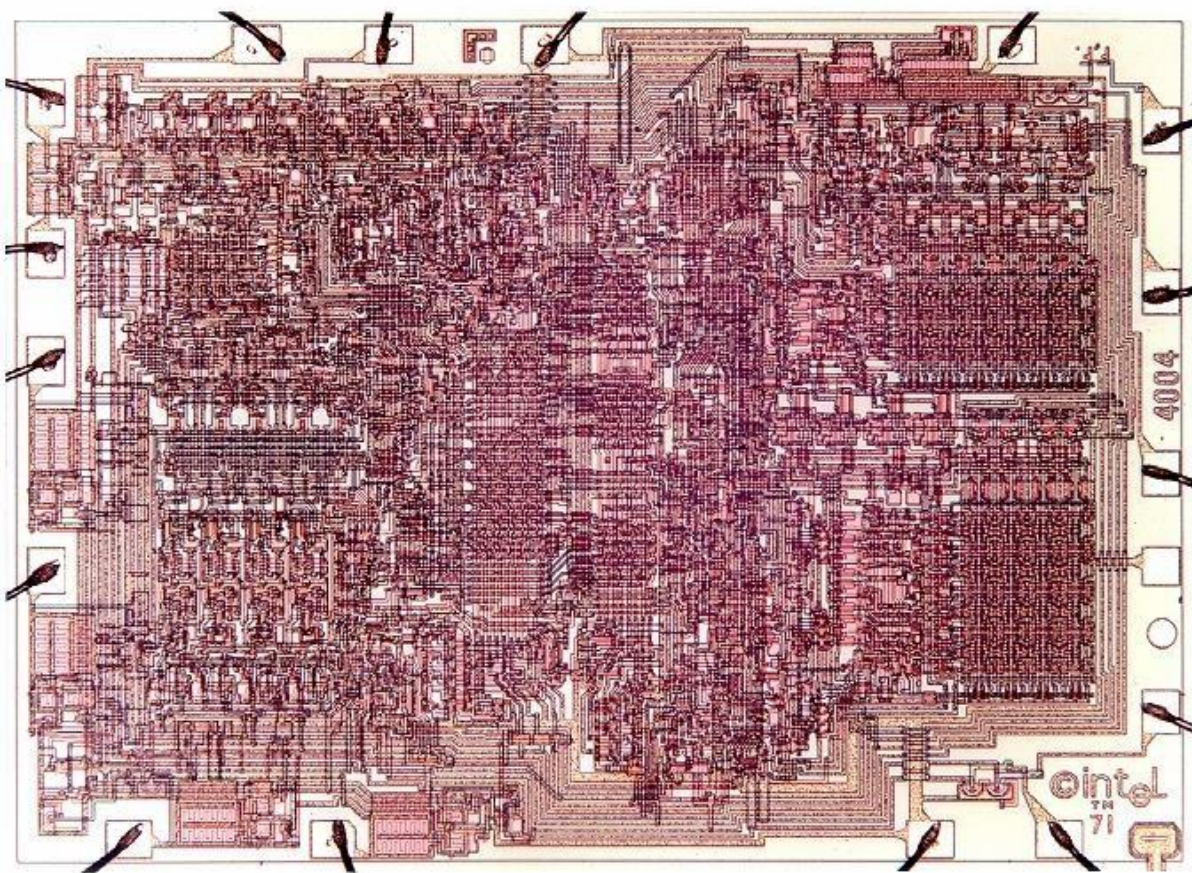
- ✓ 10片

- 总成本 = $\$20000 + 10 \times \$100 = \$21000$
- 每个芯片成本 = $\$20000 / 10 + \$100 = \$2100$



Intel 为例看CPU的历史

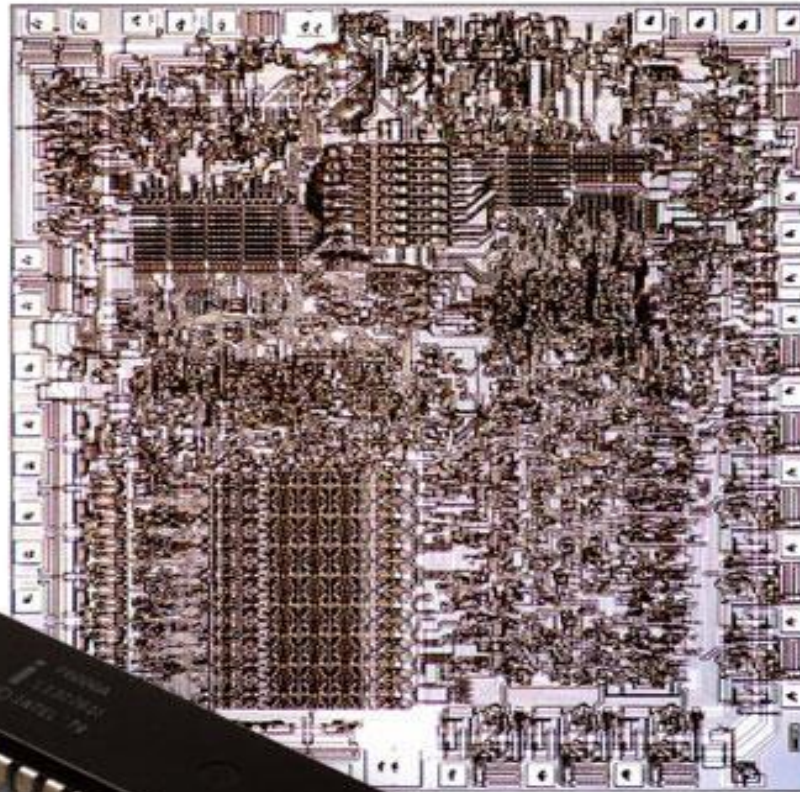
- 微处理器集中反映着最新的工艺进展，先进的设计技术和结构的发展



Intel 4004,
(1971), 世
界上第一个
商业化的微
处理器。

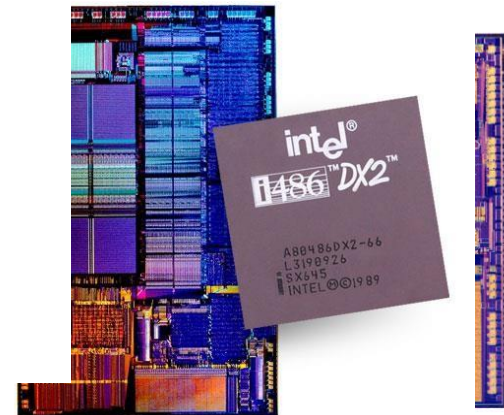
2300个晶体
管，46条指
令，0.75
MHz.

Intel 历史从4004开始



电子计算机
命令

（大正堂）



历史从这里飞速发展

□ 1993~1994

- ✓ 80586 : PENTIUM (P5)
- ✓ AMD K5、Cyrix 6x86
- ✓ 64位RISC
 - DEC: Alpha 21164,
 - IBM、Motorola、AP
 - SGI MIPS: R10000 (

□ 1995

- ✓ PENTIUM Pro 200MHz,
- ✓ Pentium MMX (233MHz)

□ 1997: PENTIUM II (

□ 1999:

- ✓ PENTIUM III 1.2GHz,
- ✓ AMD Athlon (K7)



历史在这里使频率不断攀升

□ 2000:

- ✓ AMD Thunderbird和Duron
- ✓ VIA Crix III, 800MHz~
- ✓ PENTIUM IV, 0.18um,

□ 2001~: PENTIUM IV

- ✓ Northwood: 0.13um, ->5万, **铜布线**
- ✓ 超线程 (HT), 0.13um, 3.
- ✓ Prescott: 90nm, 31级流外频533MHz或800MHz, 1.



历史在这里使Pentium达到颠峰

□ 2003~：服务器用多核CPU

✓ Sun UltraSPARC IV. 8MB缓存/核, 2.4 GB/s内存接口, 每处理器16GB内存, $0.13\ \mu\text{m}$, 355mm^2 , 6,600万, 1.2GHz.

✓ IBM POWER5 380mm^2 2GHz 2 7647 SMT

□ 2005~

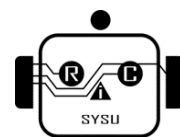
✓ 2005
线, E
核4核

✓ 2006



100M前端总
2.3亿, 双

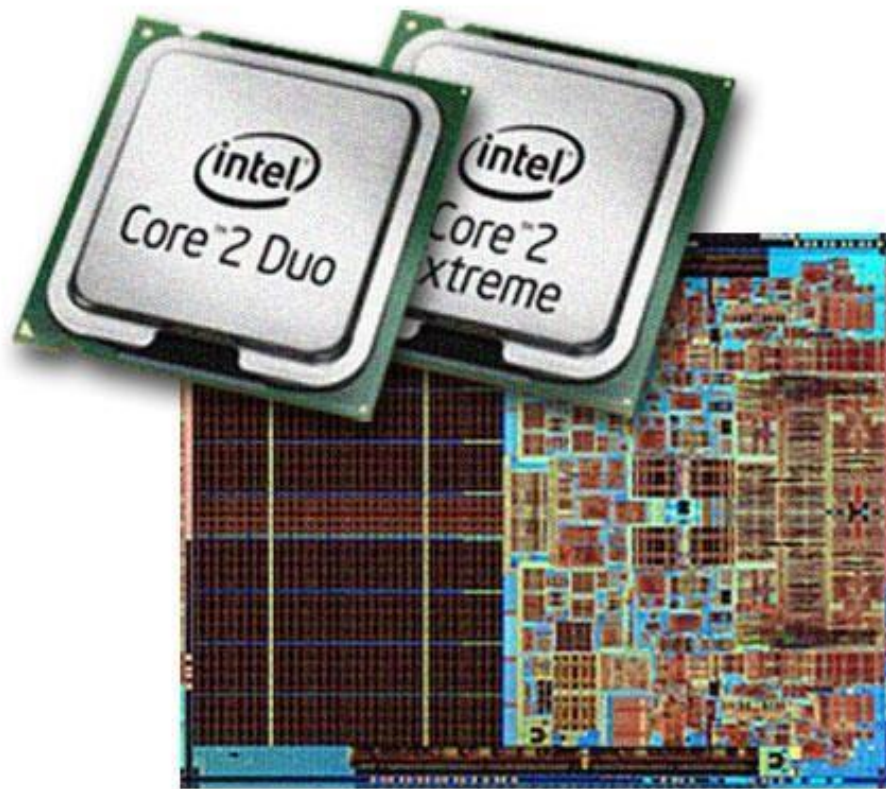
4GHz



多核技术持续发展

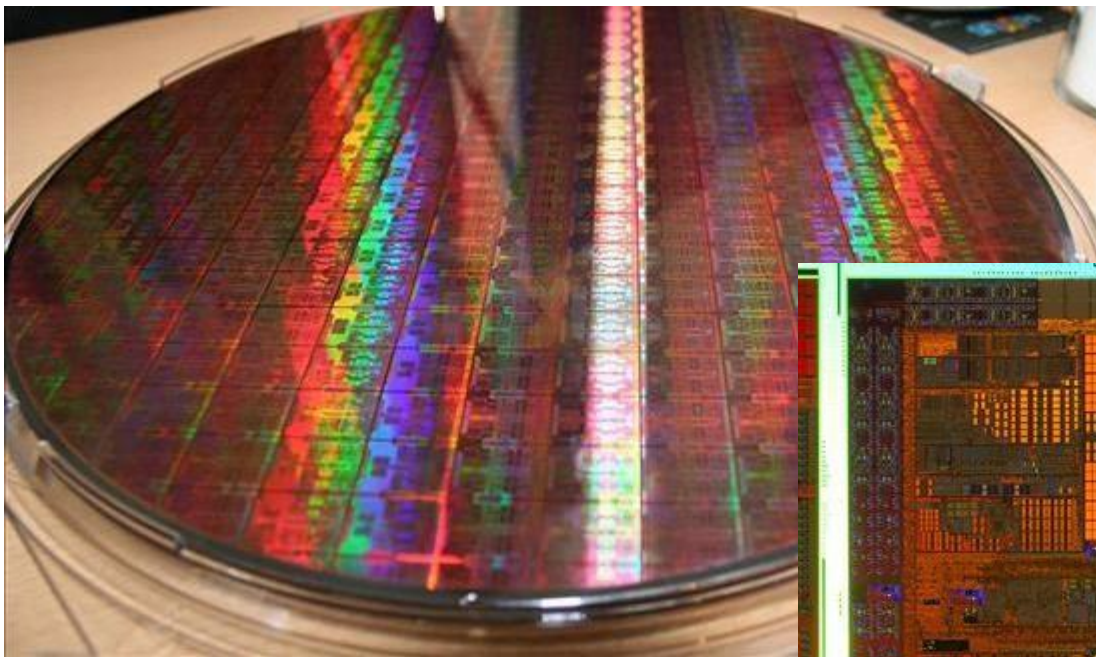
□ 2005~

- ✓ AMD A
- ✓ 2007, 线, EM 体管。
- ✓ Intel 1.33G
- ✓ Core 前端

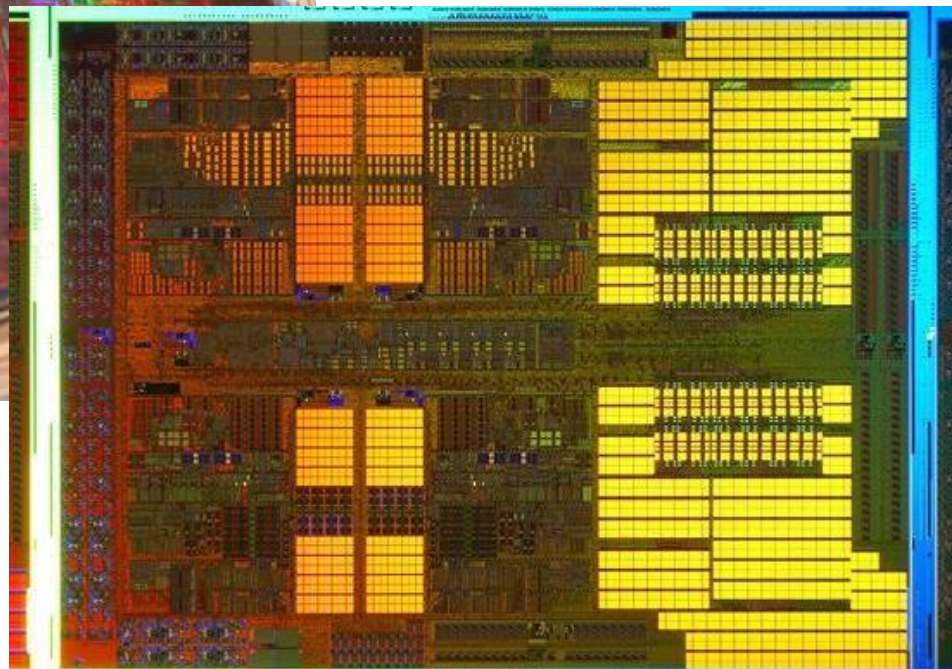


2.91亿晶
前端总线
z, 45nm,

多核技术日趋成熟



2008, IBM/AMD,
45nm, 原生四核

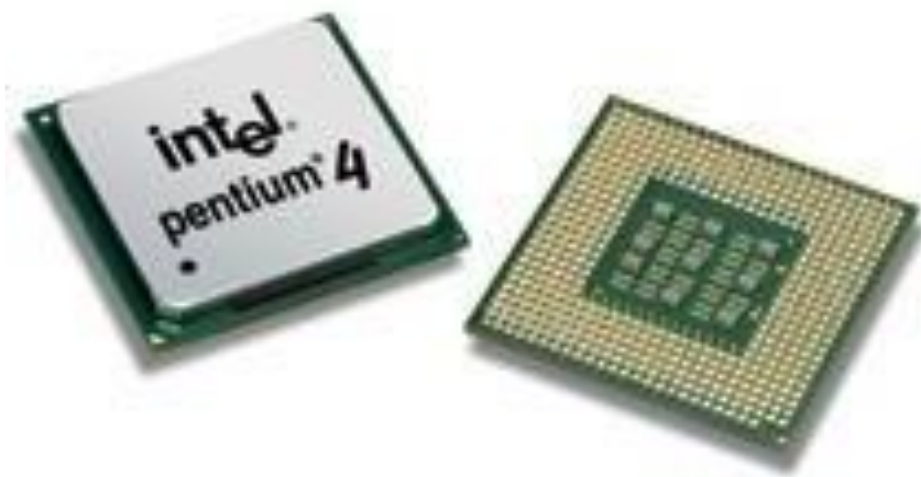


- ❑ 2008, Intel, 45nm Yorkfield四核处理器, Atom (凌动) 处理器。25mm², 4700万, 2.5W-4W
- ❑ AMD Phenom X3 8750, 羿龙三核
- ❑ Intel Core i7, 三通道DDR3内存控制器 (20GB/s)、QPI总线、SMT、SSE4.2, 8MB L3 (游戏、影音娱乐、工作站)。

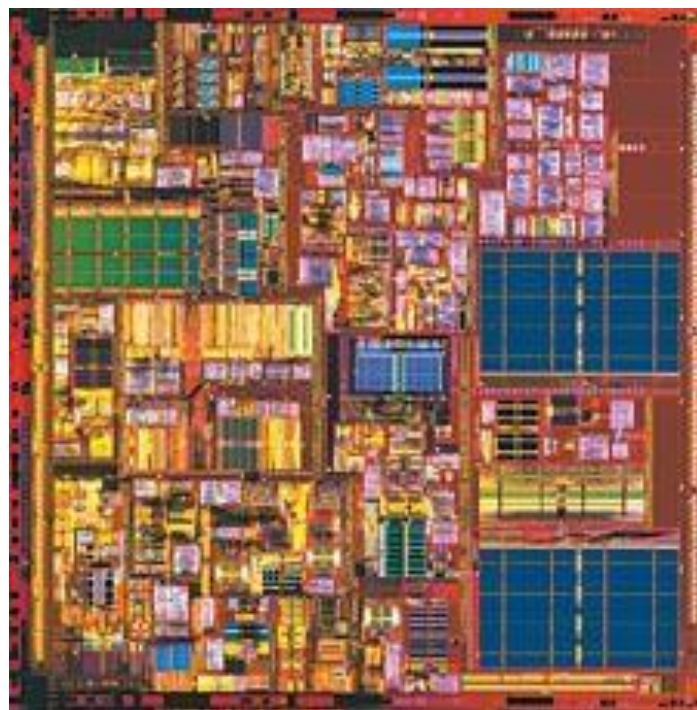


计算机实现技术的发展

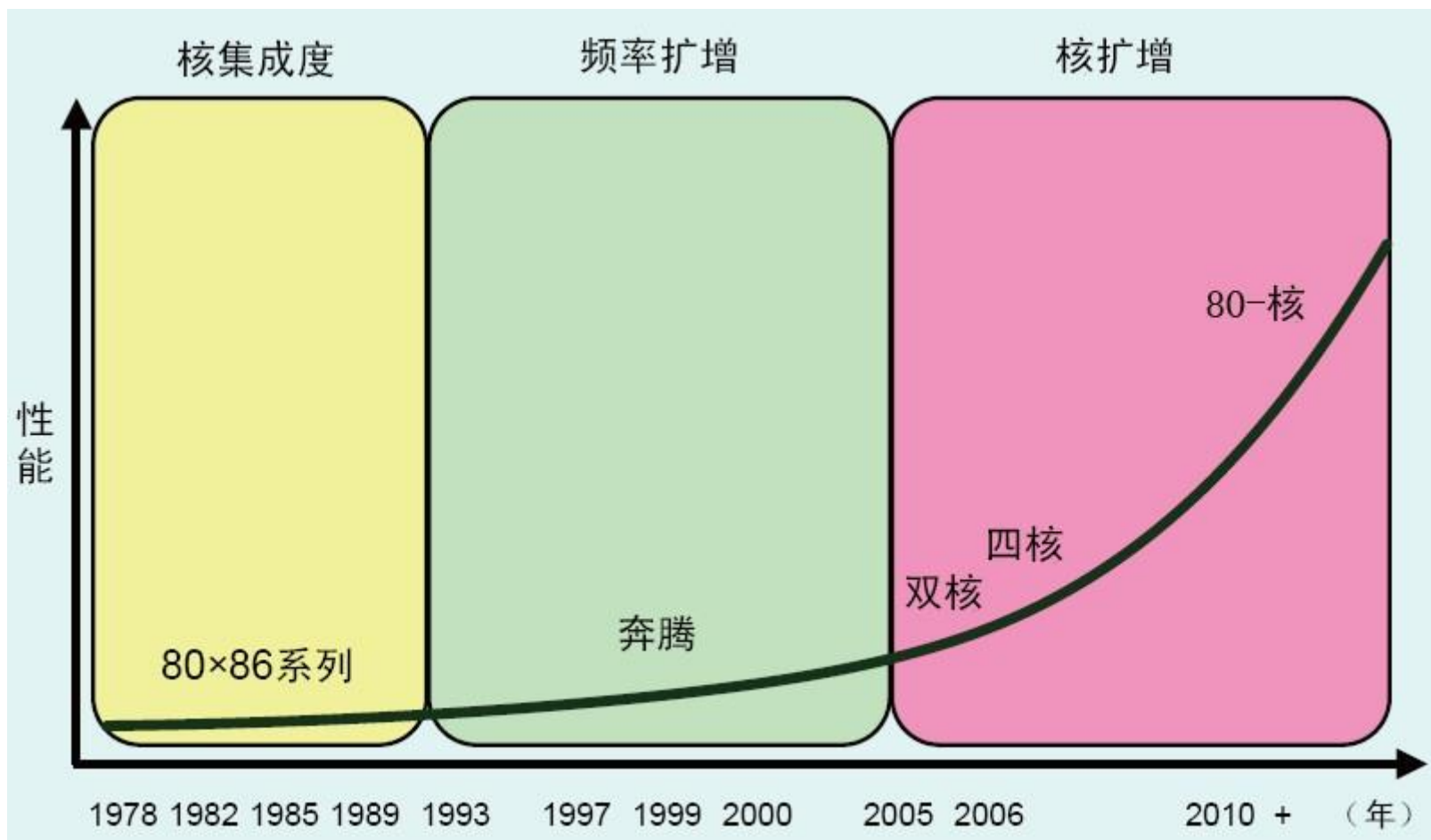
从4004的2300个晶体管到今天拥有4亿1000万晶体管的双核微处理器，工作电压从12伏特到1.2伏特，20万倍：10倍



外形图

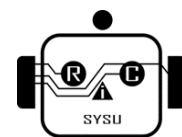
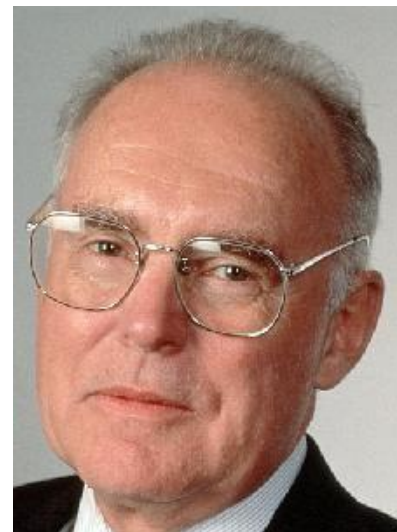
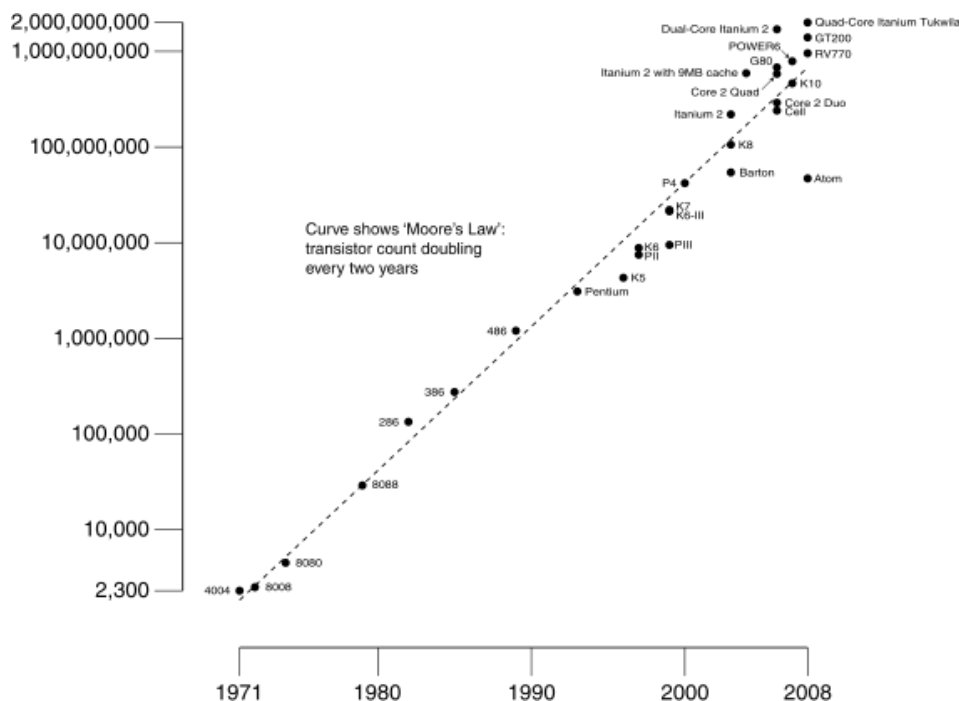


芯片图

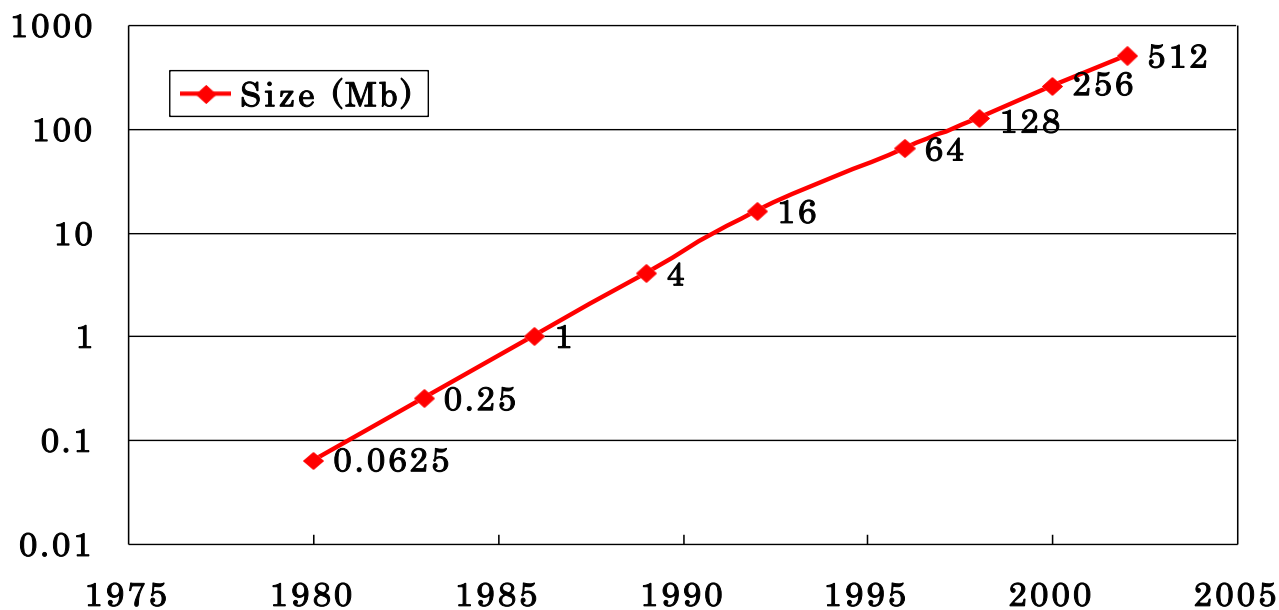


Moore定律 (Moore's Law)

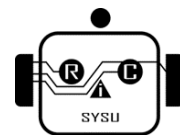
- ❑ Original definition (Moore, 1965): Microprocessor transistor count **doubles every year**.
- ❑ Then changed to “**doubles every 2 years**” .
- ❑ Since then, other measures were used, such as processing power, complexity, etc. and doubling time settled at **18 months**.



计算机实现技术的发展

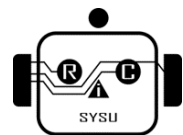


- 半导体DRAM(动态随机访问存储器)。芯片存储密度每年增长速率略低于60%，平均三年增长2倍，存储周期时间的减少比较缓慢，大约是每10年减少1/3。

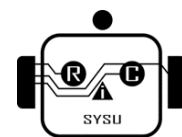
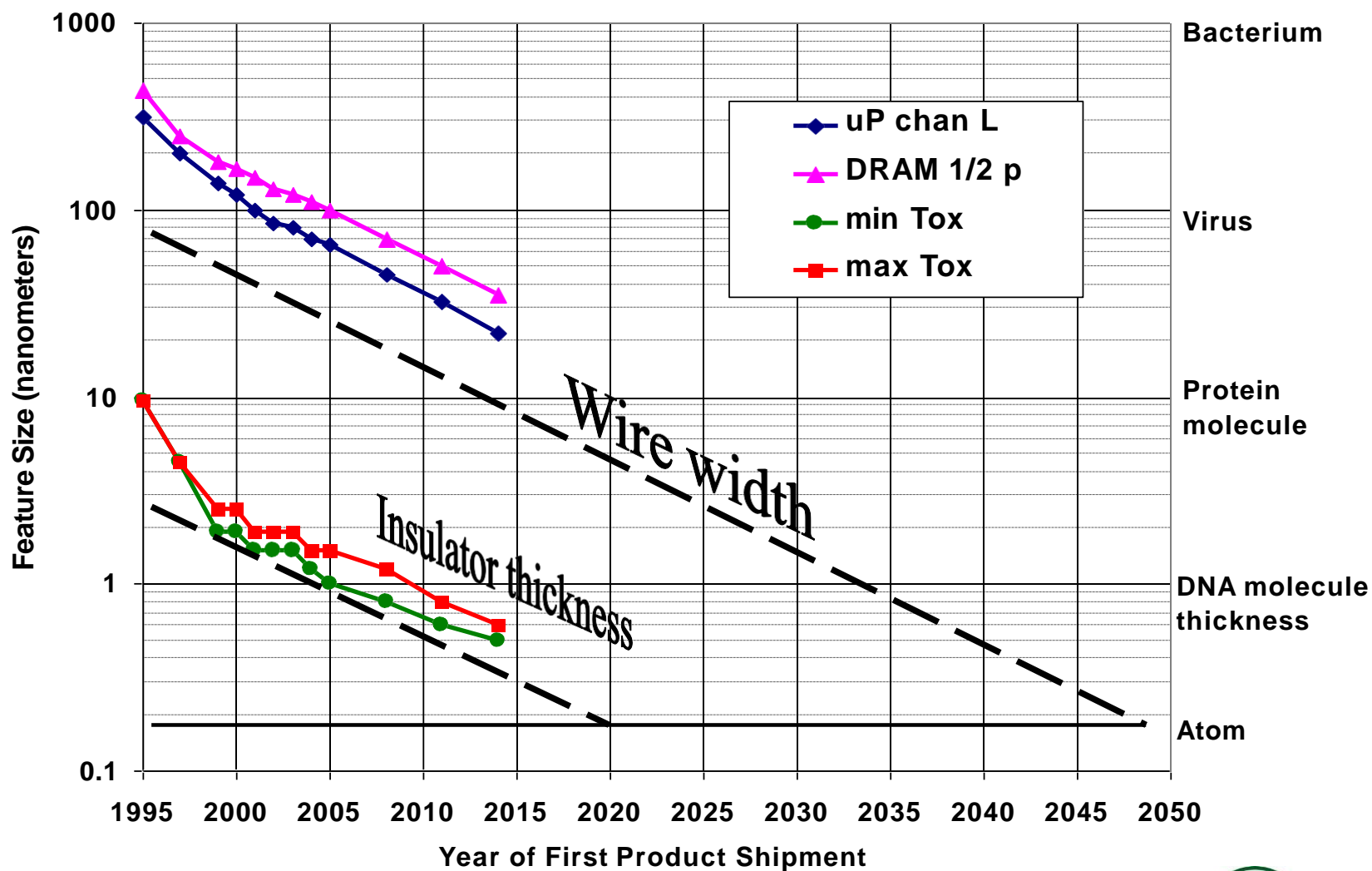


计算机实现技术的发展

□ 磁盘。最近磁盘密度以每年约100%的速度增长，几乎每两年增长4倍。1990年以前磁盘密度每年增长30%，平均三年增长2倍。磁盘存取时间在过去10年内下降1/3。



面临的技术挑战

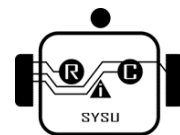
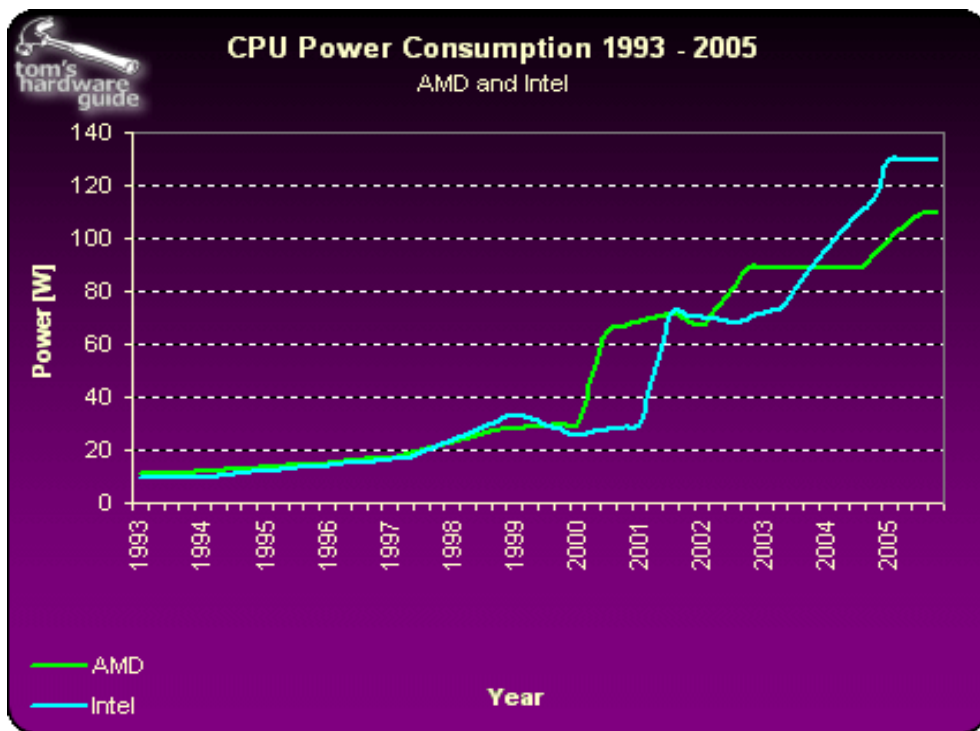


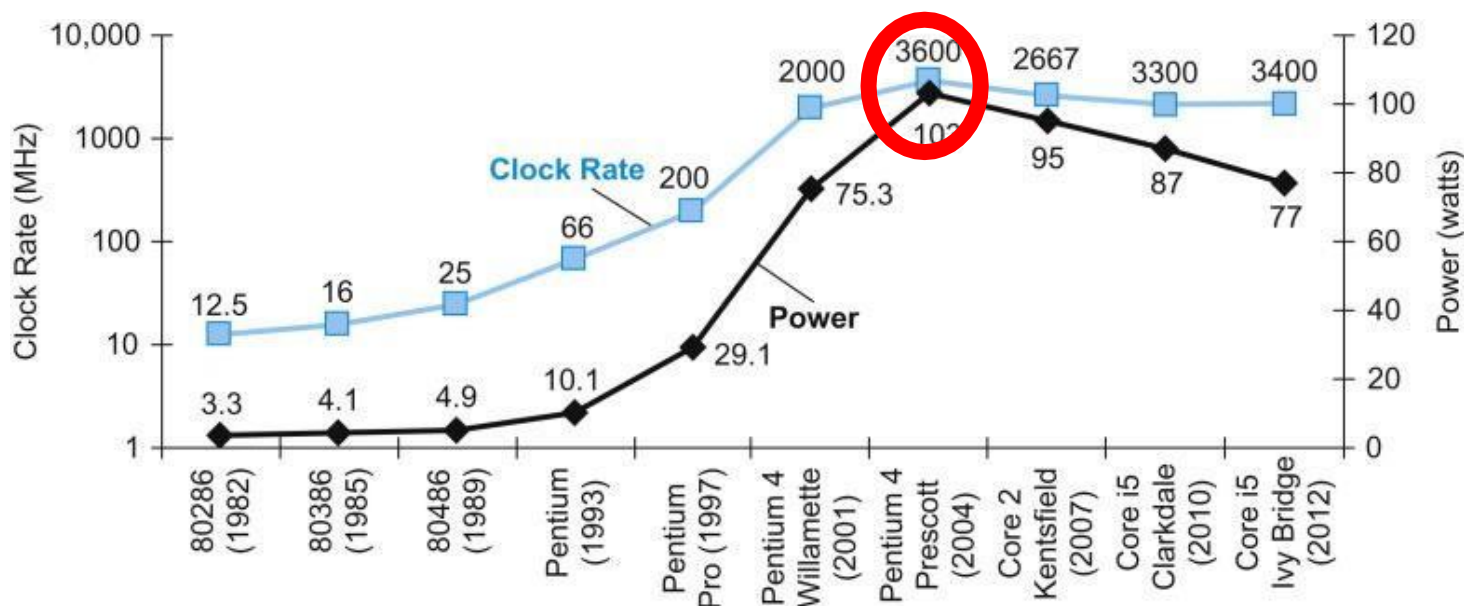
技术挑战与体系结构设计

❑ 登纳德缩放定律 (Dennard Scaling) :

- ✓ 晶体管缩小, 开启和关闭时所需的电压和电流也降低。
- ✓ 直到65nm, 晶体管开始“泄漏”电子 (leakage power dominates the power consumption)

❑ 频率墙 (Frequency Wall) 功耗墙 (Power Wall)





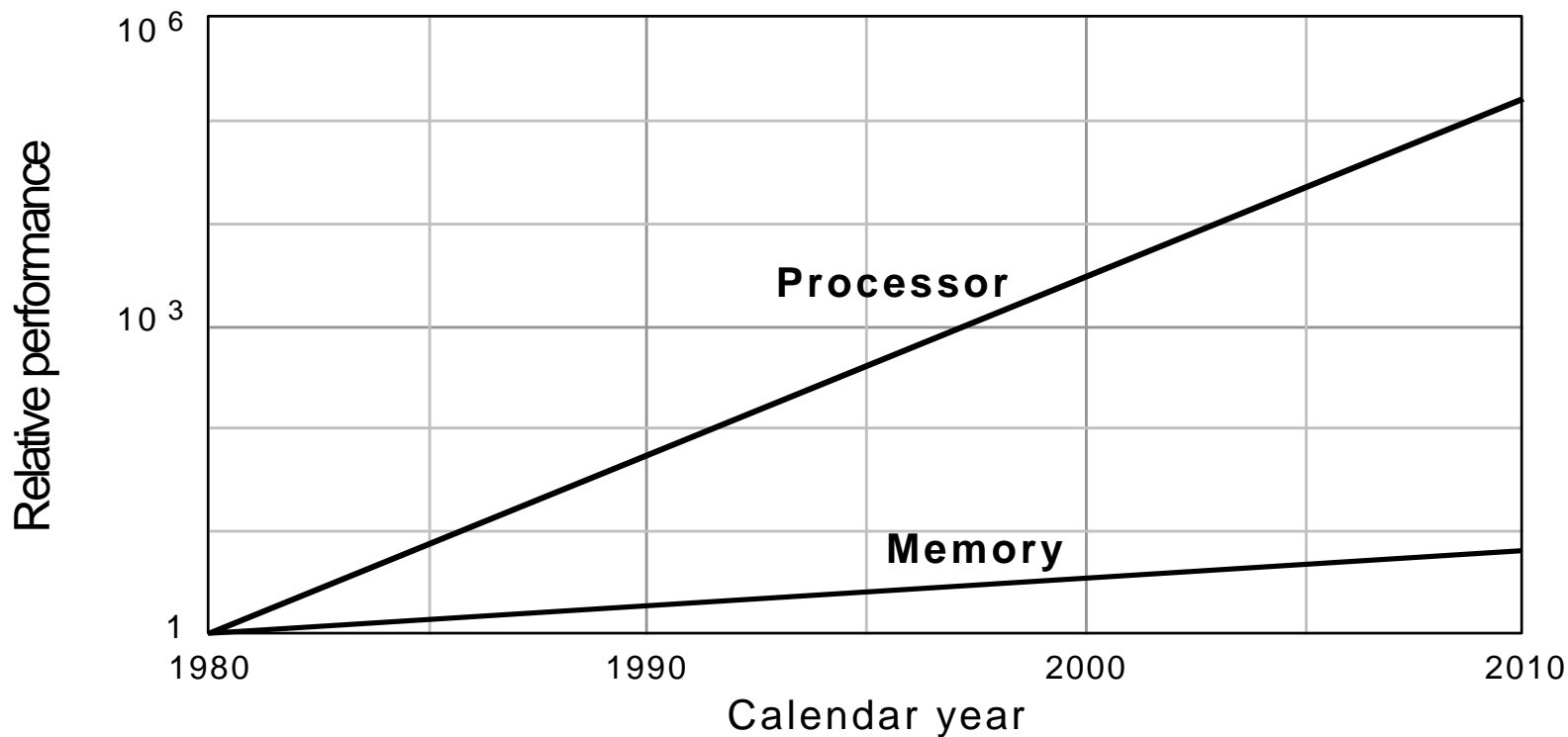
占统治地位的集成电路技术是 CMOS（互补型金属氧化半导体），其主要的功耗来源是动态功耗，即在晶体管开关过程中产生的功耗。动态功耗取决于每个晶体管的负载电容、工作电压和晶体管的开关频率：

$$\text{功耗} = \text{负载电容} \times \text{电压}^2 \times \text{开关频率}$$

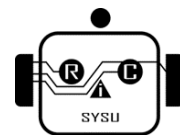
开关频率是时钟频率的函数，负载电容是连接到输出上的晶体管数量（称为扇出）和工艺的函数，该函数决定了导线和晶体管的电容。

为什么时钟频率增长为 1000 倍，而功耗只增长为 30 倍呢？因为功耗是电压平方的函数，能够通过降低电压来大幅减少，每次工艺更新换代时都会这样做。一般来说，每代的电压降低大约 15%。20 多年来，电压从 5 V 降到了 1 V。这就是功耗只增长为 30 倍的原因所在。

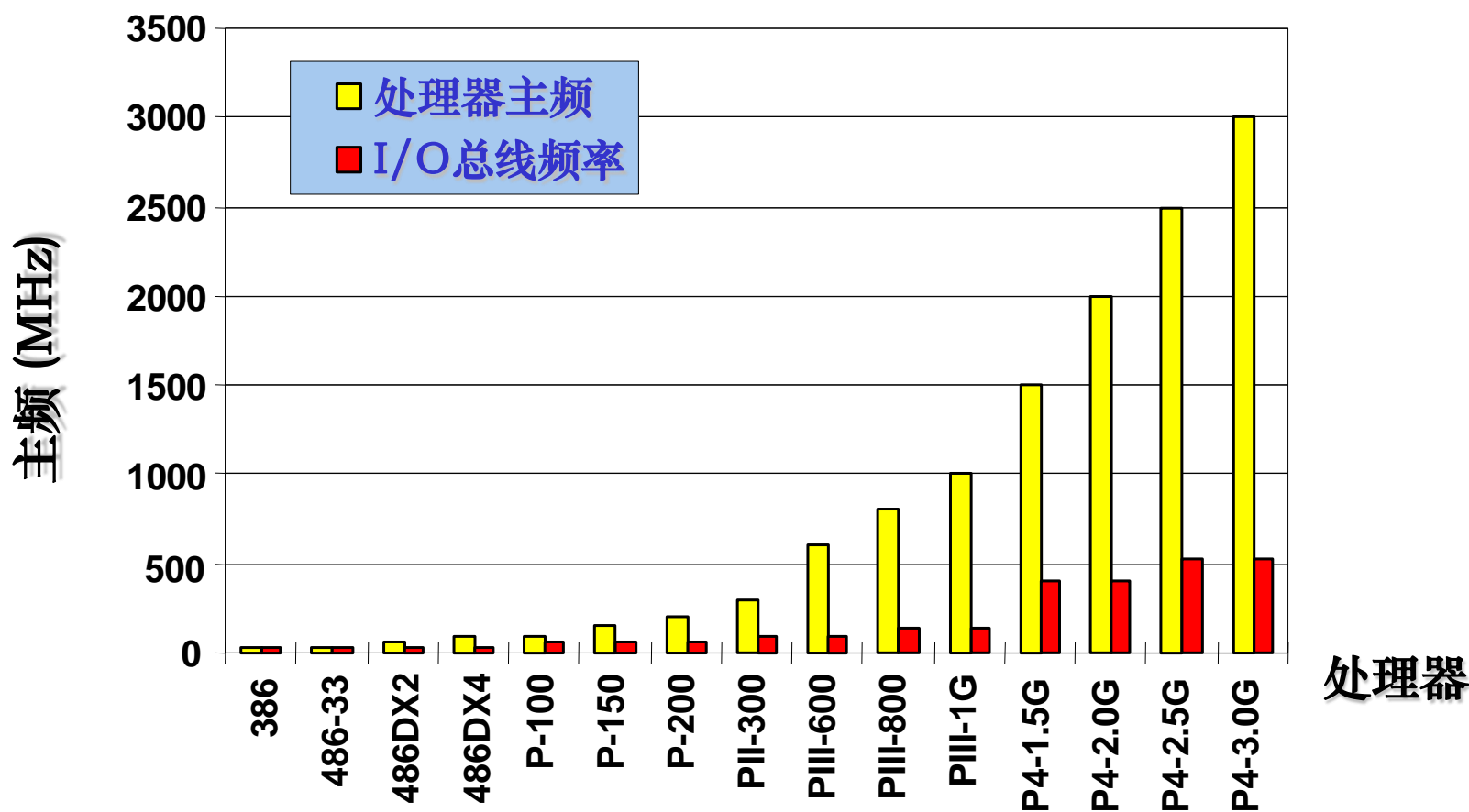
技术挑战与体系结构设计



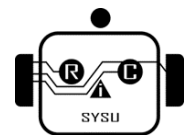
处理器性能与存储系统性能之间存在巨大差距
(**存储墙**: Memory Wall)



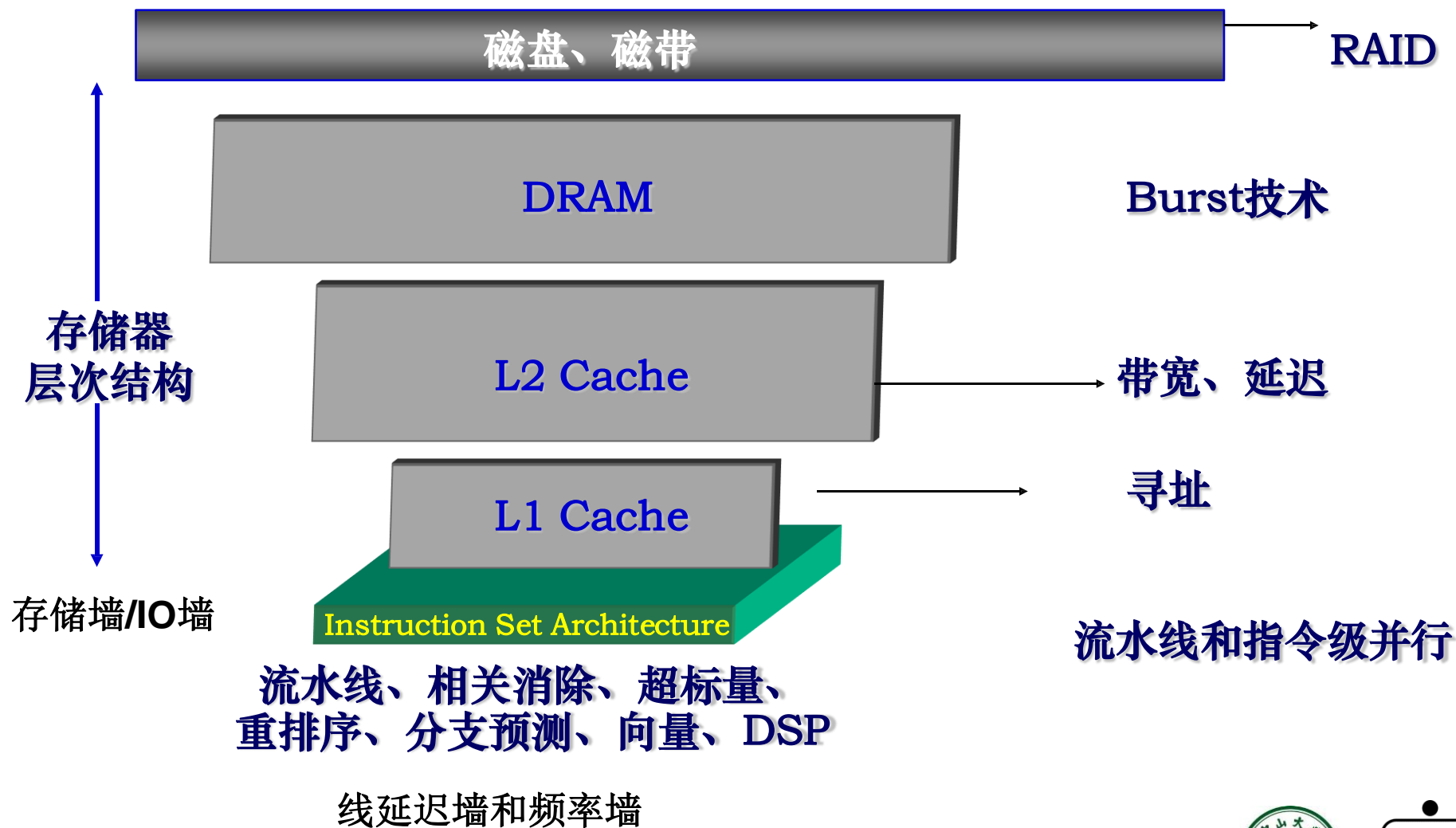
技术挑战与体系结构设计



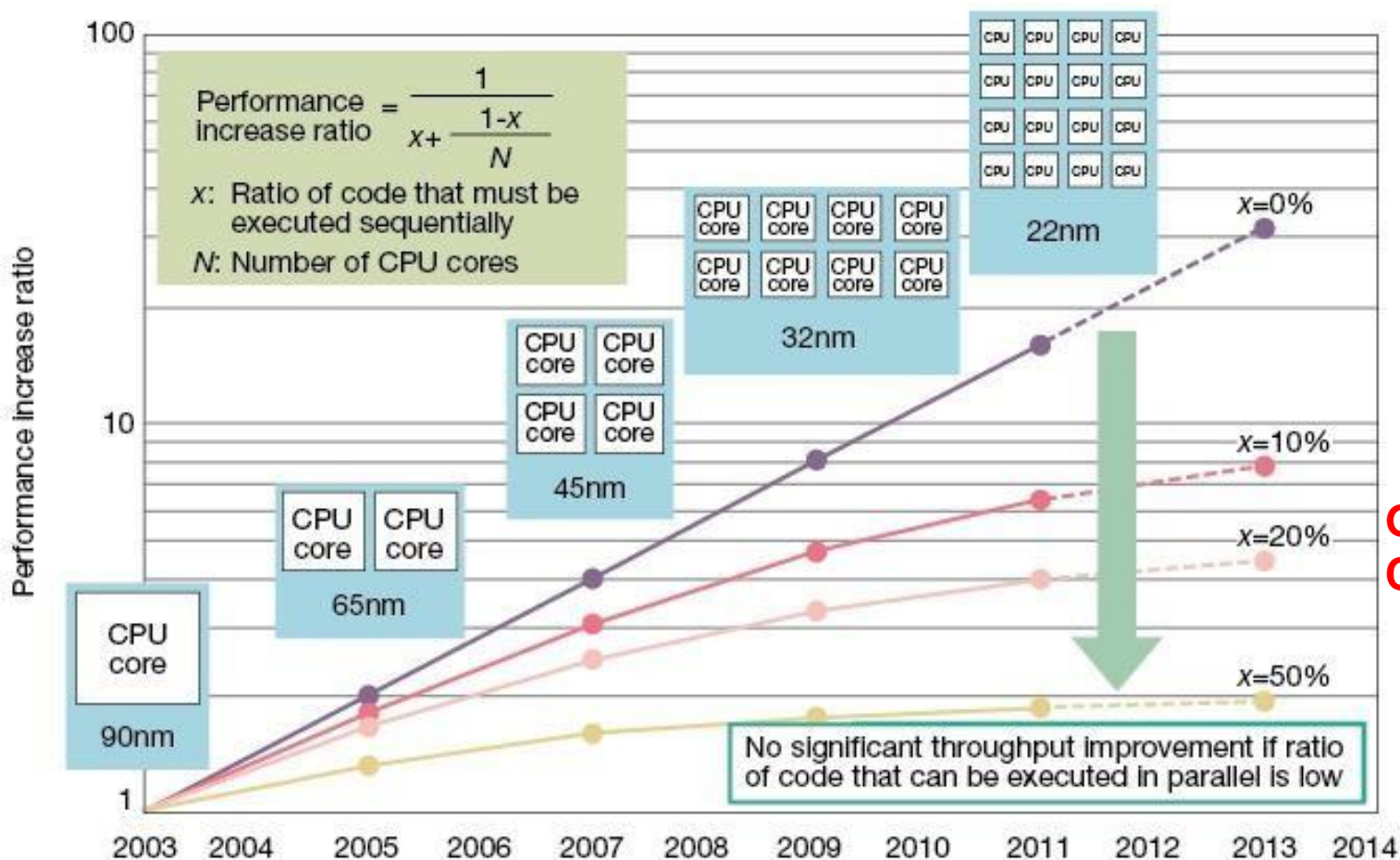
处理器的主频与I/O总线时钟频率之间存在巨大差距
(**I/O墙**: I/O wall)



如何消除这些“墙”



并行加速比：Amdahl's Law 1967



Gene Amdahl
Computer Pioneer

Fig 3 Amdahl's Law an Obstacle to Improved Performance Performance will not rise in the same proportion as the increase in CPU cores. Performance gains are limited by the ratio of software processing that must be executed sequentially. Amdahl's Law is a major obstacle in boosting multicore microprocessor performance. Diagram assumes no overhead in parallel processing. Years shown for design rules based on Intel planned and actual technology. Core count assumed to double for each rule generation.

联系方式

□ Acknowledgements:

□ This slides contains materials from following lectures:

- Computer Architecture (ETH, NUDT, USTC)

□ Research Area:

- 计算机视觉与机器人应用计算加速,
- 人工智能和深度学习芯片及智能计算机

□ Contact:

- 中山大学计算机学院
- 管理学院D101 (图书馆右侧)
- 机器人与智能计算实验室
- cheng83@mail.sysu.edu.cn

