



中山大學
SUN YAT-SEN UNIVERSITY



计算机组成原理

第七章：输入使出系统

中山大学计算机学院
陈刚

2022年秋季

上节回顾

回顾内容

第六章 外存和I/O系统

■ 6.1 概述

- ◆ I/O系统的基本知识
- ◆ I/O设备的通用模型

■ 6.2 I/O接口

■ 6.3 磁盘存储器

- ◆ 磁盘存储器的读写原理
- ◆ 磁盘存储器的性能指标：记录密度(位密度、道密度)、磁盘容量(格式化、非格式化)、平均访问速度(寻道、旋转和传输时间)

回顾——磁表面存储器的性能指标

硬盘的操作流程：

所有磁头同步寻道(由柱面号控制)→选择磁头(由磁头号控制)→被选中的磁头等待扇区到达磁头下方(由扇区号控制)→读写该扇区中的数据

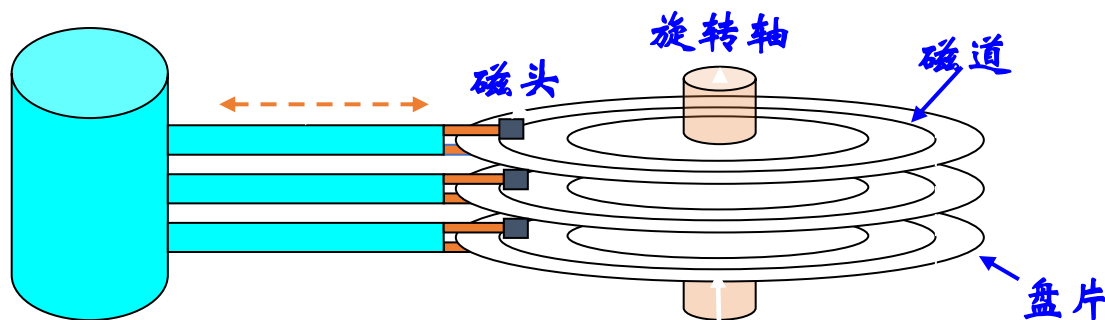
回顾——磁表面存储器的性能指标

存取时间 t_a (以移动头磁盘为例说明)

- 磁头从现行磁道到目的磁道，并完成读写所需的时间：

$$t_a = t_s + t_w + t_{WR}$$

- ◆ t_s ：寻道时间(Seek Track Time)，磁头寻找到指定磁道所需时间，为ms级(约5ms)，与磁头定位系统有关
- ◆ t_w ：旋转等待时间(Wait Time)，指定扇区旋转到磁头下方所需时间，为ms级(约4 ~ 6ms)，与转速密切相关
- ◆ t_{WR} ：数据传输时间(Read or Write Time)，磁头在控制器的作用下读写所需时间，为 μs 级(约0.01ms / 扇区)



本节概要

重点内容

第六章 外存和I/O系统

- 6.4 Flash闪存存储器
- 6.5 光盘存储器
- 6.6 处理器、存储器和I/O设备的连接

基本要求

- 了解Flash的基本知识
- 了解光盘的工作原理，掌握光盘的分类
- 理解I/O接口、I/O设备的连接

Flash memory存储器

闪存存储器

闪存的诞生

■ 许多试图取代磁盘技术的发明，基本都失败了

- CCD存储器、磁泡存储器、全息存储器都无法取代磁盘
- 每当新的技术即将推出，磁盘技术总是比预期取得更大的飞跃

■ 第一个成功的挑战者是快闪式存储器(Flash Memory)

- 一种非易失性的存储器，速度比DRAM存储器慢
- 相对于传统磁盘，其尺寸小，功耗低、抗震好，访问延迟是磁盘的1‰~1%
- 闪存每GB的成本不断下降，闪存芯片成本已低于1元/GB

闪存存储器

- 闪存：一种电可擦写、可编程只读存储器(E²PROM)
- 闪存分类
 - NOR Flash
 - NAND Flash

❖ NOR Flash

- 随机的，可以直接按字节访问
- 快速：随机读
- 慢速：擦除和写
- 主要用于存储程序代码(code)

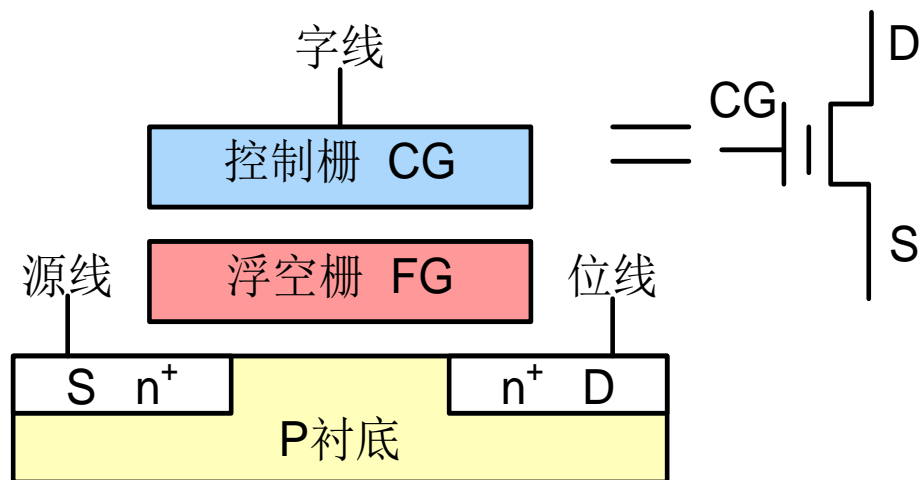
❖ NAND Flash

- 块级 I/O 访问
- 更高的集成度（容量更大，成本更低）
- 较好的擦除和写性能
- 主要用于存储数据(data)

闪存存储器

闪存芯片的单元电路结构

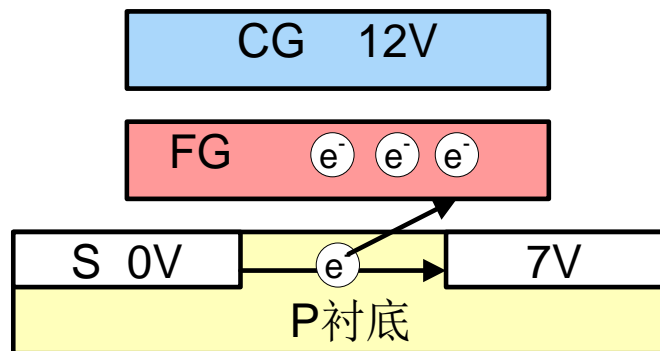
- 闪存单元由一个带浮栅的晶体管构成，该晶体管的阈值电压可通过在其栅极上施加电场而被反复改变(编程)



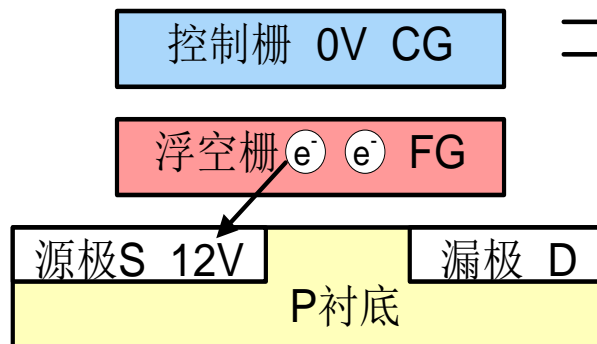
闪存存储器

闪存芯片的单元电路结构

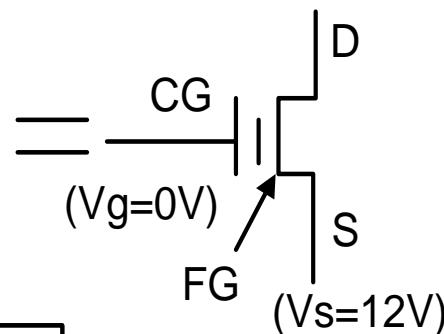
- 闪存单元由一个带浮栅的晶体管构成，该晶体管的阈值电压可通过在其栅极上施加电场而被反复改变(编程)
- 若浮空栅上保存有电荷，源(S)、漏(D)极间形成导电沟道：信息“0”
- 若浮空栅上没有电荷，源、漏之间无法形成导电沟道：信息“1”



向浮空栅增加电荷——>“0”



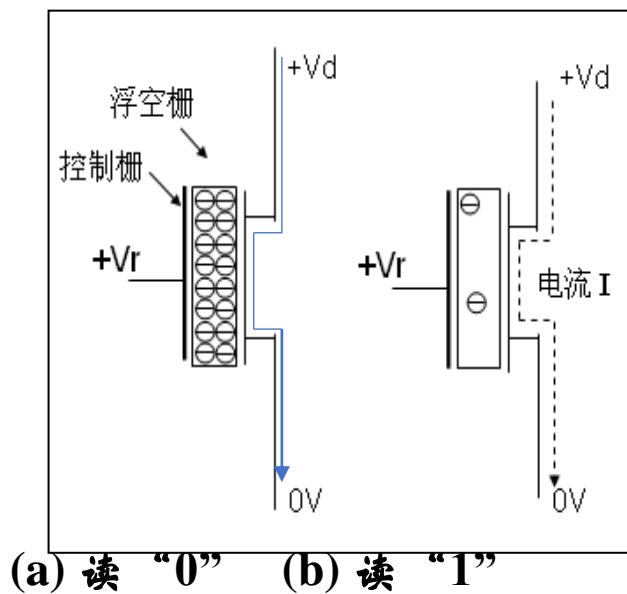
从浮空栅移走电荷——>“1”



闪存存储器

闪存的工作原理

- 读出：控制栅加正电压，若状态为0，则读出电路检测到较大电流；若状态为1，则检测到很小电流



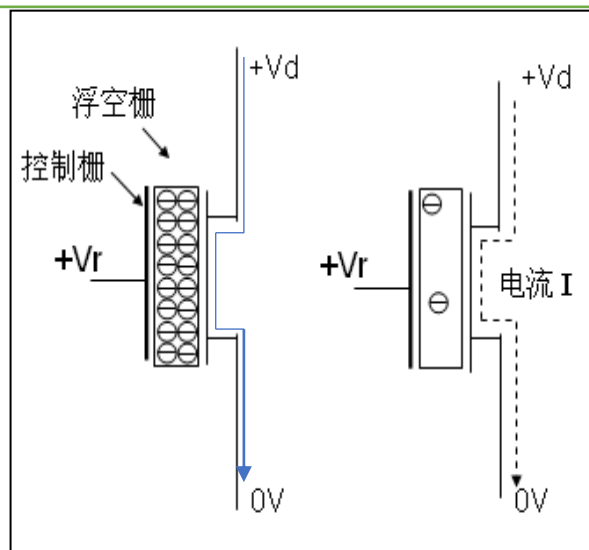
闪存存储器

闪存的工作原理

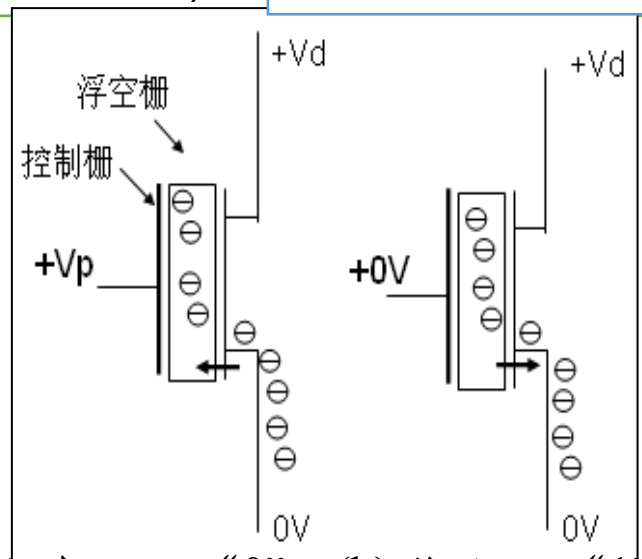
- 读出：控制栅加正电压，若状态为0，则读出电路检测到较大电流；若状态为1，则检测到很小电流
- 写入：编程(需要之处写0)；块擦(所有单元为1)

读快、写慢!

各单元的源极联在一起，
所以闪存以块为单位擦除



(a) 读 “0” (b) 读 “1”



(a) 编程:写 “0” (b) 擦除:写 “1”

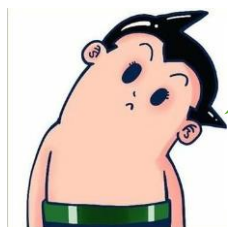
闪存存储器

闪存的读写访问速度不对称

- 访问性能比较

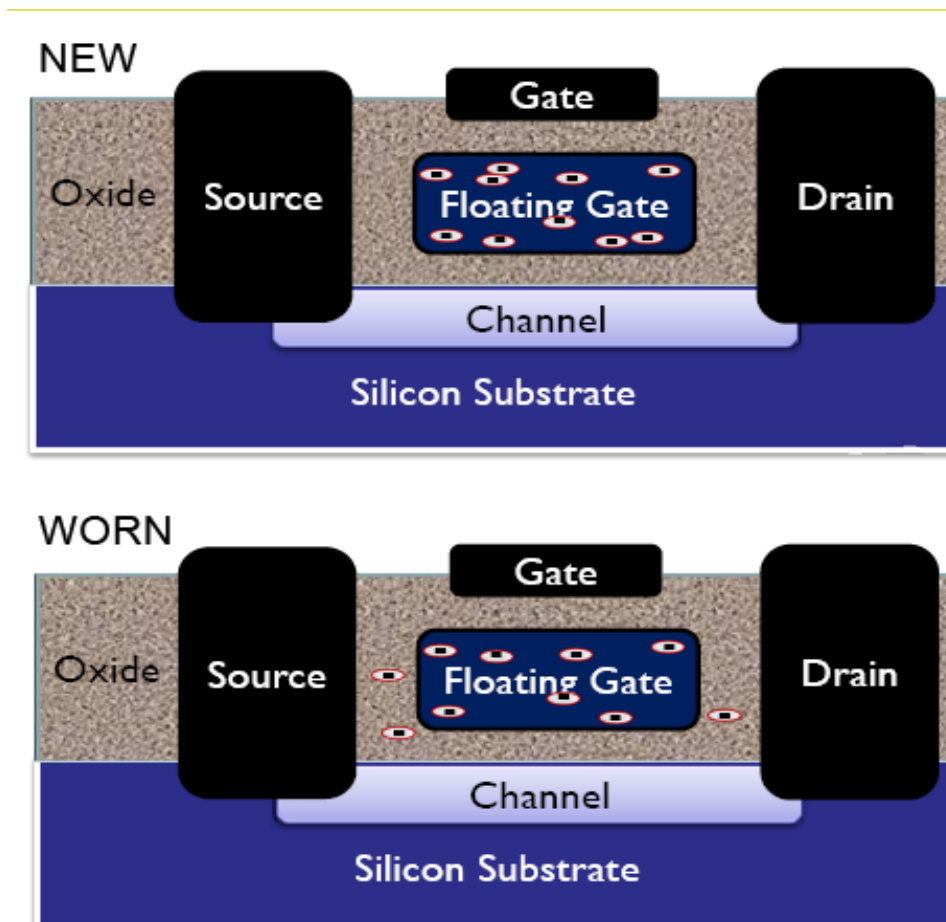
Media	Access time		
	Read	Write	Erase
DRAM	5ns (1B) 2.56 μ s (512B)	5ns (1B) 2.56 μ s (512B)	-
NOR FLASH	150ns (1B) 14.4 μ s (512B)	211 μ s (1B) 3.52ms (512B)	1.2s (16KB)
NAND FLASH	20 μ s (1B) 32.8 μ s (512B)	200 μ s (1B) 212 μ s (512B)	1.5ms (128KB)
DISK	12.4ms (512B) (average)	12.4 ms(512B) (average)	-

闪存存储器



为什么闪存使用寿命有限？

反复的擦写，浮栅中的电子可能泄漏，从而无法可靠的区分“1”和“0”两种状态



闪存存储器

闪存的损耗均衡

损耗均衡(wear leveling)技术

- 通过重映射，将写操作从擦写次数多的块转移到擦写次数较少的块，以均衡对芯片内存储位元的擦写次数/磨损程度
- 虽然损耗均衡降低了闪存的性能，但可以减少块的损耗，提高闪存的可靠性

闪存存储器

闪存与EEPROM比较

相同点

- 属于不挥发的存储器
- 具有在线编程能力

不同点

- EEPROM要求数据的写入或擦除每次一个字节，必须整个芯片擦除和重新编程；而Flash Memory允许以字块为存储单位写入或擦除，速度快
- EEPROM寿命有限，一般重新编程次数限于几万~几十万次；而Flash Memory重新编程次数可达 $10^5 \sim 10^7$ 次
- EEPROM的擦除、写和读数据需要不同的电压；而Flash Memory只需单一的电压，工作功率较小

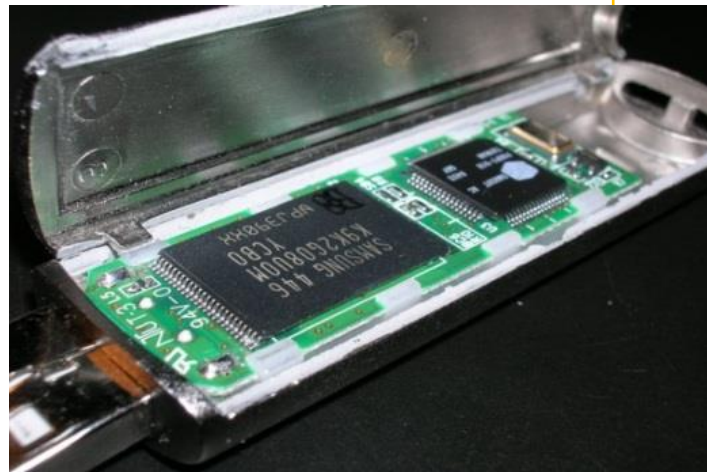


闪存存储器

优盘

一种基于通用串行总线(USB)接口的微型大容量移动存储设备，采用闪存（Flash Memory）作为存储芯片

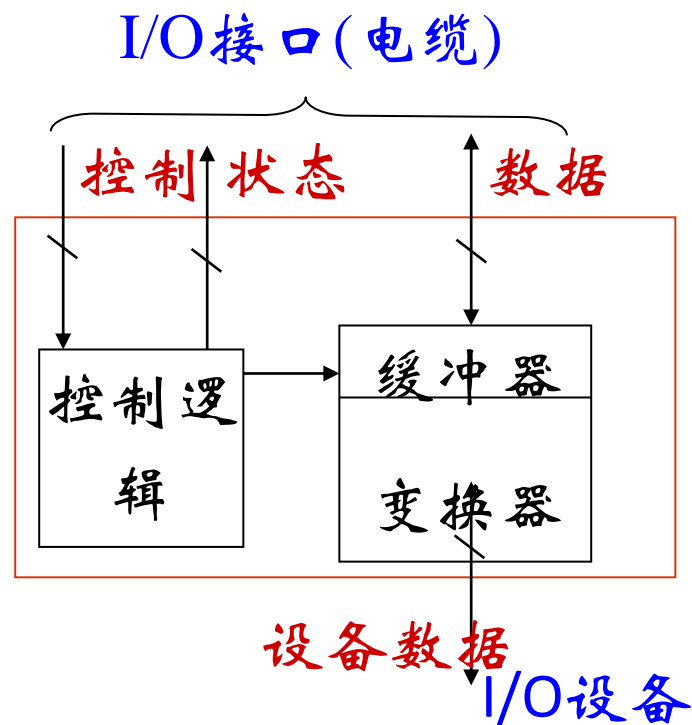
- 体积小、重量轻、容量较大
- 无外接电源、使用简便，即插即用
- 存取速度快、可靠性好
- 携带方便，抗震，防潮
- 采用USB接口，通常都带有写保护功能



处理器、存储器和I/O设备的连接和接口

I/O设备的通用模型

- I/O设备通过**电缆**与计算机内部I/O接口进行数据、状态和控制信息的传送
- **控制逻辑**根据相关信息控制设备的操作，检测设备状态
- **缓冲器**用于保存交换的数据信息，解决速度不匹配问题
- **变换器**用于在电信号形式(内部数据)和其他形式的设备数据之间进行转换

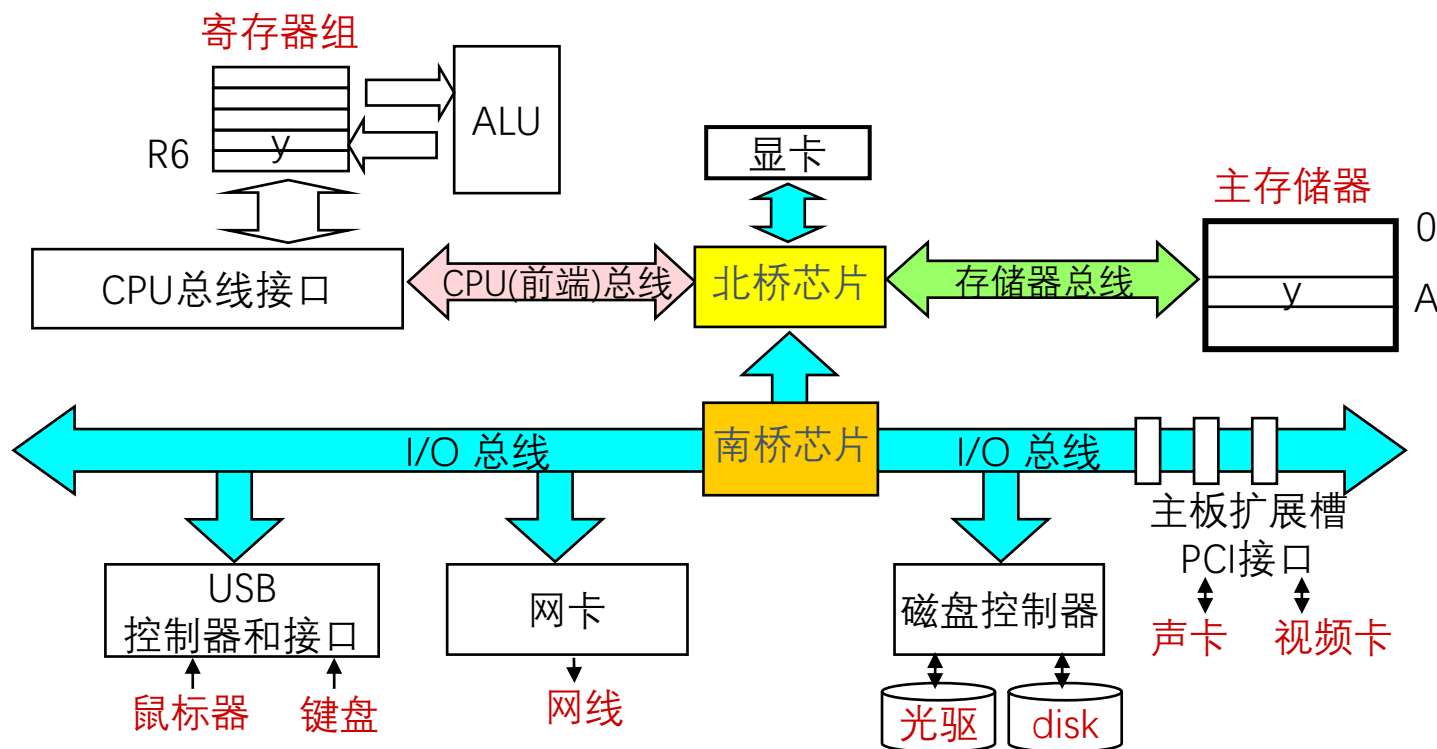


所有设备都可以抽象成这个通用模型！

设备所用的电缆线中有以下三种信号线：

控制信号、状态信号、数据信号

I/O总线, I/O控制器, I/O接口与I/O设备的关系



- **I/O设备**通常都是物理上相互独立的设备，一般通过**I/O接口**与I/O控制器连接
- **I/O控制器**通过**南桥芯片**或**PCH(平台控制器中心)**与I/O总线连接
- **I/O总线**经过**北桥芯片**与内存、CPU连接，当前北桥的功能集成在CPU里

回顾——I/O编址方式

统一编址

- 将I/O端口映射到主存空间的某区，与主存统一编址，将主存空间分出一部分地址给I/O端口进行编号，也被称为“存储器映射方式”
- 将外设接口中可访问的寄存器和存储器的存储单元同等对待，可用访存指令去访问外设中的寄存器
- 例如：IBM公司的处理器采用统一编址方式

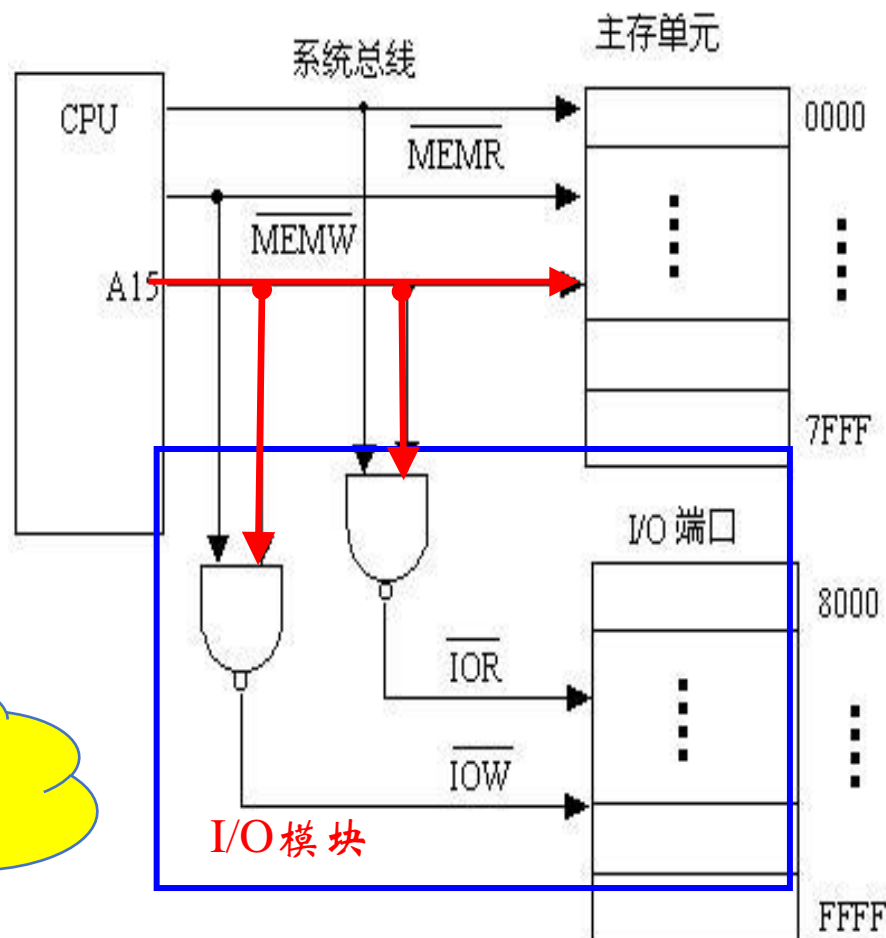
独立编址

- 对I/O端口单独编号，使之成为独立的I/O地址空间，存储单元地址和外设地址毫无关系
- 需要专门的I/O指令，把I/O操作和存储器读写截然分开
- 例如Intel公司的处理器采用独立编址方式

统一编址方式

- CPU不直接通过读写控制信号 IOR#、IOW#对I/O端口读写，而是根据I/O端口在地址空间的位置，通过地址译码来实现
- 地址线的高位参与片选控制逻辑
- 无需设置专门I/O指令，只要用一般访存指令就可存取I/O端口

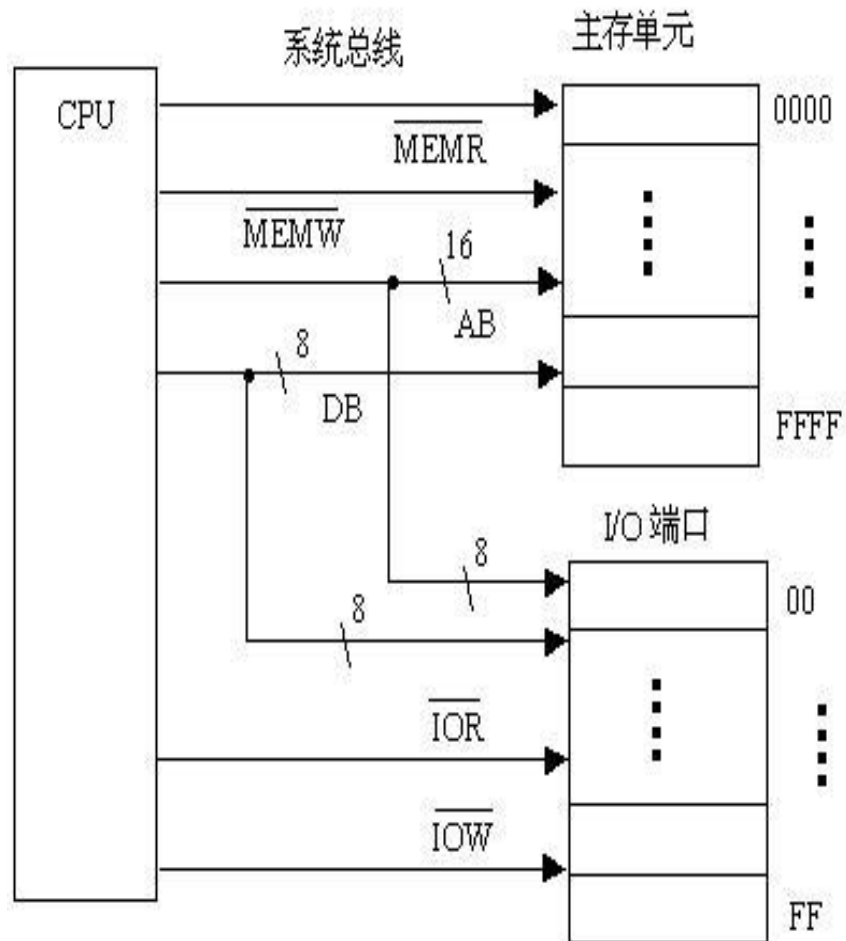
MemR#或MemW#命令由访存指令发出，IOR#和IOW#命令怎样呢？



独立编址方式

- 通过不同的读写控制信号 IOR#、IOW#和 MEMR#、MEMW#来实现对I/O 端口和存储器的读写
- 一般I/O端口比存储器单元少，选择I/O端口时，只需少量地址线
- 指令系统必须设计专门的I/O指令

MemR#或MemW#命令
由访存指令发出，
IOR#和IOW#命令怎样
呢？

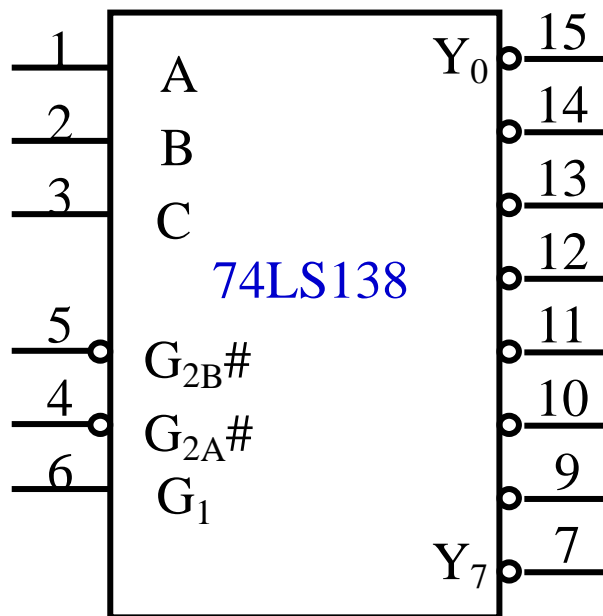


I/O端口地址译码电路举例

□ 固定I/O端口地址译码

■ 接口中多个端口一般采用译码器电路构成，常见的译码器有74LS138等

■ 74LS138译码器：



◆ 工作条件：

$$G_1=1, \quad G_{2A}\# = G_{2B}\# = 0$$

◆ 工作原理：

将复合的输入信号变为枚举的输出信号

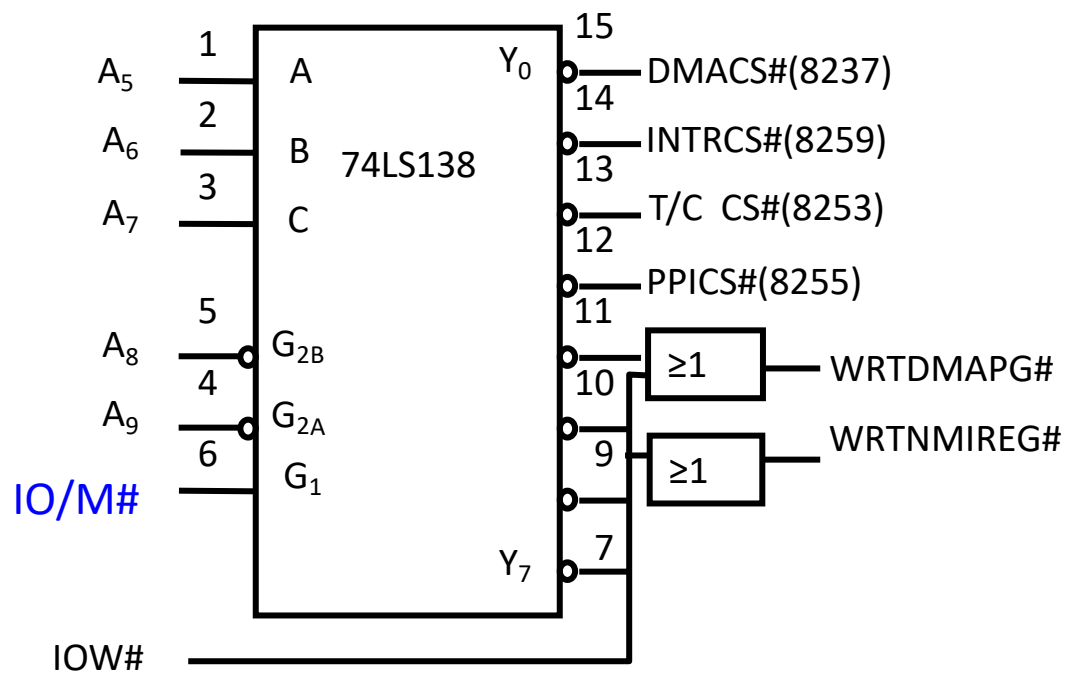
I/O端口地址译码电路举例

74LS138
真值表

输 入				输 出							
G_1	G_{2A}	$\#G_{2B}$	C B A	Y_7	Y_6	Y_5	Y_4	Y_3	Y_2	Y_1	Y_0
1	0	0	0 0 0	1	1	1	1	1	1	1	0
1	0	0	0 0 1	1	1	1	1	1	1	0	1
1	0	0	0 1 0	1	1	1	1	1	0	1	1
1	0	0	0 1 1	1	1	1	1	0	1	1	1
1	0	0	1 0 0	1	1	1	0	1	1	1	1
1	0	0	1 0 1	1	1	0	1	1	1	1	1
1	0	0	1 1 0	1	0	1	1	1	1	1	1
1	0	0	1 1 1	0	1	1	1	1	1	1	1
0	X	X	X X X	1	1	1	1	1	1	1	1
X	1	X	X X X	1	1	1	1	1	1	1	1
X	X	1	X X X	1	1	1	1	1	1	1	1

I/O端口地址译码电路举例

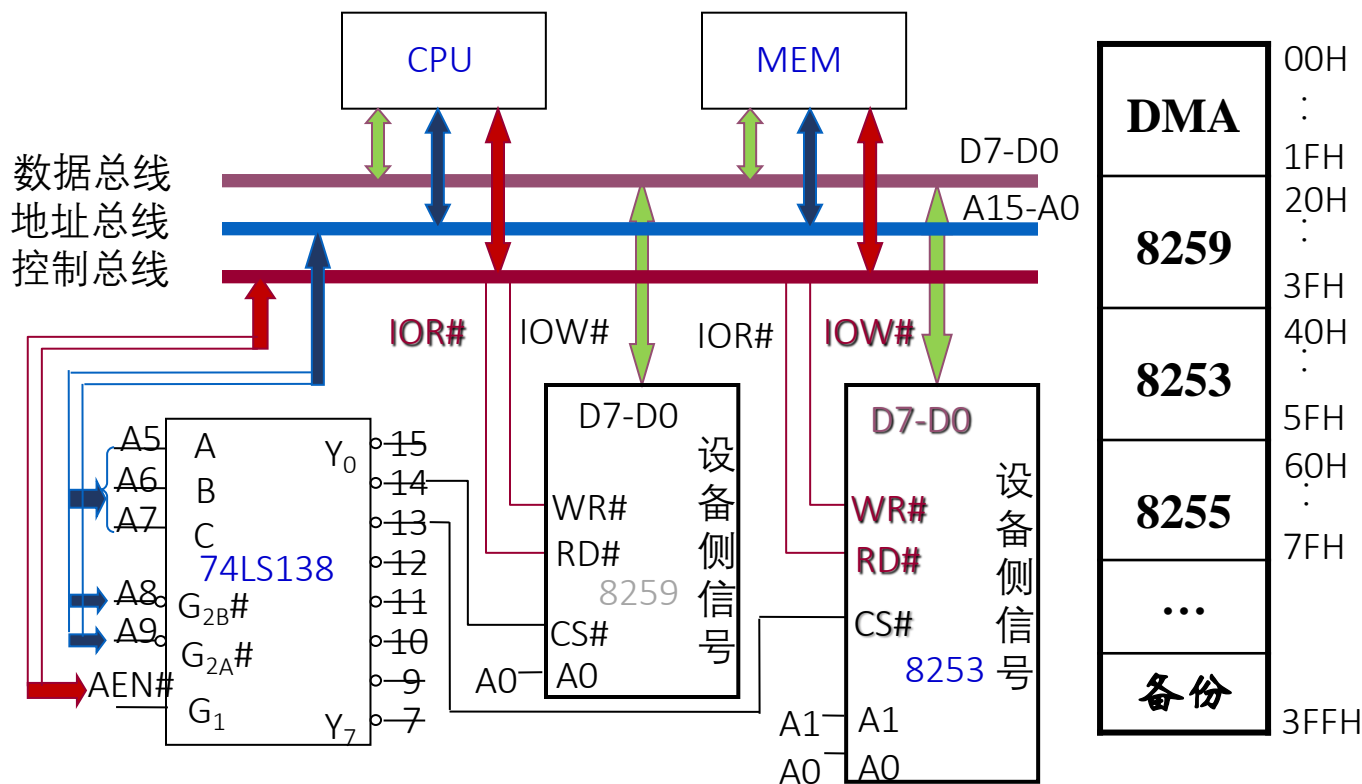
74LS138在PC机系统板端口译码的应用1



问题：如何区别访问I/O还是Memory？

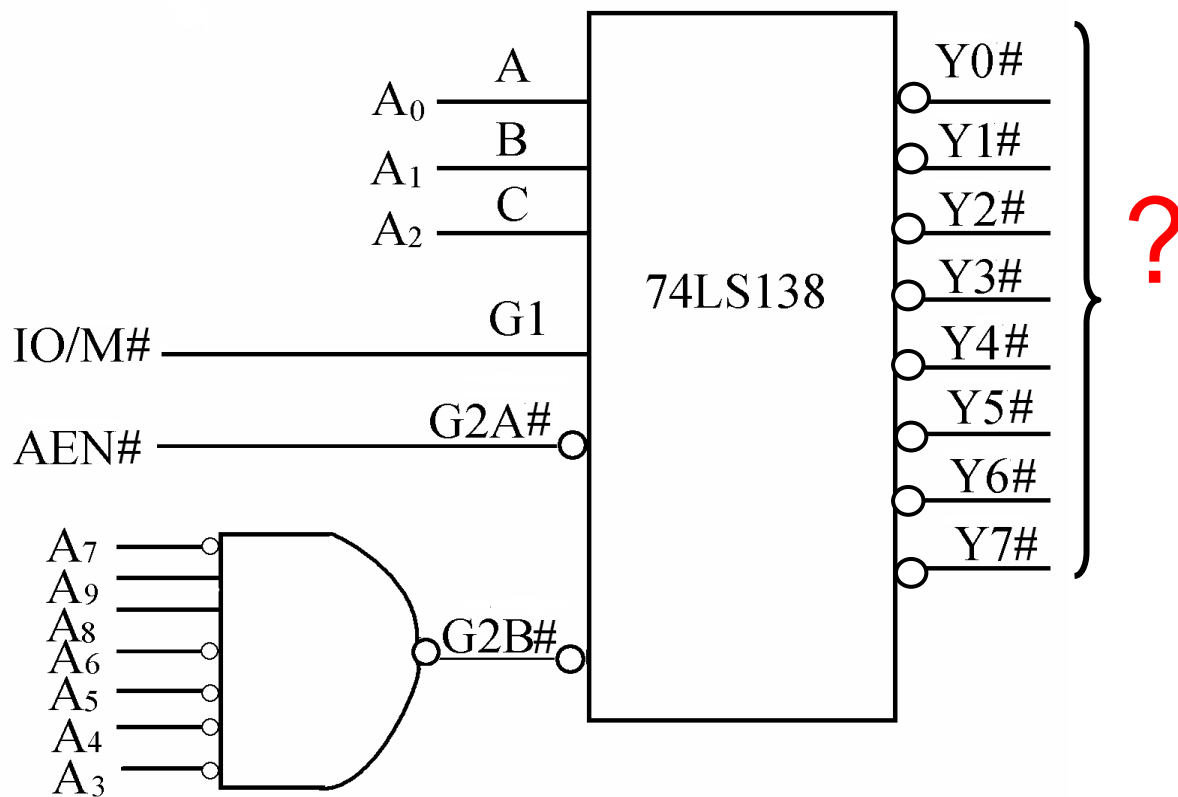
I/O端口地址译码电路举例

74LS138在PC机系统板端口译码的应用



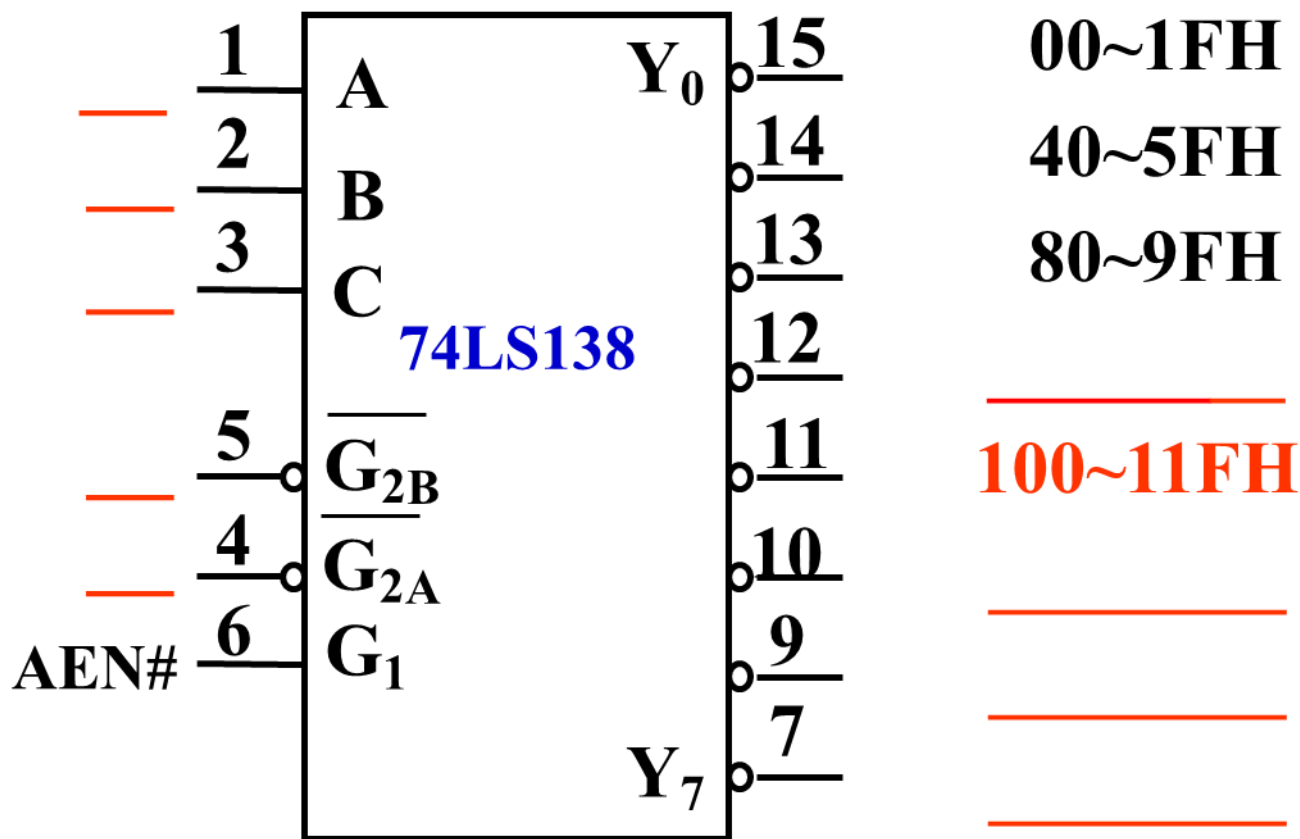
思考题1

译码芯片产生的输出所对应的有效地址是什么？



思考题2

2、已知A9~A0共10根线参与地址译码，请完成填空。

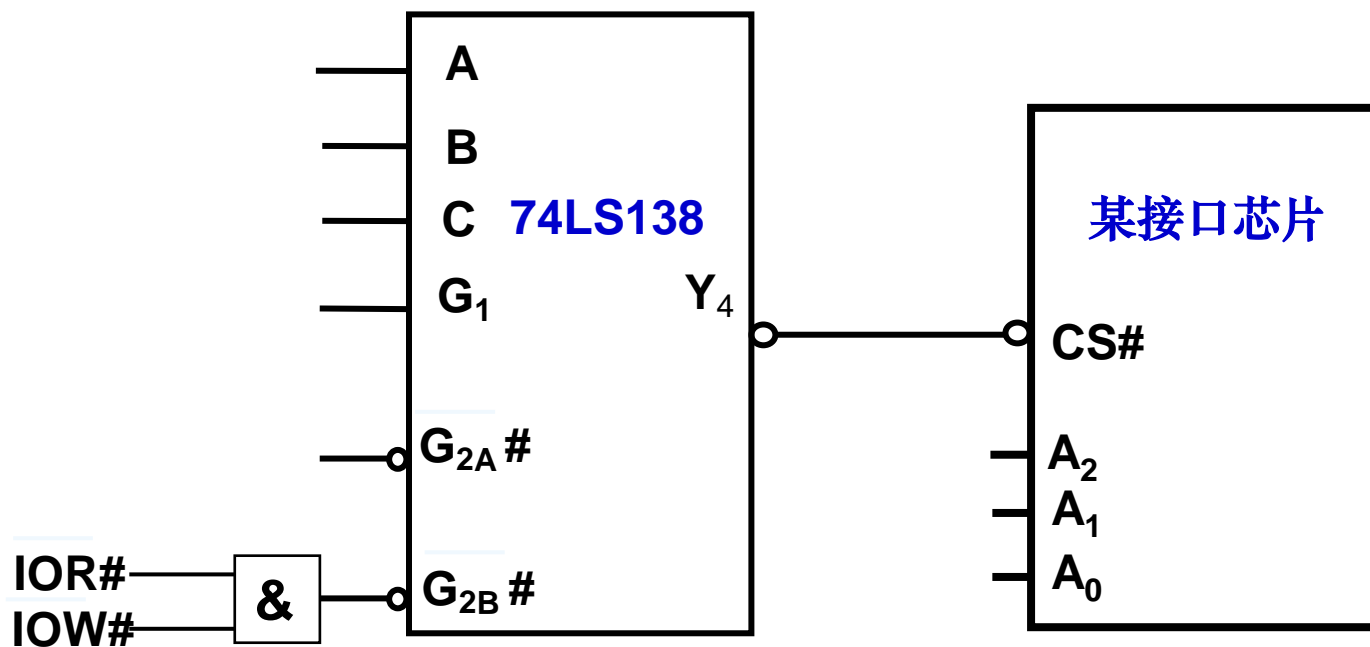


小结

- 闪存——Flash memory
- 光盘
 - 光盘分类：只读型、追记型和可擦型光盘
- I/O设备的连接与接口
 - I/O端口是指I/O控制器中CPU可访问的寄存器，对I/O设备的寻址就是对I/O端口的访问
 - 两种I/O端口编址的连接方式：内存映射方式(统一编址)和特殊I/O指令方式(独立编址)
 - I/O端口地址译码电路

补充题

1、若接口芯片的端口地址范围为140H、142H、144H、146H、148H、14AH、14CH、14EH，请问A0~A9这10根线如何连接？



联系方式

□Acknowledgements:

□This slides contains materials from following lectures:

- Computer Architecture (ETH, NUDT, USTC, SYSU)

□Research Area:

- 计算机视觉与机器人应用计算加速,
- 人工智能和深度学习芯片及智能计算机

□Contact:

- 中山大学计算机学院
- 管理学院D101 (图书馆右侧)
- 机器人与智能计算实验室
- cheng83@mail.sysu.edu.cn

