|  |  |  |  |
| --- | --- | --- | --- |
| 1 | 00:00:00,596 --> 00:00:01,410 | 大家好 |  |
| 2 | 00:00:01,520 --> 00:00:02,950 | 今天很高兴在这里 |  |
| 3 | 00:00:02,950 --> 00:00:05,080 | 做两个关于我们公司的发布 |  |
| 4 | 00:00:05,860 --> 00:00:06,980 | 第一个是 |  |
| 5 | 00:00:07,418 --> 00:00:09,793 | Codasip正式发布具有双发射功能的 |  |
| 6 | 00:00:09,793 --> 00:00:13,865 | RISC-V71X应用处理器 |  |
| 7 | 00:00:13,925 --> 00:00:15,925 | 之前我们有发布过多核的 |  |
| 8 | 00:00:16,145 --> 00:00:19,105 | 这次我们发布的是一个双发射的 |  |
| 9 | 00:00:19,525 --> 00:00:23,609 | 第二条 Codasip与德国SEGGAR |  |
| 10 | 00:00:23,609 --> 00:00:28,725 | 正式宣布围绕RISC-V架构展开多方位的合作 |  |
| 11 | 00:00:29,406 --> 00:00:32,987 | 我们公司科达希普作为RISC-V CPU |  |
| 12 | 00:00:32,987 --> 00:00:35,881 | 和CPU的自动化设计工具的 |  |
| 13 | 00:00:35,881 --> 00:00:37,080 | 领先的提供商 |  |
| 14 | 00:00:37,293 --> 00:00:39,860 | 已于2014年在捷克 |  |
| 15 | 00:00:39,900 --> 00:00:43,160 | 在捷克一座科技之城布尔诺正式成立 |  |
| 16 | 00:00:43,343 --> 00:00:46,280 | 我们公司的创始人其实在公司成立之前 |  |
| 17 | 00:00:46,281 --> 00:00:48,668 | 一直有致力于CPU的 |  |
| 18 | 00:00:48,668 --> 00:00:52,240 | 自动化设计方面的理论研究和实践 |  |
| 19 | 00:00:52,296 --> 00:00:55,400 | 2014年正式成立公司 |  |
| 20 | 00:00:55,400 --> 00:00:58,420 | 其实说我们公司比较独特的一块 |  |
| 21 | 00:00:58,420 --> 00:01:00,640 | 是有一个高级语言 |  |
| 22 | 00:01:00,718 --> 00:01:03,145 | 我们通过高级语言对CPU指令集 |  |
| 23 | 00:01:03,146 --> 00:01:04,825 | CPU微架构去建模 |  |
| 24 | 00:01:04,950 --> 00:01:06,885 | 然后通过我们的工具 |  |
| 25 | 00:01:06,925 --> 00:01:10,105 | 产生出来CPU的硬件和软件的拖欠 |  |
| 26 | 00:01:10,165 --> 00:01:12,225 | 这样一个整个的一个解决方案 |  |
| 27 | 00:01:12,365 --> 00:01:14,765 | 所以说通过这样的一个独特的技术 |  |
| 28 | 00:01:14,825 --> 00:01:17,465 | 使我们的CPU设计更加便捷 |  |
| 29 | 00:01:17,465 --> 00:01:18,205 | 更加高效 |  |
| 30 | 00:01:18,205 --> 00:01:19,505 | 也更加简单 |  |
| 31 | 00:01:20,270 --> 00:01:24,290 | 我们是RISC-V的基金会创始成员之一 |  |
| 32 | 00:01:24,330 --> 00:01:25,350 | 在2015年 |  |
| 33 | 00:01:25,351 --> 00:01:28,460 | 正因为我们有这样的工具 |  |
| 34 | 00:01:28,461 --> 00:01:29,820 | 我们在2015年很早的 |  |
| 35 | 00:01:29,821 --> 00:01:31,620 | 十一月份就已经发布了 |  |
| 36 | 00:01:32,000 --> 00:01:34,560 | 第一款商用的RISC-V的CPU |  |
| 37 | 00:01:34,781 --> 00:01:37,884 | 我们公司总部是在欧洲 |  |
| 38 | 00:01:37,975 --> 00:01:40,880 | 现在有一百多位员工 |  |
| 39 | 00:01:40,909 --> 00:01:43,920 | 有非常多CPU方面的技术专家 |  |
| 40 | 00:01:44,221 --> 00:01:47,225 | 国内的公司是在深圳 |  |
| 41 | 00:01:47,225 --> 00:01:51,035 | 全球有多家销售代表处 |  |
| 42 | 00:01:52,359 --> 00:01:55,350 | 关于我们今天新发布的A71X |  |
| 43 | 00:01:55,350 --> 00:01:56,910 | 它支持双发射 |  |
| 44 | 00:01:56,965 --> 00:02:01,846 | 指令集是RV64bitGC |  |
| 45 | 00:02:01,846 --> 00:02:03,950 | 就是R I M A F D |  |
| 46 | 00:02:04,703 --> 00:02:06,087 | 是64位 |  |
| 47 | 00:02:06,150 --> 00:02:08,727 | 那我们可以看一下 |  |
| 48 | 00:02:08,909 --> 00:02:10,337 | 右边的那个图 |  |
| 49 | 00:02:10,337 --> 00:02:11,990 | 除了支持CPU |  |
| 50 | 00:02:12,210 --> 00:02:14,670 | 本身的就是一些基础功能的 |  |
| 51 | 00:02:14,671 --> 00:02:15,503 | 比如说乘法器 |  |
| 52 | 00:02:15,503 --> 00:02:16,406 | 除法器 |  |
| 53 | 00:02:16,406 --> 00:02:17,670 | 分支预测 |  |
| 54 | 00:02:17,712 --> 00:02:18,812 | 中断 |  |
| 55 | 00:02:18,812 --> 00:02:19,596 | wifi |  |
| 56 | 00:02:19,596 --> 00:02:20,570 | debug以外 |  |
| 57 | 00:02:20,612 --> 00:02:23,718 | 我们为客户其实有配置好了 |  |
| 58 | 00:02:23,718 --> 00:02:25,250 | 一些比如说是浮点 |  |
| 59 | 00:02:25,310 --> 00:02:27,350 | 单精度和双精度的浮点 |  |
| 60 | 00:02:27,410 --> 00:02:28,821 | 比如说可配置选择的 |  |
| 61 | 00:02:28,822 --> 00:02:29,831 | 可配置选择的大小 |  |
| 62 | 00:02:29,831 --> 00:02:32,970 | 或者需要不需要的ITCM和DICM |  |
| 63 | 00:02:33,050 --> 00:02:35,810 | 可配置选择的ICoche和GCoche |  |
| 64 | 00:02:35,987 --> 00:02:37,280 | 这些都是客户选择 |  |
| 65 | 00:02:37,281 --> 00:02:39,260 | 那我们这个核支持 |  |
| 66 | 00:02:39,468 --> 00:02:42,000 | Sv39bit的虚拟内存系统 |  |
| 67 | 00:02:42,134 --> 00:02:44,620 | 支持MMU和Linux |  |
| 68 | 00:02:45,805 --> 00:02:46,705 | 那正因为 |  |
| 69 | 00:02:46,743 --> 00:02:49,705 | 我们有这样一个CPU的自动化设计工具 |  |
| 70 | 00:02:49,765 --> 00:02:52,745 | 就是说客户本身也可以 |  |
| 71 | 00:02:52,746 --> 00:02:54,245 | 基于这样的一个架构 |  |
| 72 | 00:02:54,305 --> 00:02:56,445 | 基于这样一个设计好的CPU |  |
| 73 | 00:02:56,481 --> 00:02:58,005 | 通过我们的工具 |  |
| 74 | 00:02:58,050 --> 00:03:00,985 | 去对指令集进行扩展和定制 |  |
| 75 | 00:03:02,596 --> 00:03:04,340 | 那么A71X是双发射 |  |
| 76 | 00:03:04,341 --> 00:03:05,040 | 所以说是 |  |
| 77 | 00:03:05,171 --> 00:03:08,480 | 一条线程是可以同时发出两条指令 |  |
| 78 | 00:03:08,528 --> 00:03:12,500 | 可以同时支持ALU和分支单元 |  |
| 79 | 00:03:12,740 --> 00:03:16,757 | 可以消除负载运行的竞争冒险 |  |
| 80 | 00:03:17,570 --> 00:03:20,696 | 支持带Sv39虚拟内存系统的 |  |
| 81 | 00:03:20,696 --> 00:03:22,170 | 嵌入式Linux |  |
| 82 | 00:03:24,450 --> 00:03:26,305 | 那关于我们另外一个发布 |  |
| 83 | 00:03:26,306 --> 00:03:29,609 | 就说是我们和德国SEGGER公司的 |  |
| 84 | 00:03:29,609 --> 00:03:33,528 | SEGGER公司是有28年历史的 |  |
| 85 | 00:03:33,528 --> 00:03:36,145 | 嵌入式解决方案的提供方 |  |
| 86 | 00:03:36,459 --> 00:03:38,215 | 我们和他共同发布 |  |
| 87 | 00:03:38,216 --> 00:03:40,737 | 在围绕着这个范围架构 |  |
| 88 | 00:03:40,837 --> 00:03:42,490 | 有以下的一些合作 |  |
| 89 | 00:03:42,490 --> 00:03:45,275 | 首先他们在他们的嵌入式Studio |  |
| 90 | 00:03:45,276 --> 00:03:47,375 | 就是IDE的开发工具里面 |  |
| 91 | 00:03:47,481 --> 00:03:52,535 | 会支持我们所有的Codasip RISC-V的CPU |  |
| 92 | 00:03:52,615 --> 00:03:54,975 | 那么另外一个在他们的J-Link |  |
| 93 | 00:03:55,187 --> 00:03:56,815 | J-Link调试器里面 |  |
| 94 | 00:03:56,893 --> 00:03:59,635 | 可以支持我们的 |  |
| 95 | 00:03:59,955 --> 00:04:01,995 | 我们的CPU上面去调试 |  |
| 96 | 00:04:02,031 --> 00:04:04,395 | 去支持flash编程 |  |
| 97 | 00:04:05,232 --> 00:04:07,346 | 所以说在他们的那个方案里面 |  |
| 98 | 00:04:07,346 --> 00:04:08,286 | 嵌入式方案里面 |  |
| 99 | 00:04:08,286 --> 00:04:10,065 | 会支持我们所有系列的 |  |
| 100 | 00:04:10,105 --> 00:04:13,365 | 32bit和64bit嵌入式的CPU |  |