

ADC

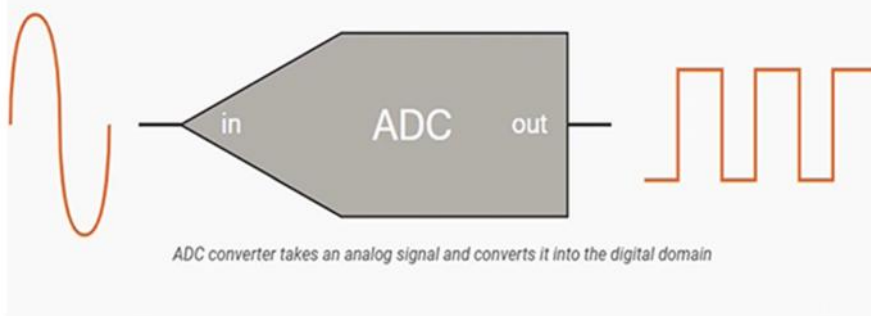
Hệ thống chuyển đổi số ADC

ADC trên 1 module KL46 và cách tạo 1 project trên giao diện ADC

What is A/D converter?



The main purpose of the A/D converters within a data acquisition system is to convert conditioned analog signals into a stream of digital data so that the data acquisition system can process them for display, storage, and analysis.



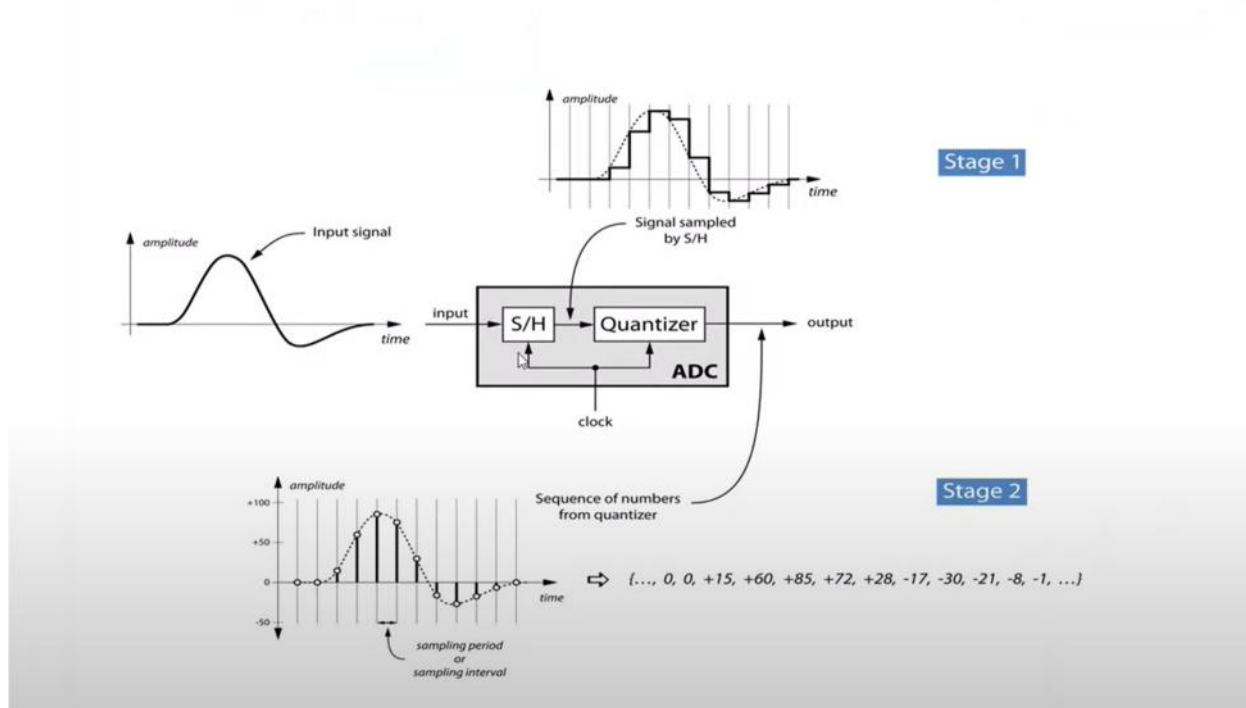
Trên thực tế, các giác quan trên cơ thể của con người thay đổi các tín hiệu như ánh sáng, mùi vị. Tất cả đều là giá trị tương tự. Làm sao chuyển đổi các giá trị tương tự này thành giá trị số thì trên vi điều khiển dùng bộ chuyển đổi số ADC này.

Thông thường, tín hiệu qua module chuyển đổi số gia tăng.

Các ví dụ

Các ví dụ chung của các ứng dụng ví dụ như, đầu vào là 1 giá trị điện áp, đầu ra là 1 giá trị số, input của nó là 1 tín hiệu tương tự, output của nó là 1 giá trị số.

What Do A/D Converters Do?

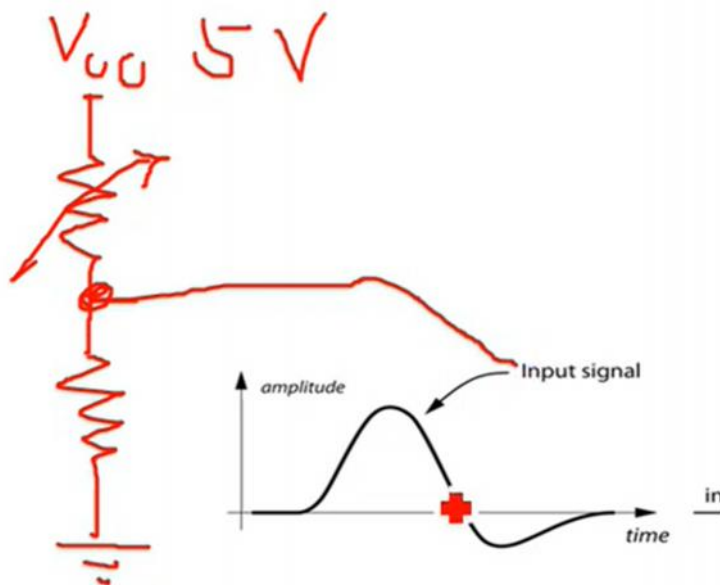


Trong b ADC này có nh ng gì và vì sao chuy n i c t giá tr t ng t sang giá tr s .

Tín hi u t ng t / u vào input cho b ADC c a mình. Kh i S/H là kh i l y m u, còn kh i Quantizer là l ng t hoá và c hai c n clock u vào ho t ng.

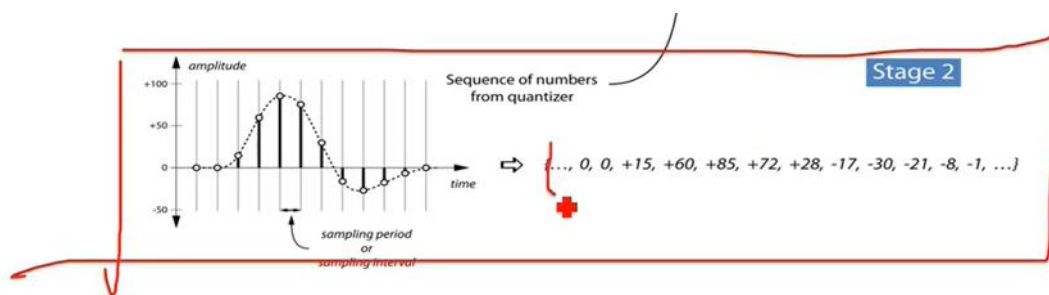
T tín hi u t ng t , nó s c l y m u, th i gian gi a 2 l n l y m u này g i là chu k l y m u. l bên chu k l y m u c g i là t n s l y m u.

Ví d mình có 1 con quang tr và 1 tr c nh, GND, Vcc 5V.

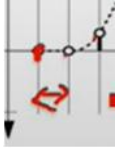


Hiện tại mình lấy que đo vào là input signal này thì nó sẽ thay đổi ánh sáng là bao nhiêu, ra ngoài thì ở mức 80K ohm, thì ở mức 0 ohm, 5 – 10 – 50 – 100 ohm, ánh sáng đến là 200 – 300 ohm thì khi có ánh sáng mà từ chiếu vào quang trở thì điện trở của nó trong này sẽ giảm. Khi mình che tay lại thì điện trở tăng lại và từ chiếu vào quang trở.

Khi điện trở giảm xuống mà từ chiếu vào thì lúc đó điện áp chia ra trên 2 con trở tương đương trên này 1 con trở khoảng giá trị 100 – 200 ohm từ chiếu vào là ánh sáng chiếu vào. Để cho là 1K thì mình chia áp ra theo mạch phân áp thì điện áp này sẽ cao. Khi ánh sáng chiếu vào thì điện áp giảm xuống. Đó là từ chiếu vào thì khi mình đo âm thanh và khi S/H sẽ lấy mẫu và chuyển qua xem số lượng tín hiệu.



Bên trái là mức output giá trị số của ADC từ giá trị 0, dần dần tăng lên thì giá trị ADC thành 1 giá trị số thì cần 1 khoảng thời gian



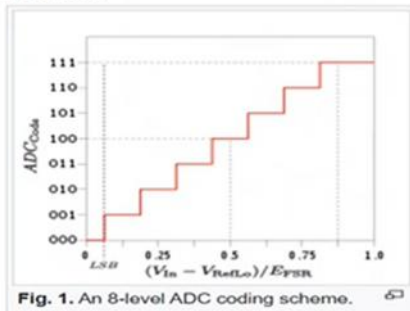
g i là chu k l y m u.

C n tìm hi u trong b ADC này l y m u nh th nào, nó l ng t ra sao, cách nó ho t ng, thêm nh ng kh i nào.

What is resolution?



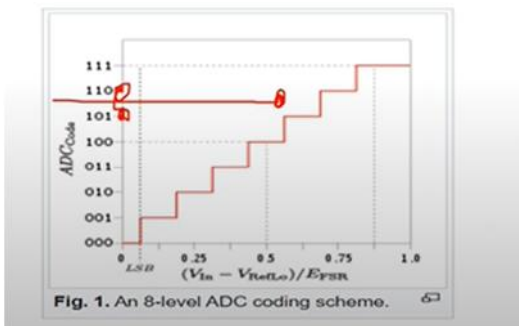
The resolution of the converter indicates the number of different, ie discrete, values it can produce over the allowed range of analog input values.



(wiki)

phân gi i, ây ngta l y l ví d b ADC có 8 m c

l giá tr b t k cta l y m u t vào thì nó n m m c nào thì out put ra là l giá tr s , lân c n theo m c ó, c n trên hay c n d i thì các slide sau s b i t



phân gi i r t quan tr ng trong ví d ADC

Cân n ng c a cta t vài ch c n vài tr m kg nh ng khi cân vàng hay rau thì nh ng cái nh h n ch tính t i l ng thì lúc ó phân gi i càng nh càng chính xác.

1 bit ADC 8 bit thì cho ta 2^8 mức, ADC 10 bit thì cho 2^{10} mức

12 bit thì cho 4096 mức, mức này càng nhỏ thì phân giải càng nhỏ càng chính xác hơn.



Vì ADC 8 bit, từ GND đến Vcc là 0 - 5V, nó sẽ chia cho chúng ta 2^8 mức, 1 bit nhỏ nhất của tín hiệu là $5V/256$ thì mới detect, phát hiện ra mức và bit nhỏ nhất giá trị trước và sau rồi làm như thế mà cần bit chính xác cao hơn thì cần ADC có số bit cao hơn như là 12 bit hay là 16 bit.

12 bit cho 4096 mức

phân giải càng nhỏ càng chính xác.

Quang trở, con trở 1 K ôm

Khi xài bit adc 8 bit

Từ vcc đến GND (0 tới 5V)

$5/256$ mức

1 bit nhỏ nhất là $5V/256$ thì mới detect, phát hiện ra mức

Bit nhỏ nhất giá trị trước và sau là 1 n

Càng ADC nhiều bit càng chính xác.

What is the Sampling Rate?



- An analog signal is continuous in time and it is necessary to convert this to a flow of digital values. It is therefore required to define the rate at which new digital values are sampled from the analog signal. The rate of new values is called the *sampling rate* or sampling frequency of the converter.
- The Nyquist–Shannon:

Nyquist – Shannon search thêm

nh lý: 1 tín hi u analog có t n s gi i h n ã c l y m u thì nó có th c tái t o hoàn toàn t l chu i vô s các m u n u t l l y m u l n h n 2 l n t n s l y m u.

Trở lại: tìm hiểu các kiến trúc trong bộ ADC.

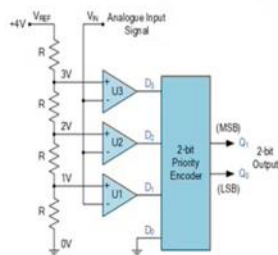
Press Esc to exit full screen

A/D converter architecture



- Flash ADC
- **Successive-approximation ADC**
- Ramp-compare ADC
- Delta-encoded ADC or counter-ramp
- ...

2-bit Analogue to Digital Converter Circuit



2-bit A/D converter Output

Analogue Input Voltage (V_{IN})	Comparator Outputs				Digital Outputs	
	D ₃	D ₂	D ₁	D ₀	Q ₁	Q ₀
0 to 1 V	0	0	0	0	0	0
1 to 2 V	0	0	1	X	0	1
2 to 3 V	0	1	X	X	1	0
3 to 4 V	1	X	X	X	1	1

Kiến trúc nào phù hợp và nhược điểm của nó, ưu điểm của nó là gì? So sánh và chọn KL46 dùng kiến trúc nào?

Đây là bộ ADC 2 bit, đầu vào V_{IN} này, đây có các opamp hình tam giác.

Khi điện áp chân +1 nhỏ hơn – thì output mức cao và ngược lại

Opamp có nhiệm vụ so sánh. Đầu vào của opamp là điện áp chân +1 và điện áp ref 4V mà qua mạch phân áp thì điện áp này chênh nhau 1V, 0,1, 0,01, 0,001. Điện áp ref vào từng opamp

Điện áp chân +1 nhỏ hơn điện áp chân – thì output ra là 0000

Compare output của 3 opamp đều 0 thì digital output ra là 00.

Khi điện áp vào V_{IN} gần 1 phẩy 5 volt thì điện áp chân +1 gần bằng 1 volt.

Lúc đó điện áp chân +1 nhỏ hơn điện áp chân – thì lúc này D1 trở về giá trị 0

Giá trị các chân D3, D2 này trả ra là 1 thì compare output D3 D2, sẽ là 1 1 00

Cái này hình vẽ (do vẽ sai, vẽ vào cho đúng)

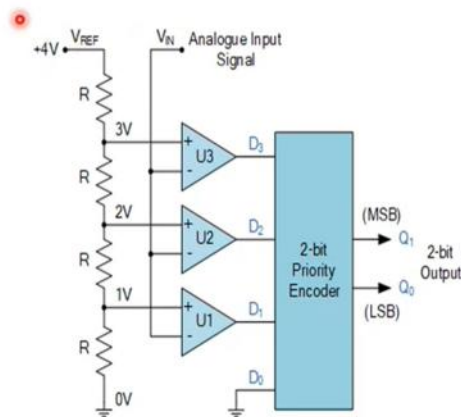
Trong trường hợp này so sánh

A/D converter architecture



- Flash ADC

2-bit Analogue to Digital Converter Circuit



2-bit A/D converter Output

Analogue Input Voltage (V_{IN})	Comparator Outputs				Digital Outputs	
	D ₃	D ₂	D ₁	D ₀	Q ₁	Q ₀
0 to 1V	0	0	0	0	0	0
1 to 2V	0	0	1	X	0	1
2 to 3V	0	1	X	X	1	0
3 to 4V	1	X	X	X	1	1

Nếu V_{IN} khoảng 3,5 Volt thì sau bảng biểu của ADC này Q0 Q1 là 00 vì khi áp các chân tra cứu lên hình các chân (3, 2, 1V) nên là output ra của các con opamp này đều là 000

Và D0 là số nhị

0000 -> 00

ó là Flash ADC

Ko nhìn theo bảng vì bảng đó có thể sai

khi áp các chân tra cứu lên hình các chân +

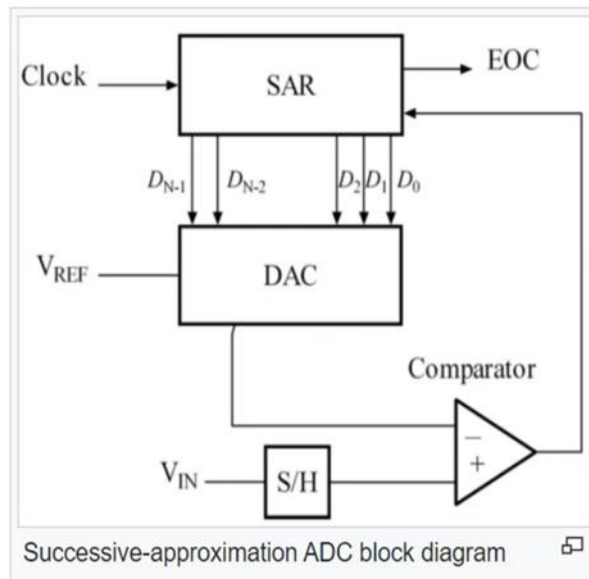
Nhìn xét:

Bảng biểu này có tốc độ nhanh, mình cần khi áp tất cả V_{IN} này thì các con này đều hoạt động, so sánh ngay thì và output trả ra thì cùng 1 lúc.

Bảng adc nhận giá trị cùng lúc, ko mất quá nhiều thời gian để biểu

A/D converter architecture

Sucessive-approximation ADC



Key

DAC = digital-to-analog converter

EOC = end of conversion

SAR = successive approximation register

S/H = sample and hold circuit

V_{IN} = input voltage

V_{REF} = reference voltage

Bộ biến đổi ADC xấp xỉ

Khi DAC chuyển giá trị số thành giá trị analog thì ngay khi DAC này thực hiện bit số sang analog nhanh hơn rất nhiều so với ADC cho nên ngay cả DAC này vào trong bộ ADC nó giúp chuyển giá trị ADC chính xác nhanh chóng, nó nhanh hơn thì cần cùng phân tích.

Đầu vào V_{in} khi S/H lấy mẫu (Symbol and hold) đưa vào so sánh.

Lúc này bộ biến đổi xấp xỉ, bộ SAR, đưa vào clock các giá trị từ D_0 đến D_{N-1} tăng dần lên. Đầu tiên là nó từ 000 bắt đầu, sau đó sẽ tăng dần lên 1 2 3 cho tới hết giá trị của nó.

Đó là đưa vào của DAC. Đây các bus này sẽ đưa vào bộ DAC này. DAC sẽ nhận các giá trị từ bộ SAR đưa qua, thì nó sẽ output ra giá trị analog (vì nó biến đổi số sang analog) thì output đó đưa vào so sánh.

Output của opamp đưa vào SAR này, EOC (end of conversion), là báo quá trình chuyển đổi kết thúc.

Khi các giá trị $D_0 D_1 D_2$ cho đến D_{N-1} tăng dần lên thì output DAC tăng dần lên cho tới khi nó lớn hơn của V_{in} (lớn hơn áp mà chúng ta đã lấy mẫu) thì output của opamp này sẽ thay đổi.

Bạn nút ng t 0 lên, gi s nh cái Vin này bạn u có 1 giá tr nào ó nó ang l y l n h n cái output c a DAC. Bạn u bên SAR này m d n lên, m d n lên thì out put t ng t 0 d n lên thì i n áp chân “tr ” ang th p h n i n áp chân “Vin” thì con opamp này, u ra opamp ang m c cao.

i n áp chân c ng ang l n h n thì u ra opamp m c cao thì SAR m d n lên thì output DAC t ng d n lên cho n khi l n h n i n áp “Vin” này, ngh a là i n áp chân – v a l n h n i n áp chân + thì lúc ó cái output chuy n t m c cao xu ng th p thì các b SAR này l u giá tr ($D_0 D_1 D_2 \dots D_{n-1}$) và xem các giá tr này là output c a nó và nó báo là ã chuy n i xong

Out put mà mình nh n c là b các giá tr $D_0 D_1 D_2 \dots D_{n-1}$ này.

ây là ý t ng c a b ADC x p x .

1 b c t ng bao nhiêu tu thu c DAC. B DAC, 1 b c t ng càng nh (phân gi i) thì k t qu nh n c càng chính xác. Ph thu c vào b DAC này.

B này có nh c i m so v i b flash. B Flash thì vào 1 cái là có luôn (ra c output luôn), ko m t th i gian nh b ADC x p x

ADC x p x t n th i gian t ng t 0 n l giá tr x p x nào ó cho n khi output c a DAC b ng v i Vin, nó v a v t qua th ng Vin

T n th i gian ch ó

M i vào t ng t 0 r i t ng d n, áp t ng d n cho n khi v a v t qua Vin 1 cái thì nó s xem là giá tr b SAR này s là output c a b b i n i ADC c a mình \rightarrow m t th i gian khúc t ng.

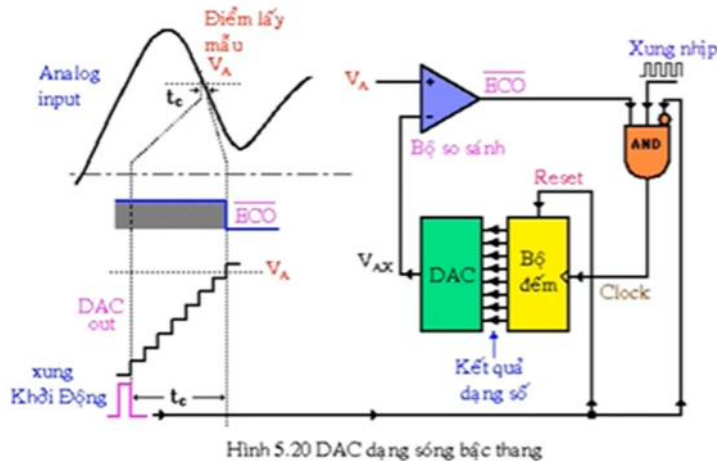
Ví d n u Vin r t l n thì $D_0 \dots D_{n-1}$ t ng mãi n khi v a v t qua Vin.

N u Vin r t bé ho c b ng 0 luôn thì t 0 t ng lên 1 cái là v a v t qua Vin, giá tr ó là output c a b ADC luôn thì th i gian t ng ó ng n.

T b i n i nhanh hay ch m ph thu c vào Vin n a.

A/D converter architecture

Ramp-compare ADC



Tổng thể biến

Sơ đồ kiến trúc ramp compare có thể nhìn thấy sơ đồ kiến trúc của hệ thống trên đây.

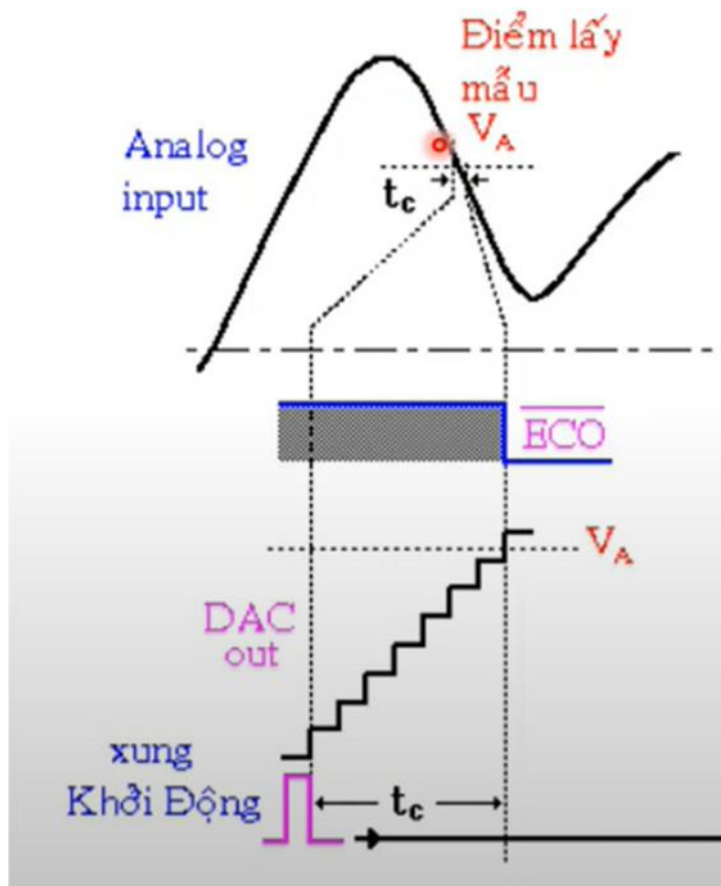
Bộ mã này có nhiệm vụ đưa lên. Lấy output của bộ mã làm input cho bộ DAC. Bộ DAC nhận input này và nó output ra giá trị vào bộ so sánh. Như vậy có thể có một cổng AND nữa.

Phân tích từng

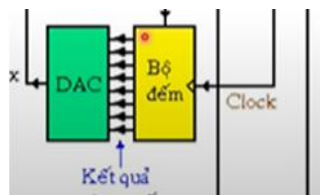
Giá trị input của tổng thể, bộ mã sẽ đưa ra Vax, cái output của DAC tăng dần lên



, cứ tăng dần lên, tăng dần lên cho tới khi vượt quá giá trị V_A

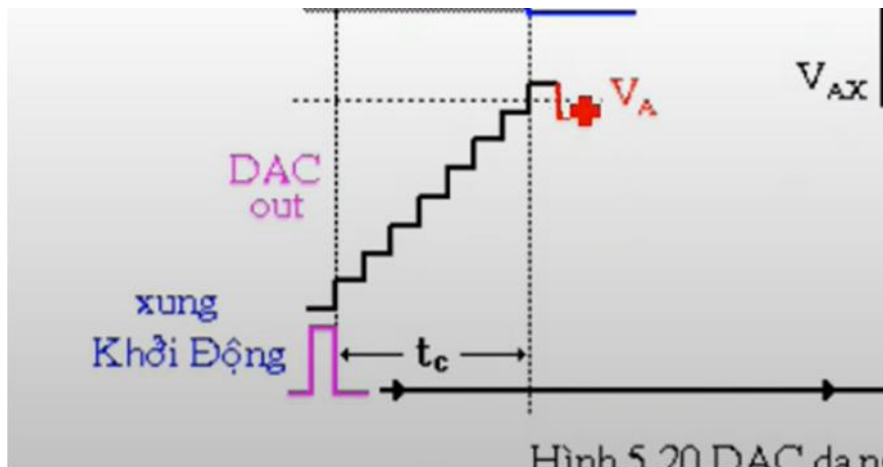


1 khi nó lấy mẫu giá trị \$V_A\$ output BCO đang ở mức cao xung mức thấp nó vào cổng AND. Nếu đầu vào của nó là 0 thì đầu ra cổng là 0 (0 and với bao nhiêu cổng là 0) thì đầu ra cổng AND là 0, ngược thì BCO cổng là tín hiệu 1 y/báo cho biết đã bit là kết thúc chuyển đổi (quá trình chuyển đổi kết thúc) vì VAX và đầu vào qua \$V_A\$ thì nó sẽ lấy giá trị output của



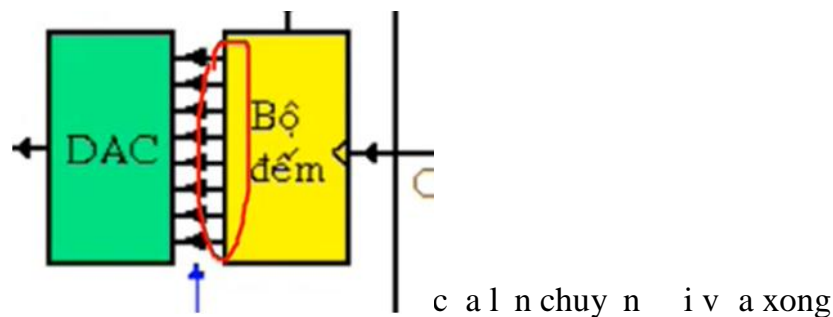
\$D_0\$ đến \$D_{n-1}\$ là kết quả của bit nhị phân ADC, sau đó bit này tiếp tục. Vì các mẫu sau này mình lấy thì nó không tăng nữa mà lúc đó nó sẽ giảm đi mà nó kết thúc từ đó.

Ngỡ ra bit AND này lúc này mình phân tích là nó đang là 0, 0 and bao nhiêu cổng là 0, đầu vào này thì bit mức 1 vì VAX này nó đang lấy mẫu \$V_A\$ (và đầu vào qua \$V_A\$) thì nó là AND cho biết bit là output của bit này mức xung thì clock này là mức xung.



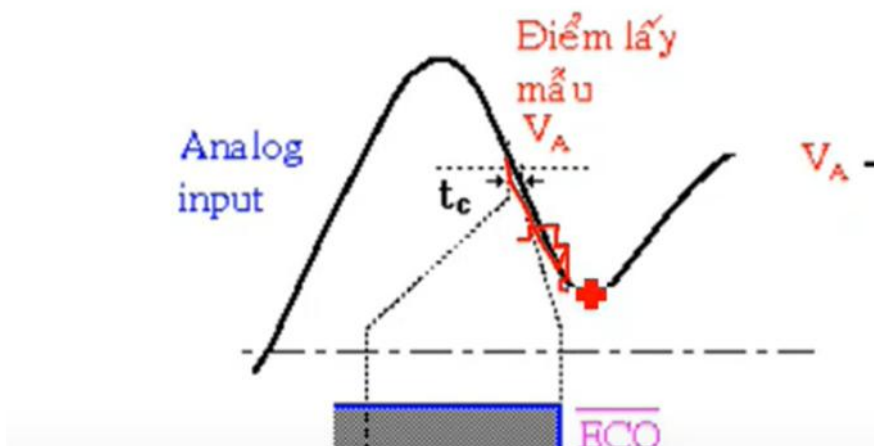
Hình 5.20 DAC dạng

Thì nó l i v a v t qua VA thì AND nó báo cho cta bi t out put này là giá tr



c a l n chuy n i v a xong

Thì th c a chúng ta i xu ng thì cái output c a cta v a m lên m xu ng ntn thì nó s bám l y i m này

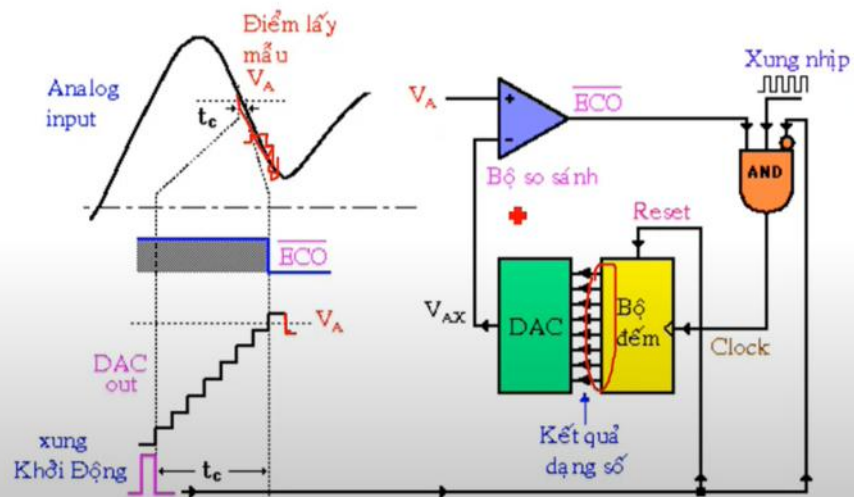


mãi, nó s bám l y thì quá

trình i nhanh h n, nó s ko m t 0 n a mà là m t giá tr mà nó k t thúc tr c ó ngh a là i m nó b t u là i m lân c n v i giá tr output c a chúng ta r i thì nó s nhanh h n.

A/D converter architecture

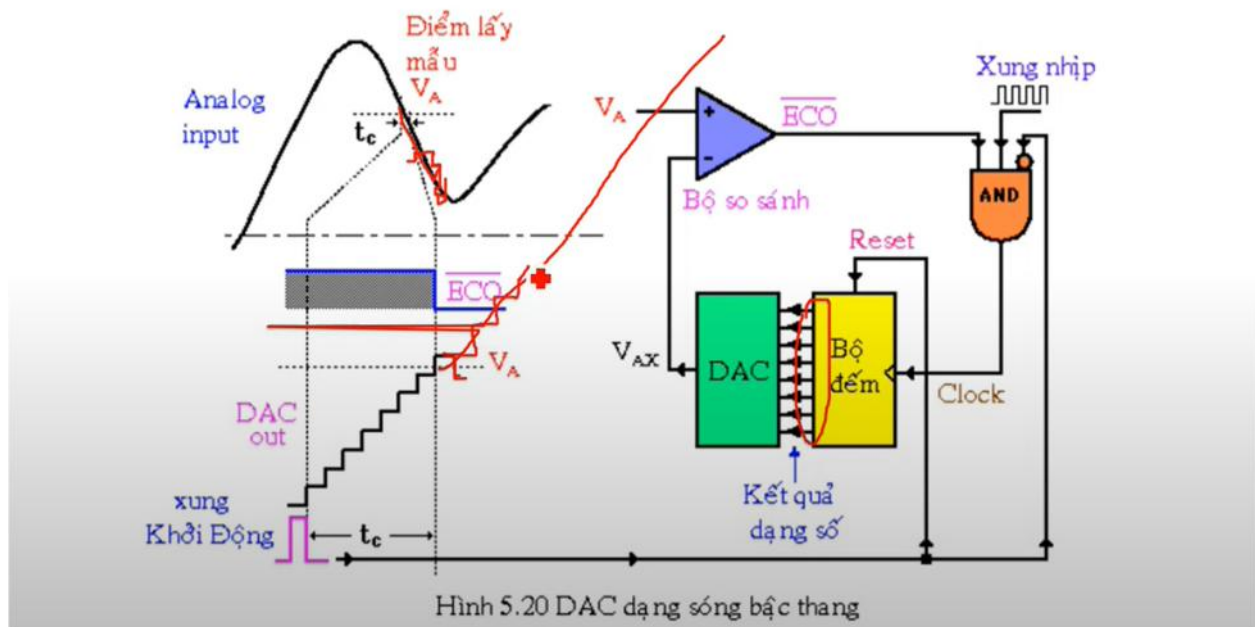
Ramp-compare ADC



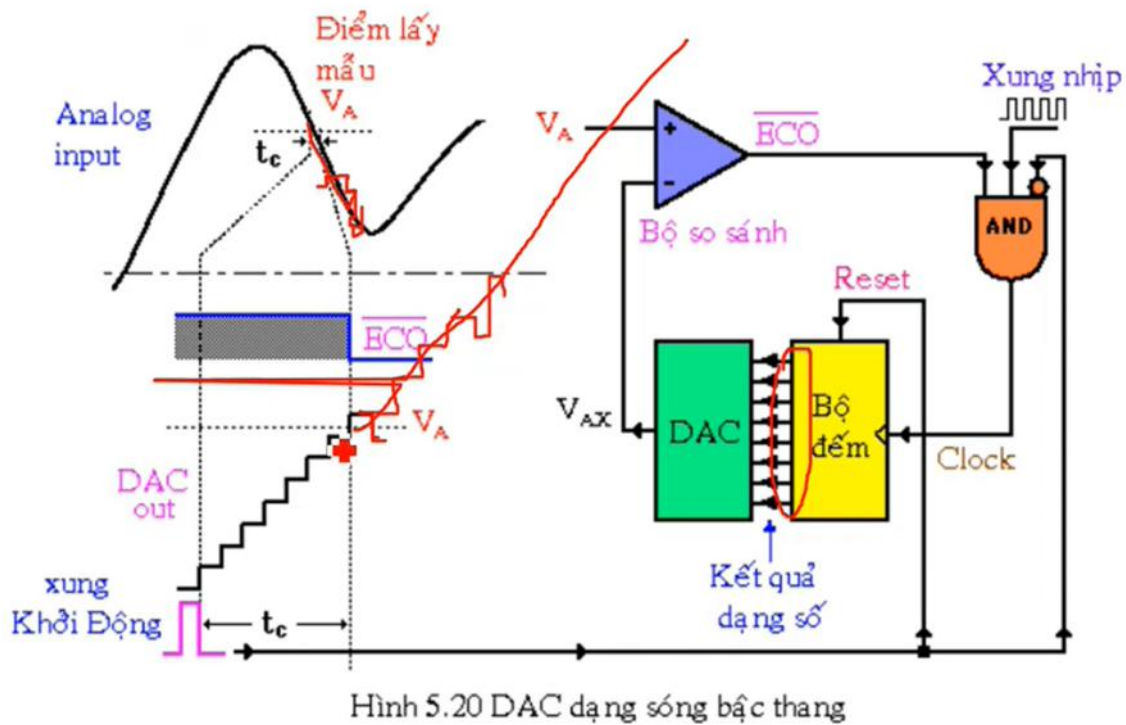
Hình 5.20 DAC dạng sóng bậc thang

Khi n trúc này c i thi n c i m c a th ng x p x này. L n nào c ng m t 0 lên, nó s lâu. Còn th ng này s m t i m k t thúc tr c ó. N u nh V_A ang còn t ng lên

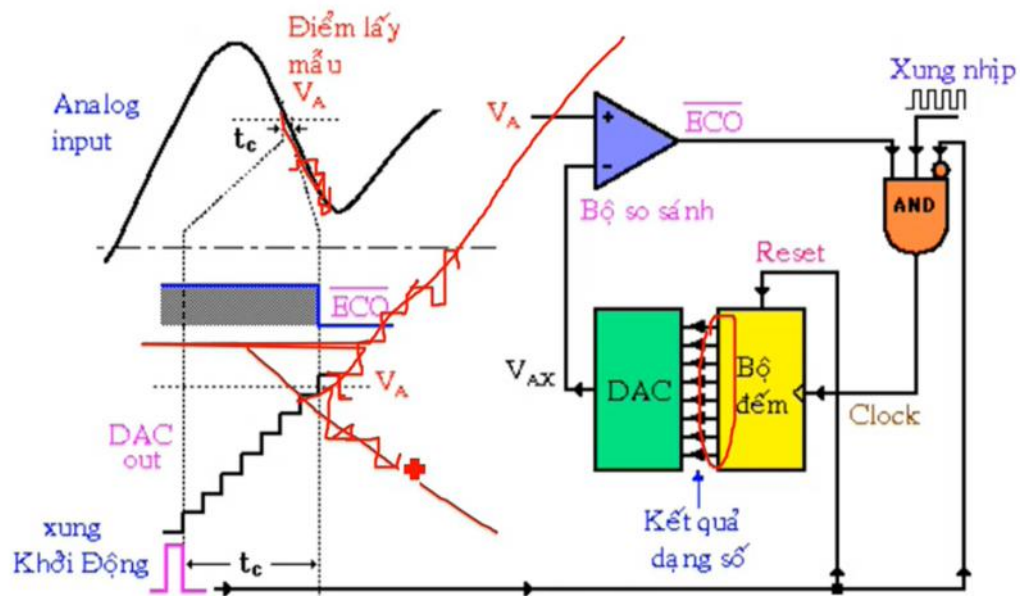
Ramp-compare ADC



thì nó có b t n i m này, v t qua cái thì l i m xu ng, n u th y th p h n thì l i m lên

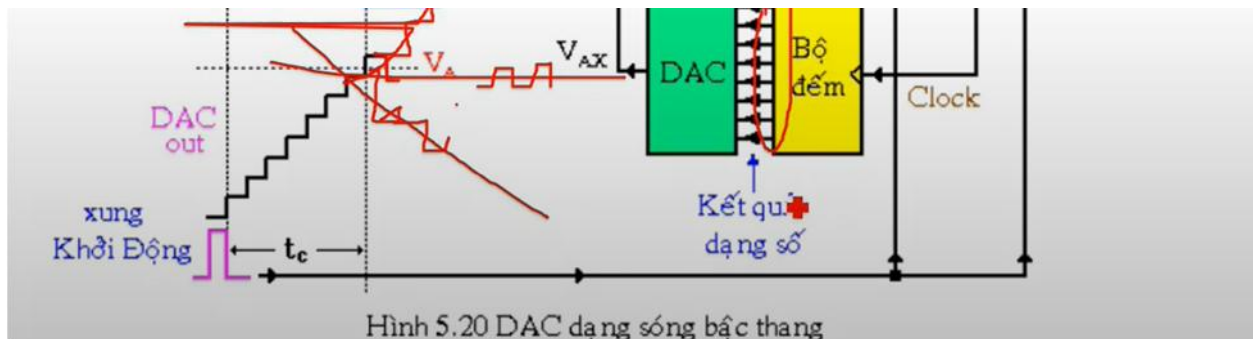


Còn V_A c m xu ng thì nó l i b t l y th này thôi.



Hình 5.20 DAC dạng sóng bậc thang

Còn n u V_A i ngang thì nó c b t l y nh th này

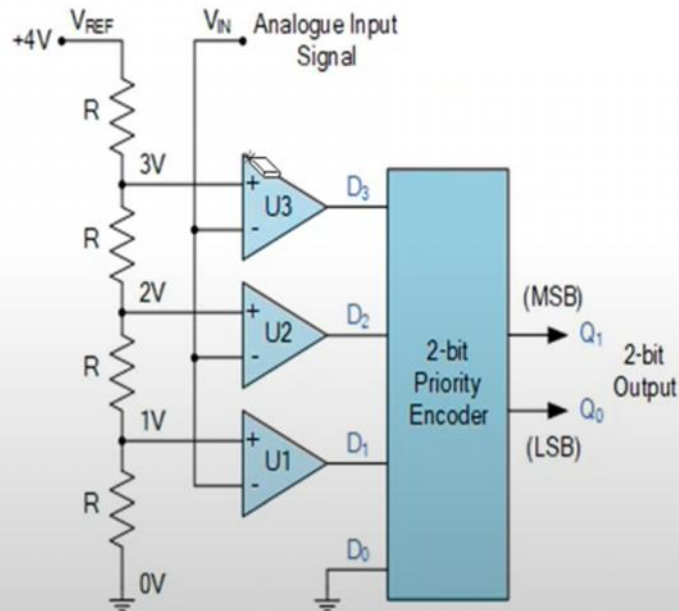


Hình 5.20 DAC dạng sóng bậc thang

Cho nên giúp cho t c chuy n i r t nhanh.

Th ng FLASH c ng nhanh nh ng vì sao ngta ko/ít áp d ng nó. Cái này s làm cho chúng ta t n tài nguyên, ví d nh là khi mình làm 1 phép tính

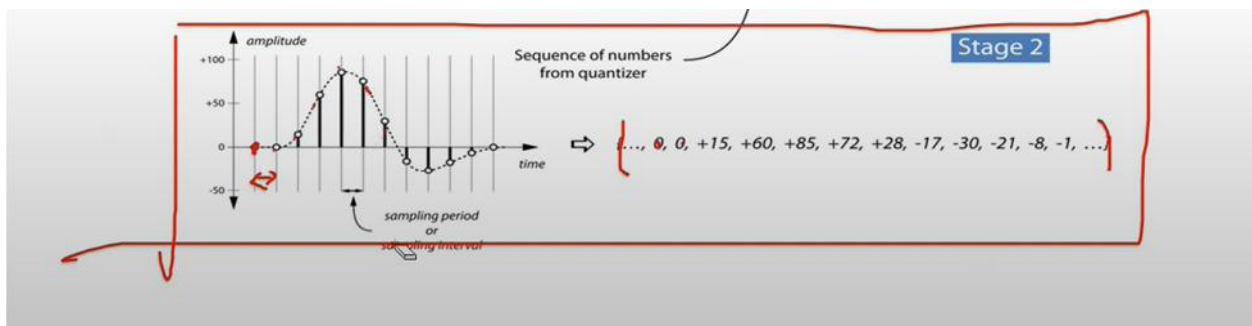
2-bit Analogue to Digital Converter Circuit



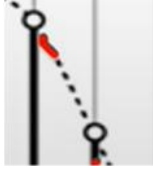
Ví dụ b này là 8 bit thì tính xem t n bao nhiêu Opamp này, bao nhiêu i n tr

ây D0 n i t r i n n là t n $2^8 - 1$ thôi. i n tr t n 2^8

n u ây 8 bit ch t n m y tr m thôi nh ng các b ADC tr i trên các vdk th ng là 10 bit, 12 bit. ó là trong vdk. Còn nh ng con n m ngoài nh b ADS115 hay là các con n m trong các cân o thì nó s ph i là 16 bit hay 30 bit (r t l n \rightarrow t n nhi u tài nguyên).



Kho ng th i gian gi a 2 chu k l y m u c g i là, n u l y m u c nhanh h n thì s ko b qua các giá tr g i a này



Nghĩa là nếu lý thuyết thì các bước này sẽ đúng. Nhưng lý thuyết mà có phân giải cao thì nó cũng không giúp chúng ta lý giải được chính xác hơn.

Qua con KL46

Trên module này

MKL46Z ADC features



- Linear successive approximation algorithm with up to 16-bit resolution
- Up to four pairs of differential and 24 single-ended external analog inputs
- Output modes:
 - differential 16-bit, 13-bit, 11-bit, and 9-bit modes
 - single-ended 16-bit, 12-bit, 10-bit, and 8-bit modes
- Output format in 2's complement 16-bit sign extended for differential modes
- Single or continuous conversion, that is, automatic return to idle after single conversion
- Conversion complete/hardware average complete flag and interrupt
- Input clock selectable from up to four sources
- Selectable hardware conversion trigger with hardware channel select
- Automatic compare with interrupt for less-than, greater-than or equal-to, within range, or out-of-range, programmable value

Sử dụng thuật toán xấp xỉ phân giải 16.

Có 4 kênh Differential (so sánh giữa 2 chân). Ví dụ dòng điện thì dùng cho dòng điện chảy qua 1 điện trở shunt thì điện áp giữa 2 điện trở đó thì lúc đó xài differential này sẽ chính xác hơn so với sai khác điện áp giữa 2 điện trở thì cả dòng điện áp giữa 2 điện trở shunt thì sẽ ra được cái dòng điện

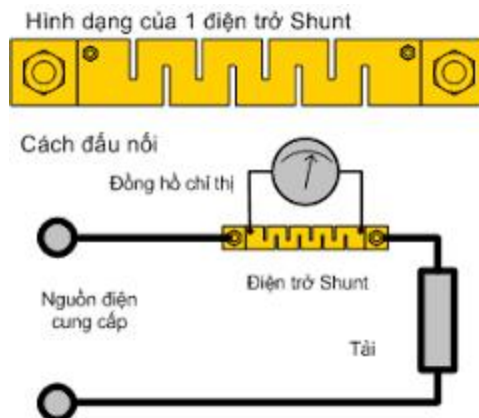
1. Điện trở Shunt là gì ?



Điện trở Shunt là gì

Điện trở shunt có dạng dòng điện, xen kẽ hoặc trực tiếp. Vì vậy chúng chỉ nên dùng cách đo điện áp rơi qua điện trở. Chúng thường có điện trở nhỏ, các xác định rõ không nên nhầm lẫn dòng điện vào.

2. Nguyên lý hoạt động của Điện trở Shunt



Nguyên lý hoạt động của Điện trở Shunt

- Là Điện trở shunt có giá trị rất thấp để dòng điện đi ngang qua nó, có thể đo được bằng mV. Do đó, các điện trở Shunt được bán ra không phải là điện trở mà thực chất ghi giá trị dòng điện định mức, và điện áp tương ứng với dòng định mức đó. Ví dụ Shunt 500A/100mV có nghĩa là dòng định mức 500A, và điện áp rơi trên Shunt khi có dòng 500A đi qua là 100mV

- Cách sử dụng:

Điện trở Shunt được lắp đặt tại vị trí cần đo, dùng các bu lông (Bu lông lặn), để đo được mV rơi vào 2 bu lông này.

- Cách tính toán:

+ Tùy dòng định mức cần đo, chọn Shunt có dòng định mức lớn hơn hoặc bằng 50% đến 100%. Theo điện áp giảm định mức, mà chọn được mV tương ứng, và giá trị mV có thang đo tương ứng.

+ Ví dụ: Cần đo dòng định mức của máy bơm bình thường khoảng 30A, nên mua điện trở Shunt có ghi trị số 50A/100mV. Nghĩa là mua một mV có điện áp toàn thang đo (Full scale) FS=100 mV và chia từ 0 đến 50 A.

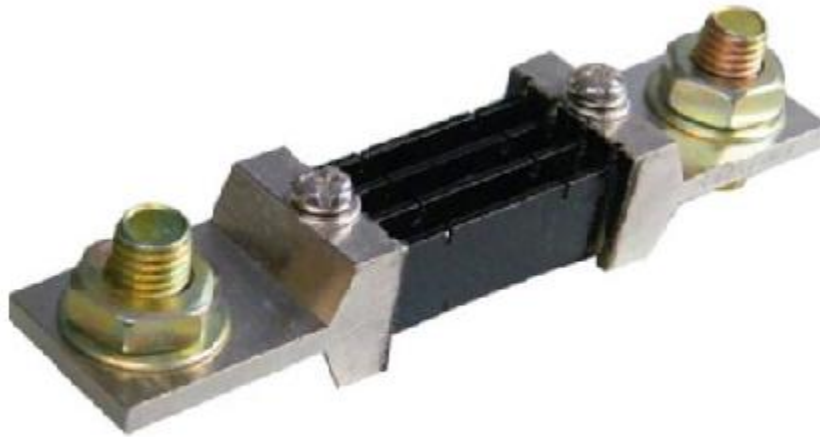
3. Thông số Điện trở Shunt

- Dòng định mức: Có sẵn 400A, 600A, 800A, 1000A.

- Ngõ ra: 60mV, 75mV.
- Sai số chính xác: 0.5 phần trăm Full Scale.
- Nhiệt độ hoạt động: -25~60 °C.
- Khối lượng: 0.78 Kg, tùy vào dòng số cấp lên hay nhà sản xuất có khối lượng khác nhau.
- Dây dẫn là 1.5 mét với tiết diện 1.5mm².

4. Phân loại điện trở Shunt

- Dòng DC điện có những dòng như sau:
- + điện trở shunt 400A, 500A, 600A, 700A, 800A, 900A, 1000A



điện trở Shunt 400A

- Dòng DC điện có những dòng như sau:
- + điện trở shunt 5A, 10A, 20A, 30A, 40A, 50A,...



i n tr Shunt 50A

- + i n tr shunt 100A,
- + i n tr Shunt 200A, 250A, 300A

5. ng d ng

- **i n tr shunt** công d ng b o v m ch ch ng quá áp

M t ph ng pháp b o v m ch i n t i n áp quá cao là s d ng m ch i n xà beng. Khi i n áp quá cao, thì t b s o n m ch. i u này d n n dòng ch y song song hi n t i v i m ch. i u này gây ra ngay l p t c m t gi t i n áp trong m ch. Dòng i n cao thông qua các shunt nên kích ho t m t b ng t m ch ho c c u chì.

- **i n tr shunt** công d ng b qua m t thì t b b l i. Khi m t ph n t trong m t chu i m ch không thành công, nó s phá v m ch hoàn ch nh. M t shunt có th c s d ng kh c ph c v n này. i n áp cao h n t n t i d o s th t b i s khi n cho shunt b thì u h t. i n s truy n xung quanh y u t b l i. M t ví d i n hình c a v i c này là chì u sáng Giáng sinh.

- **i n tr shunt** công d ng v t qua nhi u i n Shunt v i m t t i n ôi khi c áp d ng trong các m ch mà t i ng n t n s cao là m t v n . Tr c khi tín hi u không mong mu n t n các ph n t m ch, t i n chuy n h ng nhi u t i m t t.

N u b n mu n tìm hi u v T ng hóa trong nhà máy, hãy liên h v i chúng tôi qua baoanjsc@gmail.com. V i ph ng châm làm v i c chuyên nghi p, t n tâm B o An Automation luôn cam k t mang t i cho khách hàng s n ph m v i ch t l ng t t nh t v i giá thành h p lý và m b o giao hàng úng t i n .

Còn single – end này thì là 1 chân c so sánh v i cái i n áp tham chi u GND c a mình

MKL46Z ADC features



- Linear successive approximation algorithm with up to 16-bit resolution
- Up to four pairs of differential and 24 single-ended external analog inputs
- Output modes:
 - differential 16-bit, 13-bit, 11-bit, and 9-bit modes
 - single-ended 16-bit, 12-bit, 10-bit, and 8-bit modes
- Output format in 2's complement 16-bit sign extended for differential modes
- Single or continuous conversion, that is, automatic return to idle after singlen conversion
- Conversion complete/hardware average complete flag and interrupt
- Input clock selectable from up to four sources
- Selectable hardware conversion trigger with hardware channel select
- Automatic compare with interrupt for less-than, greater-than or equal-to, within range, or out-of-range, programmable value

trên này có 4 c p differential, 24 chân single

mode differential thì có th c u hình nó là 16 bit, ,13 bit, 11 bit hay 9 bit. Còn single có th c u hình 16 12 10 và 8 bit.

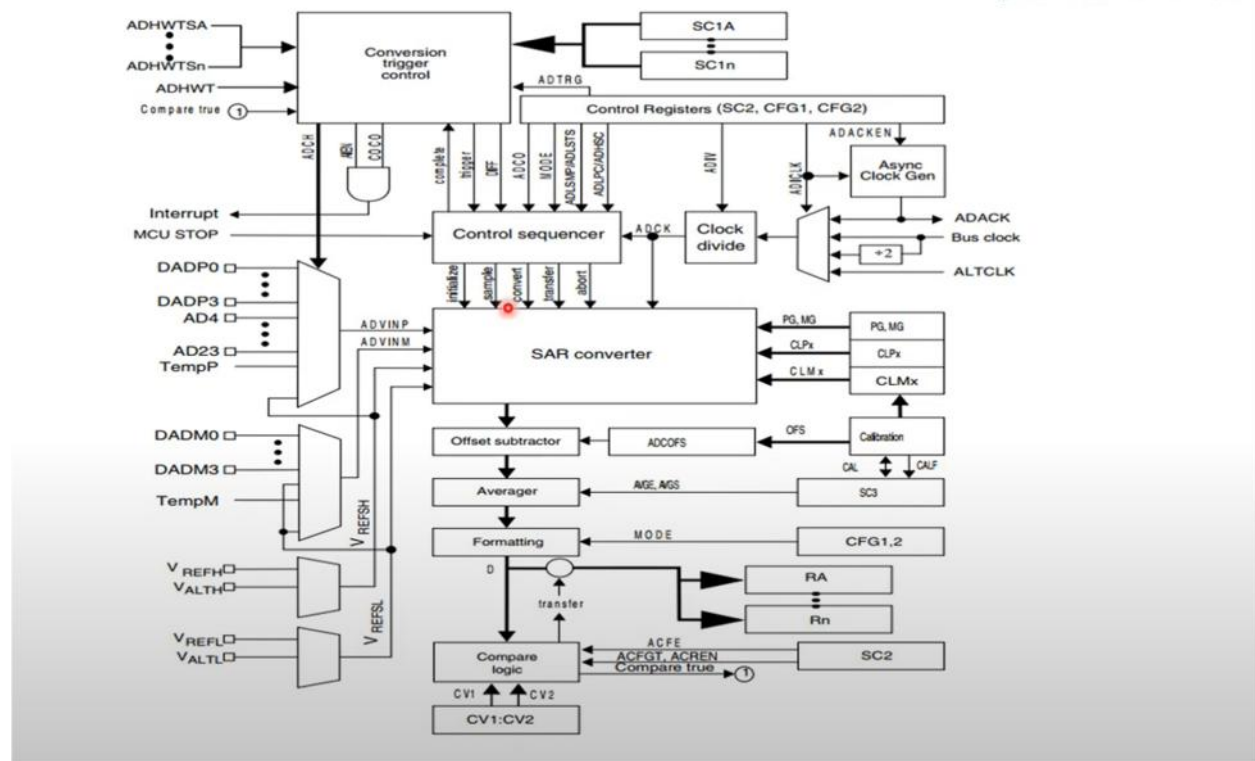
Làm án v i STM32

c bi n tr volume, c i n áp t c u phân áp c a bi n tr 10K

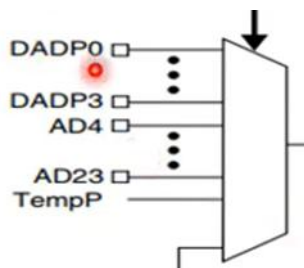
ng d ng ó c u hình phân gi i 16 bit. Stmf1btt16 phân gi i 16 bit, b c nh y là $3,3/2^{16}$.

Adc trong kl46 có th c trong datasheet c a nó

MKL46Z ADC Block Diagram

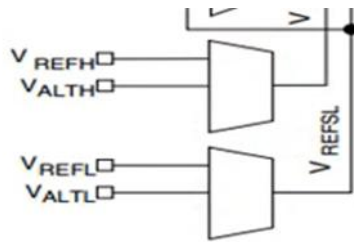


Các ô hình thang là các n c ch n u vào

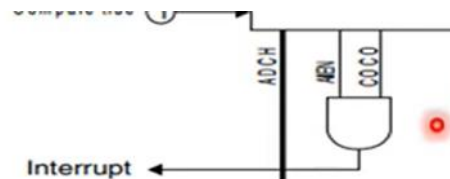


Ví d có 4 cái differential ây thì có th o t DADP0 n DADP3 là differential

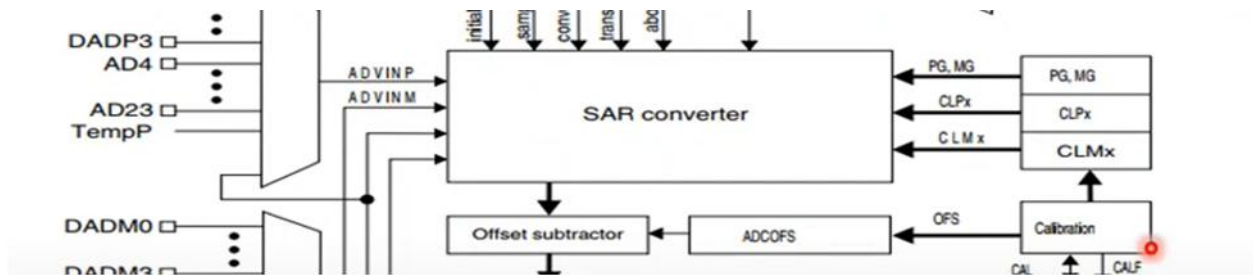
Ch n t 0 t i 23 là single r i clock thì ch n clock nào.



Đây là chức năng nào
có trong datasheet của chip



Đây interrupt thì có thể
nếu xong thì có tín hiệu là không thì từ chối các dữ liệu



Đây hệ thống có calib. Tuy nhiên là có những con chip có cách bù bằng phần cứng
hình low power nghĩa là tiêu thụ năng lượng thì trong con MCU có nhiều module,
có phần cứng phần mềm, có phần timer ADC các thứ

Có những khi họ không cho kết nối core như timer (timer chip có clock là nó
thời) và những khi khác

trong core rất là phức tạp (vì tích hợp nhiều cách), core họ không thì tiêu thụ năng lượng
năng lượng. có những khi không cho kết nối core thì đưa nó vào mode lower nó cho họ
nhiều cái module mà có thể không (nghĩa là analog thôi), analog bị ngắt thì core không
có thể kiểm soát được gì hết thì nó chuyển bị ngắt và 1 module/không khác kiểm soát rồi
nó ghi thông tin vào bộ nhớ hay đưa ra bên ngoài.

Nghĩa là 1 khi nào họ không cho ví dụ analog mà không cho kết nối core thì đưa nó vào
mode lower thì khi mà năng lượng hoặc là đưa nó vào 1 mode low speed nó
họ không thể kiểm soát được thì khi mà năng lượng

MKL46Z ADC Register



ADC memory map

Absolute address (hex)	Register name	Width (in bits)	Access	Reset value	Section/ page
4003_B000	ADC Status and Control Registers 1 (ADC0_SC1A)	32	R/W	0000_001Fh	28.3.1/476
4003_B004	ADC Status and Control Registers 1 (ADC0_SC1B)	32	R/W	0000_001Fh	28.3.1/476
4003_B008	ADC Configuration Register 1 (ADC0_CFG1)	32	R/W	0000_0000h	28.3.2/479
4003_B00C	ADC Configuration Register 2 (ADC0_CFG2)	32	R/W	0000_0000h	28.3.3/481
4003_B010	ADC Data Result Register (ADC0_RA)	32	R	0000_0000h	28.3.4/482
4003_B014	ADC Data Result Register (ADC0_RB)	32	R	0000_0000h	28.3.4/482
4003_B018	Compare Value Registers (ADC0_CV1)	32	R/W	0000_0000h	28.3.5/483
4003_B01C	Compare Value Registers (ADC0_CV2)	32	R/W	0000_0000h	28.3.5/483

Table continues on the next page...

Các memory map thì tìm hiểu

Tổng kết: tập trung vào 3 kiến trúc: flash, bit x p x và ramp compare thì ramp compare khá phức tạp vì nó có giá trị trừ c ó c a nó chỉ có một 0 lên

Còn flash thì ưu điểm là nhanh, nhược điểm là tiêu tốn tài nguyên lớn nên ngta ít dùng flash, chỉ cần thôi

Hình này ngta sẽ dùng 2 cái còn lại

Có rất nhiều bộ chuyển đổi ADC, mình chỉ tìm hiểu 3 cái

- Flash ADC
- Successive-approximation ADC
- Ramp-compare ADC
- Delta-encoded ADC or counter-ramp
- ...