LSDI 2013/14 - Trabalho laboratorial 1

Multiplexador de 2 para 1

1 - Introdução

Neste trabalho laboratorial pretende-se implementar um circuito lógico com uma funcionalidade muito simples. Trata-se de um multiplexador de 2 para 1 que, tal como a figura 1 mostra, tem três entradas (S, XO, e X1) e uma saída (Y).

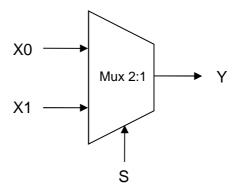


Figura 1 - Multiplexador de 2 para 1

A funcionalidade deste circuito é a seguinte: a saída Y deverá ter o valor lógico de uma das entradas X0 ou X1. A entrada S seleciona qual das entradas é a escolhida: se S = 0 será Y = X0, se S = 1 então será Y = X1.

A esta descrição corresponde a tabela de verdade apresentada na figura 2, onde se indica o valor que deverá ocorrer na saída Y para todas as 8 (2³) combinações possíveis das três entradas S, X0 e X1.

| S | Х0 | X1 | Υ |
|---|----|----|---|
| 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 0 |
| 0 | 1 | 0 | 1 |
| 0 | 1 | 1 | 1 |
| 1 | 0 | 0 | 0 |
| 1 | 0 | 1 | 1 |
| 1 | 1 | 0 | 0 |
| 1 | 1 | 1 | 1 |

Figura 2 - Tabela de verdade

A partir da tabela de verdade é possível chegar a uma expressão lógica simplificada (1) para a saída Y em função das entradas S, XO e X1.

$$Y = X0 \cdot \overline{S} + X1 \cdot S \tag{1}$$

2 - Implementação

O multiplexador de 2 para 1 pode ser implementado por um circuito lógico, em que cada operação (AND, OR e NOT) é realizada por uma porta lógica. Como se mostra na figura 3, o circuito resultante é constituído por um inversor, duas portas AND e uma porta OR.

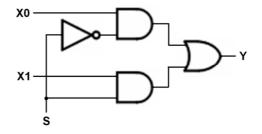


Figura 3 - Circuito lógico

Para realizar este circuito vai recorrer-se a circuitos integrados (CIs) da família TTL 74, tendo cada um deles um conjunto de portas lógicas semelhantes. Assim, e tal como a figura 4 mostra, o 7404 tem seis inversores (NOTs), o 7408 tem quatro ANDs de duas entradas e o 7432 tem quatro ORs de duas entradas.

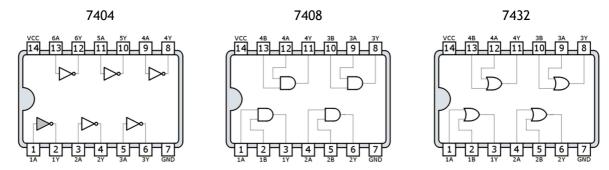


Figura 4 - Portas lógicas presentes nos CIs TTL 74

Todas as portas lógicas têm as respetivas entradas e saídas disponíveis em determinados pinos dos CIs. Por exemplo, o inversor 1 do 7404 (a sombreado à esquerda) tem a sua entrada (1A) no pino 1 e a saída (1Y) no pino 2°. A realização da montagem consistirá em efetuar as interligações entre as necessárias portas lógicas dos CIs de maneira a obter-se o circuito pretendido. Como não se pretende que as ligações sejam permanentes iremos recorrer a uma placa de prototipagem onde os CIs vão ser encaixados. As ligações serão efetuadas por pequenos fios condutores que estabelecem o contacto elétrico entre orifícios da placa. As extremidades dos fios deverão ser descarnadas, removendo o revestimento plástico, caso contrário não se estabelecerá o contacto elétrico. Essa operação pode ser feita com alicates próprios para o efeito e deve ser realizada numa extensão adequada (cerca de 5mm).

Para os CIs funcionarem terão que ser alimentados com uma tensão de 5 Volt. Daí, a necessidade imperiosa de se efetuar em cada um deles duas ligações essenciais: ao GND (pino 7) e aos +5V (pino 14). Estes dois níveis de tensão são em geral disponibilizados em barramentos horizontais, no topo e base da placa, como exemplificado na figura 5.

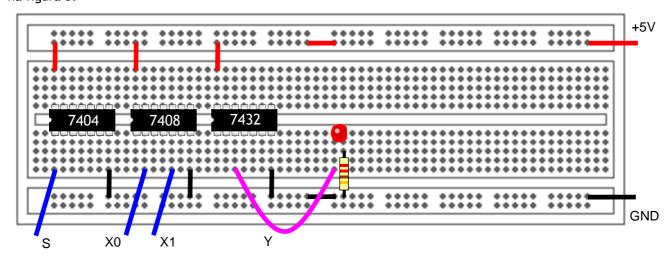


Figura 5 - Placa de prototipagem com os CI's, alimentações e sinais de entrada e saída

FEUP/DEEC/MIEEC 2/3 AJA/JPS/JSM

_

A numeração dos pinos dos Cls TTL 74 faz-se no sentido contrário ao dos ponteiros do relógio (caso os pinos sejam voltados para baixo, com a reentrância semicircular da caixa do Cl virada para a esquerda). O pino 1 estará nesta disposição no canto inferior esquerdo.

3 - Teste

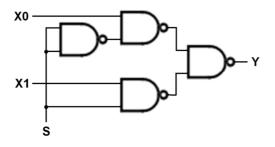
Para testar o circuito teremos que o alimentar, usando a fonte de tensão presente na bancada do laboratório e verificar se executa a funcionalidade pretendida. Para tal, aplicam-se nas entradas todas as combinações possíveis, listadas na tabela de verdade, verificando se na saída surge o valor lógico esperado. Para impor um nível lógico 1 ou 0 numa dada entrada bastará ligá-la, através de um fio, aos +5V ou a GND, respetivamente. O valor lógico na saída pode ser observado ligando-a a um dispositivo luminoso (LED) que acenderá ou não conforme esse valor seja 1 ou 0, respetivamente.

IMPORTANTE: Antes de fazer este teste deverá chamar o docente ou o monitor presente no laboratório para que seja verificado se tudo está corretamente ligado.

4 - Circuito alternativo

Na implementação anterior utilizaram-se três CIs diferentes. Porém, nem todas as portas lógicas foram necessárias, podendo constatar-se que houve um desperdício de dez portas lógicas.

No sentido de minimizar esta situação, considere agora o circuito lógico apresentado na figura 6. Este circuito realiza a mesma função do circuito inicial, tendo a particularidade de usar um único tipo de porta lógica, o NAND. Esta porta, como o seu nome indicia, implementa a função lógica complementar à do AND, ou seja, a saída só é 0 se as suas entradas forem ambas 1.



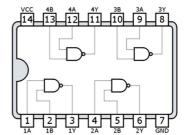


Figura 6 - Circuito lógico só com NANDs

Figura 7 - Portas lógicas presentes no CI 7400

Face a este novo circuito:

- Mostre que realiza um multiplexador de 2 para 1 obtendo a respetiva tabela de verdade.
- Implemente o circuito com base no CI 7400 presente na placa que, tal como a figura 7 mostra, contém quatro portas NAND.
- Verifique a sua funcionalidade.

5 - Considerações finais

A abordagem seguida neste trabalho para o projeto, implementação e teste de um circuito lógico só é viável se a sua complexidade não for muito elevada, isto é, se o número de portas lógicas for pequeno. Se tal não acontecer torna-se imperioso recorrer a formas alternativas de projeto e implementação.

Uma dessas formas recorre ao uso de dispositivos lógicos programáveis e a ferramentas informáticas de síntese lógica e simulação. Será esta a abordagem a utilizar nos próximos trabalhos laboratoriais de LSDI.