

**Laboratorio N°2**  
**Síntesis de circuitos secuenciales.**

Fecha de entrega hasta el ***lunes 02 de diciembre de 2024***

**OBJETIVOS:**

- *Diseñar un sistema secuencial partiendo de la especificación hasta la implementación en hardware del mismo.*

**Objetivo:** Diseñar un sistema digital capaz de visualizar su apellido en código ASCII. El sistema debe permitir la representación de cada carácter desplazando de manera cíclica cada un segundo, solo se detiene cuando se desconecta la señal de sincronismo.

**Descripción del problema:**

1. **Representación del apellido:** Cada alumno debe diseñar un circuito que permita visualizar su apellido en código ASCII. El apellido será representado por una secuencia de caracteres, cada uno codificado en ASCII.
2. **Determinación del ancho:** Cada alumno debe determinar el ancho adecuado (número de bits) para representar cada carácter de su apellido, considerando que el código ASCII estándar utiliza 7 bits, en caso de necesitar un carácter especial se utilizan 8 bits.
3. **Visualización en displays:**
  - Utilizar dos displays de 7 segmentos para mostrar cada carácter codificado en ASCII.
  - Los displays deben mostrar el código ASCII en Hexadecimal de cada carácter, no el carácter en sí.
4. **Control de desplazamiento:**
  - Los apellidos que tengan hasta 8 caracteres, mediante una entrada de selección, deben elegir si el desplazamiento es en sentido horario o antihorario.
  - Los apellidos que tengan de 9 a 16 caracteres realizaran el desplazamiento de manera automática en sentido horario

**Requisitos:**

- Implementar la lógica combinacional necesaria para convertir los bits de entrada en el código ASCII correspondiente.
- Utilizar los displays de 7 segmentos para mostrar los valores generados.
- Implementar la lógica secuencial necesaria para el desplazamiento de los caracteres utilizando elementos de memoria binarios o n-arios.