

加法器的问题回答

1. 为什么超前进位加法器变快了？它到底优化了什么？

行波加法器的工作原理决定了它是一种串行计算模式，即在计算某一位的时候会依赖上一位的结果。这样，如果计算的位数比较多，延迟就会变得很大，计算速度就会下降。而超前进位加法器采用并行模式，某一位的计算不受其它位的结果的影响。这样一来，在超前进位加法器中，每一位都可以同时开始计算，大大地降低了整体的延迟。所以超前进位加法器要比行波加法器快。

2. 在机器学习等高性能计算场景下，CPU 已经不够用了。目前常用的硬件中竞争最激烈的是 FPGA 与 ASIC。了解它们的概念并说说你认为这两者哪种更适合此类场景，或者用什么样的硬件能做得更好。

FPGA 是可编程逻辑器件，它在生产的时候可以不知道使用者的具体要求而按照一定的配置制造好所有的电路。ASIC 是专用集成电路，它是按照使用者的具体需求来设计和制造其中的电路。FPGA 的设计成本比较低，单片成本比较高，而且方便后期的产品微调和升级，修改成本低。ASIC 的设计成本比较高，单片成本低，后期如果要对产品调整需要重新设计综合，修改成本很高。而在机器学习这种高性能计算场景下，我们看中的主要是芯片的计算性能以及芯片成本，对后期芯片的调整和修改要求不是很大。所以使用单片成本更低、集成度更高的 ASIC 芯片更加合适。