

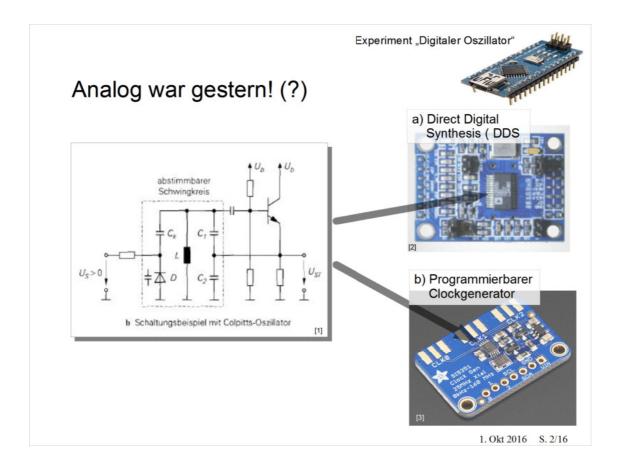
Experiment "Digitaler Oszillator"

Kurzfassung.

Es werden zwei Typen von digitalen Oszillatoren vorgestellt:

- 1. DDS = Digital Direct Synthesis
- 2. Programmierbarer Clock

An Beispielen werden die Funktion und die Programmierung der speziellen Integrierten Schaltungen gezeigt.

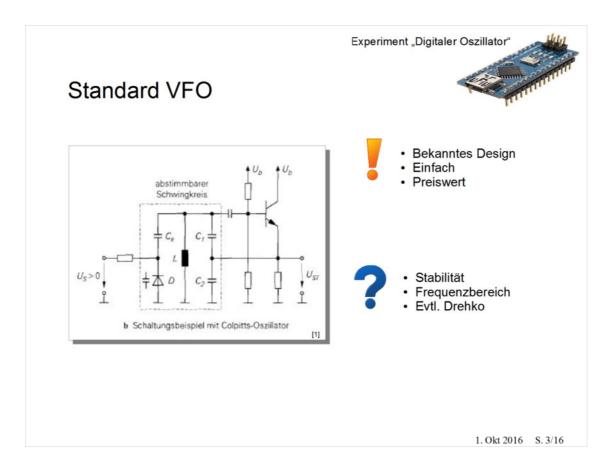


Einleitung.

In den letzten 10 Jahren hat sich die Schaltungstechnik der Transceiver verändert, So findet man in vielen TRX statt eines analogen VFOs immer öfter einen digitalen Oszillator.

Hier werden zwei Typen von digitalen Oszillatoren vorgestellt:

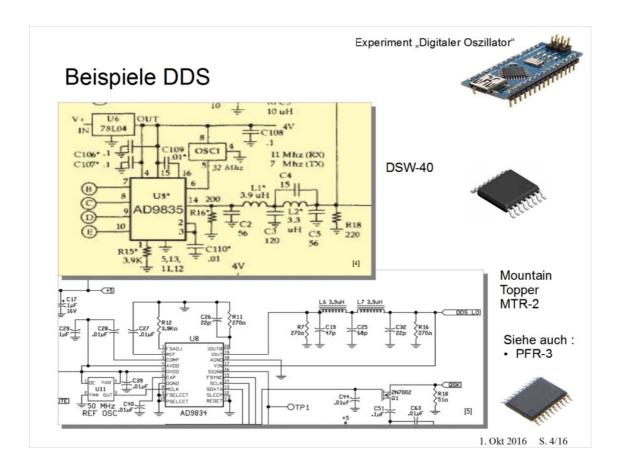
- DDS = Digital Direct Synthesis
- Programmierbarer Clock



Der Standard-VFO ist natürlich allen bekannt – auch aus der Amateurfunklizenz-Vorbereitung. Er ist relativ einfach und preiswert.

Er hat jedoch auch Nachteile.

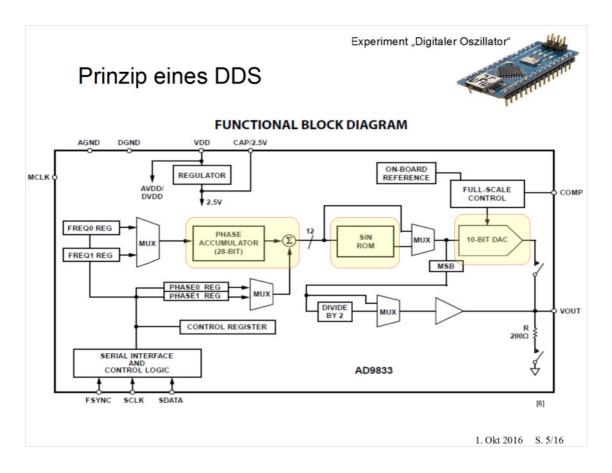
- Frequenz-Stabilität ist eine Herausforderung.
 Mögliche Stabilisierungsmaßnahmen:
 niedrige Frequenz verwenden, DAFC, Huff & Puff,
 PLL
- Der Frequenzbereich ist eingeschränkt.
 Erweiterung des Frequenzbereichs kann durch Premixer, PLL etc. erreicht werden.
- Evtl. ist ein Drehkondensator schwer zu beschaffen
- Passt nicht in die "Digitale Welt" (?)



Im Folgenden werden beispielhaft Geräte aufgeführt, die ein DDS- Chip enthalten:

- DSW-40 (Small Wonder Labs)
- PFR-3, MTR-2 (Steve Weber, KD1JV)
- Blue Cool Radio (DK1HE)
- KX-1 (Elecraft)
- SM-15 (DK1HE)

Alle aufgeführten Geräte enthalten die dargestellte oder eine ähnliche Schaltung. Typisch ist der DDS- Chip mit Quarzoszillator und Tiefpassfilter.



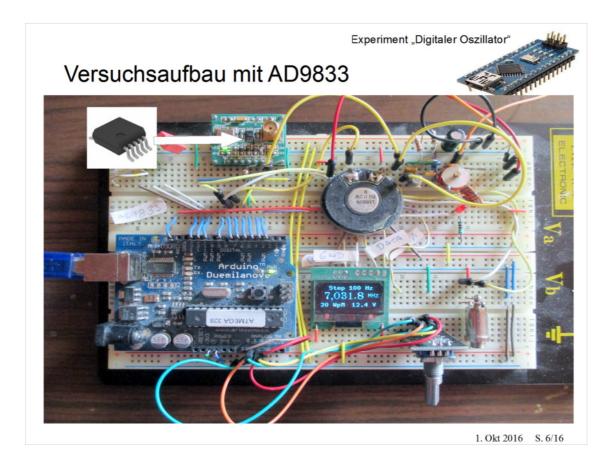
Die DDS besteht im wesentlichen aus 3 Blöcken:

- Phase-Akkumulator; hier wird bei jedem Takt ein Stück Phase aufaddiert.
- Aus dem Summenphasenwert wird in der <u>Sinustabelle</u>
 (SIN-ROM) ein Wert abgelesen.
- Der <u>Digital-Analog-Wandler</u> (DAC) macht daraus einen Analogwert (Stromquelle).

In den im folgenden Beispiel wird ein AD9833 verwendet, bei dem der Takt bei 25 MHz liegt. Dies ist eine sehr schlechte Wahl, denn je höher der Takt ist, desto besser ist die Sinusform des Ausgangssignals.

Zum Vergleich:

Der AD9850 hat einen 125 Mhz- Clock- wie z.B. im Antennenanalyser- Projekt von KB6BEZ, welches zum SWT 2015 in modifizierter Form vorgestellt wurde [12].

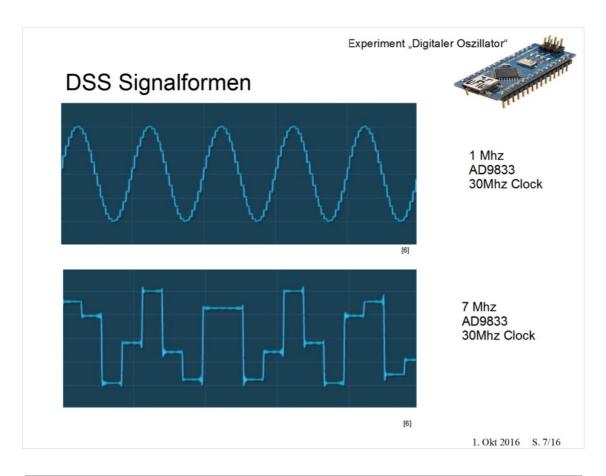


Hier ein Aufbau mit AD9833.

Oben links ist das Modul mit dem DDS- Chip in SMD-Bauform MSOP-10.

Hier ein paar Daten:

- 12.65 mW bei 3 V
- 0 Mhz bis 12.5 MHz
- Typ. 25 MHz Reference Clock
- Sinus, Dreieck, Rechteck
- 2.3 V to 5.5 V Power Supply
- 10-lead MSOP Package



Das Ausgangssignal des DDS ist im Prinzip sinusförmig.

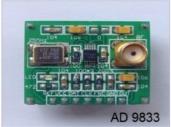
Je mehr sich die Ausgangsfrequenz aber der

Taktfrequenz nähert, so wird das Signal "eckig", wie in den Abbildungen gut sichtbar.

Es ist also auf jeden Fall ein Tiefpass am Ausgang erforderlich.

Die Bilder stammen aus der Simulation mit dem Programm 'ADISIMDDS' von Analog Devices [6].

Fertige DDS- Module







Experiment "Digitaler Oszillator

AD 9850

1. Okt 2016 S. 8/16

Es gibt fertige Module zu kaufen:

AD9833-Modul

12.65 mW bei 3 V 0 Mhz bis 12.5 MHz Typ. 25 MHz Reference Clock Sinus, Dreieck, Rechteck 2.3 V to 5.5 V Power Supply 10-lead MSOP Package

AD9850-Module (2 Varianten)

125 MHz Clock

On-Chip Comparator (für Rechtecksignal)

32-Bit Frequency Tuning Word

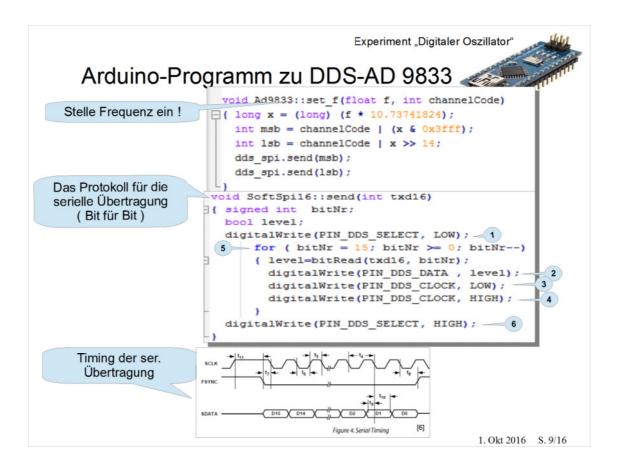
3.3 V or 5 V

Low Power: 380 mW @ 125 MHz (5 V)

28-Lead SSOP Packaging

AD9851-Modul

ähnlich dem mit AD9850, hat jedoch Einen 180 MHz Clock (30MHz x 6 Multiplier) 2.7 V to 5.25 V 555 mW @ 180 MHz



Die Programmierung des DDS besteht aus 2 Funktionen:

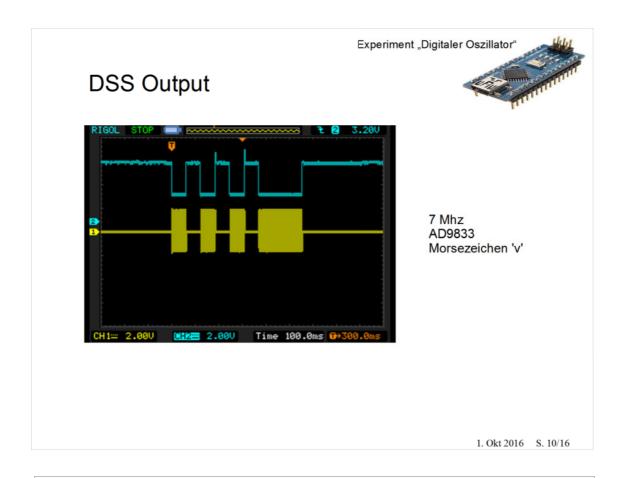
- Serielle Schnittstelle SPI und
- Frequenzeinstellung.

Die serielle Schnittstelle wird über 3 Port-Pins bedient. Das Protokoll ist einfach:

- 1) Chip Select auf Low
- 2) Date auf Pegel von Bit 15
- 3) Clock auf Low
- 4) Clock auf High
- 5) Schritt 2) bis 4) für Bits 14 bis 0 wiederholen
- 6) Chip Select auf High

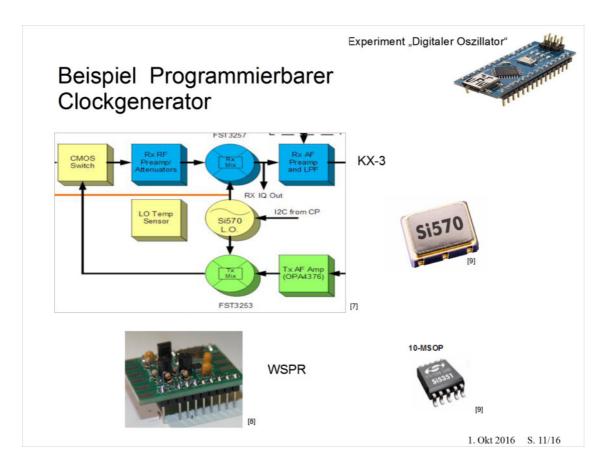
Die Frequenzeinstellung erfolgt mit der Funktion send (frequenz). Der 28-bit-Frequenzwert wird als Highund Low- Wert an die DDS-Register gesendet.

Die Konstante 10.73741824 ergibt sich aus 2**28 /25*10**6 = 10.73741824



Der DDS AD9833 wird hier vom Softwaremodul "keyer"
direkt getastet durch Einstellung der Frequenz auf 7MHz
(= Signal ein) bzw. auf Null MHz (= Signal aus).

Die Verzögerung von ca. 200us am Anfang und am Ende
des CW- Signals ist zu vernachlässigen.

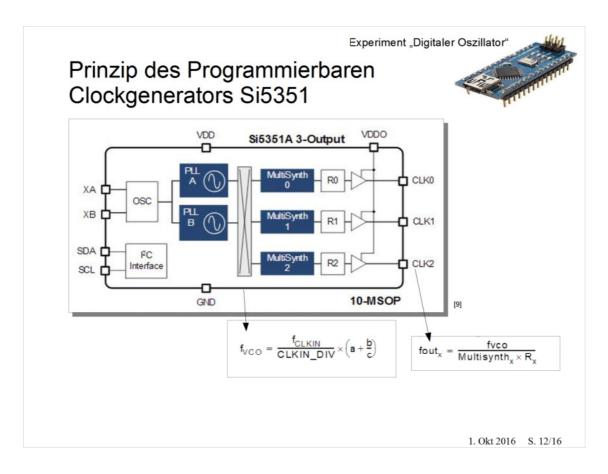


Eine weitere Gruppe von Integrierten Schaltungen sind die Programmierbaren Clock- Oszillatoren oder PLL- Clock genannt.

Hier einige Anwendungsbeispiele:

- Si570
 KX3, Lima- SDR, Fifi- SDR
- Si5351
 WSPR- Kit, G0UPL, Hans Summers,
- ICS307
 Fernempfangsradio II Harzburg SDR Empfänger

Das Ausgangssignal ist rechteckförmig.



Das Chip Si5351 benötigt einen externen Quarz (25 oder 27 Mhz).

Im Innern befindet sich einige

- 2 x PLL-VFO, der typisch auf 900 Mhz schwingt, siehe Formel
- 3 x Multisynthesizer, siehe Formel

Es können 3 Frequenzen gleichzeitig ausgegeben werden. Die Programmierung ist umfangreich (100 Register mit vielen Optionen).

Aufgrund der umfangreichen Formeln und einigen zu erfüllenden Randbedingungen ist die Programmierung nicht einfach. Von Silicon Labs gibt es dazu ein Entwurfstool.

Aber es gibt auch eine Library für Arduino, die dem Programmierer die Arbeit vereinfacht.



Die Ansteuerung erfolgt über 12C-Bus (2 Leitungen).

Der Versuchsaufbau ist ein VF0 für 7,000 bis 7,040 Mhz.

Frequenzeinstellung wird der Einfachheit halber über Poti gemacht. Hier gehört natürlich eigentlich ein Drehgeber hin!, wie auf Seite 6 zu sehen.

Experiment "Digitaler Oszillator

1. Okt 2016 S. 14/16

Arduino-Programm zu Si5351

```
// https://github.com/etherkit/Si5351Arduino
// http://nt7s.com/2014/06/si5351-libraries-and-breakout-board/

#include "si5351.h"
#define PIN_POTI A0
Si5351 si5351;

void setup()

Si5351.set_pll(SI5351_CRYSTAL_LOAD_10PF);
si5351.set_pll(SI5351_PLL_FIXED, SI5351_PLLA); // 900 MHz
si5351.clock_enable(SI5351_CLK0, 1); // CLK0 freigeben

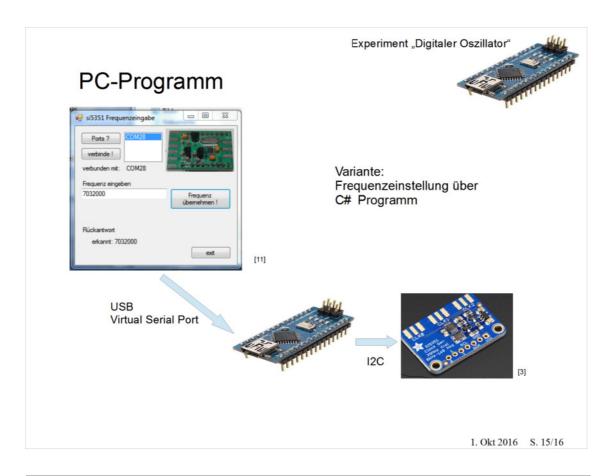
void loop()
//frequenz vom Poti ablesen:
long frequenz = map( analogRead(PIN_POTI), 0, 1023, 7000000, 7040000);
//frequenz neu einstellen:
si5351.set_freq(frequenz, SI5351_PLL_FIXED, SI5351_CLK0);
}
```

Die Library vereinfacht uns die Arbeit!

- Das Objekt heißt natürlich "si5351"
- PLLA wird auf 900 Mhz eingestellt.
- Es wird nur CLK0 verwendet.

In einer Schleife (Loop) wird

- die Soll- Frequenz über Analog-Digital-Wandler eingelesen (Poti). (Map() !!)
- die Frequenz neu eingestellt.



Eine Windows App. Macht das Modul von PC aus programmierber.

Nach Auswahl der Com- Port- Nr. wird die serielle COM-Schnittstelle geöffnet.

Die Frequenzeingabe erfolgt in der Eingabemaske.

Durch Anklicken von "Frequenz übernehmen" wird die Frequenz als Textstring zum Arduino übertragen; dieser stellt die gewünschte Frequenz ein.

Da nur ASCII-Zeichen verwendet werden, kann die Programmierung auch über Terminal erfolgen.

Anmerkung:

Eine ähnliche Applikation wird in CQDL 10/2016 S.26 vorgestellt, wobei dort die Pins der seriellen COM-Schnittstelle direkt den SPI- Bus eines AD9851 steuern.

Experiment "Digitaler Oszillator"

Quellenangaben

- [1] Tietze-Schenk, Halbleiter Schaltungstechnik
- [2] Ebay
- [3] Adafruit https://www.adafruit.com/
- [4] Small Wonder Labs http://smallwonderlabs.qrpradio.org/docs/DSW40_Manual.pdf
- [5] Steve Weber, KD1JV http://www.qrpkits.com/
- [6] Analog Devices http://www.analog.com/en/index.html

http://beta-tools.analog.com/adisimdds

- [7] Elecraft http://www.elecraft.com/
- [8] Hans Summers G0UPL http://www.hanssummers.com/
- [9] Silicon Labs http://www.silabs.com/
- [10] Fritzing http://fritzing.org
- [11] Microsoft "Visual C# 2010 Express Edition"

http://www.chip.de/downloads/

[12] Antennenanalyser nach KB6BEZ (modifiziert)

http://dk2jk.darc.de/arduino/antennenanalyser/prototyp_m4/beschreibung.pdf

1. Okt 2016 S. 16/16