山东大学计算机科学与技术学院

计算机系统结构课程实验报告

|  |  |  |  |
| --- | --- | --- | --- |
| 学号： | 姓名： | | 班级：2班 |
| 实验题目：用 WinDLX 模拟器完成求素数程序 | | | |
| 实验学时：2 | | 实验日期：2021年4月30日 | |
| 实验目的：  通过实验，熟练掌握 WINDLX 的操作方法，特别注意在单步执行 WinDLX 程序中，流水线  中指令的节拍数。 | | | |
| 硬件环境：  RAM 16GB CPU：AMD R5 | | | |
| 软件环境：  Windows XP 32位 专业版 | | | |
| 实验步骤与内容：  （1）用 WinDLX 模拟器执行求素数程序 prim.s。这个程序计算若干个整数的素数。  （2）单步执行两轮程序，求出素数 2 和 3。  （3）在执行程序过程中，注意体验单步执行除法和乘法指令的节拍数，并和主菜单configuration/floating point slages 中的各指令执行拍数进行比较。  首先使用F7单步运行，可以发现，乘法的节拍数是5    除法的节拍数是19    查看statistics，发现相等。    查看table表内存，发现2,3已经存储到table里面。    代码解读          .data          ;\*\*\* size of table          .global     Count  Count:      .word       10          .global     Table  Table:      .space      Count\*4          .text          .global main  main:          ;\*\*\* Initialization          addi        r1,r0,0     ;Index in Table          addi        r2,r0,2     //第一个素数，是2  R1用于存储table表里的当前地址，r1/4就是当前有多少个素数          ;\*\*\* Determine, if R2 can be divided by a value in table  NextValue:  addi    r3,r0,0     ;Helpindex in Table  Loop:       seq     r4,r1,r3    ;End of Table?          bnez        r4,IsPrim   ;R2 is a prime number          lw          r5,Table(R3)          divu        r6,r2,r5 整除          multu       r7,r6,r5 将商乘以除数          subu        r8,r2,r7 算余数          beqz        r8,IsNoPrim 判断余数是否为0，是0的话就不是余数          addi        r3,r3,4          j           Loop  IsPrim:     ;\*\*\* Write value into Table and increment index          sw          Table(r1),r2存进去          addi        r1,r1,4          ;\*\*\* 'Count' reached?          lw      r9,Count          srli    r10,r1,2地址除以4就是素数的个数          sge     r11,r10,r9          bnez    r11,Finish  IsNoPrim:   ;\*\*\* Check next value          addi    r2,r2,1     ;increment R2          j       NextValue    Finish:     ;\*\*\* end          trap    0 | | | |
| 结论分析与体会：  通过本实验，我熟悉了WinDLX 模拟器的操作和使用，了解了DLX 指令集结构及其特点。并且通过读源码了解了DLX指令集结构和特点。 | | | |