

## 19-2 디지털논리회로(002) 김주균 교수님

1. (f와 g 식이 주어짐)

1-1. f+g를 SOP 형식으로 나타내시오

1-2. fg를 POS 형식으로 나타내시오

2.

2-1. 2-bit even parity generator, checker 만들기

2-2. parity checker로 parity generator 역할까지 할 수 있는 지 쓰고, 그 이유를 설명

3. (XOR은 10ns, AND/OR gate는 5ns)

3-1. 4bit adder with carry lookahead 2개로 8비트 연산 시 sum 구해지는 시간

3-2. full adder 8개로 직렬연결했을 때 걸리는 시간 vs 8비트 lookahead 하나 사용했을 때 걸리는 시간 비교. 뭐가 얼마나 더 빠른지 비교

4. HA 2개와 OR gate 사용하여 Full adder를 만드시오

5. 2\*4 디코더 5개를 이용하여 4\*16 디코더를 만드시오

6.  $F1 = x'y' + xyz'$  /  $F2 = x' + y$  /  $F3 = xy + x'y'$ 일 때, 디코더를 사용하여 F1, F2, F3를 output으로 하는 회로 디자인. (어떤 크기의 디코더가 몇 개 필요한지 쓰기)

7. z를 input, x,y를 selection line으로 / carry in(z), carry out(C), sum(S)로 두고 mux를 이용하여 full adder 디자인. (어떤 크기의 mux가 몇 개 필요한지 쓰기)

총 7문제 중 7문제 기술하였습니다. 지난 족보와 다른 부분은 수업 시간에 짚어주신 부분이었어요