

2장 연습문제

2.2 아래와 같은 어셈블리 프로그램에 대한 기계어 코드들이 200번지부터 저장되어 있다.

주소	명령어	기계 코드
200	LOAD 300	1300
201	SUB 301	6301
202	STA 302	2302
203	JUMP 250	8250

(1) 이 프로그램이 순차적으로 실행되는 경우에 기억장치와 CPU 레지스터들의 내용이 어떤 값들이 되는지, 그림 2-6(슬라이드 23~27 참고)의 [단계7]과 [단계8]의 그림을 고쳐 그려서 표시하라. 단, 기억장치 300번지와 301번지에는 각각 9와 5가 저장되어 있다고 가정한다.

(2) 위의 프로그램에서 'SUB 301' 명령어가 실행되는 중에 인터럽트 요구가 들어왔다면, 인터럽트 사이클이 종료된 직후에 CPU 레지스터들(PC, Ac, IR, SP)에는 각각 어떤 값이 저장되어 있는가? 단, 인터럽트 서비스 루틴의 시작 주소는 450번지, SP의 초기값은 999 라고 가정한다.

2.5 4-단계 명령어 파이프라인으로 1000개의 명령어들을 모두 실행하려면 몇 클록 주기가 걸리는가? 그리고 만약 이 파이프라인의 클록 주파수가 2 GHz 라면, 그에 소요되는 전체 시간은 몇 ns 인가?

2.7 클록 주파수가 2 GHz인 5-단계 명령어 파이프라인에 대하여 아래 물음에 답하라.

(1) 명령어의 수 $N=10, 100, 1000, 10000$ 개를 처리하는 데 걸리는 시간을 각각 구하라.

(2) 파이프라이닝 되지 않은 경우에는 각 명령어의 실행에 걸리는 시간이 $0.5\text{ns} \times 5 = 2.5\text{ns}$ 가 된다. 파이프라이닝을 이용함으로써 얻게 되는 속도 향상(S_p)을 각 N 값에 대하여 구하라.

2.9 어떤 CPU에서 명령어 실행 과정이 네 개의 사이클들로 이루어진다고 하자. 첫 번째 사이클의 처리에 걸리는 시간이 0.5ns, 두 번째와 세 번째 사이클은 1.0ns씩, 그리고 마지막 사이클은 0.75ns가 각각 걸린다고 하자.

(1) 한 명령어를 실행하는 데 걸리는 시간은?

(2) 각 사이클을 처리하는 하드웨어 모듈을 독립적인 파이프라인 단계로 구현한다면, 네 개의 단계들로 이루어지는 명령어 파이프라인 구조가 된다. 파이프라인의 모든 단계들은 공통의 파이프라인 클록에 동기 되어 수행된다. 파이프라인 클록의 주기[ns]와 주파수[GHz]를 각각 구하라.

(3) 이 파이프라인으로 한 개의 명령어를 실행하는 데 걸리는 시간을 구하고, (1)번의 결과와 비교하라.

(4) (1)번과 (3)번의 조건에서 100개의 명령어들을 실행하는 데 걸리는 시간을 각각 구하고, 파이프라이닝을 이용함으로써 얻게 되는 속도 향상(Sp) 을 구하라.

2.10 그림 2-12(4-단계 명령어 파이프라인과 시간 흐름도, 슬라이드 42)와 같은 4-단계 명령어 파이프라인에서 각 단계의 실제 처리 시간이 아래와 같다고 하자.

[참고: ps(picosecond) = 10^{-3} ns = 10^{-12} sec]

IF 단계: 300ps

ID 단계: 200ps

OF 단계: 400ps

EX 단계: 350ps

(1) 파이프라인 클록의 주파수는 몇 [GHz]로 결정하면 되는가?

(2) 이 파이프라인으로 1000개의 명령어들을 순차적으로 실행하는데 걸리는 시간[ns]을 구하라.

(3) ALU의 속도를 향상시켜 EX 단계의 처리 시간을 250ps로 단축시킨다면, 전체 파이프라인의 성능을 높이는 데 도움이 되는가? 그 이유를 설명하라.

(4) 반대로, ALU에 새로운 기능을 추가한 결과로서 EX 단계의 처리 시간이 500ps로 길어졌다면, 파이프라인의 성능에 어떤 영향을 미치는가? 명령어 1000개를 실행하는 경우에 대하여 전체 소요 시간[ns]을 계산하고, (2)번의 결과와 비교하여 설명하라.

2.16 다음 수식을 계산하기 위한 프로그램을 아래의 명령어들을 사용하여 작성하고, 프로그램의 길이를 비교하라. (단, 명령어들은 2.4.2절 참조, 슬라이드 66~78)

$$X = (A + B) / (D - E \times F + G \times H)$$

- (1) 1-주소 명령어
- (2) 2-주소 명령어
- (3) 3-주소 명령어

2.20 어떤 CPU가 128가지의 연산들을 수행하며, 내부 레지스터의 수는 16개이다. 이 CPU의 32-비트 명령어는 연산 코드 필드와 레지스터 번호를 나타내는 오퍼랜드1, 그리고 나머지 비트들로 구성되는 주소 필드(오퍼랜드2)로 이루어진다.

- (1) 명령어 형식을 표시하라.
- (2) 주소 필드(오퍼랜드2)가 2의 보수로 표현되는 변위 주소로 사용되는 경우에, 그 변위의 범위를 구하라.
- (3) 레지스터의 길이가 32비트라면, 레지스터 간접 주소지정 방식에 의해 주소지정 될 수 있는 기억장치의 용량은 몇 GByte인가? 단, 기억장치 주소는 바이트 단위로 지정된다고 가정한다.

2.24 프로그램 카운터의 내용을 X1이라 하고, 기억장치 X1 번지에 저장된 명령어의 주소 필드 내용을 X2라고 하자. 그 명령어를 실행하는 데 필요한 데이터는 기억장치 X3번지에 저장되어 있으며, 인덱스 레지스터의 내용은 X4이다. 명령어가 아래와 같은 주소지정방식을 사용하는 경우에 유효 주소(EA)에 대한 관계식을 변수들을 이용하여 쓰라.

- (1) 직접 주소 지정방식
- (2) 간접 주소 지정 방식
- (3) 상대 주소 지정 방식
- (4) 인덱스 주소지정 방식