

Apellido y nombre:

Leg.:

Calific.:

Tiempo asignado al examen: 3 horas

La resolución de todos los problemas debe estar justificada por tablas de verdad, expresiones lógicas o cuadros explicativos sin ambigüedades. La interpretación de la solución debe ser directa y lo escrito en el examen debe hablar por sí mismo. Si la resolución escrita de un problema requiere de aclaraciones posteriores del alumno se considerará mal resuelta. Los circuitos solo deben realizar la funcionalidad pedida y no más. Cualquier característica extra inválida la resolución salvo que sea inherente y no pueda ser eliminada.

Firma del Docente

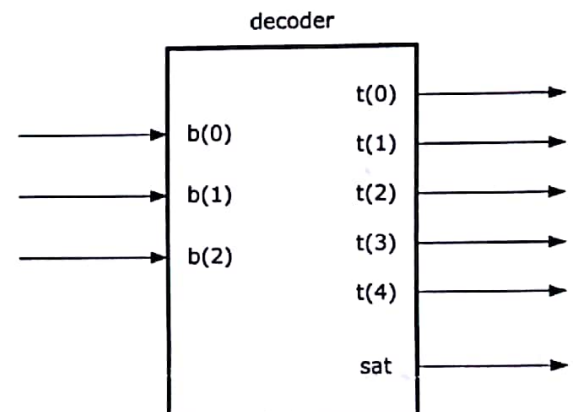
**Problema 1**

Diseñe un circuito combinacional que recibe en su entrada una magnitud binaria de 3 bits y que genere 5 salidas que exciten una barra de leds. Como algunas magnitudes de entrada no pueden expresarse con solo 5 leds agregue una salida adicional que indique *saturación*. Implemente el circuito en forma de *suma de productos mínima*. No olvide confeccionar una tabla de verdad y mapas de Karnaugh como parte del procedimiento de diseño.

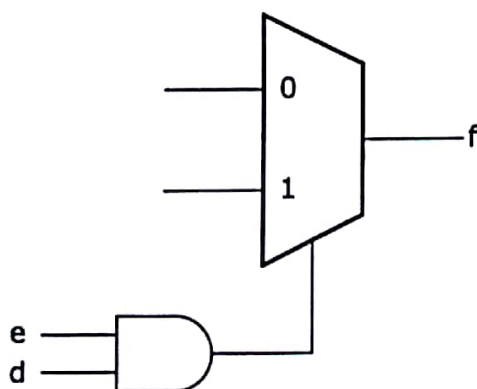
**Problema 2**

a) Implemente una función lógica de 5 variables especificada por el siguiente mapa de Karnaugh

ed \ cba	000	001	011	010	110	111	101	100
00	0	1	1	0	0	0	1	0
01	0	1	1	0	0	0	1	0
11	1	0	0	1	1	1	0	1
10	0	1	1	0	0	0	1	0



con la restricción que debe usar el siguiente circuito basado en un multiplexor y solo puede agregar lógica combinacional en sus entradas de datos. Toda la circuitería que incorpore allí debe consistir en funciones lógicas de *no más de 2 niveles de compuertas*.



b) Con los lineamientos del punto a) implemente la función lógica dada por el mapa de Karnaugh

ed \ cba	000	001	011	010	110	111	101	100
00	0	1	0	0	0	0	1	0
01	0	1	1	0	1	0	1	1
11	1	0	0	1	1	1	0	1
10	1	1	1	0	0	0	0	0

### Problema 3

Implemente un circuito que recibe una *palabra signada expresada en código de complemento a dos* de 16 bits y la satura a 8 bits. A continuación encontrará algunos casos particulares que muestran su comportamiento

Entrada	Salida
0x7FFF	0x7F
0x0080	0x7F
0x007F	0x7F
0x0001	0x01
0xFFFF	0xFF
0xFF81	0x81
0xFF80	0x80
0xFF7F	0x80
0x8000	0x80

### Problema 4

Diseñe un circuito comparador que determine si una *magnitud* de 16 bits es mayor a **0x7FFF**. Siga estos pasos

- Diseñe una celda comparadora por mayor y por igual. Confeccione tablas de verdad.
- Muestre como conecta varias celdas para formar un circuito iterativo que compare dos magnitudes cualesquiera.
- Si una de las magnitudes del punto anterior es **0x7FFF**, el circuito que compara por mayor puede simplificarse hasta reducirse a una compuerta **OR**. Desarrolle ordenadamente esta simplificación.