

Ingeniería en Electrónica Técnicas Digitales I

| Parcial 1 R3002 | Recupe | ratorio 2 |
|-----------------|---------|-----------|
| | Parcial | 1 R3002 |

Fecha: 05/02/19

Leg:

Apellido y nombre:

Aclaraciones

Todos los diseños deben estar respaldados por tablas de verdad o diagramas de funcionamiento. Evite ambigüedades. Tampoco agregue circuitería adicional que no sea expresamente lo pedido.

Tiempo asignado al examen y criterio de evaluación

El tiempo asignado al exámen es de 3 horas. El cuadro de la derecha muestra la ponderación de cada problema para el caso en que su resolución esté perfecta.

| Р | а | b | С | + |
|----|------|---|---|---|
| 1 | 2,5 | | | |
| | | | | |
| 2 | 2,5 | | | |
| | | | | |
| 3 | 2,5 | | | |
| | | | | |
| 4 | 2,5 | | | |
| | | | | |
| 5 | х | х | х | |
| | х | х | х | |
| No | ota: | | | |

NO RESUELVA EL EXAMEN EN LA HOJA DE LOS ENUNCIADOS

Problema 1 (1-b)

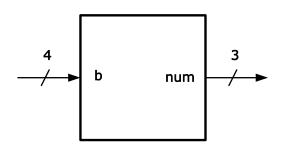
Diseñe un contador anillo/Johnson de 3 bits.

- a) Dibuje el circuito de un contador en anillo (no dibuje el circuito de reset).
- b) Dibuje el circuito de un contador en Johnson (no dibuje el circuito de reset).
- c) Integre los esquemas de a) y b) en un único circuito que sea controlado por un entrada mode tal que
 - si **mode = '0'** el circuito se comporta como un contador en anillo.
 - si **mode = '1'** el circuito se comporta como un contador en Johnson.
- d) Confeccione las tablas de transiciones y el diagrama de estados de c). No olvide indicar el formato del diagrama.

Problema 2 (1-a)

La entidad de la figura

binary

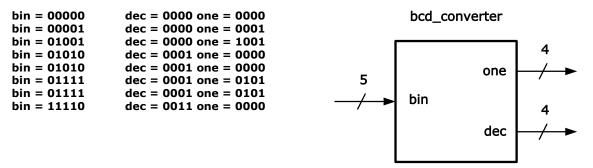


corresponde a un circuito que determina cuantas entradas están en '1'. La salida es una palabra binaria que representa esa cantidad.

- a) Confeccione la tabla de verdad del circuito.
- **b)** Implemente el circuito con multiplexores de 2 entradas de selección y mínima lógica adicional. Solo puede utilizar un multiplexor por cada salida. Respalde su diseño con tablas de verdad.

Problema 3 (1-a)

La entidad de la figura pertenece a un circuito que recibe en su entrada una palabra binaria de 5 bits y entrega 2 palabras binarias de 4 bits que corresponde a su equivalente bcd de la entrada. Por ejemplo si



Diseñe el circuito en base a bloques RTL. Respalde sus afirmaciones con tablas o cuadros explicativos.

Problema 4 (1-b)

Diseñe a nivel RTL un contador cuya salida es una palabra binaria signada de 4 bits (codificada en CCa2). Sus características son

→ mode q / → srst clk tc →

counter

- es un contador ascendente.
- su reset (**srst**) es sincrónico. Cuando se activa y aparece el flanco ascendente de reloj la salida de cuenta no se hace cero sino que toma el valor más negativo posible en la longitud de palabra especificada.
- Al llegar a la cuenta más positiva posible pueden ocurrir 2 situaciones excluyentes
 - si la entrada **mode = '0'**, se activa **tc** (salida Moore). En el ciclo de reloj siguiente la cuenta vuelva al valor más negativo posible. A partir de alli el contador repite la secuencia en forma perpetua.
 - si la entrada **mode = '1'**, se activa **tc** (salida Moore) y el circuito permanece indefinidamente en ese valor de cuenta. Solo la entrada **srst** puede sacar al contador de este estado.