

Ingeniería en Electrónica Técnicas Digitales I

Simulacro de parcial

Fecha: 17/06/2020

Leg:

Apellido y nombre:

Aclaraciones

Todos los diseños deben estar respaldados por tablas de verdad o diagramas de funcionamiento. Evite ambigüedades. Tampoco agregue circuitería adicional que no sea expresamente lo pedido.

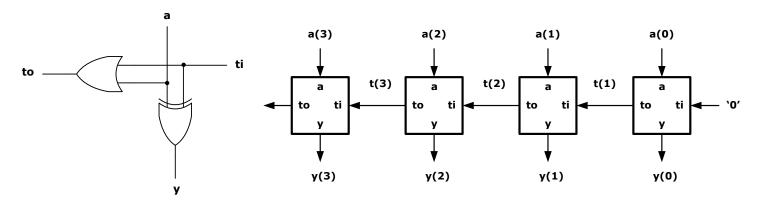
Tiempo asignado al examen y criterio de evaluación

El tiempo asignado al exámen es de 3 horas. Cada problema tiene una ponderación cualitativa sobre su incidencia en la calificación final.

Р	а	b	С	+
1				
2			x	
3			х	
4			х	
No	ota:			•

Problema 1

Dado el circuito iterativo de la figura



- a) Confeccione las tablas de verdad de la celda iterativa. ¿Qué sucede con la salida y cuando la entrada de transporte es '1'? ¿Y cuando es '0'?
- b) Construya la tabla de verdad del circuito completo. ¿Qué función cumple?
- c) ¿Qué función cumple si la condición de frontera es '1'?

Problema 2

El siguiente es el calendario correspondiente al mes de enero del año 2020. Solo están indicados los días del 1 al 15.

DOM	LUN	MAR	MIE	JUE	VIE	SAB
			1	2	3	4
5	6	7	8	9	10	11
12	13	14	15			

Construya un circuito que recibe en su entrada el número de día y produce en su salida el día de la semana correspondiente. El día de la semana correspondiente se codifica así

día de la semana	código		
DOM	001		
LUN	010		
MAR	011		
MIE	100		
JUE	101		
VIE	110		
SAB	111		

- a) Obtenga las expresiones del circuito en forma de producto de sumas.
- b) Si dispusiera de un decodificacor de 4 a 16 ¿Cómo obtendría las salidas del circuito?

Problema 3

- a) Diseñe a nivel RTL un circuito que sume 2 palabras signadas de W bits codificadas en binario desplazado.
- b) Agregue la lógica necesaria al circuito anterior para saturar la salida.

Problema 4

- **a)** Diseñe un circuito que multiplique una palabra entrante no signada de 4 bits por 3/2 y sature el resultado a 4 bits. Solo puede emplear circuitos sumadores, multiplexores y unos pocos inversores.
- **b)** Repita el anterior con palabras signadas.