W UTO.BA  UNIVERSIDAD TECHOLÓGICA INICIONAL  FACULTAD REGIONAL BLENCE ARES	Ingeniería en Electrónica Técnicas Digitales I	Rec 1 1er parcial Fecha: 13/12/17	Hoja 1/
Apellido y nombre:		Leg.:	Calific.:
Tiempo asignado al examen: 3 horas  La resolución de todos los problemas debe estar justificada por tablas de verdad, expresiones lógicas o cuadros explicativos sin ambigüedades. La interpretación de la solución debe ser directa y lo escrito en el examen debe hablar por sí mismo. Si la resolución escrita de un problema requiere de aclaraciones posteriores del alumno se considerará mal resuelta. Los circuitos solo deben realizar la aclaraciones posteriores del alumno se considerará mal resuelta. Los circuitos solo deben realizar la			

## Problema 1

Construya un código binario 12 bits para codificar los dígitos del 0 a 9. Este código debe ser tal que los N + 1 bits menos significativos de la palabra son '0' y el resto '1'.

funcionalidad pedida y no más. Cualquier característica extra inválida la resolución salvo que sea

- a) Confeccione una tabla donde estén codificados los dígitos del 0 al 9.
- b) Construya un circuito a nivel RTL que convierta una palabra del código anterior a binario. Solo puede emplear codificadores de 4 entradas de datos y pocas compuertas adicionales.

## Problema 2

Diseñe un circuito que recibe una palabra en código Gray de 4 bits y genera en su salida una palabra en código Gray que es el triple de la entrada. Para implementarlo solo puede utilizar multiplexores de 8 entradas de datos y compuertas NOT.

## Problema 3

Se desea diseñar un circuito combinacional que reciba en su entrada un número entero representado en el código de CCa2 e(3:0), y genera en su salida m(3:0), con el valor absoluto del número de la entrada.

a) Obtenga la tabla de verdad del dispositivo.

inherente y no pueda ser eliminada.

- b) Sintetice el circuito haciendo uso de los mapas de Karnaugh derivados de la tabla del punto a).
- c) Proponga otra implementación, ahora a nivel RTL, que haga uso de celdas incrementadoras, multiplexores de 2 canales e inversores.

Firma del Docente