



Apellido y nombre:

Leg.:

Calific.:

Tiempo asignado al examen: 3 horas

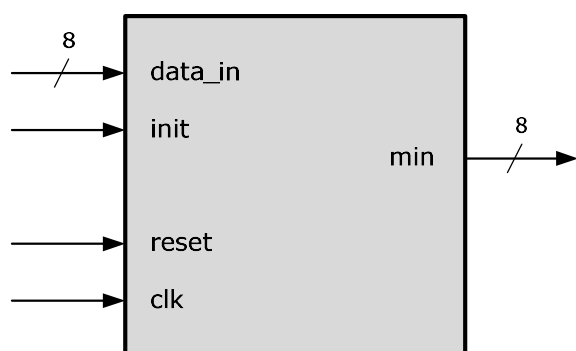
La resolución de todos los problemas debe estar justificada por tablas de verdad, expresiones lógicas o cuadros explicativos sin ambigüedades. La interpretación de la solución debe ser directa y lo escrito en el examen debe hablar por sí mismo. Si la resolución escrita de un problema requiere de aclaraciones posteriores del alumno se considerará mal resuelta. Los circuitos solo deben realizar la funcionalidad pedida y no más. Cualquier característica extra inválida la resolución salvo que sea inherente y no pueda ser eliminada.

Firma del Docente

Problema 1

Diseñe un circuito que determine el mínimo de sucesivas palabras binarias de 8 bits. En la figura dispone del dibujo de la entidad

minimum



El comportamiento es tal que en la salida está el mínimo actual. Si la palabra **data_in** de entrada es menor al mínimo actual en el próximo ciclo de reloj, la salida **min** presentará este nuevo valor. En cambio si las palabras que entra a **data_in** son mayores o iguales al mínimo actual, la salida **min** no cambia. Por otro lado, si se activa la entrada **init** la entrada **data_in** pasa a ser el nuevo mínimo independientemente de entradas **data_in** anteriores.

a) Diseñe el circuito a nivel RTL.

b) Codifique en VHDL el circuito del punto a).

Problema 2

El circuito de la corresponde a un contador de módulo programable de 16 bits, cuyo *terminal count* es registrado mediante un flip-flop y empleado por el resto del sistema.

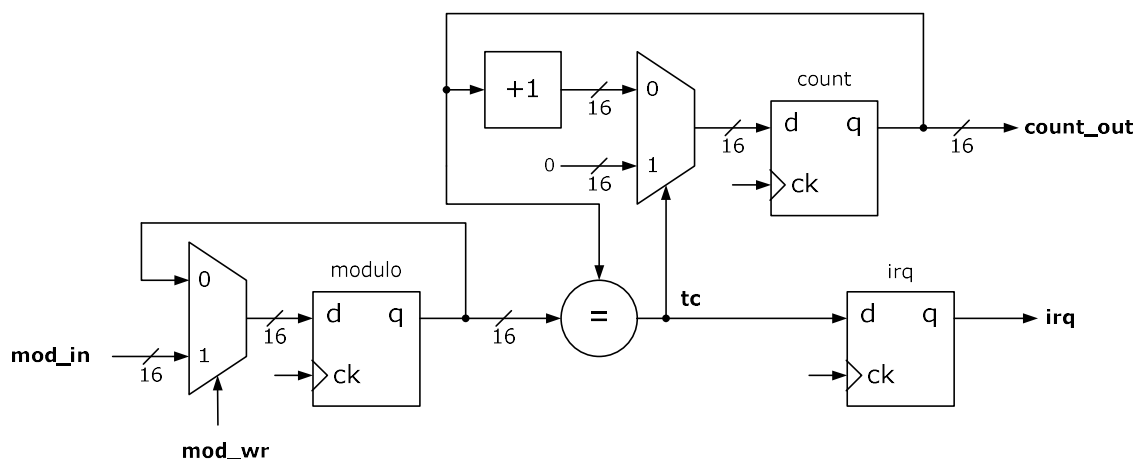


Figura 2

dados los tiempos de propagación de los bloques rtl

$t_{mux} = 500ps$

$t_{comp} = 2ns$

$t_{inc} = 16ns$

y de los flip-flops

$t_{su} = 100ps$

$t_{cq} = 250ps$

$t_{hold} = 80ps$

determine

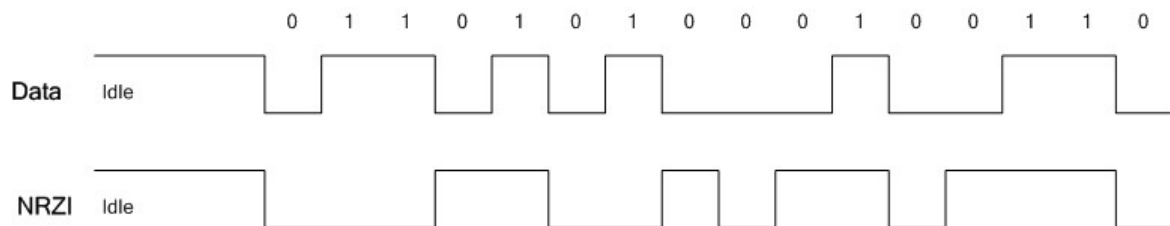
- a)** Indique cual de los caminos combinacionales entre dos registros tiene el mayor tiempo de propagación. ¿Cuál es el motivo por el que es mayor al resto?
- b)** Calcule la máxima frecuencia a la que puede operar el circuito en forma confiable.
- c)** Si la frecuencia de operación fuera 50 MHz, recalcule el timing del punto **a)** y determine el margen de tiempo respecto al **a)** (*time slack*).

Problema 3

En el protocolo USB la información que se transmite o recibe entre el Host Controller y los Devices está codificada en NRZI. Esta codificación consiste en representar a

- el cero con una transición (de '1' a '0' ó de '0' a '1')
- el uno con una no transición.

A continuación se muestra una trama a modo de ejemplo extraída de la norma USB 2.0



Teniendo en cuenta que los datos se muestrean sincrónicamente en los flancos ascendentes del reloj, diseñe una máquina de estados que decodifique NRZI.

- a)** Confeccione el diagrama de estados.
- b)** Realice una asignación de código de estados buscando minimizar la lógica necesaria.
- c)** Implemente usando flip-flops D y mínima lógica adicional. Dibuje el esquema del circuito que incluya la inicialización asincrónica durante el encendido mediante la señal **reset**.