

1、现代 EDA 技术的特点有哪些？

(1) 采用硬件描述语言 (HDL) 进行设计 (2) 逻辑综合与优化 (3) 开放性和标准化 (4) 更完备的库 (Library)

2、简述什么是硬件描述语言及其优点

所谓硬件描述语言就是可以描述硬件电路的功能、信号连接关系及定时关系的语言。它可以使电子系统设计者利用这种语言来描述自己的设计思想和电子系统的行为，并建立模型，然后利用 eda 工具进行仿真，自动综合到门级电路，再用 ASIC 或 CPLD/FPGA 实现其功能。利用硬件描述语言可以方便地设计大型的电子系统，它们更接近用自然语言描述系统的行为，在设计过程中文字载体更适于传递和修改设计信息，并可以建立独立于工艺的设计，此外还便于保存和重用。

3、FPGA 和 CPLD 各包括几个基本组成部分

FPGA 在结构上主要分为：可编程逻辑单元、可编程输入 / 输出单元和可编程连线

CPLD 在结构上包括：可编程逻辑宏单元、可编程输入 / 输出单元和可编程内部连线

4、FPGA/CPLD 有什么特点？各包含几个基本组成部分？

二者在存储逻辑信息方面有什么区别？在实际使用中什么时候选用 FPGA？什么时候选用 CPLD？

FPGA 在结构上主要分为三个部分，即可编程逻辑单元，可编程输入 / 输出单元和可编程连线三个部分；CPLD 在结构上主要分为三个部分，即可编程逻辑宏单元，可编程输入 / 输出单元和可编程内部连线三个部分。

FPGA/CPLD 的特点：高度集中、高速度、高可靠性

对于一个开发项目，主要看开发项目本身的需要，对于普通规模，且生产量不是很大的产品项目，通常使用 CPLD 比较好。对于大规模的逻辑设计，ASIC 设计或单片系统设计，则多采用 FPGA，另外，FPGA 掉电后将丢失原有的逻辑信息，所以实际中需要为 FPGA 芯片配置一个专用过的 ROM。

5、在 FPGA 和 CPLD 的应用开发中应考虑那些因素？

(1) 器件的逻辑资源量的选择 (2) 芯片速度的选择 (3) 器件功耗的选择 (4) FPGA/CPLD 的选择 (看开发项目本身的需要) (5) FPGA 和 CPLD 封装的选择 (6) 其它因素的选择 (各公司产品各不相同)

6、FPGA 与 ASIC 在概念上有什么区别？

FPGA (Field —Programmable Gate Array)，即现场可编程门阵列，它是在 PAL、GAL、CPLD 等可编程器件的基础上进一步发展的产物。

7、什么是 Top—down 设计方式？

答：是自顶向下的设计，这种设计方法首先从系统设计入手，在顶层进行功能方框图的划分和结构设计。在功能级进行仿真、纠错，并用硬件描述语言对高层次的系统行为进行描述，然后用综合工具将设计转化为具体门电路网表，其对应的物理实现可以是 PLD 器件或专用集成电路。

8、简述 EDA 软件系统包含的各模块及其相应功能

EDA 软件系统应当包含以下子模块：

- 1) 设计输入子模块：该模块接受用户的设计描述，并进行语义正确性、语法规则的检查、检查通过后，将用户的设计描述数据转换为 EDA 软件系统的内部数据格式，存入设计数据库被其他子模块调用。
- 2) 设计数据库子模块：该模块存放系统提供的库单元以及用户的设计描述和中间设计结果。
- 3) 分析验证子模块：该模块包括各个层次的模拟验证、设计规则的检查、故障诊断等。
- 4) 综合仿真子模块：该模块包括各个层次的综合工具。
- 5) 布局布线子模块：该模块实现由逻辑设计到物理实现的映射，因此与物理实现的方式密切相关。

9、阻塞赋值和非阻塞赋值有什么本质的区别？

本质区别是非阻塞赋值语句右端表达式计算完后并不立即赋给左端，而是同时启动下一条语句继续执行，而阻塞赋值语句在每个右端表达式计算完后，立即赋给左端变量。

10、Verilog HDL 支持哪几种描述方式，各有什么特点？

答：支持结构 (Structural) 描述，行为 (Behavioural) 描述，数据流 (Data Flow) 描述。结构描述是调用电路元件 (比如逻辑门，甚至晶体管) 来构建电路，行为描述则是通过描述电路的行为特性来设计电路，也可以采用上述方式的混合来描述设计，数据流描述方式主要使用持续赋值语句，多用于描述组合逻辑电路。

11、简述基于 VHDL 语言的工程设计的基本流程

- 1) 设计准备：包括系统设计、设计方案论证和器件选择等。
- 2) 设计输入：由设计者利用 EDA 工具的文本编辑器或图形编辑器对器件的逻辑功能进行描述，以文本方式或图形方式表达出来，进行编辑和编译，变成 VHDL 文件格式。
- 3) 设计实现：利用 EDA 软件系统的综合器进行逻辑综合，然后进行器件的布局、布线和适配，最后生成下载文件或位流数据文件。
- 4) 器件编程与配置：设计编译好后，将数据文件通过编程器或下载电缆下载到目标芯片 FPGA/CPLD 中。
- 5) 设计验证：在上述设计过程中，同时进行验证过程，包括行为仿真、功能仿真、时序仿真和硬件仿真 / 器件测试

12、VHDL 语言中数据对象有几种？各种数据对象的作用范围如何？各种数据对象的实际物理含义是什么？

有三种：常量 CONSTANT, 变量 VARIABLE, 信号 SIGNAL

常量：使用范围取决于它被定义的位置；变量：只能在进程和子程序中使用；信号：范围是实体结构体与程序包。

物理含义：

常量：常量的定义和设置主要为了使设计实体中的常数更容易阅读和修改。是恒定不变的值，一旦作了数据类型的赋值定义后，就不能在程序中再改变，因而具有全局意义。

变量：是一个局部量，变量不能将信息带出对他做出定义的当前设计单元。赋值是一种理想化的数据传输，是立即发生，不存在任何延时行为。

信号：是描述硬件系统的基本数据对象，类似于连接线，作为一种数据容器，不但可以容纳当前值，也可以保持历史值。

13、简述 PLD 的几种编程技术

- 1) 熔丝和反熔丝编程技术：熔丝技术是用熔丝作为开关元件，这些开关元件平时处于连通状态，加电编程时，在不需要连接处将熔丝熔断，保留在器件内的熔丝模式决定相应器件的逻辑功能。反熔丝技术用逆熔丝作为开关元件。
- 2) 浮栅型电可写紫外线擦除编程技术：主要采用雪崩注入 MOS 管和叠栅注入 MOS 管。
- 3) 浮栅型电可写电擦除编程技术：此器件在采用浮栅编程技术的同时，采用了 E2CMOS 工艺。
- 4) SRAM 编程技术：用一个静态的 RAM 单元存储通断信号（0，1），再由存储单元的状态（0，1）去控制通路晶体管或传输门的导通与截止，以实现电连接关系的编程。

14、简述数字系统层次化设计与基本设计过程

数字系统的设计可以分为四个层次，即系统级设计、电路级设计、芯片级设计和电路板级设计。相应地从提出设计要求到完成系统成品，数字系统设计过程可分为以下几个设计步骤：

- 1) 系统设计：设计的最高层次，通常把系统功能逐步细分，运用框图与层次化的方法自顶向下进行设计，再确定器件、电路等技术方案。
- 2) 电路设计：主要时确定实现系统功能的算法和电路形式，在电路级对系统的功能进行描述。
- 3) 芯片设计：通过对芯片的设计与编程，实现电路设计所确定的算法和电路形式。
- 4) 电路板级设计：通常采用 PCB 设计软件完成。
- 5) 电路调试和系统调试：目的时检查设计中存在的问题。
- 6) 结构设计：包括机箱和面板设计。

15、简述 CPLD 和 FPGA 器件的基本结构

CPLD 由可编程逻辑的功能块围绕一个位于中心、时延固定的可编程互连矩阵构成。由固定长度的金属线实现逻辑单元之间的互连，而可编程逻辑单元又是类似 PAL 的与阵列，采用可编程的与阵列和固定的或阵列结构。再加上一个全局共享的可编程与阵列，把多个宏单元连接起来，并增加了 I/O 控制模块的数量和功能。可以把 CPLD 的基本结构看成由可编程逻辑宏单元、可编程 I/O 控制模块和可编程内部连线三部分组成。FPGA 由可编程逻辑块 (CLB)、输入/输出模块 (IOB) 及可编程互连资源 (PIR) 三种可编程电路和一个 SRAM 结构的配置存储单元组成。CLB 是实现逻辑功能的基本单元，它们通常规则地排列成一个阵列，散步于整个芯片中；I/O 模块主要完成芯片上的逻辑与外部引脚的接口，它通常排列在芯片的四周；PIR 包括各种长度的连线线段和一些可编程连接开关，它们将各个 CLB 之间和 CLB 与 IOB 之间以及 IOB 之间连接起来，构成特定功能的电路。

16、简述自顶向下设计方法的流程

这个过程可以分为：

- (1) 系统性能描述与行为模拟：设计从系统的功能和性能要求开始。
- (2) 系统结构分解：将系统分解为若干子系统，子系统又可以再分解为若干功能模块。
- (3) 产生系统结构模型：
- (4) 描述叶子模块：用数据流进行描述
- (5) 逻辑综合与设计实现：针对给定硬件结构组件进行编译、优化、转换和综合，最终获得门级电路甚至更底层的电路描述文件。

17、顺序语句与并行语句的特点和用途

顺序语句：

特点：在程序执行时，按照语句的书写顺序执行，前面的语句的执行结果可能直接影响后面语句的执行。

用途：主要用于模块的算法部分，用若干顺序语句构成一个进程或描述一个特定的算法或行为。顺序语句不能直接构成结构体，必须放在进程、过程中。

并行语句：

特点：不按书写顺序执行，可作为一个整体运行，程序执行时只执行被激活的语句。被激活的并行语句是同时执行的。

用途：主要用于表示算法模块间的连接关系，模拟实际硬件电路工作的并行性，可以直接构成结构体。

18、什么是进程语句？你是如何理解过程语句的并行性和顺序性双重特性？

（1）进程实际上是顺序语句描述的一种进程过程，进程是用于描述事件的，`process` 语句结构包含了一个代表实体中部分逻辑行为的独立的顺序语句描述的进程。

（2）一个结构体中可以有多个并行进程结构，而有一个进程内部结构却是由一系列顺序语句来构成的，即进程语句间是并行执行的进程的內部是顺序执行的。

19、简述 `PROCESS` 语句结构的三部分构成，并说明进程语句、顺序语句和信号之间的关系

`PROCESS` 语句结构是由三部分构成，即进程说明部分，顺序描述语句部分和敏感信号参数表。各个进程是并行运行的，无先后之分，必须放在结构体中；顺序语句是按顺序运行的，有先后之分，必须放在进程中；信号放在结构体和进程之间，是用以完成各个进程之间数据交换。

20、什么叫数据流描述方式？它和行为描述方式的主要区别在哪里？用数据流描述方式所编写的 `VHDL` 程序是否可以 进行逻辑综合？

（1）数据流描述也称 `RTL` 描述，它以类似于寄存器传输级的方式描述数据的传输和变换，以规定设计中的各种寄存器形成为特征，然后再寄存器之间插入组合逻辑。

（2）行为描述只表示输入与输出间转换的行为，它不包含任何结构信息，而数据流的描述会伴有大量的有关这种结构信息的“流出”。

（3）类似于寄存器传输级的方式描述数据的传输和变换，认为数据是从一个设计流出，从输入到输出的观点称为数据流风格，所以不是所有的 `VHDL` 程序都可以进行逻辑综合。

21、什么叫状态机？状态机的基本结构如何？状态机的种类有哪些？

（1）状态机是一类很重要的时序电路，是许多数字电路的核心部件。

（2）状态机的基本结构包括输入信号、输出信号和一组寄存器，它用于记忆状态机的内部状态。状态机可认为是组合逻辑和寄存器逻辑的特殊组合。它包括两个主要部分：组合逻辑

部分和寄存器部分。寄存器部分用于存储状态机的内部状态；组合逻辑部分又分为状态译码器和输出译码器。状态译码器确定状态机的下一个状态，即确定状态机的激励方程；输出译码器确定状态机的输出，即确定状态机的输出方程。

（3）两种典型的状态机是摩尔（MOORE）状态机和米立（MELAY）状态机。