

ORGANIZACIÓN DE COMPUTADORES

HOJA DE PROBLEMAS: Sistemas de Interconexión del Computador

1. Calcular el ancho de banda de un bus de 32 bits, con una frecuencia de trabajo de 200 MHz y una latencia inicial entre operaciones de 5 ns.
2. Suponga un protocolo de bus que requiere 10 ns para que los dispositivos realicen sus peticiones, 15 ns para el arbitraje y 25 ns para completar cada operación. ¿Cuántas operaciones por segundo se pueden realizar?
3. Un bus SCSI dispone de 4 dispositivos conectados en cadena, con los identificadores 1, 2, 3 y 4. Si cada dispositivo desea hacer uso de 30 MB/s de ancho de banda y el ancho de banda total de un dispositivo SCSI es de 80 MB/s. ¿cuánto ancho de banda será capaz de utilizar cada dispositivo? Asumir que cada vez que a un dispositivo se le deniega el acceso al bus, lo vuelve a intentar tan pronto como el bus queda libre, hasta que consigue el acceso.
4. Repetir el problema anterior utilizando una política de arbitraje de bus equitativa en la que el dispositivo que estuviera esperando el bus más tiempo tuviera la prioridad más alta. ¿De cuánto ancho de banda dispondría cada dispositivo en tal caso?
5. Se desea comparar los anchos de banda máximos de un bus síncrono y otro asíncrono. El bus síncrono tiene un tiempo de ciclo de reloj de 50 ns, y cada transacción del bus requiere un ciclo de reloj. El bus asíncrono requiere 40 ns para el protocolo de transferencia. Ambos buses tienen una anchura de 32 bits. Determinar el ancho de banda de ambos buses cuando realizan lecturas de una memoria de 200 ns. Suponer que las lecturas son siempre de una palabra.
6. Se considera un computador con una longitud de palabra de 48 bits. Cada transmisión sobre el bus necesita 750 ns para activar las diferentes órdenes del protocolo de comunicación y transmitir un dato por el bus. La velocidad de transferencia desde el disco es de 10^7 bits/s y el tiempo de ciclo de la memoria principal es de 600 ns.
 - a. ¿Qué formato de bus escogería?
 - b. Representar el cronograma de sucesos que tienen lugar durante la transmisión de una operación de entrada continua desde el disco a la memoria principal.
 - c. ¿Qué fracción del ancho de banda de la memoria principal se consume en una operación de E/S del disco?

7. Se dispone de un sistema de memoria y bus que soporta acceso a bloques de 4 y 16 palabras de 32 bits, un bus síncrono de 64 bits a 200 MHz, en el que una transacción de datos o direcciones requiere un ciclo de reloj. Se necesitan dos ciclos de reloj entre dos operaciones de bus. El tiempo de acceso a memoria para las cuatro primeras palabras es de 200 ns y cada grupo adicional de 4 palabras se lee en 20 ns y la transferencia de los datos puede solaparse con la lectura de las cuatro palabras siguientes.
 - a. Determinar el ancho de banda mantenido y la latencia para la lectura de 256 palabras con transferencias de bloque de 4 y de 16 palabras.
 - b. Calcular el número de transacciones de bus por segundo en cada uno de los casos.
 - c. Rehacer los apartados a y b si las 4 primeras palabras requieren 150 ns y cada bloque adicional de 4 palabras requieren 30 ns.
8. Continuando con los datos del ejercicio anterior calcular la latencia total y el ancho de banda máximo para todos los tamaños de bloques posibles entre 4 y 16 palabras y realizar una gráfica con los resultados. Resumir las conclusiones que se pueden obtener al analizar la gráfica.
9. Siguiendo con el sistema de buses del ejercicio anterior fijar el tamaño de bloque a 4 y 16 palabras. Calcular la latencia total y ancho de banda máximo para lecturas de bloques con diferentes tamaños entre 4 y 256 palabras, usando tantos casos como necesite para construir una gráfica significativa. Usando la gráfica determinar en qué casos un tamaño de bloque de 16 palabras da como resultado una latencia menor comparada con un tamaño de bloque de 4 palabras.
10. El sistema de bus descrito en el ejercicio 6 se aplica ahora para tratar los accesos a un disco con una velocidad de transferencia de 5 MB/s. Si se permite que la E/S consuma el 100% del ancho de banda del bus y del sistema de memoria, ¿Cuál es el máximo número de transferencias de disco simultáneas que pueden mantenerse para cada uno de los dos tamaños?
11. Se trata de mejorar las escrituras en el sistema de buses del ejercicio 6. Se modifica el diseño de forma que las 4 primeras palabras se escriben 200 ns después de que la dirección esté disponible y cada nueva escritura requiere 20 ns. Suponer que la transferencia de la siguiente palabra a escribir puede solaparse con la escritura de las 4 palabras precedentes. Adicionalmente se dispone de líneas de datos y dirección se paradas, que permiten transmitir la dirección y el dato en el mismo ciclo. Considerando tamaños de bloques de 4 y 8 palabras
 - a. Determinar la latencia de la transferencia de 256 palabras en este bus.
 - b. Determinar el ancho de banda sostenido.
 - c. ¿En qué casos este esquema alternativo resultaría favorable?

12. Para el mismo sistema de memoria descrito en el ejercicio 6 se considera ahora utilizar un bus asíncrono. Cada petición de E/S solicita 16 palabras de datos de memoria y el ancho del bus es de 4 palabras. El bus sigue el protocolo de la figura con 40 ns para cada paso. Pero en este caso la memoria puede continuar la transacción enviando bloques de datos adicionales hasta que se complete la transacción. Modificar la figura (tanto los pasos como el diagrama) para indicar cómo podría llevarse a cabo esta transferencia. Suponiendo que cada paso del protocolo requiere ahora 20 ns y cada acceso a memoria requiere 60 ns, ¿cuánto tiempo tardará en completarse la transferencia? ¿Cuál es el máximo ancho de banda que puede sostenerse en este bus asíncrono y cómo resulta comprado con el bus síncrono del ejercicio 6?
13. La memoria de un computador consta de una serie de módulos conectados a un bus común. Cuando se realiza una petición de escritura, el bus está ocupado por las señales de dirección, datos y control durante 100 ns. En esos mismos 100 ns y en los 500 siguientes el módulo de memoria diseccionado ejecuta un ciclo aceptando y almacenando el dato. Las operaciones de módulos de memoria pueden solaparse pero sólo puede haber una petición en un instante de tiempo.
- Si hay 8 módulos de memoria conectados al bus, ¿cuál es la máxima velocidad para el almacenamiento de los datos?
 - Representar gráficamente la velocidad máxima de escritura en función del tiempo de ciclo de memoria, suponiendo que se tienen 8 módulos y un tiempo de ocupación del bus de 100 ns.
14. Escribir una serie de programas que sean capaces de conseguir los siguientes objetivos:
- Máximo ancho de banda desde o hacia un único disco duro.
 - Máximo número de transacciones de 512 bytes desde o hacia el disco duro.
 - ¿Cuál es el porcentaje del ancho de banda que puedes obtener en relación con el ancho de banda máximo teórico? (Nota: en el sistema operativo Linux se puede usar el comando “lshw” para averiguar el máximo teórico.
 - Registrar la utilización del procesador en cada caso, ejecutando los programas por separado. Después ejecutar los programas a la vez y comprobar cual es el porcentaje de las velocidades máximas que puede obtenerse.
 - A partir de los datos obtenidos escribir un informe sobre los cuellos de botella de tu computador.