

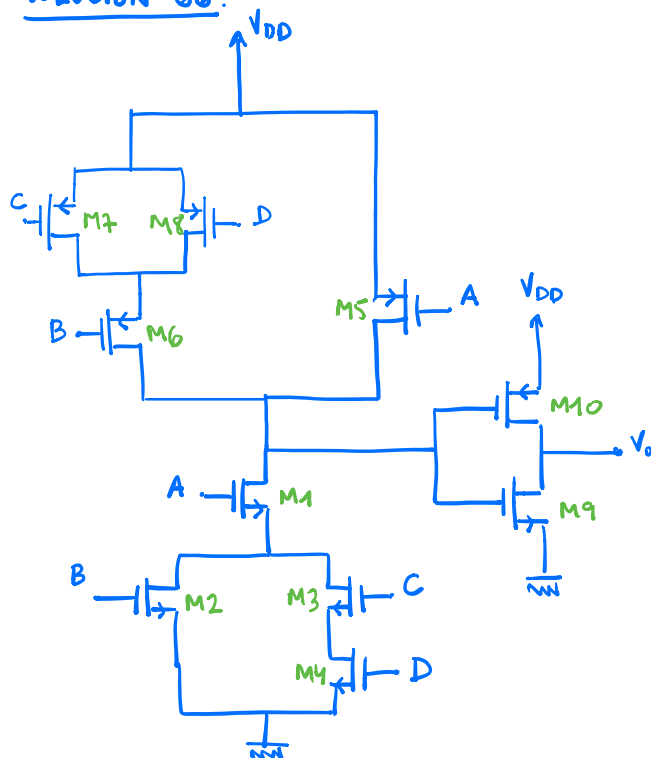
PROBLEMA 21

Implementar mediante lógica CMOS y haciendo uso del menor número posible de transistores la función $Y = A(B + CD)$. Estudie cuál será la salida y el estado de cada transistor para una entrada $\begin{matrix} A & B & C & D \\ 1 & 0 & 1 & 1 \end{matrix}$

PROBLEMA 22

Implementar mediante lógica NMOS la función $Y = \overline{(A+B+C)} \cdot D$. Estudie cuál será la salida y el estado de cada transistor para una entrada $\begin{matrix} A & B & C & D \\ 1 & 1 & 1 & 0 \end{matrix}$.

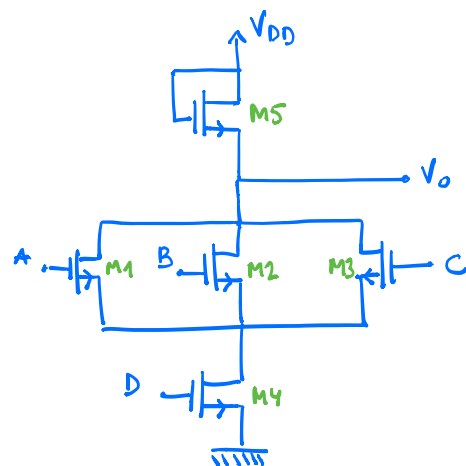
SOLUCIÓN 66:



M1	M2	M3	M4	M5	M6	M7	M8	M9	M10	Y
ON	OFF	ON	ON	OFF	ON	OFF	OFF	OFF	ON	1

(los transistores en ON están en lineal)

SOLUCIÓN 67:



M1	M2	M3	M4	M5	Y
ON	ON	ON	OFF	ON	1
lineal				saturación	