



→ Introducción. Conceptos básicos

Objetivo de los sistemas de E/S

Interfaces de E/S

Funciones que debe incluir el sistema de E/S

Conceptos a diferenciar

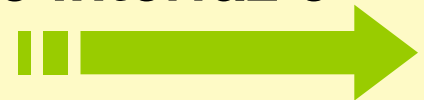
E/S independiente frente a E/S en memoria

Técnicas de E/S



Objetivo:

- Realizar la conexión del procesador con una gran variedad de dispositivos periféricos, teniendo en cuenta que las características de los dispositivos de E/S suelen diferir notablemente de las del procesador; en especial:
 - la **velocidad** de transmisión de los periféricos
 - normalmente es **menor** que la velocidad a la que opera el procesador
 - es muy **variable** (desde pocos bytes/s a más de 100 MB/s)
 - la **longitud de palabra**
 - los **códigos** para representar los datos
- ⇒ Para compatibilizar las características de los dispositivos de E/S con el procesador se usan los circuitos de **interfaz** o **controladores** de periféricos.





Circuitos de interfaz o controladores de periféricos:

- Circuitos especiales de **adaptación de formato de señales y características de temporización** entre el procesador y los dispositivos de E/S.
- Proporcionan todas las transferencias de datos necesarias entre el procesador y los periféricos, utilizando un bus de E/S.
- **Requieren uso de software:**
 - Programas de E/S ejecutados por el procesador que controlan la transferencia de información hacia y desde los dispositivos de E/S.
- En computadores de altas prestaciones se han utilizado procesadores especializados para las funciones de E/S: **procesadores de E/S (IOP)** o canales.
 - Procesadores cuyos conjuntos de instrucciones se restringen a aquellas que se precisan en las operaciones de E/S.
 - Se hacen cargo de todas las transferencias con los periféricos.



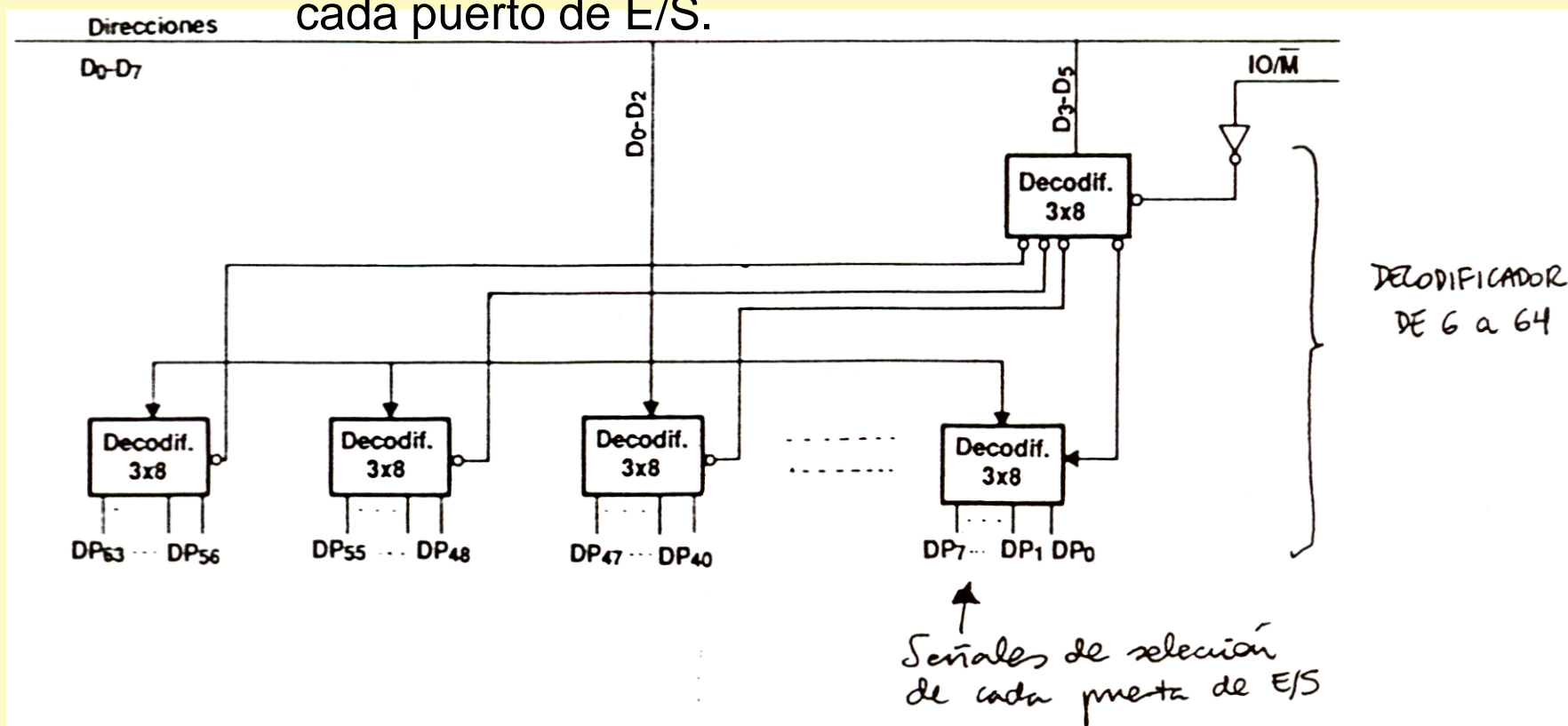
1) **Direccionamiento** o selección del periférico:

- El procesador sitúa en el bus de direcciones la dirección asociada con el dispositivo.
- Si se conectan varios periféricos debe preverse la forma de que no haya conflictos de acceso al bus.
- Con p bits \Rightarrow pueden direccionarse 2^p direcciones distintas (mapa de E/S).
 - Cada dirección especifica un puerto de E/S.
 - Cada interfaz de periférico emplea varios puertos para comunicarse con el procesador.
- **Técnicas de direccionamiento:**
 - Direccionamiento por decodificación
 - Decodificación centralizada
 - Decodificación en cada puerto de E/S
 - Direccionamiento por selección lineal



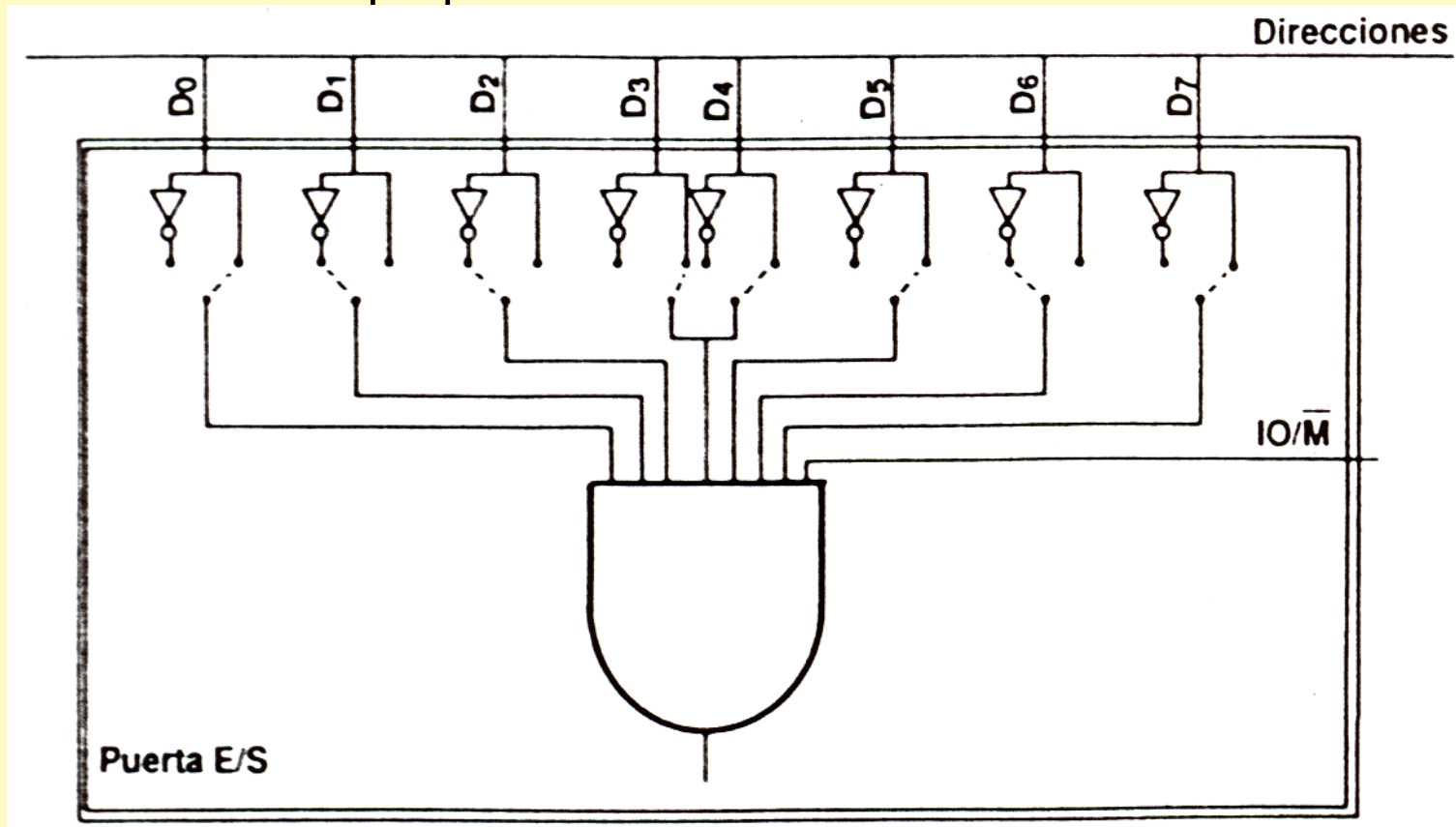


- Técnicas de direccionamiento
 - **Direccionamiento por selección lineal**: consiste en asignar un bit del bus de direcciones a cada puerto.
 - **Direccionamiento por decodificación**: consiste en decodificar los bits de dirección para seleccionar un puerto de una interfaz.
 1. **Decodificación centralizada**: un decodificador selecciona cada puerto de E/S.





2. Decodificación en cada puerto de E/S: cada puerto reconoce su propia dirección.

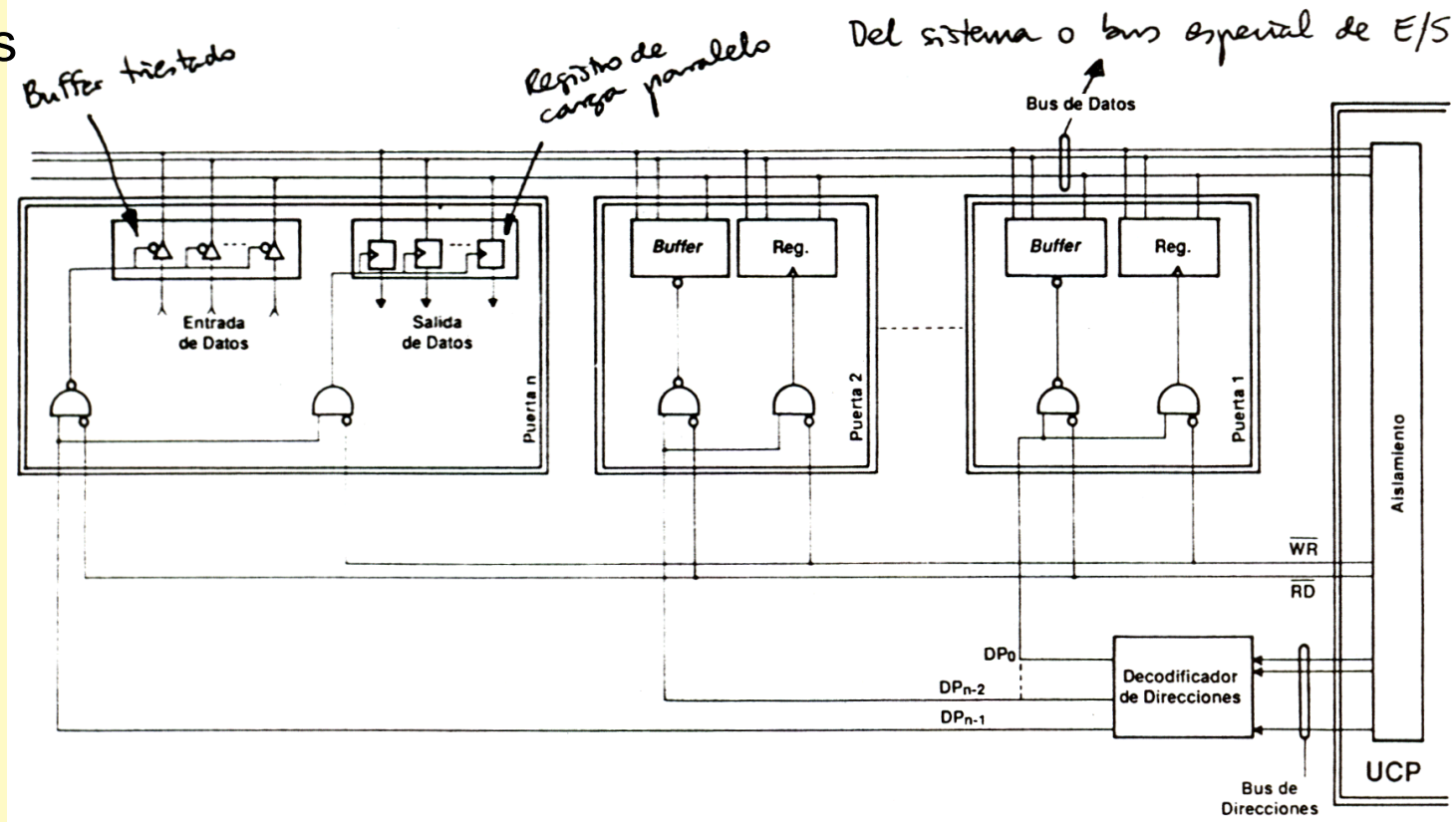




2) Comunicación física entre el periférico y el procesador.

- Técnicas básicas de conexión:

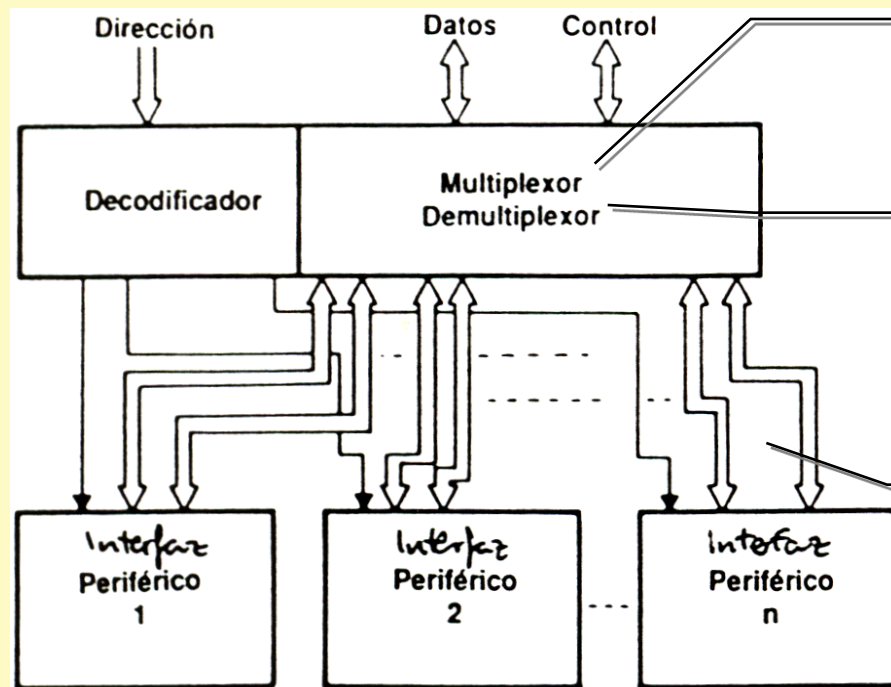
1. Bus



- ✓ Permite conectar en paralelo un gran número de periféricos
- ✓ Es fácil expandir el sistema (añadiendo más placas de interfaz)



2. Multiplexor / demultiplexor



Multiplexor:
para las señales
de entrada

Demultiplexor:
para las señales
de salida

**Las líneas de datos y
control se encaminan
de forma individual a
cada periférico**

- ✗ Expansión difícil
- ✗ Mucha circuitería

– Habrá que considerar

- las señales que son necesarias para realizar la comunicación, con sus respectivos cronogramas y métodos de sincronización.
- las diferentes técnicas de E/S, con sus ventajas e inconvenientes.



3) *Sincronización:*

- Acomodamiento de las velocidades de funcionamiento del procesador/MP y los dispositivos de E/S.
- Hay que establecer un mecanismo para saber cuándo se puede enviar o recibir un dato.
- Deben incluirse:
 - Palabra de memoria temporal en la interfaz que sirva como búfer. La entrada o salida se hace sobre este búfer intermedio. La operación de E/S se realiza sólo cuando el dispositivo está preparado.
 - Señales de control de conformidad para iniciar o terminar la transferencia (listo, petición, reconocimiento).
- La temporización puede ser:
 - Síncrona
 - Asíncrona





4) ***Conversión de datos:***

- Acomodamiento de las características físicas y lógicas de las señales de datos empleadas por el dispositivo de E/S y por el bus del sistema.
 - Conversión de códigos (BCD, ASCII, EBCDIC, UNICODE, ANSI, etc.)
 - Conversión serie / paralelo.
 - Conversión de niveles lógicos para representar 1 y 0.
 - Conversión A/D y D/A.

5) ***Control de los periféricos:***

- Interrogación y modificación de su estado:
 - Encendido, apagado, disponible...
- Envío de otras señales de control al periférico.

6) ***Mecanismo que determine la cantidad de información a transmitir en una operación de E/S y cuente el número de palabras / bytes ya transmitidos.***

7) ***Detección de errores***

- En el funcionamiento del periférico...
- ...o en los datos
 - Mediante códigos de paridad, polinomiales, etc.
- Se repetirá la transferencia en caso necesario.



- Transferencia elemental de información
 - Envío o recepción de una única unidad de información (byte o palabra), ya sea un dato o una palabra de estado o control.



- Operación completa de E/S
 - Transferencia de un conjunto de datos
 - Sector de un disco
 - Línea de pantalla



- Dispositivos de E/S físicos
 - Cuando el ordenador carece de SO o *driver* adecuados.
 - El programador debe tratar directamente con ellos, asumiendo sus detalles de funcionamiento y características físicas.



- Dispositivos de E/S lógicos
 - El programador efectúa las transferencias de datos activando las rutinas de E/S que proporciona el SO.
 - Por ejemplo, el programador puede escribir un programa que escriba en una impresora lógica (ésta en realidad puede ser un bloque de espacio en disco). El SO asigna una de las impresoras físicas a la impresora lógica y controla el proceso de impresión (*spooling*).



- E/S aislada o independiente
 - El procesador distingue internamente entre espacio de memoria y espacio de E/S.



- E/S mapeada en memoria
 - El procesador no distingue entre accesos a memoria y accesos a los dispositivos de E/S.



E/S aislada, independiente, o con espacio de E/S

- Emplea la patilla IO/M# del procesador
 - Nivel alto \Rightarrow Indica a memoria y a los dispositivos de E/S que se va a efectuar una operación de E/S.
 - Cuando se ejecutan instrucciones máquina específicas de E/S: IN y OUT.
 - Nivel bajo \Rightarrow Operación de intercambio de datos con la memoria.
 - Cuando se ejecutan instrucciones de acceso a mem.: LOAD, STORE o MOVE.
- Instrucciones específicas: IN y OUT, con poca riqueza de direccionamiento.
- A veces los circuitos de E y de S de una única dirección son independientes (misma dirección \Rightarrow dos puertos, uno de entrada y otro de salida).



- Ejemplo:
 - los procesadores de 8 bits empleaban una dirección de 8 bits para cada puerto de E/S \Rightarrow 256 puertos: IN nº de puerto, OUT nº de puerto
 - y disponían de un bus de direcciones de 16 bits \Rightarrow 64 KB
- Ventajas:
 - ✓ Diseño más limpio de la decodificación de las direcciones de memoria.
 - ✓ Facilita la protección de E/S (por ejemplo, haciendo que las instrucciones IN, OUT,... sean privilegiadas).
 - ✓ Los programas son relativamente más rápidos por la decodificación más sencilla y el menor tamaño de las instrucciones de E/S.
- Desventajas:
 - ✗ Mayor complejidad en el diseño del procesador:
 - Hay que decodificar y ejecutar las instrucciones IN, OUT...
 - Hay que generar la señal IO/M# y se necesita una patilla más del procesador para ella.



E/S mapeada en memoria

- Se usan algunas direcciones de memoria para obtener las direcciones de los puertos de E/S, tras decodificarlas adecuadamente.
- El procesador no distingue entre accesos a memoria y accesos a los dispositivos de E/S.
 - ⇒ No se usa la patilla IO/M#
- No se dispone de instrucciones especiales, sino que se usan LOAD, STORE o MOVE.
- Para evitar particionar el mapa dedicado a memoria, se agrupa la E/S en una zona bien definida al principio o final del mapa de memoria.
- El hardware de cada dirección suele ser único (bien entrada o bien salida).

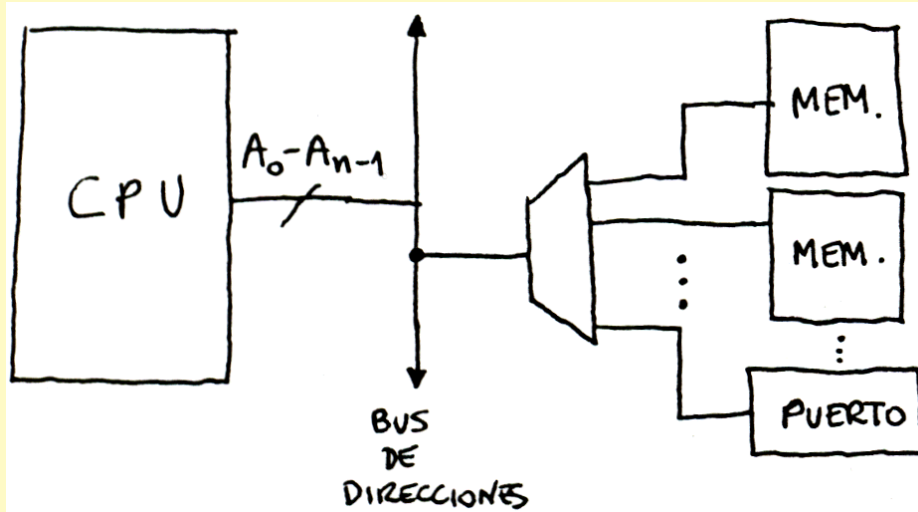


- Ventajas:
 - ✓ Menor complejidad en el diseño del procesador.
- Desventajas:
 - ✗ Cada registro interno de una interfaz “ocupa” una dirección de memoria que no puede utilizarse para memoria.
 - ✗ Las instrucciones de acceso a memoria suelen ser más largas que las específicas de E/S.
 - Por ej., en los microprocesadores de 8 bits: 3 bytes frente a 2.
 - Puede disminuir la velocidad de procesamiento.
 - Aumentan los requisitos de memoria.

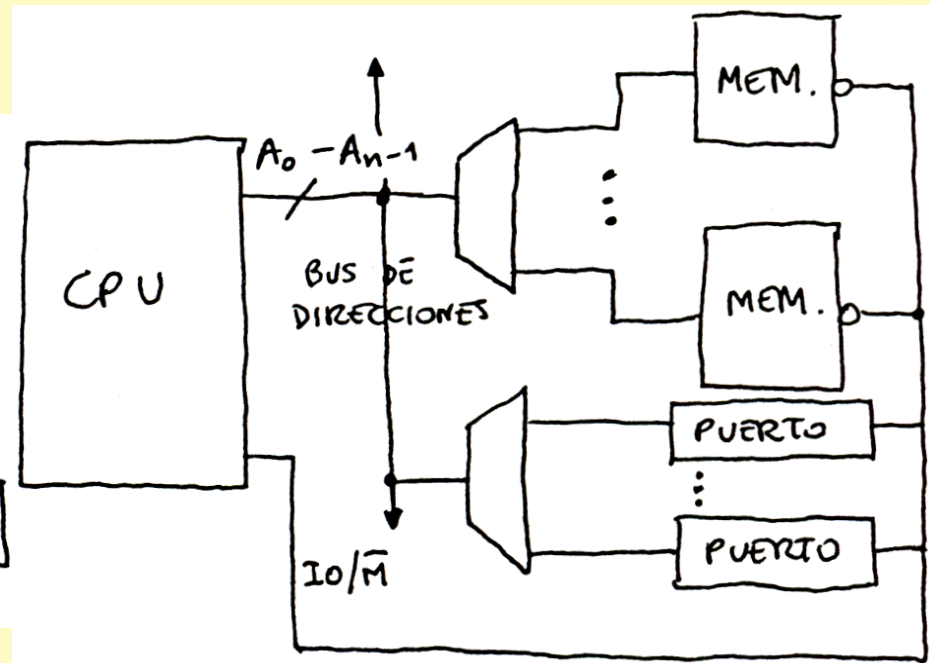


Esquemas:

E/S mapeada en memoria

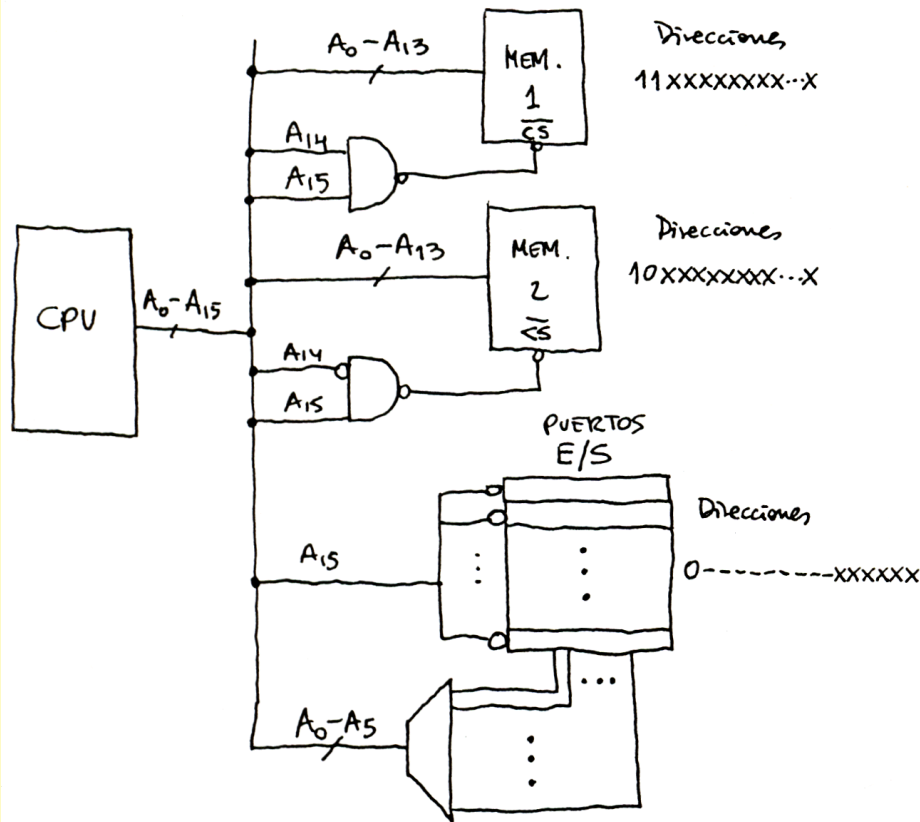


E/S independiente

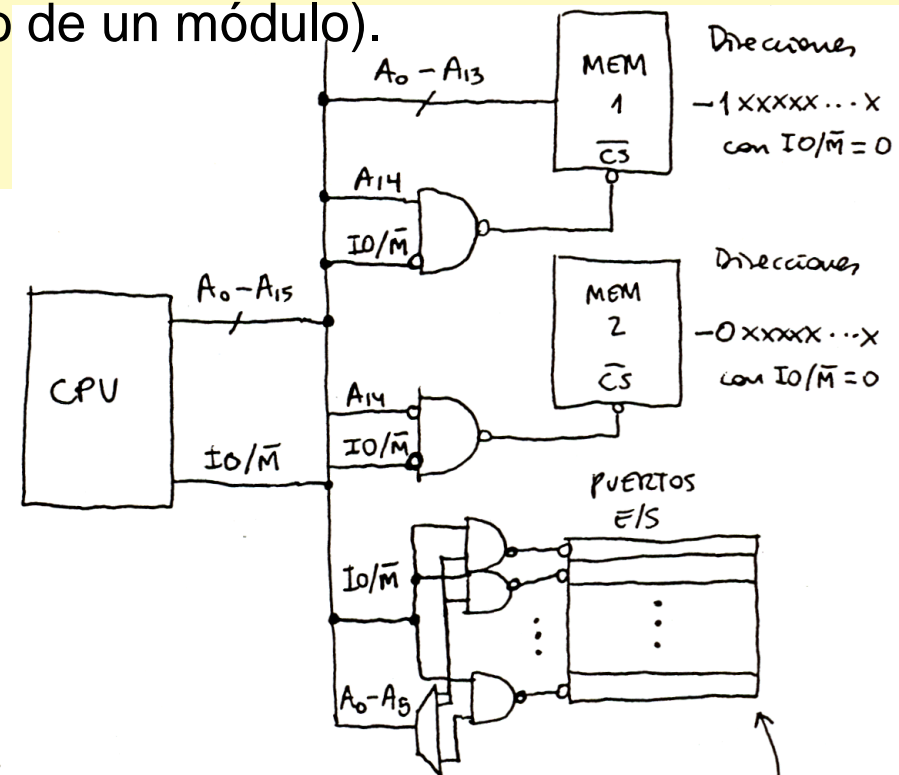


Ejemplo: Supongamos que tenemos:

- 2 módulos de mem. de 16 KB (14 bits para direccionamiento de bytes dentro de un módulo).
- 64 puertos de E/S.
- bus de direcciones de 16 bits.



E/S mapeada en memoria



(Sobra $A_{15} \Rightarrow$ se podían usar otros 2 módulos de memoria)

E/S independiente

Directions
-----XXXXXXXX
con $IO/\bar{M} = 1$



Procedimientos para realizar el intercambio de información entre procesador, memoria y dispositivos de E/S.

- Para realizar la comunicación con los periféricos, consideramos una versión simplificada de los controladores de periféricos:
 - Uno o varios registros (**puertos**, puertas o ports de E/S):
 - datos
 - control
 - estado
 - Lógica de control
 - interpreta las señales de control emitidas por el procesador
 - genera las señales de control que el procesador exige



Técnicas de transferencia

Controladas por programa

Controladas por hardware

E/S programada

***E/S controlada
por
interrupciones***

DMA (Acceso directo a memoria)

sin
consulta
de
estado

con
consulta
de
estado

por
parada de
CPU

**por robo
de ciclo**

transparente

por memoria
multipuerto

Tres métodos principales para establecer y supervisar las operaciones de transferencia de datos de E/S:

- ***E/S programada***

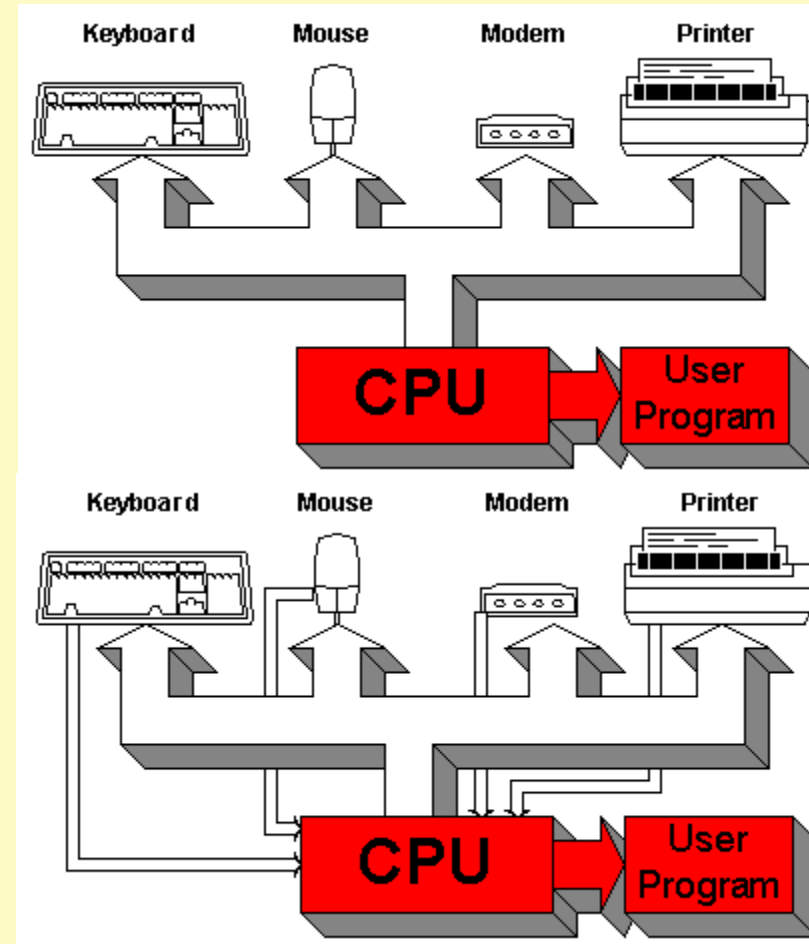
- El procesador participa activamente ejecutando instrucciones en todas las fases de una operación de E/S: inicialización, transferencia de datos y terminación.

- ***E/S controlada por interrupciones***

- Los dispositivos de E/S se conectan al procesador a través de líneas de petición de interrupción, que se activan cuando los dispositivos requieren los servicios del procesador.
- En respuesta, el procesador suspende la ejecución del programa en curso y ejecuta un programa de gestión de interrupción para transmitir datos con el dispositivo.
- Como en la E/S programada, los pasos de transferencia de datos están bajo el control directo de programas de control.

- ***E/S mediante DMA***

- Requiere la presencia de un controlador DMA, que puede actuar como controlador del bus y supervisar las transferencia de datos entre MP y uno o más dispositivos de E/S, sin intervención directa del procesador salvo en la inicialización.





<i>Función o parámetro</i>	Método de control de E/S		
	E/S programada	E/S controlada por interrupciones	Acceso directo a memoria
<i>Comienzo de las operaciones de E/S</i>	La CPU lee y comprueba el estado de los dispositivos de E/S (en el caso de consulta de estado).	El dispositivo de E/S envía una petición de interrupción a la CPU. Ésta transfiere el control a una rutina de servicio P.	El dispositivo de E/S envía una petición de interrupción a la CPU. La CPU transfiere el control a la rutina de servicio P'. P' inicializa el control de DMA.
<i>Transferencia de datos de E/S</i>	La CPU ejecuta un programa de transferencia de datos.		El controlador de DMA transfiere bloques de datos por el bus del sistema.
<i>Finalización de las operaciones de E/S</i>	Fin de ejecución del programa de transferencia de datos		La palabra-contador DMA llega a 0. El controlador de DMA envía una petición de interrupción a la CPU.
<i>Complejidad del circuito de interfaz de E/S</i>	La menor	Baja	Moderada
<i>Velocidad de respuesta a una petición de transferencia de datos por el dispositivo de E/S</i>	Lenta	Rápida	La más rápida
<i>Máxima velocidad de transferencia de E/S</i>	Moderada	Moderada	Alta