



(12)实用新型专利

(10)授权公告号 CN 209691757 U

(45)授权公告日 2019.11.26

(21)申请号 201920796171.8

(51)Int.Cl.

(22)申请日 2019.05.30

H01L 27/32(2006.01)

(30)优先权数据

(ESM)同样的发明创造已同日申请发明专利

62/688,971 2018.06.22 US

16/375,756 2019.04.04 US

(73)专利权人 苹果公司

地址 美国加利福尼亚

(72)发明人 T·T·莫伊 Y·车 S·将

W·S·瑞都特-路易斯

B·L·维斯韦沃兰 崔宰源

A·J·罗德巴里 M·K·柳

山形裕和 大津圭介

(74)专利代理机构 中国国际贸易促进委员会专

利商标事务所 11038

代理人 边海梅

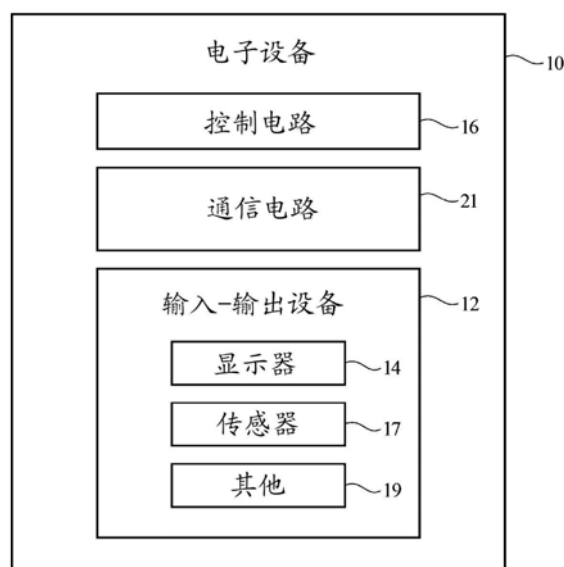
权利要求书3页 说明书18页 附图15页

(54)实用新型名称

有机发光二极管显示器

(57)摘要

本公开涉及有机发光二极管显示器。更具体而言,有机发光二极管显示器可以具有圆角。负电源路径可用于将负电压分配至阴极层,而正电源路径可用于将正电源电压分配至显示器中的每个像素。正电源路径可以具有被负电源路径占据的切口,以降低位于显示器的圆角中的负电源路径的电阻。为了减轻由形成于紧密间隔的数据线之上的正电源路径引起的反射,可以在显示器的圆角中省略正电源路径,可以在圆角中的正电源路径之上形成屏蔽层,或者可以在正电源路径之上形成非直线栅极线。



1. 一种有机发光二极管显示器, 其特征在于, 所述有机发光二极管显示器包括:
薄膜晶体管电路;

基板, 所述基板具有有效区域, 所述有效区域具有由所述薄膜晶体管电路形成的像素阵列;

金属正电源路径, 所述金属正电源路径位于所述基板上, 所述金属正电源路径将正电源电压携载到所述有效区域, 其中所述金属正电源路径具有第一部分、第二部分以及位于所述第一部分和所述第二部分之间的切口; 和

金属负电源路径, 所述金属负电源路径位于所述基板上, 所述金属负电源路径将负电源电压携载到所述有效区域, 其中所述金属负电源路径具有形成于所述金属正电源路径的所述切口中的第一部分。

2. 根据权利要求1所述的有机发光二极管显示器, 其特征在于, 其中所述金属负电源路径的所述第一部分中的至少一些与所述有效区域直接相邻。

3. 根据权利要求1所述的有机发光二极管显示器, 其特征在于, 其中所述金属负电源路径的所述第一部分是水平部分, 并且其中所述金属负电源路径具有垂直部分以及插置在所述垂直部分和所述水平部分之间的圆角部分。

4. 根据权利要求3所述的有机发光二极管显示器, 其特征在于, 还包括:

栅极驱动器电路, 其中所述栅极驱动器电路插置在所述有效区域和所述金属负电源路径的所述垂直部分之间, 其中所述金属正电源路径的所述第二部分和所述栅极驱动器电路插置在所述有效区域和所述金属负电源路径的所述圆角部分之间, 并且其中所述金属正电源路径不插置在所述有效区域和所述金属负电源路径的所述水平部分中的至少一些之间。

5. 根据权利要求3所述的有机发光二极管显示器, 其特征在于, 其中所述金属正电源路径的所述第一部分为水平部分, 并且其中所述金属正电源路径的第二部分为圆角部分。

6. 根据权利要求5所述的有机发光二极管显示器, 其特征在于, 还包括:

多个导电路径, 所述多个导电路径位于所述有效区域内, 所述多个导电路径将所述金属正电源路径的所述水平部分电连接到所述金属正电源路径的所述圆角部分。

7. 根据权利要求5所述的有机发光二极管显示器, 其特征在于, 还包括:

像素限定层, 所述像素限定层位于所述薄膜晶体管电路上, 其中所述像素限定层具有开口, 所述开口中的每个开口包含有机发光二极管的阳极和有机发射层, 并且所述开口中的每个开口与所述像素中的相应一个像素相关联;

阴极层, 所述阴极层覆盖所述像素阵列; 和

金属层, 所述金属层具有形成所述有机发光二极管的所述阳极的多个部分以及将所述阴极层电连接至所述金属负电源路径的附加部分。

8. 根据权利要求7所述的有机发光二极管显示器, 其特征在于, 其中所述金属层的所述附加部分覆盖并电连接至所述金属负电源路径的所述垂直部分、所述金属负电源路径的所述圆角部分、以及所述金属负电源路径的所述水平部分。

9. 根据权利要求8所述的有机发光二极管显示器, 其特征在于, 还包括:

多根数据线, 所述多根数据线被所述金属正电源路径的所述圆角部分覆盖; 和

多根栅极线, 所述多根栅极线形成于所述金属正电源路径的所述圆角部分之上, 其中所述多根栅极线中的至少一根栅极线具有多个弯曲部分, 并且其中所述金属层的所述附加

部分在所述多根栅极线和所述金属正电源路径的所述圆角部分之上延伸。

10. 根据权利要求8所述的有机发光二极管显示器, 其特征在于, 还包括:

多根数据线, 所述多根数据线被所述金属正电源路径的所述圆角部分覆盖; 和
抗反射层, 所述抗反射层形成于所述金属正电源路径的所述圆角部分之上。

11. 根据权利要求8所述的有机发光二极管显示器, 其特征在于, 还包括:

多根数据线, 所述多根数据线被所述金属正电源路径的所述圆角部分覆盖; 和
光吸收有机层, 所述光吸收有机层形成于所述金属正电源路径的所述圆角部分之上。

12. 根据权利要求1所述的有机发光二极管显示器, 其特征在于, 其中所述有机发光二极管显示器具有相对的第一边缘和第二边缘, 所述第一边缘和所述第二边缘通过相对的第三边缘和第四边缘连接, 其中圆角将所述第二边缘连接至所述第三边缘, 其中所述金属负电源路径的形成于所述金属正电源路径中的所述切口中的所述第一部分形成于所述圆角中, 其中所述金属负电源路径的所述第一部分是水平部分, 其中所述金属负电源路径具有垂直部分以及插置在所述垂直部分和所述水平部分之间的圆角部分, 其中所述金属正电源路径的所述第一部分是水平部分, 其中所述金属正电源路径的所述第二部分是圆角部分, 其中所述金属负电源路径的所述圆角部分和所述金属正电源路径的所述圆角部分形成于所述有机发光二极管显示器的所述圆角中。

13. 一种有机发光二极管显示器, 其特征在于, 所述有机发光二极管显示器包括:

薄膜晶体管电路;

基板, 所述基板具有有效区域, 所述有效区域具有由所述薄膜晶体管电路形成的像素阵列;

正电源电压分配路径, 所述正电源电压分配路径位于所述基板上, 所述正电源电压分配路径具有第一部分和与所述第一部分分开形成的第二部分;

多个导电路径, 所述多个导电路径位于所述有效区域内, 所述多个导电路径将所述第一部分电连接至所述第二部分; 和

负电源电压分配路径, 所述负电源电压分配路径位于所述基板上, 所述负电源电压分配路径具有插置在所述正电源电压分配路径的所述第一部分和所述第二部分之间的第一部分。

14. 根据权利要求13所述的有机发光二极管显示器, 其特征在于, 其中所述多个导电路径包括多个水平导电路径和多个垂直导电路径。

15. 根据权利要求13所述的有机发光二极管显示器, 其特征在于, 其中所述多个导电路径包括多个L形导电路径。

16. 一种有机发光二极管显示器, 所述有机发光二极管显示器具有像素阵列, 其特征在于, 所述有机发光二极管显示器包括:

基板;

薄膜晶体管电路, 所述薄膜晶体管电路位于所述基板上;

像素限定层, 所述像素限定层位于所述薄膜晶体管电路上, 其中所述像素限定层具有开口, 所述开口中的每个开口包含有机发光二极管的阳极和有机发射层, 并且所述开口中的每个开口与所述像素中的相应一个像素相关联;

阴极层, 所述阴极层覆盖所述像素阵列;

多根数据线;和

金属负电源路径,所述金属负电源路径位于所述基板上,其中所述有机发光二极管的所述阳极由金属层形成,其中所述金属层的附加部分将所述阴极层电连接到所述金属负电源路径,并且其中所述金属层的所述附加部分覆盖所述多根数据线。

17.根据权利要求16所述的有机发光二极管显示器,特征在于,还包括:

金属正电源路径,所述金属正电源路径位于所述基板上,其中所述金属正电源路径的一部分插置在所述金属层的所述附加部分和所述多根数据线之间。

18.根据权利要求17所述的有机发光二极管显示器,特征在于,其中所述多根栅极线中的至少一根栅极线在所述金属层的所述附加部分之下是非直线的。

19.根据权利要求16所述的有机发光二极管显示器,特征在于,其中所述金属层的所述附加部分具有多个孔。

20.根据权利要求16所述的有机发光二极管显示器,特征在于,其中所述基板具有有效区域,所述有效区域具有所述像素阵列,并且其中所述金属层的所述附加部分覆盖所述金属正电源路径的与所述有效区域的圆角相邻延伸的部分。

有机发光二极管显示器

[0001] 本专利申请要求2019年4月4日提交的美国专利申请16/375,756以及2018年6月22日提交的美国临时专利申请62/688,971的优先权,这些专利申请据此全文以引用方式并入本文。

技术领域

[0002] 本实用新型整体涉及电子设备,并且更具体地涉及具有有机发光二极管显示器的电子设备。

背景技术

[0003] 电子设备通常包括显示器。例如,电子设备可具有基于有机发光二极管像素的有机发光二极管显示器。每个像素可具有包括相应发光二极管的像素电路。该像素电路中的薄膜晶体管电路可用于控制向该像素中的发光二极管施加电流。该薄膜晶体管电路可包括驱动晶体管。该像素电路中的驱动晶体管和发光二极管可串联耦接在正电源和负电源之间。

[0004] 有机发光二极管显示器中的信号诸如电源信号可能由于用于分配这些信号的导电路径中的电阻损耗而遭受到不期望的电压降。如果不小心,这些电压降可妨碍有机发光二极管显示器的良好运转。在具有其中信号路由空间有限的布局的显示器中,分配电力信号和数据信号时也可能出现挑战。

[0005] 因此,期望能够提供改进的方式来在显示器上分配诸如电源信号和数据信号的信号,诸如该显示器为有机发光二极管显示器。

实用新型内容

[0006] 一种有机发光二极管显示器可以具有形成于基板上的薄膜晶体管电路。该显示器和基板可具有圆角。像素限定层可形成在薄膜晶体管电路上。可以向像素限定层内的开口提供与有机发光二极管的相应阳极重叠的发射材料。

[0007] 阴极层可覆盖像素阵列。负电源路径可用于将负电源电压分配至阴极层,而正电源路径可用于将正电源电压分配至像素阵列内的每个像素。该正电源路径可以具有位于两个部分之间的被负电源路径占据的切口,以降低位于显示器的圆角中的负电源路径的电阻。

[0008] 负电源路径可以由金属层形成,其可以使用形成二极管的阳极的金属层的部分来短接至阴极层。将负电源路径扩展到正电源路径的切口区域内可增大负电源路径和阳极金属层之间的接触区域,并且可增大阳极金属层和阴极层之间的接触区域。

[0009] 在本公开的一个方面,提供了一种有机发光二极管显示器,所述有机发光二极管显示器包括:薄膜晶体管电路;基板,所述基板具有有效区域,所述有效区域具有由所述薄膜晶体管电路形成的像素阵列;金属正电源路径,所述金属正电源路径位于所述基板上,所述金属正电源路径将正电源电压携载到所述有效区域,其中所述金属正电源路径具有第一

部分、第二部分以及位于所述第一部分和所述第二部分之间的切口；和金属负电源路径，所述金属负电源路径位于所述基板上，所述金属负电源路径将负电源电压携载到所述有效区域，其中所述金属负电源路径具有形成于所述金属正电源路径的所述切口中的第一部分。

[0010] 在本公开的另一个方面，提供了一种有机发光二极管显示器，所述有机发光二极管显示器包括：薄膜晶体管电路；基板，所述基板具有有效区域，所述有效区域具有由所述薄膜晶体管电路形成的像素阵列；正电源电压分配路径，所述正电源电压分配路径位于所述基板上，所述正电源电压分配路径具有第一部分和与所述第一部分分开形成的第二部分；多个导电路径，所述多个导电路径位于所述有效区域内，所述多个导电路径将所述第一部分电连接至所述第二部分；和负电源电压分配路径，所述负电源电压分配路径位于所述基板上，所述负电源电压分配路径具有插置在所述正电源电压分配路径的所述第一部分和所述第二部分之间的第一部分。

[0011] 在本公开的又一个方面，提供了一种有机发光二极管显示器，所述有机发光二极管显示器具有像素阵列，所述有机发光二极管显示器包括：基板；薄膜晶体管电路，所述薄膜晶体管电路位于所述基板上；像素限定层，所述像素限定层位于所述薄膜晶体管电路上，其中所述像素限定层具有开口，所述开口中的每个开口包含有机发光二极管的阳极和有机发射层，并且所述开口中的每个开口与所述像素中的相应一个像素相关联；阴极层，所述阴极层覆盖所述像素阵列；多根数据线；和金属负电源路径，所述金属负电源路径位于所述基板上，其中所述有机发光二极管的所述阳极由金属层形成，其中所述金属层的附加部分将所述阴极层电连接到所述金属负电源路径，并且其中所述金属层的所述附加部分覆盖所述多根数据线。

[0012] 为了减轻由形成于紧密间隔的数据线之上的正电源路径引起的反射，可以在显示器的圆角区域内省略正电源路径。可以在圆角区域内的正电源路径之上形成屏蔽层，以减轻反射。可以在圆角区域内的正电源路径之上形成非直线栅极线，以减轻反射。还可将抗反射层或光吸收有机层结合到显示器中以减轻反射。

附图说明

[0013] 图1是根据一个实施方案的具有显示器的例示性电子设备的图示。

[0014] 图2是根据一个实施方案的例示性有机发光二极管像素电路的图示。

[0015] 图3是根据一个实施方案的例示性有机发光二极管显示器的图示。

[0016] 图4是根据一个实施方案的例示性有机发光二极管显示器的有效区域的一部分的横截面侧视图。

[0017] 图5是根据一个实施方案的示出了负电源电压分配路径和正电源分配路径的例示性有机发光二极管显示器的圆角的顶视图。

[0018] 图6是根据一个实施方案的示出了如何沿显示器的右边缘将负电源电压分配路径短接至阴极层的图5所示的显示器的横截面侧视图。

[0019] 图7是根据一个实施方案的示出了如何沿显示器的圆角将负电源电压分配路径短接至阴极层的图5所示的显示器的横截面侧视图。

[0020] 图8是根据一个实施方案的示出了位于阴极层和阳极金属层之间的接触区域以及位于阳极金属层和负电源电压分配路径之间的接触区域的图5的例示性显示器的圆角的顶

视图。

[0021] 图9是根据一个实施方案的示出了具有扩展宽度以占据正电源分配路径的切口区域的负电源电压分配路径的例示性有机发光二极管显示器的圆角的顶视图。

[0022] 图10是根据一个实施方案的示出了如何沿显示器的圆角将负电源电压分配路径短接至阴极层的图9所示的显示器的横截面侧视图。

[0023] 图11是根据一个实施方案的示出了位于阴极层和阳极金属层之间的接触区域以及位于阳极金属层和负电源电压分配路径之间的接触区域的图9的例示性显示器的圆角的顶视图。

[0024] 图12是根据一个实施方案的示出了可以如何在数据线之上形成正电源电压分配路径的例示性有机发光二极管显示器的圆角的顶视图。

[0025] 图13是根据一个实施方案的示出了正电源电压分配路径中的凹陷的图12的例示性显示器的横截面侧视图。

[0026] 图14是根据一个实施方案的示出了可以如何省略正电源电压分配路径以实现反射减轻的例示性有机发光二极管显示器的圆角的顶视图。

[0027] 图15是根据一个实施方案的没有正电源电压分配路径的图14的例示性显示器的横截面侧视图。

[0028] 图16是根据一个实施方案的示出了可以如何在正电源电压分配路径之上形成屏蔽层以实现反射减轻的例示性有机发光二极管显示器的圆角的顶视图。

[0029] 图17是根据一个实施方案的具有屏蔽层的图16的例示性显示器的横截面侧视图。

[0030] 图18是根据一个实施方案的例示性屏蔽层(诸如图16中的具有孔的屏蔽层)的顶视图。

[0031] 图19是根据一个实施方案的具有形成于正电源电压分配路径之上的非直线栅极线的例示性有机发光二极管显示器的圆角的顶视图。

[0032] 图20是根据一个实施方案的在圆角部分中包括位于金属层和电介质层之间的抗反射层的例示性显示器的横截面侧视图。

[0033] 图21是根据一个实施方案的在圆角部分中包括位于金属层和电介质层之间的抗反射层并且具有位于金属层之间的多个电介质层的例示性显示器的横截面侧视图。

[0034] 图22是根据一个实施方案的在圆角部分中包括位于金属层和电介质层之间的光吸收有机层的例示性显示器的横截面侧视图。

[0035] 图23是根据一个实施方案的在圆角部分中包括位于金属层和电介质层之上的抗反射层的例示性显示器的横截面侧视图。

[0036] 图24是根据一个实施方案的在圆角部分中包括位于金属层和电介质层之上的光吸收有机层的例示性显示器的横截面侧视图。

[0037] 图25是根据一个实施方案的在圆角部分中包括位于金属层之上的光吸收有机层的例示性显示器的横截面侧视图。

具体实施方式

[0038] 图1示出了可提供有有机发光二极管显示器的类型的例示性电子设备。电子设备10可为计算设备诸如膝上型计算机、包含嵌入式计算机的计算机监视器、平板电脑、蜂窝电

话、媒体播放器或其他手持式或便携式电子设备、较小的设备(诸如腕表设备、挂式设备、耳机或听筒设备、被嵌入在眼镜中的设备或者佩戴在用户的头部上的其他设备,或其他可穿戴式或微型设备)、显示器、包含嵌入式计算机的计算机显示器、不包含嵌入式计算机的计算机显示器、游戏设备、导航设备、嵌入式系统(诸如其中具有显示器的电子设备被安装在信息亭或汽车中的系统)、或其他电子设备。

[0039] 设备10可包括控制电路16。控制电路16可包括用于支持设备10的操作的存储和处理电路。存储和处理电路可以包括诸如非易失性存储器的存储装置,(例如,闪存存储器或其他配置为形成固态驱动器的电可编程只读存储器)、易失性存储器(例如,静态或动态随机存取存储器)等,控制电路16中的处理电路可用于采集来自传感器和其他输入设备的输入,并且可用于控制输出设备。处理电路可基于一个或多个微处理器、微控制器、数字信号处理器、基带处理器和其他无线通信电路、电源管理单元、音频芯片、专用集成电路等。

[0040] 为了支持设备10和外部设备之间的通信,控制电路16可使用通信电路21进行通信。电路21可包括天线、射频收发器电路以及其他无线通信电路和/或有线通信电路。有时可被称为控制电路和/或控制和通信电路的电路21可以经由无线链路支持设备10与外部设备之间的双向无线通信(例如,电路21可包括射频收发器电路,诸如被配置为支持经由无线局域网链路的通信的无线局域网收发器电路、被配置为支持经由近场通信链路的通信的近场通信收发器电路、被配置为支持经由蜂窝电话链路的通信的蜂窝电话收发器电路,或者被配置为支持经由任何其他适当的有线或无线通信链路的通信的收发器电路)。例如,可以经由**蓝牙®**链路、**WiFi®**链路、60GHz链路或其他毫米波链路、蜂窝电话链路或者其他无线通信链路支持无线通信。设备10(如果需要)可包括用于传输和/或接收有线和/或无线电力电源电路,并且可包括电池或其他能量存储设备。例如,设备10可包括线圈和整流器以接收提供给设备10中的电路的无线电力。

[0041] 设备10可包括输入-输出设备,诸如设备12。输入-输出设备12可用于采集用户输入、用于采集关于用户周围环境的信息、和/或向用户提供输出。设备12可包括一个或多个显示器,诸如显示器14。显示器14可以是有机发光二极管显示器、液晶显示器、电泳显示器、电润湿显示器、等离子体显示器、微机电系统显示器、具有由晶体半导体发光二极管裸片(有时称为微LED)形成的像素阵列的显示器以及/或者其他显示器。显示器14可具有被配置为向用户显示图像的像素阵列。显示器像素可形成在诸如柔性基板的基板上(例如,显示器14可由柔性显示面板形成)。用于显示器14中的电容式触摸传感器的导电电极和/或与显示器14重叠的氧化铟锡电极或其他透明导电电极的阵列可用于形成显示器14的二维电容式触摸传感器(例如,显示器14可以是触敏显示器)。

[0042] 输入-输出设备12中的传感器17可包括力传感器(例如,应变计、电容式力传感器、抗力传感器等)、音频传感器(诸如麦克风)、触摸和/或接近传感器(诸如电容式传感器,例如,集成到显示器14中的二维电容式触摸传感器、与显示器14重叠的二维电容式触摸传感器和/或形成按钮、触控板或者其他不与显示器相关联的输入设备的触摸传感器)以及其他传感器。如果需要,传感器17可以包括光学传感器(诸如发射和探测光的光学传感器)、超声波传感器、光学触摸传感器、光学接近传感器和/或其他触摸传感器和/或接近传感器、单色和彩色环境光传感器、图像传感器、指纹传感器、温度传感器、用于测量三维无接触姿势(“空中姿势”)的传感器、压力传感器、用于检测位置、取向和/或运动的传感器(例如,加速

度计、诸如罗盘传感器的磁性传感器、陀螺仪和/或包含这些传感器中的一些或全部的惯性测量单位)、健康传感器、射频传感器、深度传感器(例如,基于立体成像设备的结构光传感器和/或深度传感器)、诸如自混合传感器和收集飞行时间测量结果的光学探测及测距(激光雷达)传感器的光学传感器、湿度传感器、潮湿传感器、视线跟踪传感器以及/或者其他传感器。在一些布置中,设备10可使用传感器17和/或其他输入-输出设备来收集用户输入(例如,按钮可用于采集按钮按压输入,与显示器重叠的触摸传感器可用于采集触摸屏输入,触摸板可用于采集触摸输入,麦克风可用于采集音频输入,加速度计可用于监测手指何时接触输入表面,并且因此可用于采集手指按压输入等)。

[0043] 如果需要,电子设备10可包括附加部件(例如,参见输入-输出设备12中的其他设备19)。附加部件可包括触觉输出设备、诸如扬声器的音频输出设备、用于状态指示器的发光二极管、诸如发光二极管的照射外壳和/或显示器结构的部件的光源、其他光学输出设备以及/或者其他用于收集输入和/或提供输出的电路。设备10还可包括电池或其他能量存储设备、用于支持与辅助设备的有线通信以及用于接收有线电力的连接器端口以及其他电路。

[0044] 显示器14可以是有机发光二极管显示器。在有机发光二极管显示器中,每个显示器像素包含相应有机发光二极管。图2中示出了例示性有机发光二极管像素的示意图。如图2所示,显示器像素22可包括发光二极管38。可将正电源电压ELVDD提供至正电源端子34,并且可将负电源电压ELVSS提供至负电源端子36。二极管38具有阳极(端子AN)和阴极(端子CD)。驱动晶体管32的状态控制流经二极管38的电流,并且因此控制来自显示器像素22的发射光40的量。由于二极管38的阴极CD耦接至负电源端子36,因此二极管38的阴极端子CD有时可被称为二极管38的负端子。

[0045] 为确保晶体管32保持在数据的连续帧之间的期望状态中,显示器像素22可包括存储电容器,诸如存储电容器Cst。存储电容器Cst的第一端子可在节点A处耦接至晶体管32的栅极并且存储电容器Cst的第二端子可在节点B处耦接至二极管38的阳极AN。将存储电容器Cst上的电压在节点A处施加到晶体管32的栅极,以控制晶体管32。可使用一个或多个开关晶体管诸如开关晶体管30来将数据加载到存储电容器Cst中。当开关晶体管30关断时,数据线D从存储电容器Cst隔离,并且节点A上的栅极电压等于被存储在存储电容器Cst中的数据值(即,来自被显示在显示器14上的显示器数据的先前帧的数据值)。当断定与显示器像素22相关联的行中的栅极线G(有时被称为扫描线)时,开关晶体管30将被导通并且数据线D上的新数据信号将被加载到存储电容器Cst中。电容器Cst上的新信号在节点A处被施加到晶体管32的栅极,从而调节晶体管32的状态并调节由发光二极管38发射的光40的对应量。

[0046] 如果需要,可使用除图2的配置之外的配置(例如,包括用于补偿驱动晶体管32中的阈值电压变化的电路的配置、发射使能晶体管与驱动晶体管32串联耦接的配置、具有由多个相应扫描线控制的多个开关晶体管的配置、具有多个电容器的配置等)来形成用于控制显示器14中的像素22的发光二极管的操作的电路(例如,显示器像素电路(诸如图2的显示器像素电路)中的晶体管、电容器等)。图2的像素22的电路仅为例示性的。

[0047] 如图3所示,显示器14可包括层,诸如基板层24。基板24和显示器14中的其他层(如果需要)可由材料层诸如玻璃层、聚合物层(例如,柔性聚酰亚胺片材或其他柔性聚合物)等形成。基板24可为平面的和/或可具有一个或多个弯曲部分。基板24可具有带有左右垂直边

缘和上下水平边缘的矩形形状,或者可具有非矩形形状。在其中基板24具有带有四个拐角的矩形形状的配置中,如果需要,这些拐角可为圆形。如果需要,显示器基板24可具有尾部部分,诸如尾部24T。

[0048] 显示器14可具有像素22的阵列。像素22形成向用户显示图像的显示器14的有效区域AA。该显示器14的无效边界部分诸如沿基板24的一个或多个边缘的无效区域IA不包含像素22并且不向用户显示图像(即,无效区域IA没有像素22)。

[0049] 每个像素22可具有发光二极管诸如图2的有机发光二极管38和相关联的薄膜晶体管电路(例如,图2的像素电路或其他合适的像素电路)。像素22的阵列可由像素结构(例如,由诸如基板24的显示层上的结构形成的像素)的行和列形成。在像素22的阵列中可具有任何合适数量的行和列(例如,十个或更多个、一百个或更多个,或者一千个或更多个)。显示器14可包括不同颜色的像素22。例如,显示器14可包括发出红光的红色像素,发出绿光的绿色像素、和发出蓝光的蓝色像素。如果需要,可使用显示器14包括其他颜色的像素的配置。使用具有红色像素、绿色像素和蓝色像素的像素布置仅为例示性的。

[0050] 如图3的示例中所示,显示器基板24可具有尾部诸如尾部24T,该尾部具有比基板24的包含有效区域AA的一部分窄的宽度。该布置有助于使尾部24T被容纳在设备10的外壳内。如果需要,当显示器14被安装在电子设备外壳内时,尾部24T在显示器14的剩余部分下方可为弯曲的。

[0051] 显示器14的显示驱动器电路20可被安装在耦接至尾部24T的印刷电路板上或者可被安装在尾部24T上。信号路径诸如信号路径26可耦接显示驱动器电路20,以控制电路16。电路20可包括一个或多个显示驱动器集成电路和/或薄膜晶体管电路。在操作期间,设备10的控制电路(例如,图1的控制电路16)可为电路诸如显示驱动器电路20提供要在显示器14上显示的有关图像的信息。为了在显示器像素22上显示图像,显示驱动器电路20可将对应图像数据提供至数据线D,同时向支持显示驱动器电路诸如栅极驱动器电路(GIP) 18发出时钟信号和其他控制信号。栅极驱动器电路18可产生用于像素22的栅极线信号(有时被称为扫描信号、发射使能信号等)、或其他控制信号。可使用线诸如栅极线G来将栅极线信号传送至像素22。对于每行像素22可存在一个或多个栅极线。栅极驱动器电路18可包括集成电路和/或薄膜晶体管电路并且可沿显示器14的边缘(例如,沿如图3所示的显示器14的左边缘和/或右边缘)或显示器14中的其他位置(例如,作为尾部24T上的电路20的一部分,沿显示器14的下边缘等)定位。图3的配置仅为例示性的。

[0052] 显示驱动器电路20将数据信号提供至多个对应数据线D上。利用图3的例示性布置,数据线D垂直延伸通过显示器14。数据线D与像素22的相应列相关联。

[0053] 利用图3的例示性配置,栅极线G(有时被称为扫描线、发射线等)水平延伸通过显示器14。每个栅极线G与显示器像素22的相应行相关联。如果需要,可存在与像素22的每行相关联的多个水平控制线诸如栅极线G。栅极驱动器电路18可断定显示器14中的栅极线G上的栅极信号。例如,栅极驱动器电路18可从显示驱动器电路20接收时钟信号和其他控制信号,并可响应于所接收的信号来从第一行显示器像素22中的栅极线信号G开始依次断定栅极线G上的栅极信号。在断定每个栅极线时,将来自数据线D的数据加载到显示器像素的对应行中。通过这种方式,设备10中的控制电路诸如显示驱动器电路20可为像素22提供用于指导像素22产生光以用于在显示器14上显示目标图像的信号。

[0054] 可使用薄膜晶体管电路来形成像素22的电路和显示驱动器电路(如果需要)诸如电路18和/或20。通常可使用任何合适类型的薄膜晶体管技术(例如,硅晶体管诸如多晶硅薄膜晶体管、半导体氧化物晶体管诸如铟镓锌氧化物晶体管等等)来形成显示器14中的薄膜晶体管。

[0055] 导电路径(例如,一个或多个信号线、毯覆导电膜和其他图案化导电结构)可被提供在显示器14中,以将数据信号D和功率信号诸如正电源信号ELVDD和负电源信号ELVSS路由至像素22。如图3所示,可使用信号路由路径来将这些信号提供至有效区域AA中的像素22,信号路由路径从显示器14的尾部24T接收信号D、ELVDD和ELVSS。

[0056] 可以采用任何期望的信号路径布置向像素22提供电源信号ELVDD和ELVSS。垂直和/或水平导电路径可为显示器中的每个像素(例如,阳极)提供正电源信号ELVDD。例如,显示器可包括多个垂直导电路径,其中每个垂直导电路径向相应列的像素提供正电源信号。另选地,显示器可包括向显示器中的像素提供正电源信号的多个垂直和水平导电路径(有时称为网格)。显示器可包括用于向像素提供正电源信号的L形或其他弯曲导电路径。

[0057] 可将负电源信号ELVSS提供给在整个显示器之上形成的毯覆阴极层。该阴极层可覆盖显示器14的有效区域AA中的所有像素22,并且可具有延伸到显示器14的无效区域IA内的部分,该部分耦接到向阴极层提供负电源电压ELVSS的负电源路径。阴极层可以薄到足以使其成为透明的,从而得到相对较大的薄层电阻。为了降低阴极的薄层电阻,并由此允许以最低IR损耗将负电源电压ELVSS分配给像素22中的二极管38的阴极端子,显示器14可提供有补充导电路径。例如,在显示器的有效区域中形成的垂直和/或水平导电路径(例如,网格)可连接到显示器的无效区域中的负电源路径以降低电阻。用于分配电源信号ELVDD和ELVSS的导电路径的这些示例只是例示性的。可以采用任何期望的导电路径布置将电源信号ELVDD和ELVSS分配至显示器。

[0058] 图4中示出了显示器14的有效区域AA的一部分的横截面侧视图,其示出了可用于形成像素22的例示性配置。如图4所示,显示器14可具有基板,诸如基板24。薄膜晶体管、电容器和其他薄膜晶体管电路50(例如,像素电路,诸如图2的例示性像素电路)可被形成在基板24上。像素22可包括有机发光二极管38。该二极管38的阳极AN可由金属层58(有时被称为阳极金属层)形成。每个二极管38可具有由导电阴极结构诸如阴极层60形成的阴极CD。层60可例如为薄金属层,诸如具有10nm-18nm、大于8nm、小于25nm等厚度的镁银层。层60可覆盖显示器14的有效区域AA中的所有像素22并且可具有延伸到显示器14的无效区域IA的部分(例如,使得层60耦接至向层60提供负电源电压ELVSS的负电源路径)。

[0059] 每个二极管38具有有机发光发射层(有时被称为发射材料或发射层结构),诸如发射层56。发射层56为响应于穿过二极管38的所施加的电流而发光40的电致发光有机层。在彩色显示器中,显示器中的像素阵列中的发射层56包括用于以红色像素发红光的红光发射层,用于以绿色像素发绿光的绿光发射层、和用于以蓝色像素发蓝光的蓝光发射层。除每个二极管38中的发射有机层之外,每个二极管38还可包括用于提高二极管性能的附加层,诸如电子注入层、电子传输层、空穴传输层、和空穴注入层。层诸如这些层可由有机材料(例如,层56中的电致发光材料的上表面和下表面上的材料)形成。

[0060] 层52(有时被称为像素定义层)具有包含层56的发射材料的相应部分的开口阵列。阳极AN是在这些开口中的每个开口的底部处形成的并且与发射层56重叠。因此,像素定义

层52中的二极管开口的形状限定二极管38的发光区域的形状。

[0061] 像素定义层52可由以光刻方式图案化的感光材料(例如可经处理以形成以光刻方式定义的开口的电介质材料,诸如感光聚酰亚胺、感光聚丙烯酸酯等)形成,可由通过荫罩沉积的材料形成,或者可由以其他方式图案化到基板24上的材料形成。如果需要,像素定义层52中的二极管开口的壁可为倾斜的,如图4中的倾斜侧壁64所示的。侧壁64也可以具有曲面部分、按照不同角度倾斜的多个部分等等。

[0062] 薄膜电路50可包含晶体管,诸如例示性晶体管32。薄膜晶体管电路诸如图4的例示性薄膜晶体管32可具有由图案化半导体层诸如层70形成的有效区域(沟道区域)。层70可由半导体层诸如多晶硅层或半导体氧化物材料(例如,铟镓锌氧化物)层形成。源极-漏极端子72可接触半导体层70的相对端。栅极76可由图案化栅极金属层或其他导电层形成并且可与半导体70重叠。栅极绝缘体78可被插置在栅极76和半导体层70之间。缓冲层诸如电介质层84可被形成在屏蔽件74下方的基板24上。电介质层诸如电介质层82可覆盖屏蔽件74。电介质层80可被形成在栅极76和源极-漏极端子72之间。层诸如层84、82、78和80可由电介质形成,诸如氧化硅、氮化硅、其他无机电介质材料或其他电介质。附加电介质层诸如有机平面化层PLN1和PLN2可被包括在薄膜晶体管结构诸如晶体管32的结构中并且可有助于使显示器14平面化。

[0063] 显示器14可具有被嵌入在显示器14的电介质层中的多个导电材料层,诸如用于穿过像素22来路由信号的金属层。屏蔽层74可由第一金属层(例如)形成。栅极层76可由第二金属层形成。源极-漏极端子诸如端子72和其他结构诸如信号线86可由第三金属层诸如金属层89的部分形成。金属层89可被形成在电介质层80上并且可覆盖有平面化电介质层PLN1。第四层金属(诸如金属层91)可以用来经由部分88和信号线90形成二极管。在有效区域AA中,第五金属层诸如阳极金属层58可形成二极管38的阳极AN。每个像素中的第五金属层可具有一部分,诸如耦接至通孔部分88的通孔部分58P,从而使晶体管32的一个源极-漏极端子耦接至二极管38的阳极AN。第六金属层(例如,覆盖膜)诸如阴极金属层60可用于形成发光二极管38的阴极CD。阳极层58可插置在金属层91和阴极层60之间。层诸如层58、91、89、76和74可嵌入在显示器14的被支撑在基板24上的电介质层内。如果需要,可在显示器14内提供更少的金属层或者显示器14可具有更多的金属层。图4的配置仅是例示性的,并且如果需要,可使用用于薄膜晶体管电路50的其他布置。

[0064] 在将功率信号分配给像素22以确保显示器14有效地操作并在显示器14上方生成具有均匀亮度的图像时,使欧姆损耗最小化(有时被称为IR损耗)是期望的。可通过将低电阻信号通路结合到显示器14中来使欧姆损耗最小化。

[0065] 显示器14的层中的一些层(诸如阴极层60)可以是薄的。阴极层60可由诸如镁银的金属形成。为确保阴极CD薄到足以使其成为透明的,层60的厚度可以大约为10nm-18nm(或其他合适的厚度)。在这种类型的配置中,层60的薄层电阻可相对较大(例如,约10欧姆/平方)。为了降低阴极的薄层电阻,并由此允许以最低IR损耗将负电源电压ELVSS分配给像素22中的二极管38的阴极端子,显示器14可提供有补充导电路径。此类路径还可以有助于使图4的显示器14(或具有其他类型的薄膜叠堆的显示器)适应具有限制信号分配的几何结构的显示器几何结构(例如,具有圆角的显示器等)。

[0066] 就一种例示性配置而言,金属层89和/或金属层91的部分可用于形成诸如信号路

径90的信号路径,该信号路径充当补充ELVSS路径(即可与由阴极层60形成的ELVSS路径并行操作的信号路径),并由此有助于使在操作显示器14时电压降和IR损耗最小化。金属层91和/或金属层89可被沿显示器14的一个或多个边缘(例如,沿左边缘、右边缘和底部边缘,沿两个或更多边缘,沿三个或更多边缘,等等)短接到阴极层60,并且可以在尾部24T上的信号ELVSS的来源与阴极层60的相应边缘之间提供低电阻路径(即,在通过层91中的信号线向层60的边缘分配信号时,与通过层60本身内的薄金属向层60的这一部分分配信号时相比,可以经受更低的电阻)。当向层60供电时减少IR损耗将有助于在驱动有效区域AA中的二极管38时减少功率损失。使用层91和/或层89的部分来形成用于在显示器14中分配ELVSS的负电源路径的部分还可以使得降低无效区域IA的宽度成为可能。层91和/或层89的部分还可用于形成用于在显示器14中分配ELVDD的补充导电路径。

[0067] 如前所述,基板24(以及相应地,显示器的有效区域)可具有带四个拐角的矩形形状。拐角中的一个或多个可为圆角(例如,所有拐角均可为圆角)。有效区域可任选地沿显示器的上边缘具有无像素的凹口区域。图5是具有圆角的例示性显示器的顶视图。具体地讲,图5示出了分配电源电压ELVDD和ELVSS的导电路径的布置。

[0068] 如图5所示,显示器14可包括用于分配正电源电压ELVDD的第一配电路径92和用于分配负电源电压ELVSS的第二配电路径94。第一配电路径92(有时称为正电源电压分配路径、ELVDD分配路径、电源线、电力轨、导电路径、电力线、正电源路径等)可以被提供有来自显示器14的尾部24T的正电源电压ELVDD。第二配电路径94(有时称为负电源电压分配路径、ELVSS分配路径、电源线、电力轨、导电路径、电力线、负电源路径等)可以被提供有来自显示器14的尾部24T的负电源电压ELVSS。

[0069] 正电源电压分配路径92具有沿着显示器的有效区域的下边缘延伸的水平部分92H。正电源电压分配路径92还具有沿着显示器的有效区域的圆角的圆角部分92R。配电路径92的圆角部分92R插置在显示器的栅极驱动器电路18(GIP)和有效区域AA之间。圆角部分92R可延伸得足够远,以将ELVDD信号提供给显示器中的所有外围列的显示器像素(例如,提供给显示器中的最右侧的一列像素)。正电源电压分配路径92可短接到穿过显示器的有效区域延伸的垂直ELVDD分配路径(诸如垂直ELVDD分配路径110)。为清楚起见,图5中仅示出了垂直ELVDD分配路径中的一些。垂直ELVDD分配路径110可任选地与水平ELVDD分配路径112连接。水平ELVDD分配路径112与垂直ELVDD分配路径110结合形成ELVDD分配网格。为清楚起见,图5中仅示出了水平ELVDD分配路径中的一些。如果需要,可省略水平ELVDD分配路径。垂直分配路径和/或水平分配路径可耦接到有效区域中的像素22的阵列。

[0070] 负电源电压分配路径94具有沿着显示器的有效区域的下边缘延伸的水平部分94H。正电源电压分配路径92的水平部分92H插置在水平部分94H和有效区域AA之间。ELVSS分配路径94的水平部分94H可具有宽度116。负电源电压分配路径94还具有沿着显示器的有效区域的圆角的圆角部分94R。栅极驱动器电路18插置在配电路径94的圆角部分94R与配电路径92的圆角部分92R之间。圆角部分94R插置在水平部分94H和垂直部分94V之间。栅极驱动器电路18插置在配电路径94的垂直部分94V和有效区域AA之间。

[0071] 负电源电压分配路径94可短接到毯覆显示器的有效区域的阴极层。具体地讲,ELVSS分配路径94可通过阳极金属层电连接到阴极层。尽管该层阳极金属实际上不形成阳极,但该阳极金属层可与像素22中的阳极由同一金属层形成(因此在本文中称为阳极金属

或阳极金属层)。

[0072] 图6是沿图5中的线102截取的横截面侧视图,其示出了如何沿显示器的边缘(例如,显示器的右边缘)将ELVSS分配路径短接至阴极层。图6示出了具有由金属层58形成的阳极AN、发射层56和阴极60(CD)的像素22(与有效区域的边缘相邻的像素)。为了简单起见,薄膜晶体管电路50(例如,诸如图4中的薄膜晶体管电路50)的细节未在图6中明确示出。

[0073] 如图6所示,栅极驱动器电路18插置在像素22(和薄膜晶体管电路50)与ELVSS分配路径94之间。为了将ELVSS分配路径94耦接至阴极层60,阳极金属层58包括附加部分114。金属层58的部分114在与阳极AN形成于同一淀积步骤内(因此由与阳极AN相同的材料形成)。如先前所论述的,部分114可被称为阳极金属,即使其不形成像素阳极。阳极金属114可形成于栅极驱动器电路18之上并与像素限定层52相邻。阳极金属114的第一部分插置在栅极驱动器电路18和阴极层60之间。阳极金属的第一部分可在接触区域122内在一侧直接接触阴极层60。阳极金属114的第二部分在接触区域124内形成于ELVSS分配路径94之上并与ELVSS分配路径94直接接触。通过这种方式,阳极金属将阴极层60电连接到ELVSS分配路径94。如果需要,可在阳极金属114和栅极驱动器电路18之间形成一个或多个居间电介质层(例如,有机电介质层或其他期望的电介质层)。

[0074] 图7是沿图5中的线104截取的横截面侧视图,其示出了如何沿显示器的边缘(例如,沿圆角的显示器的下边缘)将ELVSS分配路径短接至阴极层。图7示出了具有由金属层58形成的阳极AN、发射层56和阴极60(CD)的像素22(与有效区域的边缘相邻的像素)。为了简单起见,薄膜晶体管电路50(例如,诸如图5中的薄膜晶体管电路50)的细节未在图7中明确示出。

[0075] 如图7所示,ELVDD分配路径92插置在像素22(和薄膜晶体管电路50)与ELVSS分配路径94之间。与联系图6所论述的类似,阳极金属114用于将ELVSS分配路径94耦接至阴极层60。金属层58的部分114可以被称为阳极金属,尽管其不形成像素阳极。阳极金属114可以被形成为与像素限定层52相邻。阳极金属114可形成在一个或多个电介质层之上。例如,阳极金属114可形成在诸如图4所示的PLN2和/或PLN1的平面化层(例如,有机平面化层)之上。阳极金属114的第一部分可以在接触区域122内在一侧直接接触阴极层60。阳极金属114的第二部分在接触区域124内形成于ELVSS分配路径94之上并与ELVSS分配路径94直接接触。通过这种方式,阳极金属114将阴极层60电连接到ELVSS分配路径94。

[0076] 图8是图5的例示性显示器的顶视图,其示出了阴极到阳极金属接触区域以及阳极金属到ELVSS分配路径接触区域。如图8所示,阴极层60经过显示器的有效区域延伸到无效区域内。尽管仅将阴极层60在无效区域中的部分打上了阴影,但应当理解,阴极层是跨越整个显示器形成毯覆层。阴极层60与阳极金属114重叠。阴极层60和阳极金属114具有接触区域122。阳极金属114与ELVSS分配路径94重叠。阳极金属114与ELVSS分配路径94具有接触区域124。

[0077] 图5-图8中的ELVSS分配路径94的布置只是例示性的。在某些实施方案中(例如,当无效区域空间有限时),如图5-图8所示的布置可能在显示器的圆角区域内引起不希望出现的温度升高。有限的无效区域空间限制了可用于ELVSS分配路径的面积。就图5-图8的ELVSS分配路径布置而言,高电阻和高电流密度可使显示器的温度升高到超出预期水平(尤其是当显示器的亮度水平高时)。为了避免这一温度升高,可去除ELVDD分配路径的一部分,并且

可扩大ELVSS分配路径。这降低了ELVSS分配路径电阻,从而改善了显示器的热性能。增大ELVSS分配路径的尺寸还会增加阴极到阳极金属接触区域的尺寸以及ELVSS分配路径到阳极金属接触区域的尺寸,从而提供对热性能的附加改善。在图9-图11中示出了这种类型的实施方案。

[0078] 如图9所示,显示器14可包括用于分配正电源电压ELVDD的第一配电路径92和用于分配负电源电压ELVSS的第二配电路径94。第一配电路径92(有时称为正电源电压分配路径、ELVDD分配路径、电源线、电力轨、导电路径、电力线、正电源路径等)可以被提供有来自显示器14的尾部24T的正电源电压ELVDD。第二配电路径94(有时称为负电源电压分配路径、ELVSS分配路径、电源线、电力轨、导电路径、电力线、负电源路径等)可以被提供有来自显示器14的尾部24T的负电源电压ELVSS。

[0079] 正电源电压分配路径92具有沿着显示器的有效区域的下边缘延伸的水平部分92H。正电源电压分配路径92还具有沿着显示器的有效区域的圆角的圆角部分92R。配电路径92的圆角部分92R插置在显示器的栅极驱动器电路18(GIP)和有效区域AA之间。然而,与图5(其中连续导电路径形成了ELVDD分配路径92的水平部分92H和圆角部分92R两者)不同之处在于,在图9中,水平部分92H和圆角部分92R是分别形成的。换句话讲,ELVDD分配路径92在水平部分92H和圆角部分92R之间可以存在切口(不连续性)118。

[0080] 负电源电压分配路径94具有沿着显示器的有效区域的下边缘延伸的水平部分94H。在图9中,ELVSS分配路径94的水平部分94H被扩展为占据ELVDD分配路径92的切口区域。通过扩大水平分配路径94H的尺寸,可增大水平分配路径94H的宽度120(相对于图5中的水平分配路径94H的宽度116)。负电源电压分配路径94的水平部分94H具有与有效区域直接相邻的部分(没有居间的ELVDD分配路径并且没有居间的栅极驱动器电路)。水平部分94H还具有与ELVSS分配路径92的圆角部分92R相邻并且与栅极驱动器电路18相邻的一部分。负电源电压分配路径94还具有沿着显示器的有效区域的圆角的圆角部分94R。栅极驱动器电路18插置在配电路径94的圆角部分94R与配电路径92的圆角部分92R之间。圆角部分94R插置在水平部分94H和垂直部分94V之间。栅极驱动器电路18插置在配电路径94的垂直部分94V和有效区域AA之间。

[0081] 负电源电压分配路径94可短接到阴极层,该阴极层毯覆显示器的有效区域。具体地讲,ELVSS分配路径94可通过阳极金属层电连接到该阴极层。

[0082] 如图5中所论述的,垂直分配路径和水平分配路径(诸如垂直分配路径110和水平分配路径112)可用于将ELVDD分配路径92电连接到显示器中的每个像素。在图9中,与图5所示的那些类似的垂直分配路径110和水平分配路径112可用于将分配路径的水平部分92H电连接到分配路径的圆角部分92R。例如,垂直分配路径可耦接至水平部分92H。水平分配路径可耦接至垂直分配路径和圆角部分92R两者。圆角部分92R然后可耦接至附加的垂直分配路径。相反或此外,可以采用L形分配路径(诸如L形分配路径126)将分配路径的水平部分92H电连接到分配路径的圆角部分92R。

[0083] 沿图9的线106截取的横截面侧视图与沿图5的线102截取的横截面侧视图(图6所示)相同。如联系图6所示,使用阳极金属沿着显示器的边缘将ELVSS分配路径短接至阴极层。

[0084] 图10是沿图9中的线108截取的横截面侧视图,其示出了如何沿显示器的边缘(例

如,沿圆角的显示器的下边缘)将ELVSS分配路径短接至阴极层。图10示出了具有由金属层58形成的阳极AN、发射层56和阴极60(CD)的像素22(与有效区域的边缘相邻的像素)。为了简单起见,薄膜晶体管电路50(例如,诸如图5中的薄膜晶体管电路50)的细节未在图10中明确示出。

[0085] 与ELVDD分配路径92插置在像素22(以及薄膜晶体管电路50)和ELVSS分配路径94之间的图7中不同,在图10中,ELVSS分配路径94与显示器的有效区域直接相邻。阳极金属114用于将ELVSS分配路径94耦接至阴极层60。金属层58的部分114可以被称为阳极金属,尽管其不形成像素阳极。阳极金属114可以被形成为与像素限定层52相邻。阳极金属114可形成在一个或多个电介质层之上。例如,阳极金属114可形成在诸如图4所示的PLN2和/或PLN1的平面化层(例如,有机平面化层)之上。阳极金属114的第一部分可以在接触区域122内在一侧直接接触阴极层60。阳极金属114的第二部分在接触区域124内形成于ELVSS分配路径94之上并与ELVSS分配路径94直接接触。通过这种方式,阳极金属将阴极层60电连接到ELVSS分配路径94。

[0086] 去除ELVDD分配路径92的部分并扩大ELVSS分配路径可增大阳极金属接触区域的尺寸。例如,在图7中,阴极层到阳极金属接触区域122的宽度为宽度132,而阳极金属到ELVSS分配路径接触区域124的宽度为宽度134。在图10中,阴极层到阳极金属接触区域122的宽度为大于图7中的宽度132的宽度136。类似地,在图10中,阳极金属到ELVSS分配路径接触区域124的宽度为大于图7中的宽度134的宽度138。此外,在图7中,像素限定层52向显示器的无效区域内延伸距离142。距离142还限定了阳极金属114与显示器的有效区域的距离。在图10中,像素限定层52向显示器的无效区域内延伸距离144,该距离144小于图7中的距离142。距离144还限定了阳极金属114与显示器的有效区域的距离。因此,与图7中相比,在图10中,阳极金属114与显示器的有效区域之间的距离更小。距离144可以是任何希望的距离(例如,小于500微米、小于200微米、小于100微米、小于50微米、小于30微米、大于10微米、大于30微米、介于25和75微米之间、介于10和150微米之间等)。

[0087] 图11是图9的例示性显示器的顶视图,其示出了阴极到阳极金属接触区域以及阳极金属到ELVSS分配路径接触区域。如图11所示,阴极层60经过显示器的有效区域延伸到无效区域内。尽管仅将阴极层60在无效区域中的部分打上了阴影,但应当理解,阴极层是跨越整个显示器形成为毯覆层。阴极层60与阳极金属114重叠。阴极层60和阳极金属114具有接触区域122。可以看出,图9-图11的布置产生了比图5-图8的布置中大的接触区域122。阳极金属114还与ELVSS分配路径94重叠。阳极金属114与ELVSS分配路径94具有接触区域124。可以看出,图9-图11的布置产生了比图5-图8的布置中大的接触区域124。与图5-图8的显示器相比,接触区域的增大的尺寸可以使得图9-图11的显示器的热性能改善。

[0088] 形成具有圆角和最小化无效区域的显示器需要扇出数据线(例如,从显示器的尾部区域24T)以抵达显示器中的所有列的像素。图12示出了具有数据线D(例如,耦接至尾部区域24T)的例示性显示器的顶视图。正电源电压分配路径92可形成于数据线D之上。栅极线G(每个栅极线G与相应行的像素22相关联)可耦接于栅极驱动器电路18和有效区域AA之间。

[0089] 图13是图12的显示器的横截面侧视图。如图13所示,数据线D可以形成于基板24上。附加的层可以形成于数据线之上。用于形成ELVDD分配路径92的金属层形成于数据线之上。然后在ELVDD分配路径之上形成栅极线G。电介质层140可插置在每个金属层之间。在图

13的示例中,一个电介质层插置在数据线D和ELVDD分配路径92之间,并且一个电介质层插置在ELVDD分配路径92和栅极线G之间。该示例只是例示性的,如果需要,可在导电层之间插置一个以上的电介质层。还可在栅极线G之上形成一个或多个电介质层。电介质层140可由任何期望的材料形成。电介质层140可由与平面化层(诸如图4中的PLN2和/或PLN1)相同的材料形成,可由与像素限定层(诸如图4中的像素限定层52)相同的材料形成,或者可由任何其他期望的材料形成。

[0090] 由于显示器的圆角区域中的有限的无效区域空间的原因,数据线D可被定位成紧靠在一起。数据线之间的紧密间隔可导致来自显示器的圆角区域的不希望出现的反射。例如,因为数据线被定位成紧靠在一起,所以覆盖层可具有凹陷(例如,由数据线赋予的拓扑结构)。图13中示出了凹陷部146。如果数据线进一步分开,那么凹陷部146将具有更浅一些的侧壁(例如,ELVDD分配路径92的上表面将更接近平面)。然而,当数据线如图13所示紧密靠在一起时,凹陷部146可以具有更成锐角的侧壁。由于ELVDD分配路径92具有反射性,因而尖锐地形成的凹陷部146可能使显示器的圆角区域看起来与显示器的其他部分不同。图14-图19示出了可用于减轻来自凹陷部146的反射以确保显示器具有跨越显示器的均匀外观的例示性布置。

[0091] 图14是例示性显示器的顶视图,该例示性显示器在圆角区域中去除了ELVDD分配路径以减轻来自ELVDD分配路径的可见反射。如图14所示,例示性显示器具有耦接至尾部区域24T的数据线D以及耦接于栅极驱动器电路18和有效区域AA之间的栅极线G。如联系图12和图13所论述的,由紧密的数据线间隔引起的可见反射是出自ELVDD分配路径的反射。因此,如图14所示,在圆角区域中去除ELVDD分配路径减轻了由数据线引起的反射。

[0092] 显示器的圆角区域中的像素列仍可接收正电源电压(即使正电源电压分配路径在圆角区域中的像素列之下被去除)。为了向圆角区域中的像素列提供正电源电压,可使用穿过显示器的有效区域的垂直、水平和/或L形分配路径(例如,如联系图9所论述的)。在一个实施方案中,水平分配路径和垂直分配路径可形成ELVDD分配网格,ELVDD分配网格跨越显示器的整个有效区域分配正电源电压。圆角区域中的像素列将从ELVDD分配网格接收正电源电压(即使在圆角区域中去除了ELVDD分配路径92)。另选地,可以采用L形分配路径向圆角区域中的像素列提供正电源电压。

[0093] 图15是图14的显示器的横截面侧视图。如图15所示,数据线D可以形成于基板24上。附加的层可以形成于数据线之上。栅极线G形成于数据线之上,而没有居间ELVDD分配路径。因为图15的显示器中不存在反射ELVDD分配路径,所以减轻了由数据线D引起的不希望出现的反射。一个或多个电介质层140可插置在每一金属层之间。还可在栅极线G之上形成一个或多个电介质层。

[0094] 图16是例示性显示器的顶视图,例示性显示器具有形成于ELVDD分配路径之上的附加金属层以减轻来自ELVDD分配路径的可见反射。如图16所示,例示性显示器具有耦接至尾部区域24T的数据线D以及耦接于栅极驱动器电路18和有效区域AA之间的栅极线G。ELVDD分配路径92形成在数据线之上。如联系图12和图13所论述的,由紧密的数据线间隔引起的可见反射是出自ELVDD分配路径92的反射。因此,如图16所示,附加金属层148被形成于圆角区内的ELVDD分配路径之上,以减轻由数据线引起的反射。附加金属层148可以不完全与ELVDD分配路径重叠。例如,最靠近有效区域的边缘的ELVDD分配路径的一部分可不被层148

覆盖。

[0095] 附加金属层148可以是阳极金属层。尽管阳极金属层实际上不形成用于像素的阳极,但该阳极金属层可与像素阳极由同一金属层形成(因此在本文中称为阳极金属或阳极金属层)。金属层148可与像素阳极AN在同一淀积步骤中形成(因此由与像素阳极相同的材料形成)。例如,图16中的金属层148可以与图6、图7和图10中所示的阳极金属114相同。图16中的阳极金属148可覆盖栅极驱动器电路18以及数据线D。阳极金属148可接触形成于显示器的有效区域之上的阴极层和ELVSS分配路径(如联系图6、图7和图10所示)。尽管图16中示出了ELVDD分配路径92,但是在阳极金属148形成于圆角区域内的数据线之上的实施方案中可以省略ELVDD分配路径(如图14中所示)。

[0096] 图17是图16的显示器的横截面侧视图。如图16所示,数据线D可以形成于基板24上。附加的层可以形成于数据线之上。用于形成ELVDD分配路径92的金属层形成于数据线之上。然后在ELVDD分配路径之上形成栅极线G。阳极金属148形成在栅极线G之上。电介质层140可插置在每个金属层之间。在图17的示例中,一个电介质层插置在数据线D和ELVDD分配路径92之间,一个电介质层插置在ELVDD分配路径92和栅极线G之间,并且一个电介质层插置在栅极线G和阳极金属148之间。该示例只是例示性的,如果需要,可在导电层之间插置一个以上的电介质层。如图17所示在ELVDD分配路径92之上形成阳极金属148可防止来自凹陷部146的反射对观看者可见。还可在阳极金属148之上形成一个或多个电介质层。

[0097] 图17中的电介质层140可由任何希望的材料形成。在一些实施方案中,电介质层中的一者或多者可由能够捕集湿气(例如,在制造期间)的材料(例如,有机材料)形成。如果阳极金属148连续地形成于电介质层140之上,那么所捕集的湿气可能渗漏到有效区域AA中,并且可能损坏显示器像素。为了确保电介质层140内捕集的任何水分能够蒸发,阳极金属148可提供有孔150,如图18所示。可以在阳极金属148中提供任何期望数量的孔。每个孔可具有任何期望的形状和尺寸。

[0098] 图16-图18中的由阳极金属形成附加金属层148的示例只是例示性的。金属层148(有时称为屏蔽层148)可由任何期望的材料(例如,不透明电介质材料、非阳极金属材料等)形成。

[0099] 图19中示出了另一种用于减轻由数据线D引起的反射的布置。如先前所示(例如,图13),栅极线G形成于ELVDD分配路径92之上。因此,栅极线可用于帮助减轻来自ELVDD分配路径的反射。可增加栅极线的宽度以增加由栅极线屏蔽的面积的量。然而,即使借助于提高的栅极线宽度,反射可能仍然是可见的。

[0100] 将栅极线的形状从直线形状(例如,图12中所示)改变为如图19所示的非直线形状可减轻来自下层ELVDD分配路径的周期性光反射。图12的栅极线可被称为直线栅极线,因为与ELVDD分配路径92重叠的栅极线部分是直线的。图19的栅极线可被称为非直线栅极线,因为与ELVDD分配路径92重叠的栅极线部分为非直线的。

[0101] 图19中的栅极线可具有任何期望的非直线形状。例如,每根栅极线可具有多个弯曲部分。每个弯曲部分可具有与一个或多个其他弯曲部分相同的弯曲半径,或者可具有独特的弯曲半径。每个弯曲部分可具有任何期望的长度。在另一个示例中,每根栅极线可具有相对于彼此成角度布置的多个直线区段。每个直线区段可具有任何期望的长度以及相对于相邻直线区段的任何期望角度。在另一个示例中,每根栅极线可具有弯曲部分和直线部分

的组合。图19中的非直线形状栅极线可被描述为蜿蜒形、非直线、遵循曲折路径、具有正弦波形状、波浪形、具有锯齿形状等。

[0102] 图20-图25示出了用于减轻显示器的圆角区域中的反射的附加实施方案。如图20所示,电介质层202可形成于金属层204和206之上(例如,在基底层上)之上。电介质层202可由与平面化层(诸如图4中的PLN2和/或PLN1)相同的材料形成,可由与像素限定层(诸如图4中的像素限定层52)相同的材料形成,或者可由任何其他期望的材料形成。金属层204和206可以是栅极线、数据线或任何其他期望类型的信号线。

[0103] 金属层208可形成于电介质层202之上。金属层208可以是ELVDD分配路径(例如,图13中的ELVDD分配路径92)或显示器中任何其他期望的金属层。由于金属层204和206的存在,金属层208具有与联系图13所示的类似的凹陷。在图20中,为了有助于减轻由金属层208引起的反射,在金属层208之上形成抗反射膜210。抗反射膜210可淀积到金属层208上或者可以采用对金属层208的表面处理来形成。抗反射膜有时可被称为抗反射涂层或抗反射层。抗反射层可由氧化铌、氮化铌、氧化钛、氮化钛、氮化硅、氧化铬等中的一种或多种形成。抗反射层可反射小于1%的入射光、小于5%的入射光、小于10%的入射光、小于20%的入射光、小于40%的入射光等。

[0104] 电介质层212可以形成于抗反射层210之上。电介质层212可由与平面化层(诸如图4中的PLN2和/或PLN1)相同的材料形成,可由与像素限定层(诸如图4中的像素限定层52)相同的材料形成,或者可由任何其他期望的材料形成。

[0105] 图20中的在金属层204/206与金属层208之间形成的单个电介质层202的示例仅为例示性的。图21是具有形成于金属层204之上但是形成于金属层206之下的第一电介质层202-1的例示性显示器的横截面侧视图。换句话讲,金属层204插置在电介质层202-1的第一部分与基板之间。电介质层202-1的第二部分插置在金属层206和基板之间。附加电介质层202-2形成于金属层206之上。电介质层202-1的第一部分插置在金属层204与电介质层202-2的第一部分之间。金属层206插置在电介质层202-1的第二部分与电介质层202-2的第二部分之间。电介质层202-1和电介质层202-2两者均可由与平面化层(诸如图4中的PLN2和/或PLN1)相同的材料形成,可由与像素限定层(诸如图4中的像素限定层52)相同的材料形成,或者可由任何其他期望的材料形成。电介质层202-1和电介质层202-2可由不同的材料形成。金属层208、抗反射层210和电介质层212形成于电介质层202-2之上,这与图20中所示出和论述的类似。

[0106] 图20和图21中所示的抗反射涂层的示例只是例示性的。在另一种可能的布置中,可将光吸收有机材料结合到显示器中以减轻来自金属层的反射。图22是包括光吸收有机层214的例示性显示器的横截面侧视图。层214有时可称为光吸收层214、黑色矩阵层214、有机层214等。层214可由任何期望的有机材料形成。光吸收层可吸收95%以上的入射光、90%以上的入射光、80%以上的入射光、70%以上的入射光、60%以上的入射光等。光吸收层可反射小于1%的入射光、小于5%的入射光、小于10%的入射光、小于20%的入射光、小于40%的入射光等等。

[0107] 如图22所示,黑色矩阵层214可插置在金属层208和电介质层212之间。图23是示出了如何在电介质层212之上形成抗反射层210的显示器横截面侧视图。在这种情况下,电介质层212插置在金属层208和抗反射层210之间。类似地,图24是示出了可如何在电介质

层212之上形成黑色矩阵层214的显示器的横截面侧视图。在这种情况下,电介质层212插置在金属层208和黑色矩阵层214之间。

[0108] 在一个可能的实施方案中,如图25中所示,电介质层212可被黑色矩阵层214替代。换句话说讲,黑色矩阵层被形成为与金属层208直接接触,而不存在附加电介质层。

[0109] 应当指出的是,在图22-图25的实施方案中的任何实施方案中,电介质层202可被拆分成两个电介质层,如图21所示。另外,在图20-图25的实施方案中的任何实施方案中,附加信号线(金属线)可以被任选地形成到上层上(例如,图20-图22中的电介质层212上,图23中的抗反射层210上或者图24和图25中的黑色矩阵层214上)。

[0110] 可以按照任何期望的方式对前述实施方案进行组合。例如,在图14或图16的实施方案中,可以使用如图19所示的非直线栅极线。在另一个示例中,可以如图14所示在数据线之上的区域中去除ELVDD分配路径,并且这一区域(未被ELVDD分配路径覆盖的)可以如图16所示被附加金属屏蔽件覆盖。类似地,可以在图9的显示器(具有扩展的ELVSS分配路径)中使用图14-图19中所示的实施方案的任何组合。图20-图25所示类型的抗反射层或光吸收层可以与图14-图19所示的实施方案中的任何实施方案结合。

[0111] 根据一个实施方案,提供了一种有机发光二极管显示器,该有机发光二极管显示器包括:薄膜晶体管电路;具有有效区域的基板,该有效区域具有由薄膜晶体管电路形成的像素阵列;位于基板上的将正电源电压携带到有效区域的金属正电源路径,该金属正电源路径具有第一部分、第二部分以及位于该第一部分和该第二部分之间的切口;以及位于基板上的将负电源电压携带到有效区域的金属负电源路径,该金属负电源路径具有形成于金属正电源路径的切口中的第一部分。

[0112] 根据另一个实施方案,金属负电源路径的第一部分中的至少一些与有效区域直接相邻。

[0113] 根据另一个实施方案,金属负电源路径的第一部分是水平部分,并且金属负电源路径具有垂直部分以及插置在垂直部分和水平部分之间的圆角部分。

[0114] 根据另一个实施方案,有机发光二极管显示器包括栅极驱动器电路,栅极驱动器电路插置在有效区域和金属负电源路径的垂直部分之间,金属正电源路径和的第二部分和栅极驱动器电路插置在有效区域和金属负电源路径的圆角部分之间,并且金属正电源路径不插置在有效区域和金属负电源路径的水平部分中的至少一些之间。

[0115] 根据另一个实施方案,金属正电源路径的第一部分为水平部分,并且金属正电源路径的第二部分为圆角部分。

[0116] 根据另一个实施方案,有机发光二极管显示器包括位于有效区域内的多个导电路径,多个导电路径将金属正电源路径的水平部分电连接到金属正电源路径的圆角部分。

[0117] 根据另一个实施方案,有机发光二极管显示器包括位于薄膜晶体管电路上的像素限定层,像素限定层具有开口,该开口中的每个开口包含有机发光二极管的阳极和有机发射层,并且该开口中的每个开口与像素中的相应一个像素相关联;覆盖像素阵列的阴极层;以及金属层,金属层具有形成有机发光二极管的阳极的多个部分以及将阴极层电连接至金属负电源路径的附加部分。

[0118] 根据另一个实施方案,金属层的附加部分覆盖并且电连接至金属负电源路径的垂直部分、金属负电源路径的圆角部分以及金属负电源路径的水平部分。

[0119] 根据另一个实施方案,有机发光二极管显示器包括被金属正电源路径的圆角部分覆盖的多根数据线;以及形成于金属正电源路径的圆角部分之上的多根栅极线,多根栅极线中的至少一根栅极线具有多个弯曲部分。

[0120] 根据另一个实施方案,金属层的附加部分在多根栅极线和金属正电源路径的圆角部分之上延伸。

[0121] 根据另一个实施方案,有机发光二极管显示器包括被金属正电源路径的圆角部分覆盖的多根数据线;以及形成于金属正电源路径的圆角部分之上的抗反射层。

[0122] 根据另一个实施方案,有机发光二极管显示器包括被金属正电源路径的圆角部分覆盖的多根数据线;以及形成于金属正电源路径的圆角部分之上的光吸收有机层。

[0123] 根据一个实施方案,提供了一种有机发光二极管显示器,该有机发光二极管显示器包括:薄膜晶体管电路;具有有效区域的基板,有效区域具有由薄膜晶体管电路形成的像素阵列;位于基板上的具有第一部分和与第一部分分开形成的第二部分的正电源电压分配路径;位于有效区域内的将第一部分电连接至第二部分的多个导电路径;以及位于基板上的具有插置在正电源电压分配路径的第一部分和第二部分之间的第一部分的负电源电压分配路径。

[0124] 根据另一个实施方案,多个导电路径包括多个水平导电路径和多个垂直导电路径。

[0125] 根据另一个实施方案,多个导电路径包括多个L形导电路径。

[0126] 根据一个实施方案,提供了一种具有像素阵列的有机发光二极管显示器,该有机发光二极管显示器包括:基板;位于基板上的薄膜晶体管电路;位于薄膜晶体管电路上的像素限定层,像素限定层具有开口,开口中的每个开口包含有机发光二极管的阳极和有机发射层,并且开口中的每个开口与像素中的相应一个像素相关联;覆盖像素阵列的阴极层;多根数据线;以及位于基板上的金属负电源路径,有机发光二极管的阳极由金属层形成,金属层的附加部分将阴极层电连接到金属负电源路径,并且金属层的附加部分覆盖多根数据线。

[0127] 根据另一个实施方案,有机发光二极管显示器包括位于基板上的金属正电源路径,金属正电源路径的一部分插置在金属层的附加部分和多根数据线之间。

[0128] 根据另一个实施方案,有机发光二极管显示器包括插置在金属正电源路径和金属层的附加部分之间的多根栅极线。

[0129] 根据另一个实施方案,多根栅极线中的至少一根栅极线在金属层的附加部分之下是非直线的。

[0130] 根据另一实施方案,多根栅极线中的至少一根栅极线在金属层的附加部分之下具有多个弯曲部分。

[0131] 根据另一个实施方案,金属层的附加部分具有多个孔。

[0132] 根据另一个实施方案,基板具有有效区域,有效区域具有像素阵列,并且金属层的附加部分覆盖金属正电源路径的与有效区域的圆角相邻延伸的部分。

[0133] 根据另一个实施方案,有机发光二极管显示器包括位于基板上的金属正电源路径,金属正电源路径具有插置在多根数据线和金属层的附加部分之间的切口区域。

[0134] 前述内容仅为例示性的并且可对所述实施方案作出各种修改。前述实施方案可独

立实施或可以任意组合实施。

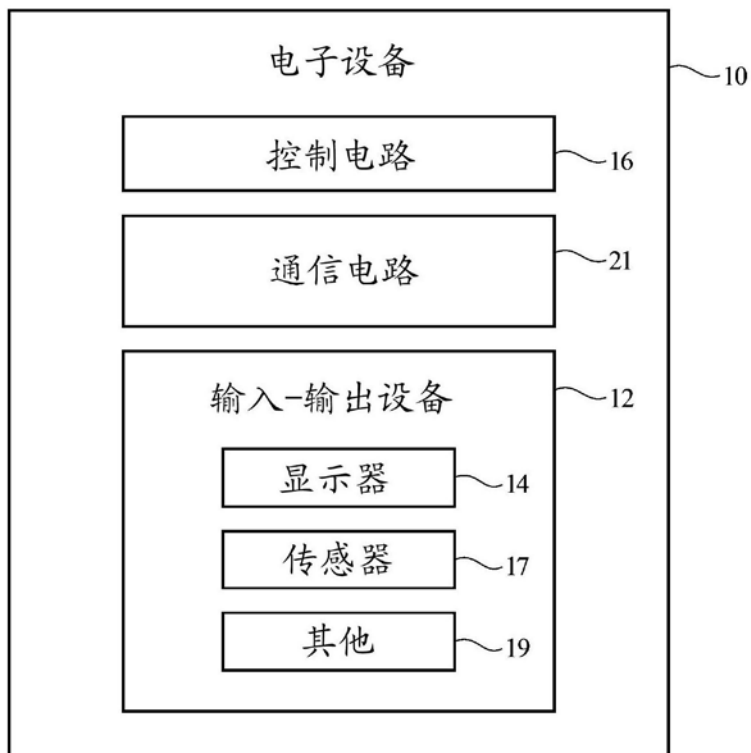


图1

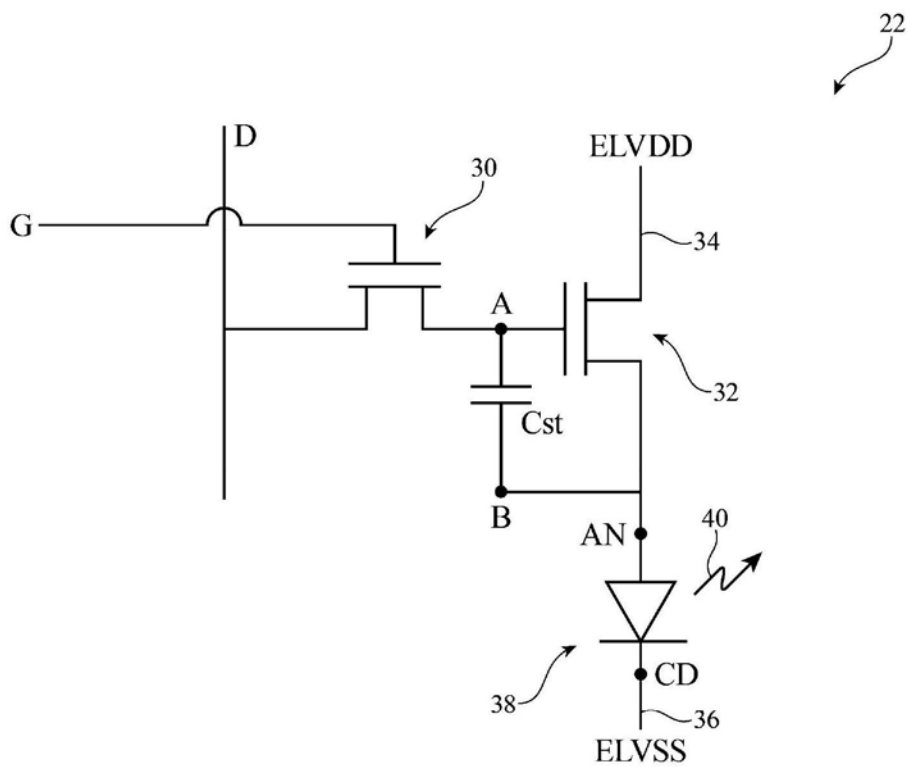


图2

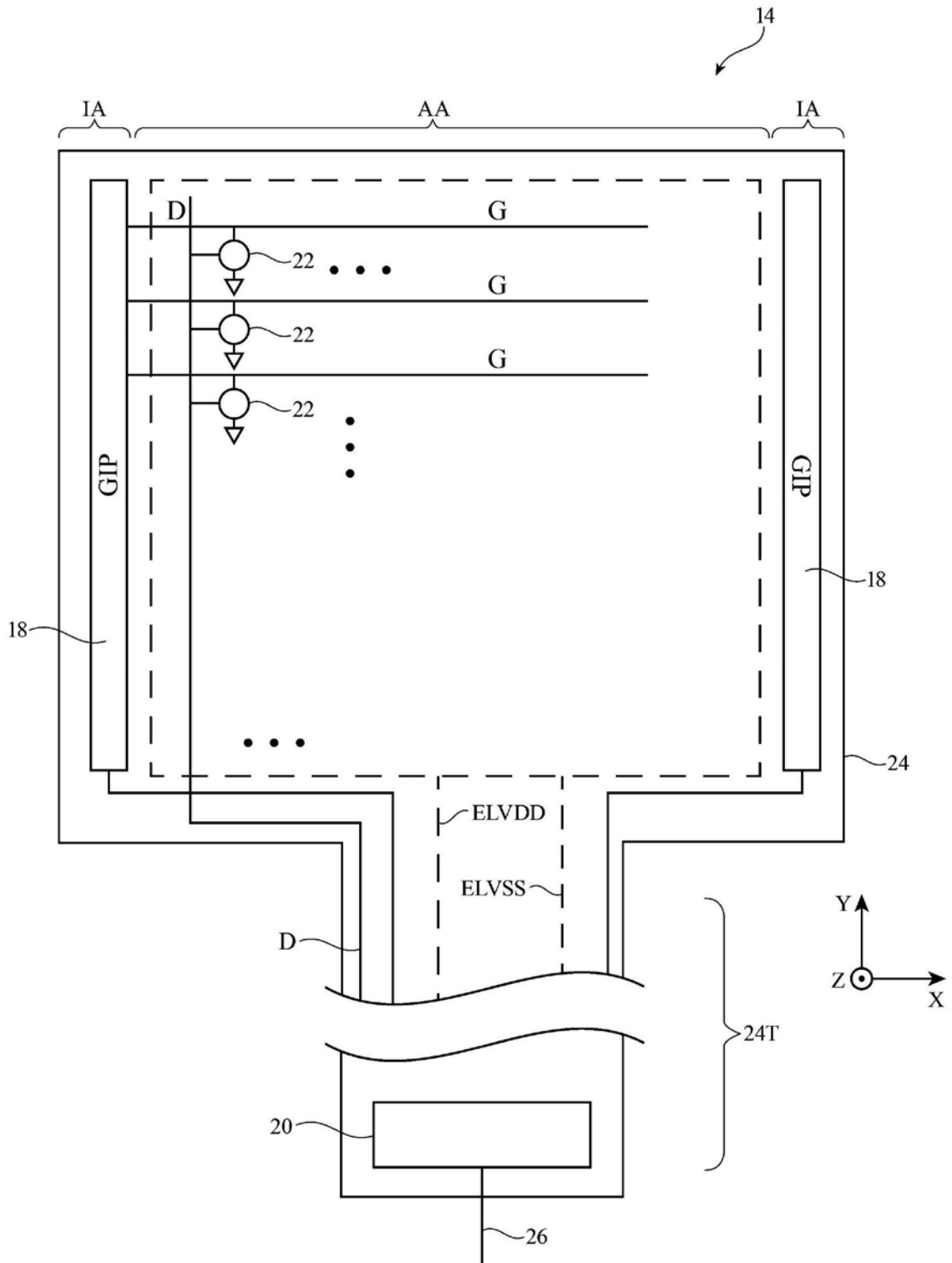


图3

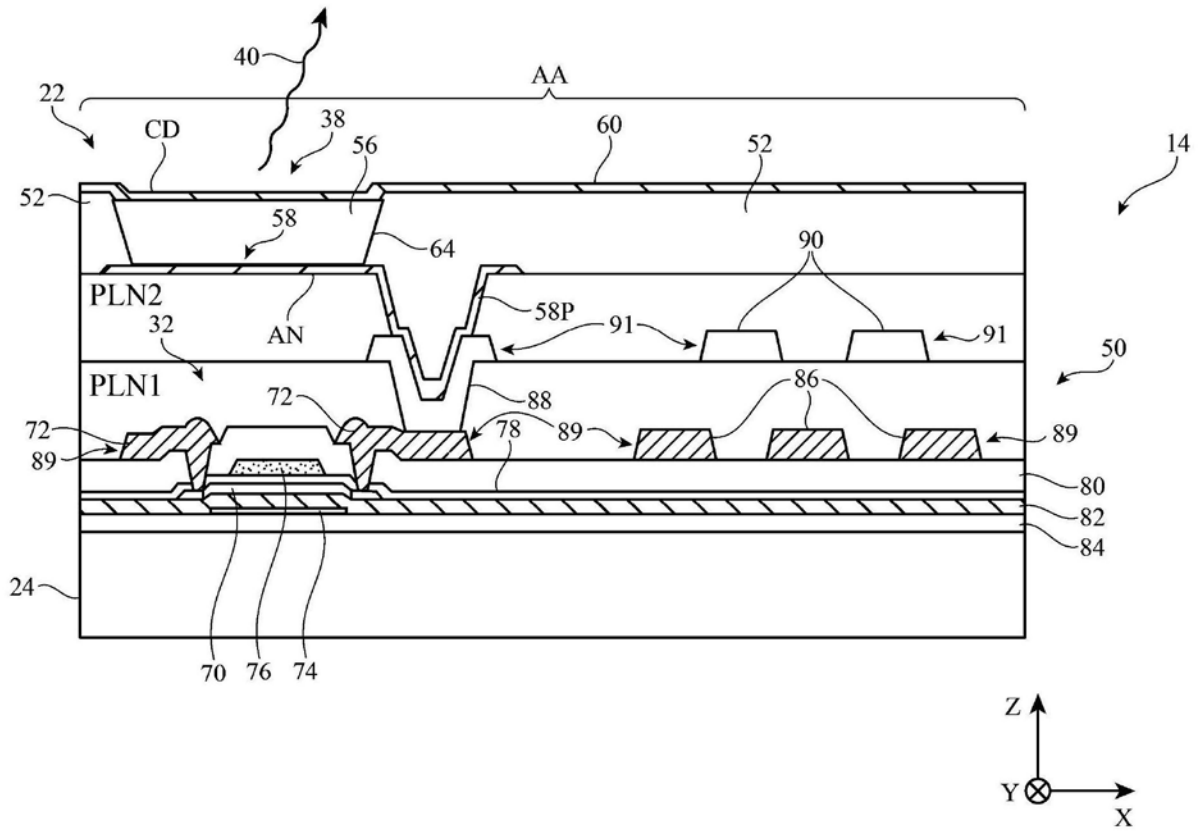


图4

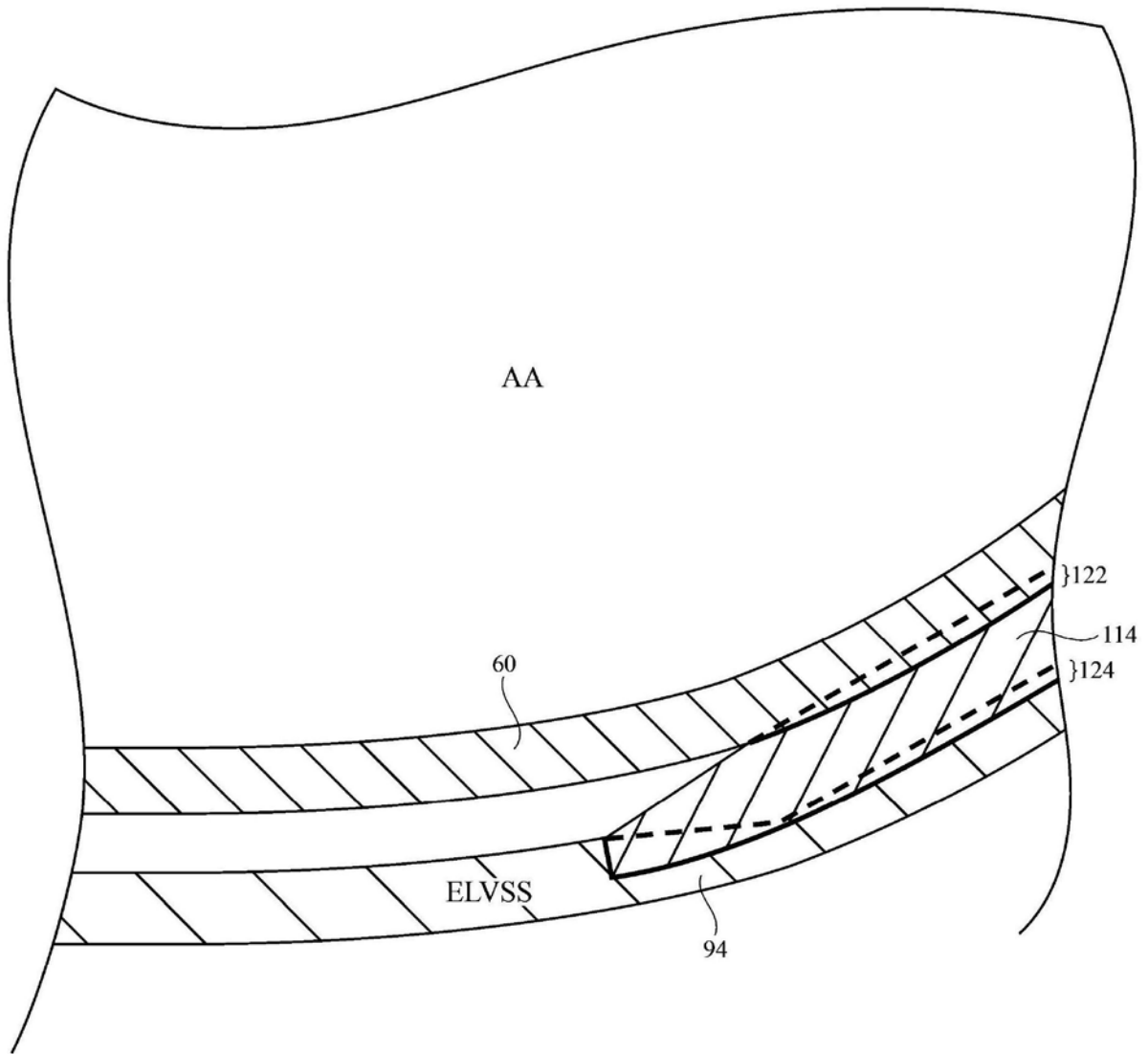


图8

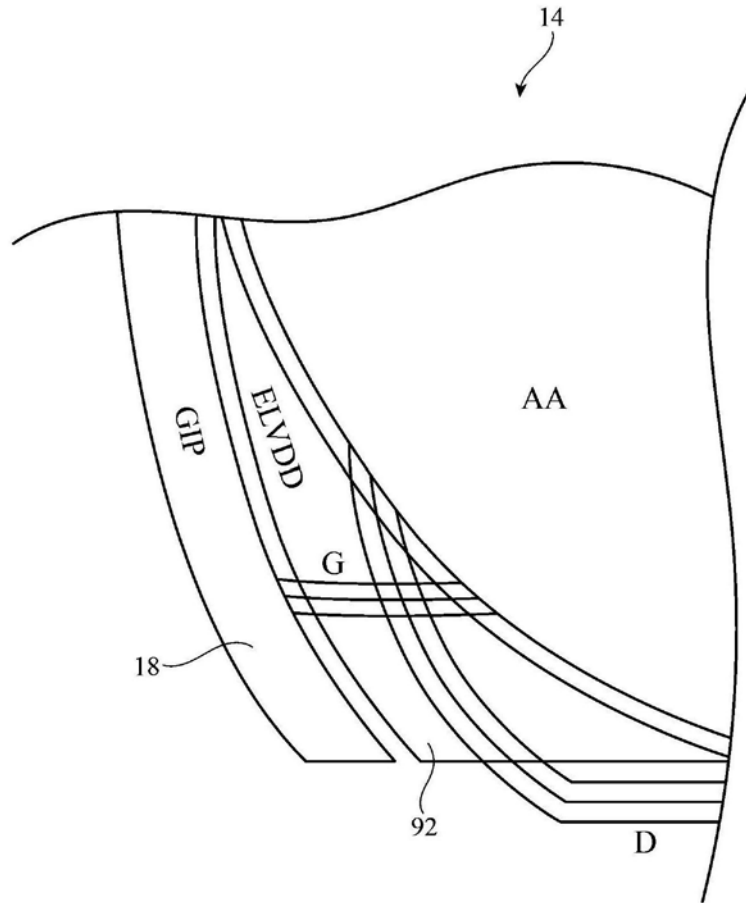


图12

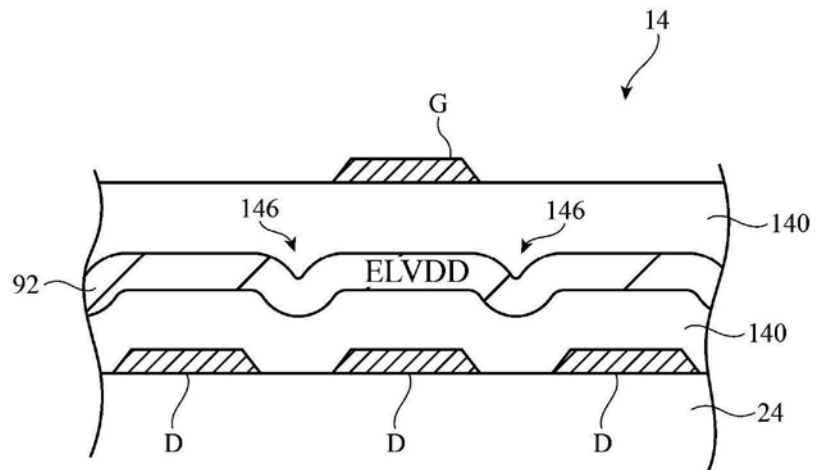


图13

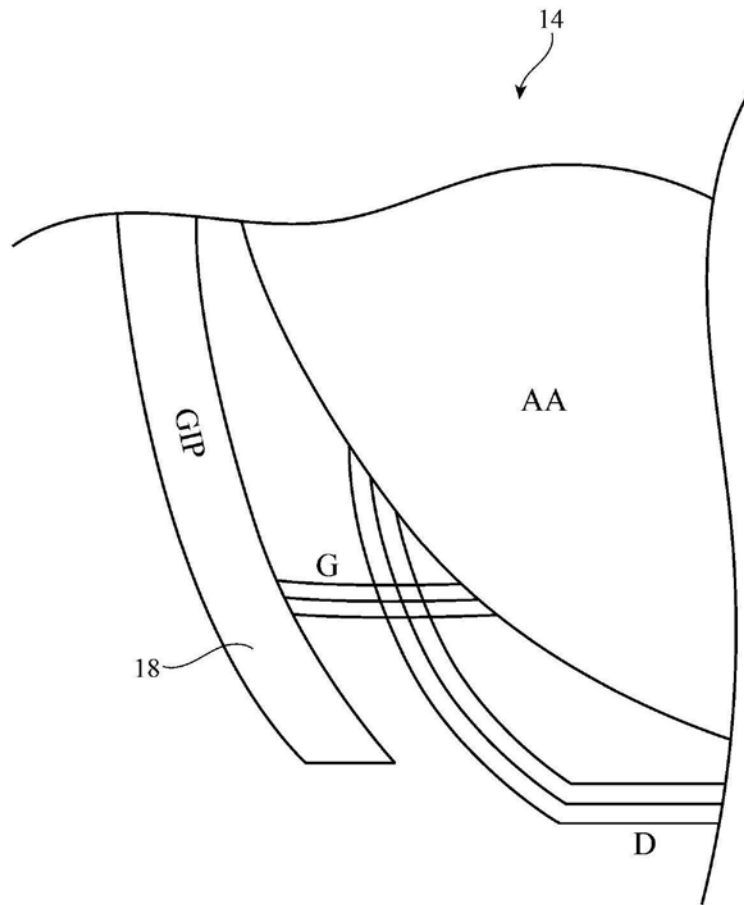


图14

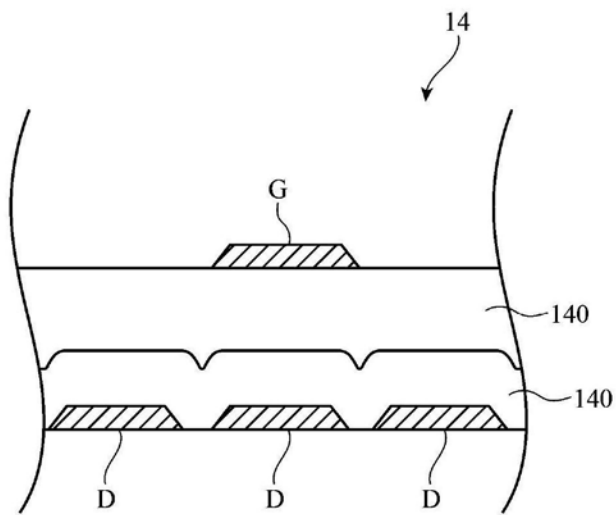


图15

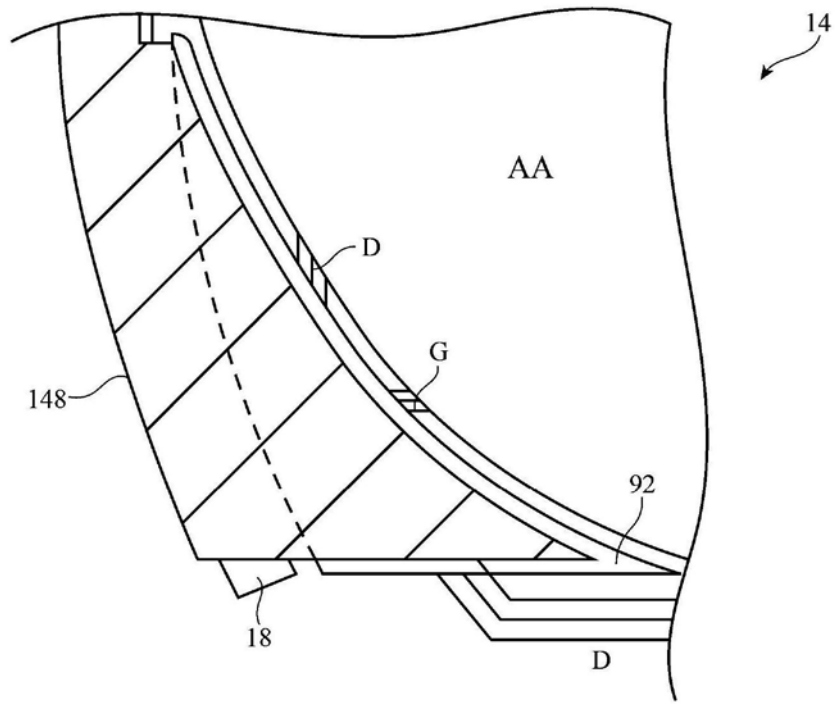


图16

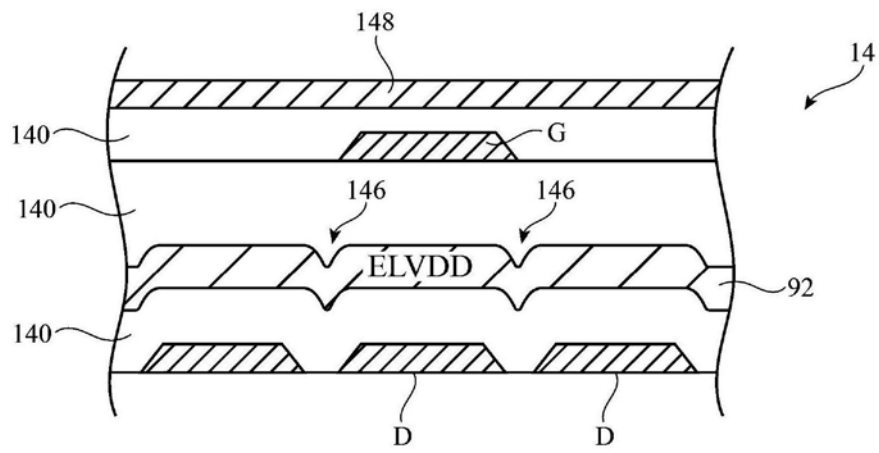


图17

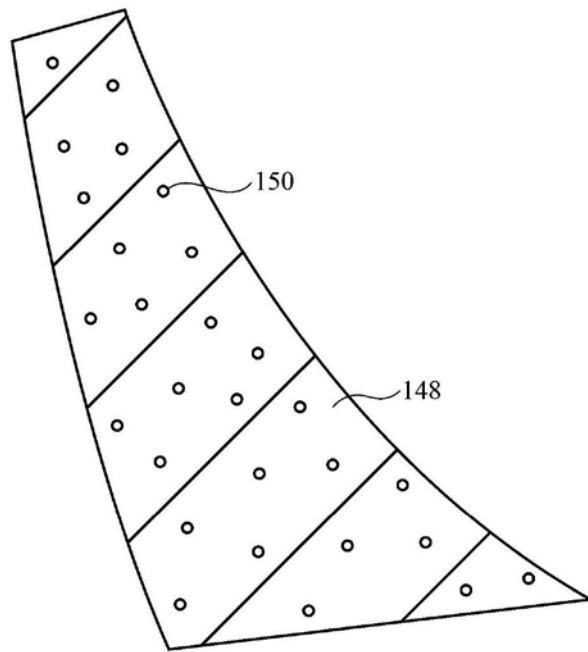


图18

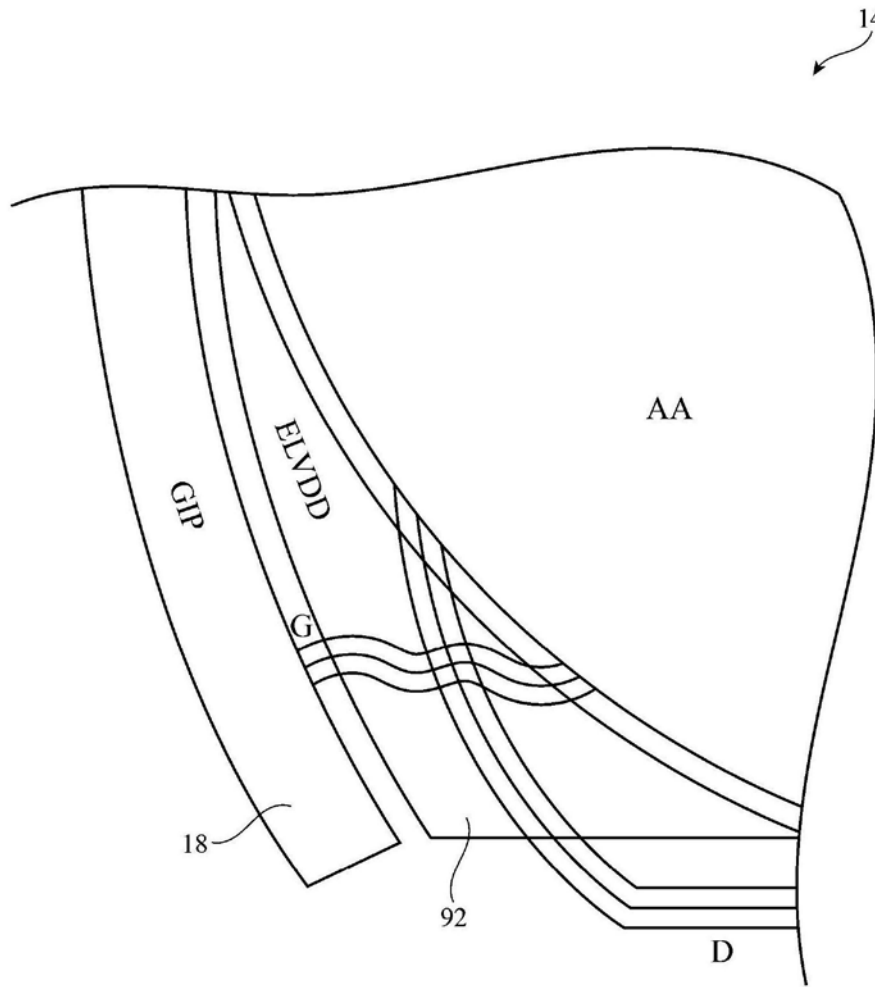


图19

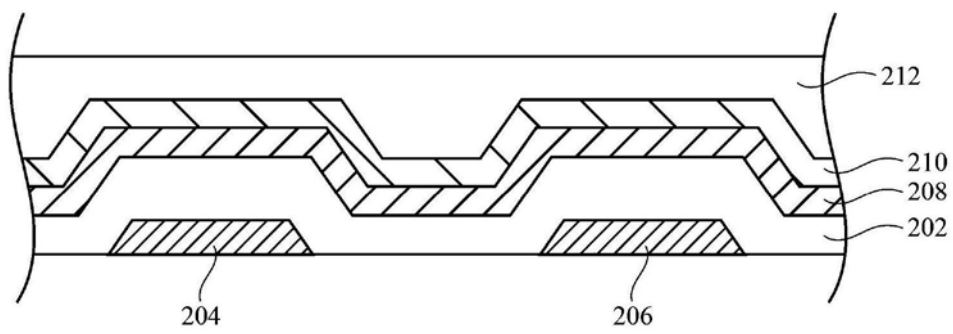


图20

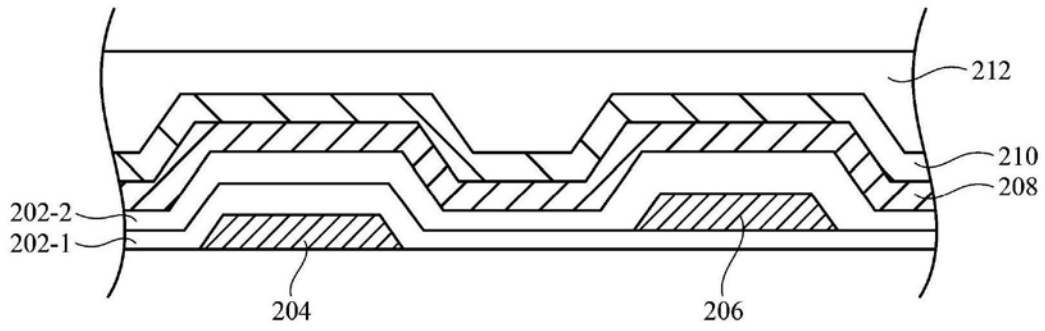


图21

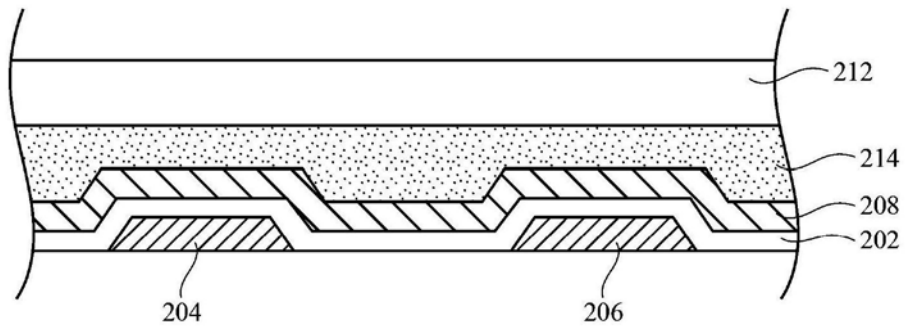


图22

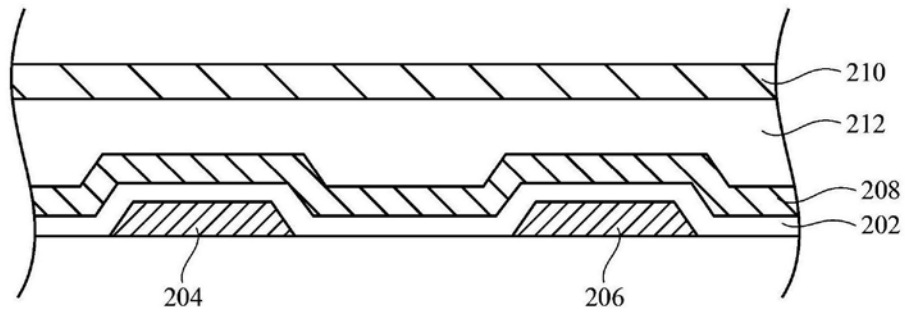


图23

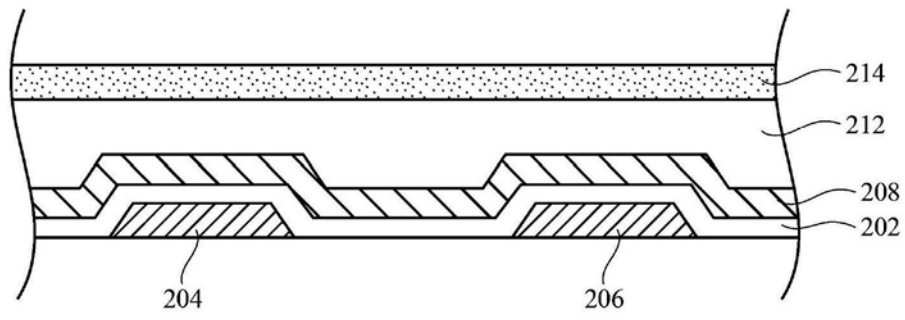


图24

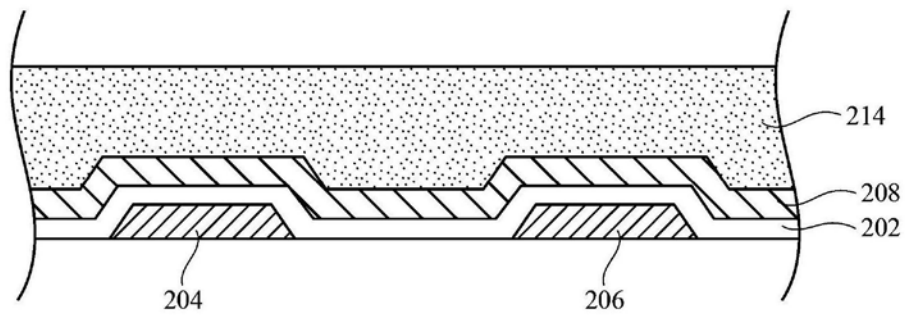


图25